[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
H04L 12/40
H04L 12/56

[12]发明专利申请公开说明书

[21]申请号 00806102.5

[43]公开日 2002年5月22日

[11]公开号 CN 1350738A

[22]申请日 2000.4.10 [21]申请号 00806102.5
[30]优先权
[32]1999.4.10 [33]GB [31]9908105.1
[86]国际申请 PCT/GB00/01341 2000.4.10
[87]国际公布 WO00/62486 英 2000.10.19
[85]进入国家阶段日期 2001.10.10
[71]申请人 恩斯内有限公司
地址 英国雷丁
[72]发明人 彼得·斯特朗

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 蒋世迅

权利要求书3页 说明书10页 附图页数4页

[54]发明名称 数据传输方法和设备

[57]摘要

本发明公开了用于总线互联的多个站之间传送数据消息的设备和方 法,其中每个消息包括帧部分和数据部分。帧部分表示数据消息的内容 和优先级信息,数据部分表示要被传送的数据。至少一个站传送的数据 消息具有以第一数据传输率传送的帧部分,数据部分以不小于第一数据 传输率的第二数据传输率传送。根据数据消息传输确定的信号质量,可 以调节第一和/或第二数据传输率。

ISSN1008-4274

权 利 要 求 书

1. 一种在总线线路互联的多个站之间传输数据消息的方法，其中每个所述消息包括表示数据消息的内容和优先级信息的帧部分以及表示要被传送的数据的数据部分，该方法包括的步骤使至少一个所述站传送数据消息到总线线路，使得它的所述帧部分以第一数据传输率传送，它的数据部分以不小于所述第一数据传输率的第二数据传输率传送，以及根据在所述总线上传输确定的信号质量，调节所述第一和/或第二数据传输率。

2. 如权利要求 1 所述的方法，还包括使至少另一个站将表示所述数据消息接收的确认信号传送到总线线路的步骤。

3. 如权利要求 2 所述的方法，还包括使至少一个所述站根据所述传输的确认信号传送另一个所述数据消息的步骤。

4. 如权利要求 2 或 3 所述的方法，还包括如果没有接收到确认信号则重新传送所述消息的步骤。

5. 如权利要求 4 所述的方法，还包括在所述消息重新传输之前产生差错消息的步骤。

6. 如权利要求 5 所述的方法，还包括根据所述差错消息产生的频率，调节所述第一和/或第二数据传输率的步骤。

7. 如权利要求 1 所述的方法，还包括确定包括差错的接收数据消息的频率，并且根据包括差错的接收数据消息的频率调节所述第一和/或第二数据传输率的步骤。

8. 如权利要求 7 所述的方法，还包括确定用于数据消息的接收信号强度，并且根据所述确定的接收的信号强度以及结合包括差错的接收数据消息的所述频率来调节所述第一和/或第二数据传输率。

9. 如前面权利要求中任何一个所述的方法，其中所述帧部分包含表示引导消息到站的信息。

10. 如前面权利要求中任何一个所述的方法，其中帧部分包含表示相应的数据部分大小的信息。

11. 如前面权利要求中任何一个所述的方法，其中第二数据传输率是所述第一数据传输率的整数倍。

12. 一种在总线线路互联的多个站之间传送数据消息的方法，上文中实际上参照图 4 和 5 描述了该方法。

13. 一种用于在总线线路互联的多个站之间传送数据消息的设备，所述数据消息的每一个包括表示数据消息的内容和优先级信息的帧部分以及表示要被传送的数据的数据部分，该设备包括:

在所述总线线路上传送数据消息的装置，使得它的所述帧部分以第一数据传输率传送，它的所述数据部分以不小于所述第一数据传输率的第二数据传输率传送，以及

根据在所述总线线路上传输确定的信号质量，用于调节所述第一和/第二数据传输率的装置。

14. 如权利要求 13 所述的设备，还包括响应接收的数据消息在所述总线上传送确认信号的装置。

15. 如权利要求 13 或 14 所述的设备，还包括响应确认信号传送另一个所述数据消息的装置。

16. 如权利要求 13 到 15 中任何一个所述的设备，还包括如果没有接收到确认信号则重新传送消息的装置。

17. 如权利要求 16 所述的设备，还包括在所述消息重新传送之前产生差错消息的装置。

18. 如权利要求 17 所述的设备，还包括根据所述差错消息产生的频率，用于调节所述第一和/或第二数据传输率的装置。

19. 如权利要求 13 所述的设备，还包括用于确定数据消息是否包括差错的装置。

20. 如权利要求 19 所述的设备，所述装置用于确定包括差错的数据消息是否包括循环冗余码校验。

21. 如权利要求 20 所述的设备还包括差错寄存器，用于保留表示包括差错的接收消息级别的值，以及包括对于不包括差错所确定的接收数据消息的所述值减 1，对于包括差错确定的接收数据消息的所述值加 1 的

装置。

22. 如权利要求 13 或权利要求 19 到 21 中任何一个所述的设备，还包括接收信号强度测量单元，用于测量接收数据消息的信号强度。

23. 如权利要求 22 所述的设备，还包括用于保留表示接收信号强度值的信号强度寄存器。

24. 如权利要求 21 所述的设备，还包括根据所述差错寄存器的内容，用于调节所述第一和/或第二数据传输率的处理装置。

25. 如权利要求 23 所述的设备，还包括根据所述信号强度寄存器的内容，用于调节所述第一和/或第二数据传输率的处理装置。

26. 如权利要求 25 和 24 所述的设备，所述处理装置被配置以根据所述差错寄存器和所述信号强度寄存器的内容，调节第一和/或第二数据传输率。

27. 如权利要求 13 到 26 中任何一个所述的设备，其中所述帧部分包含表示引导消息到站的信息。

28. 如权利要求 13 到 27 中任何一个所述的设备，其中帧部分包含表示相应数据部分大小的信息。

29. 如权利要求 13 到 28 中任何一个所述的设备，其中第二数据传输率是所述第一数据传输率的整数倍。

30. 一个用于在总线线路互联的多个站之间传送数据消息的设备，在上文中实际上参照图 6 和附图 7 描述了该设备。

31. 一种计算机程序，包括计算机程序装置，用于根据权利要求 1 到 12 中任何一个来配置处理器操作。

32. 一种计算机程序载体介质，包括如权利要求 31 所述的计算机程序。

33. 如权利要求 32 所述的计算机程序载体介质，包括磁存储介质、光存储介质、固态存储介质或通讯载体介质中的一种。

说　　明　　书

数据传输方法和设备

本发明涉及在数据网络中传送数据消息的方法和设备，该网络包括多个由总线线路互联的站。本发明尤其，但不专门，涉及在电源线互联的计算机之间传送数据的方法和设备。

在美国专利 No.5 001 642 和美国专利 No.5 524 213 中公开了用于操作汽车数据处理装置的方法，其中数据处理装置包括至少两个计算机和连接计算机用于传送数据消息的总线线路。上述美国专利中公开的方法根据称为 CAN（控制器区域网络）的协议操作，在 ISO（国际标准化组织）规范 No.11898 中公开了它的详细内容。

图 1 示出一种公知类型的数据消息。该数据消息包括表示数据网络中消息开始的帧开始部分（1），以及当网络的两个或多个的节点争用数据总线时确定消息优先级的判优字段（2）。在第一版本中，判优字段（2）包含一个 11 位的标识符（3）和一个远端传输请求（RTR）位（4），它主要用于数据帧，其次用于远端帧（下面描述它的含意）。另一种情况，在第二版本中，标识符（3）可以是一个包含 2 位替代远端请求（SRR）和标识符扩展（IDE）的 29 位标识符。如果在传递两种版本消息的网络上，两个消息具有相同的 11 位标识符，SSR 位给出上面讨论版本的优先级。IDE 位（6）把 29 位标识符（它们是次要的）和 11 位标识符（它们是主要的）区分开。

数据消息还包括控制字段（7），该字段包含上面讨论的第一版本的标识符扩展位加上一个保留位（r0），它们都设置为主要的，还包含一个 4 位数据长度代码（DLC）部分，它表示消息的数据字段（8）中字节的数量。在第二版本中，控制字段 7 还包括 2 个保留位（r1 和 r0），它们被设置为主要的，以及一个 4 位数据长度代码，也表示数据字段（8）中字节的数量。数据字段（8）包含 0 到 8 个字节的数据。

在数据字段（8）的后面，CRC（循环冗余码校验）字段（9）包含

在消息的有效部分计算的 15 位检查和并且用于检错。然后在 CRC 字段（9）后面是一个确认时隙（10）。能够正确地接收数据消息的任何控制器在确认位时间期间发送确认位，传送消息的装置检查确认位的存在。如果检测到确认位，发送下一个数据帧，但是如果没有检测到确认位，该装置重新传送数据帧。在重新传输之前，该节点传送一个差错帧，然后在重新传送之前等待 8 个帧位速率周期的时间。

图 2 示出使用图 1 数据帧的远端帧，与图 1 帧共同的部分用类似的参考标号表示，但要加上 100。远端帧与数据帧的类似在于它集成了帧的开始 101、具有标识符 103 的判优字段 102、控制字段 107、CRC 字段 109 以及确认时隙 110。然而，远端帧不包含数据字段，判优字段的 RTR 位是次要的，用于明显地将该帧标记为远端帧。

远端帧的目的是请求相应数据帧的传输。例如，如果节点 A 传送的远端帧的判优字段 102 设置到 234，则如果节点 B 被适当地初始化，它可以用判优字段（2）也设置到 234 的数据帧来回答。

图 3 示出在网络中使用的差错帧，图 1 和图 2 的帧在该网络上传送。当节点检测到故障时传送差错帧，该差错帧导致所有其他节点检测故障使得它们也发送差错帧。然后该消息发射机自动地尝试重新传送消息，差错计数器的方案确保通过重复地传送差错帧，节点不能毁坏数据总线上的通信量。

差错帧包括具有 6 位相同值（如本领域技术人员熟悉的，它违反了位填充的规则）的差错标记（20），以及包括 8 个次要位的差错分隔符（21）。差错分隔符提供一个间隔，其中当总线上其他节点检测到第一差错标记时，它们可以发送它们的差错标记。最后，可以使用过载帧（未示出），它的格式类似于上面讨论的差错帧。过载帧由变得太忙的节点传送。

上面讨论的现有技术装置的缺点是经过网络可靠地传送数据的速率被网络节点之间传送数据的距离限制。当包括少量数据的消息在短距离上传送时（例如表示在车辆内数据总线上传送的汽车的物理测量的数据），这不会导致任何明显的困难。然而，如果较大数量的数据需要经

过较大距离上传送（例如经过明显的距离分开的计算机之间传输大量数据），则能够传输数据的速率可能使得上面讨论的现有技术装置实际上不可行。特别地，上面讨论的现有技术装置仅能够传送每个数据帧最大 8 个字节，并且每个数据帧的数据位数量除以以米为单位的最大距离再乘以数据位速率（有效负载）被限制到 1.6。

本发明优选实施例寻求克服现有技术的上述缺点。

根据本发明的第一方面，提供一种在总线线路互联的多个站之间传送数据消息的方法，其中每个所述消息包括表示数据消息的内容和优先级信息的帧部分以及表示要被传送的数据的数据部分，该方法包括下面步骤：让至少一个所述站传送数据消息到总线线路，使得该消息的所述帧部分以第一数据传输率传送，它的数据部分以不小于所述第一数据传输率的第二数据传输率传送，根据在所述总线线路上传输所确定的信号质量，调节所述第一和/或第二数据传输率。

根据本发明的第二方面，提供一种在总线线路互联的多个站之间传送数据消息的设备，每个所述数据消息包括表示数据消息的内容和优先级信息的帧部分以及表示要被传送的数据的数据部分，该设备包括：

用于在所述总线线路上传送数据消息的装置，使得所述帧部分以第一数据传输率传送，所述数据部分以不小于所述第一数据传输率的第二数据传输率传送；以及

用于根据在所述总线线路上传输所确定的信号质量，调节所述第一和/或第二数据传输率的装置。

本发明基于非常惊人的发现，即传送数据消息的数据部分的第二数据传输率可以高于传送消息的帧部分的第一数据传输率，与现有技术相比可以明显地改进了数据传输率，而不会明显降低可以可靠地传送数据的距离（这种情况是整个数据消息以第二传输率传送）。例如，尽管对于已知装置的有效负载被限制在 1.6，本发明装置的有效负载可以高到 102.4。

另外，可调节的数据传输率提供了使网络能够自动调节自身到第一和第二数据传输率的优点，它在传输的速度和可靠性之间提供了最有益

的平衡。

在优选实施例中，至少另一个站将表示接收到所述数据消息的确认信号传送到总线线路。

更好地，至少一个所述站响应传输的所述确认信号，传送另一个所述数据消息。

它的优点是另外的消息可以在先前的消息被正确地接收之后立刻传送到网络。

更好地，如果没有接收到确认信号则重新传送所述消息。

更好地，在所述消息重新传送之前产生差错消息。

在优选实施例中，根据所述差错消息产生的频率，调节所述第一和/或第二数据传输率。在这个实施例中，信号质量可以由所述差错消息产生的频率确定。

在另一个实施例中，确定包括差错的接收消息的频率，并且根据所述频率调节第一和/或第二数据传输率。这样，由接收消息的质量确定信号质量。

更好地，确定接收的信号强度，仅仅根据接收的信号强度或结合包括差错的接收的数据消息的频率来调节所述第一和/或第二数据传输率。

用于确定差错的适当的装置是循环冗余码校验器。可以配置一个处理器来确定第一和/或第二数据传输率的调节。

适当地通过计算机程序来配置处理器以实现本发明实施例。可以在任何适当的载体介质如磁存储介质、光存储介质、固态存储介质或者经过通讯载体介质如射频载体或光载体信号来提供计算机程序。

所述帧部分适当地包含了表示引导消息到站的信息。

这提供了使网络能够被配置的优点，使得只有寻址的节点响应于特定的消息。

帧部分可以包含表示相应的数据部分大小的信息。

第二数据传输率可以是所述第一数据传输率的整数倍。

现在，参照附图并借助于只是说明而没有任何限制意义的例子来描述本发明的优选实施例。

图 1 是现有技术的数据消息;

图 2 是结合图 1 的数据消息使用的远端帧;

图 3 是结合图 1 的数据消息和图 2 的远端帧使用的差错帧;

图 4 是根据本发明在消息中使用的数据消息;

图 5A 和 5B 是根据本发明方法在第一和第二数据传输率之间转换的流程图;

图 6 是本发明设备的方框图; 以及

图 7 说明了本发明实施例的实现。

参照图 4, 在根据本发明的方法中使用的数据帧具有帧的开始 201、包含标识符 203、RTR 位 204、替代远端请求位 205 以及标识符扩展位 206 的判优字段 202。这些特性以类似于图 1 的现有技术数据帧的相应特性的方式操作, 除了判优字段 203 可以包含有关传送和接收节点标识的信息以外, 数据字段 208 的大小和数据传输率包含在数据字段 208 中。

该消息也具有控制字段 207, 该字段包括数据长度代码(DLC)、它的第四位可以包含关于数据字段 208 大小的信息。数据字段的大小可以从现有技术数据字段的 8 个字节增加到 2048 个字节。如果数据字段 208 的数据传输 F2 的速率是判优字段 203 和控制字段 207 的数据传输率的整数倍, 乘数可以通过控制字段 207 未使用的 r0 和 r1 位来设置。虽然这些位速率可以根据网络的特定结构任意地改变, 但是 F1 位速率通常从 10Kbit 到 1Mbit, F2 位速率通常从 10Kbit 到 8Mbit。

当网络被最初建立时, 用户可以配置 F1 和 F2 位速率为特定值, 然后通过监控测试传输期间的差错帧产生的速率来确定对于特定网络设置的最可靠的 F1 和 F2 位速率。可以提供包含最初设置指南的表格, 该表格基于网络中电缆的长度。也可以提供自动完成设置 F1 和 F2 任务的测试程序, 这些设置可以随后存储在非易失性存储器中, 并且每次该装置接通时可用于重新使用。

包含使用本发明方法操作的节点的装置可以使用低级别装置驱动器来自动完成设置 F1 和 F2 的任务。根据当时在实际网络上信号情况, 通过在网络对话期间重复地运行低级别装置驱动器的程序, 该节点能够将

保留在非易失性存储器的 F1 和 F2 位速率更新为较高或较低的值。这确保传输位速率适应于可靠性和速度来优化。

上述实施例包括判优字段 202 的许多编码位，用于识别传送节点和识别预定接收的节点。当所有的节点接收数据帧时，它们将判优字段 202 的位与它们消息地址滤波器的位相比较（如本领域技术人员熟悉的），以确定该数据帧是否是它们寻址的。如果不是，它们转换到被动模式，这确保如果消息被无差错地接收，只有该消息预定给的节点确认该消息。然后，发射机可以确定该消息被正确的节点无差错地接收，而不是简单地由网络的任何节点接收。

参照图 1 到图 3 讨论的现有技术装置中，控制字段 207 内 4 位数据长度代码有七个未使用值（16 进制的 9 到 F）。在本发明中，这些未使用值可用于表示下面表格 1 中示出的数据字段的一些字节:

16 进制的 DLC 值	数据字段的字节长度
0 到 8	0 到 8
9	32
A	64
B	128
C	256
D	512
E	1024
F	2048

另一种表示数据字段 208 中字节数量的方法可以使用在预定模式标识符 203 中可利用的 29 位的任何几个。这另一种方法可以用于增加用户可利用的不同数据字段字节的数量。

如上面指出的，控制字段 207 的 2 个保留位可以用于表示数据字段 208 的数据传输率 F2 是判优字段 202 和控制字段 207 的数据传输率 F1 的整数倍。这可以根据下面的表格 2 实现:

控制字段 r1 r0	乘数	F2 位速率
0 0	1	F1
0 1	2	2 × F1
1 0	4	4 × F1
1 1	8	8 × F1

另一种表示位速率 F2 的方法可以是使用在预定模式标识符 203 中可利用的 29 位中任何几个。

参照图 5A 和图 5B，它们示出从数据传输率 F1 到 F2 或者从 F2 到 F1 的转换方法有关的流程图，如图 4 所述，帧标题和结尾（footer）以 F1 位速率传送。在帧被传送之前，相关发射机的传送时钟检查包含当前 F1 位速率值的非易失性存储器中的寄存器，对于所有的帧位将传送时钟设置到这个值。特别地，传送序列在步骤 501 开始，如果帧开始的部分 201 在步骤 502 已经开始，计数器 A 在步骤 503 开始，否则发射机返回到步骤 502。

在计数器 A 已经开始之后，它在步骤 504 确定是否计数器 A 已经到达控制字段 208 的最后位。当计数器检测到控制字段 208 的最后位已经发送时，则传送时钟检查包含当前 F2 位速率值的非易失性存储器的寄存器，并且随后在步骤 505 将传送时钟改变到 F2。计数器 B 在步骤 506 开始，当计数器在步骤 507 检测到最后的 CRC 位已经发送时，传送时钟在步骤 508 复位到 F1 用于帧的其余部分。

当在步骤 509 接收到确认位时，在步骤 510 发送结束帧的部分，在步骤 511 确定是否要发送另一个帧。如果要发送另一个帧，则处理返回到步骤 501。另一种情况，如果在步骤 509 没有接收到确认位，在步骤 512 发送差错帧并且在步骤 513 等待六个 F1 位周期之后，处理返回到步骤 501。如果在步骤 511 没有其它帧要被发送，该设备在步骤 514 等待下一个传送序列的开始，在步骤 515 当下一个传送序列开始时，该设备返回到步骤 501。

现在参照附图 6 描述一个设备的例子，该设备根据网络的信号情况

使节点或站能够更新保留在非易失性存储器的 F1 和 F2 位速率为较高或较低的值。

根据本发明的实施例，网络节点或站包括如图 6 说明的设备 600。设备 600 驻留在网络节点的接收一侧。

输入到设备 600 的接收（RX）信道 602 包括多个接收信道 $604_1 \cdots 604_n$（$RXCH_1 \cdots RXCH_n$）网络用于每个网络节点。在这个例子中，每个节点包括使用频率分集的离散的多频信号发射机来传送数据消息。多个接收信号强度指示器 $606_1 \cdots 606_n$（$RSSI_1 \cdots RSSI_n$）由相应的接收信道 $604_1 \cdots 604_n$ 获得，并且输入到 n 个信道多路复用器（MUX 608）。MUX 608 的输出连接到模数转换器（ADC）610，该转换器将根据每个输入在转换时出现的变化的模拟电压转换到 8 位或更多位的数字范围。n 个信道 MUX 608 和 ADC 610 与时钟信号 611 同步。

对于每个 RSSI $606_1 \cdots 606_n$ 的 ADC 610 输出馈送到判定块 612 和 RSSI 寄存器 614。判定块 612 确定具有最大 RSSI 的信道，并且将结果输出到信道选择器 616。

包括消息帧以及对应于相应的接收信道 $604_1 \cdots 604_n$ 的多个串行数据位流 $618_1 \cdots 618_n$ 输入到相应的循环冗余码检查器（CRC）$620_1 \cdots 620_n$。例如，在对于每个信道的点对点的 CRC 字段中传送的循环冗余码（CR）位与用于传送数据的相应的 CRC $620_1 \cdots 620_n$ 中计算的 CR 位相比较。当相应的 CRC $620_1 \cdots 620_n$ 的 CR 比较器输出一个真值时，它从保留在累加器 622 的相应值中减去 1 或更多的值，而输出假值时它将该值加 1。在特定的例子中，表示加 1 或减 1 的信号经过相应的信号线路 $624_1 \cdots 624_n$ 和 $626_1 \cdots 626_n$ 发送。累加器 602 起误码率计数器的作用。

累加器 622 的输出馈送到信道选择器 616，而模拟输出馈送到差错寄存器 628。

信道选择器 616 的输出连接到信道转换 630。基于从信道选择器 616 接收的值。通过对于每个信道寻找高 RSSI 和低 BER 的最佳组合来确定信道选择。信道转换 630 将多个数据流 $618_1 \cdots 618_n$ 中的一个转换到它的输出端 632。输出数据流称为“最好的数据位流”634，并且被馈送到节

点设备 600 的基带处理器 636。

设备 600 还包括处理器 638 如微控制器、微处理器或一些其他可编程（智能）机或它们的组合。处理器 638 如用于处理器的软件或编程指令确定的，经常读出 RSSI 寄存器 614 和差错寄存器 628 的内容。更好地，根据有规律的周期读出寄存器内容，以便确定对于信道 $604_1 \cdots 604_n$ 产生的差错和/或不好的信号质量的频率。该处理器根据从寄存器 614 和 628 读出的值确定优化值 F1、F2 和数据代码长度（DLC），即在连续的消息帧中传送的字节数。处理器 638 自适应地配置 F1、F2 和 DLC 以获得优化的数据有效负载传输。

处理器 638 在计算机程序控制下起作用，该计算机程序根据上述本发明实施例的方法配置处理器操作。在优选实施例中，计算机程序存储在与处理器相关的固态存储器 640 中。然而，计算机程序也可以存储在任何适当的介质如磁盘、磁带或光盘中，并且也可以经过通讯载体介质如射频或光信号载体传送到处理器 638。

现在参照图 7 描述本发明实施例实现的例子。

Quicklogic PCI FPGA 板已经被配置插入在 IBM 兼容个人计算机（未示出）的 PCI 652 插槽。现场可编程门阵列（FPGA）654 包括以 VHDL 编码的状态机，以配置 FPGA 654 与基带处理器和微控制器 656 一起来实现上述的功能，在这个实现中它是 Arizona Microchip PICI6C73。微控制器 656 包括一个 8 位 ADC 610、RSSI 寄存器 614 和差错寄存器 628。PCI 卡 650 还包括连接器块 658 用于将外部信号连接到 PIC 656 和 FPGA 654。

适当地，可以在 0.35 微米的 CMOS ASIC 上实现。

本领域的技术人员应该理解上面的实施例仅仅是描述的例子，而没有任何限制的意思，可以进行各种改变和修改而不背离如附加权利要求书规定的本发明的范围。

公开的本专利的范围包括任何新颖的特性或这里公开的特性的组合，包括明显的、隐含的或一般的特性，而不管是否它涉及到申请的本发明或本发明解决的问题。因此，本专利申请提请注意，在执行这个申

请或任何由它获得的其他申请期间，新的权利要求可以表达这些特性。特别地，参照附加的权利要求书，来自附加的权利要求书的特性可以与独立的权利要求结合，来自相应的独立权利要求的特性可以以任何适当的方式组合，并且不仅仅是在权利要求中列举的这些特定的组合。

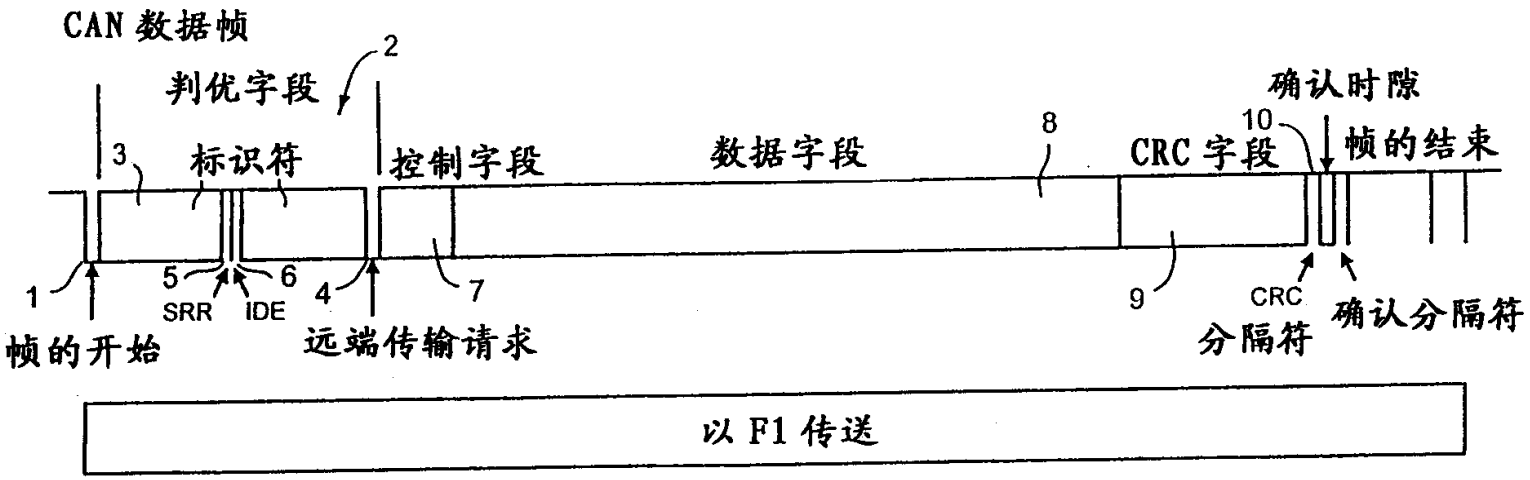


图 1

现有技术

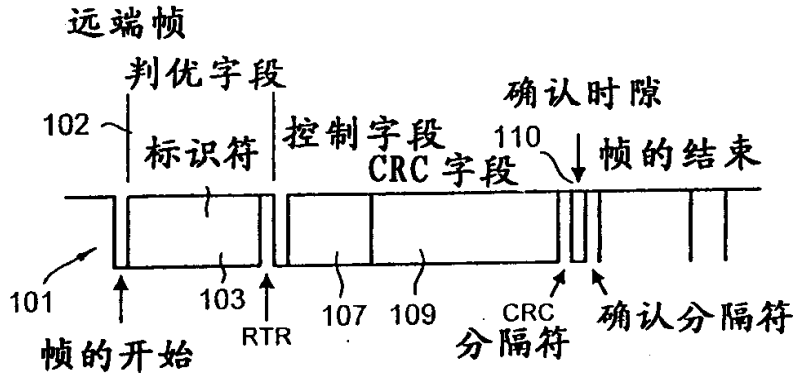


图 2

现有技术

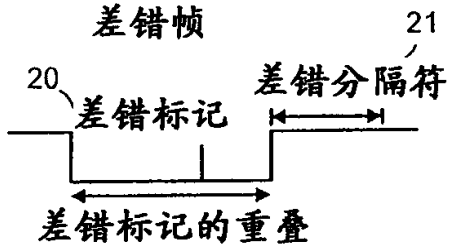

差错帧
21
20
差错分隔符
差错标记
差错标记的重叠

图 3
现有技术

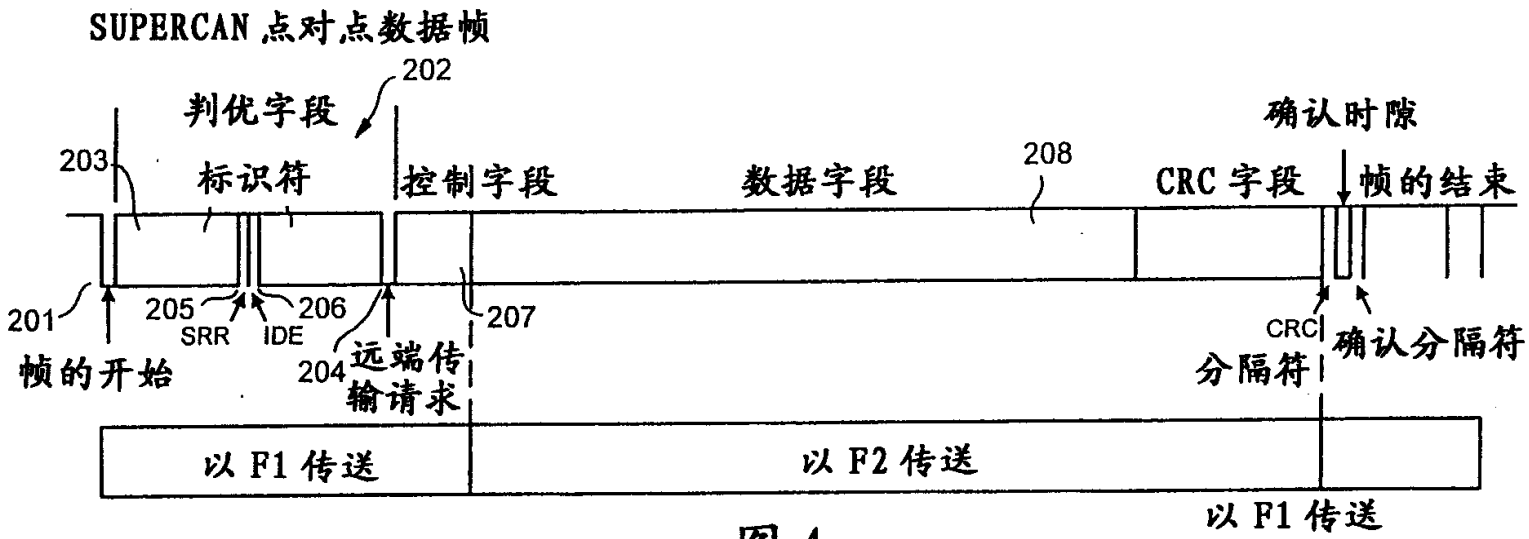
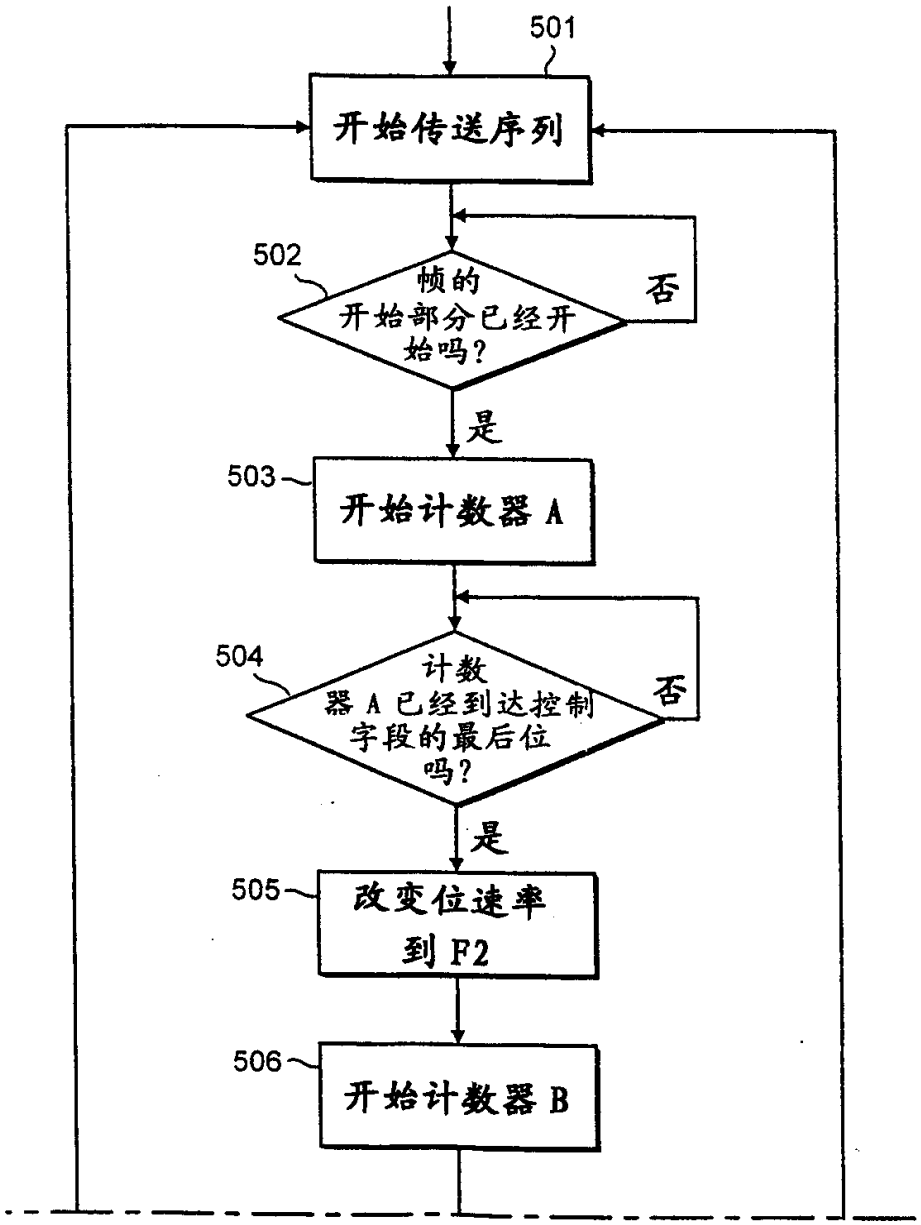

SUPERCAN 点对点数据帧
202
判优字段
确认时隙
203
标识符
控制字段
数据字段
208
CRC 字段
帧的结束
201
205
SRR
206
IDE
207
CRC
确认分隔符
帧的开始
204
远端传输请求
分隔符
以 F1 传送
以 F2 传送
以 F1 传送

图 4

图 5A

从 F1 到 F2 等的转换方法流程图



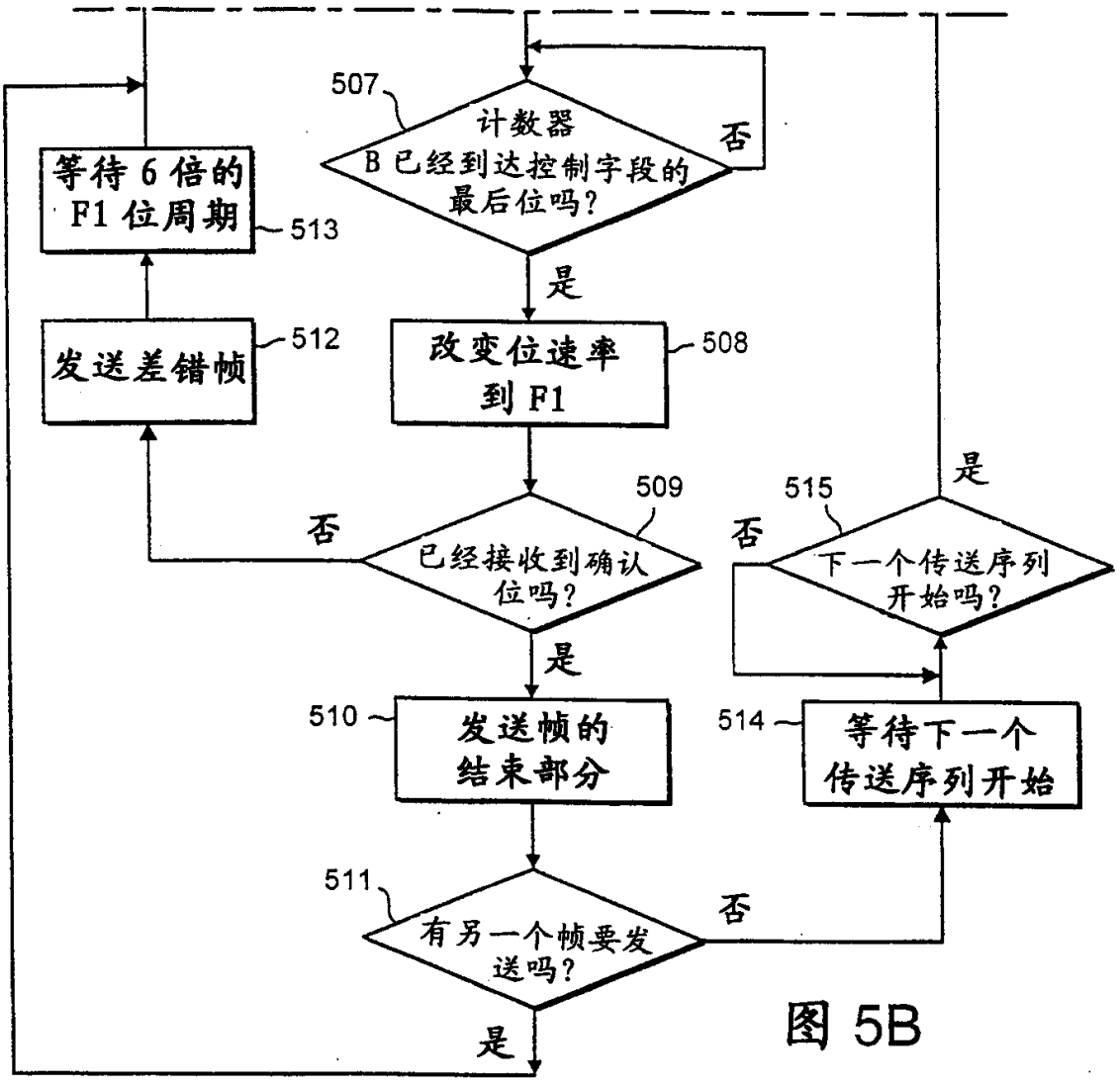

507
计数器
B 已经到达控制字段的
最后位吗?
否
是
等待 6 倍的
F1 位周期
513
发送差错帧
512
改变位速率
到 F1
508
509
已经接收到确认
位吗?
否
是
515
下一个传送序列
开始吗?
否
是
510
发送帧的
结束部分
514
等待下一个
传送序列开始
511
有另一个帧要发
送吗?
否
是

图 5B