(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第4868275号
(P4868275)
(45)発行日　平成24年2月1日(2012.2.1)　(24)登録日　平成23年11月25日(2011.11.25)

(51)Int.Cl.　F I
H03K 17/693 (2006.01)　H03K 17/693 A

請求項の数 5　(全 10 頁)

(21)出願番号　特願2005-250435(P2005-250435)
(22)出願日　平成17年8月31日(2005.8.31)
(65)公開番号　特開2007-67751(P2007-67751A)
(43)公開日　平成19年3月15日(2007.3.15)
審査請求日　平成20年7月15日(2008.7.15)

(73)特許権者　000005083
日立金属株式会社
東京都港区芝浦一丁目２番１号
(72)発明者　杉山　雄太
埼玉県熊谷市三ヶ尻５２００番地　日立金属株式会社先端エレクトロニクス研究所内
(72)発明者　丘　維礼
東京都国分寺市東恋ヶ窪１丁目２８０番地　株式会社日立製作所中央研究所内
(72)発明者　小屋　茂樹
東京都国分寺市東恋ヶ窪１丁目２８０番地　株式会社日立製作所中央研究所内

審査官　栗栖　正和

最終頁に続く

(54)【発明の名称】高周波スイッチ回路

(57)【特許請求の範囲】
【請求項１】
第１から第４のディプレッション型ショットキー接合の電界効果トランジスタと、複数の容量と、複数の抵抗と、一つの高周波共通端子と、第１から第３の高周波入出力端子と、第１及び第２の制御端子を備え、前記第１の電界効果トランジスタのソース端子には前記第１高周波入出力端子が接続されており、前記第２の電界効果トランジスタのソース端子はノード１に接続されており、前記第３の電界効果トランジスタのドレイン端子は前記ノード１に接続されており、前記第３の電界効果トランジスタのソース端子には前記第２高周波入出力端子が接続されており、前記第４の電界効果トランジスタのソース端子には前記第３高周波入出力端子が接続されており、前記高周波共通端子が前記第１又は第２の電界効果トランジスタのドレイン端子に接続されており、前記第１の電界効果トランジスタのドレイン端子と前記第２の電界効果トランジスタのドレイン端子が容量を介して接続されており、前記第４の電界効果トランジスタのドレイン端子が容量を介して前記ノード１に接続されており、前記第１の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第１制御端子に接続されており、前記第１の電界効果トランジスタのゲート端子が接地されており、前記第２の電界効果トランジスタのゲート端子が前記第１制御端子に接続されており、前記第３の電界効果トランジスタのゲート端子は前記第２制御端子に接続されており、前記第４の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第２制御端子に接続されており、前記第４の電界効果トランジスタのゲート端子が接地されており、電源端子が配置されず前記第１及び第２制御端子の電位のみにより

第１から第４の電界効果トランジスタのオンとオフが切り替えられることを特徴とするＳＰ３Ｔ（単極３投）型の高周波スイッチ回路。

【請求項２】

第１から第４のディプレッション型ショットキー接合の電界効果トランジスタと、複数の容量と、複数の抵抗と、一つの高周波共通端子と、第１から第３の高周波入出力端子と、第１及び第２の制御端子を備え、前記第１の電界効果トランジスタのソース端子には前記第１高周波入出力端子が接続されており、前記第２の電界効果トランジスタのソース端子はノード１に接続されており、前記第３の電界効果トランジスタのドレイン端子は前記ノード１に接続されており、前記第３の電界効果トランジスタのソース端子には前記第２高周波入出力端子が接続されており、前記第４の電界効果トランジスタのソース端子には前記第３高周波入出力端子が接続されており、前記高周波共通端子が前記第１又は第２の電界効果トランジスタのドレイン端子に接続されており、前記第１の電界効果トランジスタのドレイン端子と前記第２の電界効果トランジスタのドレイン端子が容量を介して接続されており、前記第４の電界効果トランジスタのドレイン端子が容量を介して前記ノード１に接続されており、前記第１の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第１制御端子に接続されており、前記第１の電界効果トランジスタのゲート端子が接地されており、前記第２の電界効果トランジスタのゲート端子が前記第１制御端子に接続されており、前記第３の電界効果トランジスタのゲート端子は前記第２制御端子に接続されており、前記第４の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第２制御端子に接続されており、前記第４の電界効果トランジスタのゲート端子が接地されており、

前記ノード１または前記第２高周波入出力端子または前記第３高周波入出力端子の少なくとも一つに容量を介して第５の電界効果トランジスタのドレイン端子を接続し、前記第５の電界効果トランジスタのソース端子を容量を介して接地し、前記第５の電界効果トランジスタのゲート端子を接地し、前記第５の電界効果トランジスタのソース端子又はドレイン端子を抵抗を介して前記第１制御端子に接続したことを特徴とするＳＰ３Ｔ（単極３投）型の高周波スイッチ回路。

【請求項３】

請求項２に記載の高周波スイッチ回路であって、

第６から第８の電界効果トランジスタを備え、

前記第６の電界効果トランジスタはドレイン端子が容量を介して第１高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が第１制御端子に接続され、

前記第７の電界効果トランジスタはドレイン端子が容量を介して第３高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が第２制御端子に接続され、

前記第８の電界効果トランジスタはドレイン端子が容量を介して第２高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が接地され、

また、第６及び第７の電界効果トランジスタのドレインは抵抗を介してノード１に接続され、第８の電界効果トランジスタのドレイン端子は抵抗を介して第２制御端子に接続されていることを特徴とする高周波スイッチ回路。

【請求項４】

請求項１から３のいずれかに記載の高周波スイッチ回路であって、前記電界効果トランジスタの少なくとも１つの電界効果トランジスタのソース端子とドレイン端子を抵抗を介して接続したことを特徴とする高周波スイッチ回路。

【請求項５】

請求項１から４のいずれかに記載の高周波スイッチ回路であって、前記電界効果トランジスタの少なくとも１つの電界効果トランジスタのゲート端子に直列に抵抗を挿入したことを特徴とする高周波スイッチ回路。

【発明の詳細な説明】

【技術分野】
【０００１】
本発明は、高周波信号の接続経路を切り替えるスイッチ回路において、特に高電子移動度トランジスタなどのディプレッション型のショットキー接合電界効果トランジスタを用いて構成された高周波スイッチ回路に関するものである。
【背景技術】
【０００２】
時分割で送受信を切り替える無線通信機器においては、アンテナと送受信回路の接続の切換が必要となる。あるいは複数の周波数帯を利用する端末では、一般に周波数帯ごとに送受信回路を複数内蔵しているので、アンテナと送受信回路の信号経路の切換が必要となっている。あるいはまた、ダイバーシティ受信やMIMO（Multi Input Multi Output）方式を採用している無線通信機器では、複数のアンテナと送受信回路の信号経路を切り換える必要がある。
【０００３】
このために高周波スイッチ回路が利用されているが、高電子移動度トランジスタ（HEMT）をスイッチとして用いた高周波スイッチ回路が特性的に優れているため、広く利用されている。この高電子移動度トランジスタ（HEMT）は、通常ゲート電圧がソース電圧に等しい場合にドレインーソース間が低抵抗で接続されたオン状態となるディプレッション型の特性を示す。したがって、高周波スイッチ回路を集積化することを考えた場合、回路内のトランジスタはすべてディプレッション型電界効果トランジスタを使用する方が製造上有利である。
ディプレッション型電界効果トランジスタをもちいてSP3T（単極３投）型高周波スイッチ回路を構成した従来の例を図３に示す。制御端子L1からL3のいずれか一つの端子をHigh(3V)とし、残りの制御端子をLow(0V)とすることにより、高周波共通端子RFCと、第１から第３までの高周波入出力端子RF1～RF3のいずれかを接続する。
また、ディプレッション型電界効果トランジスタを用いて電源を用いずに高周波スイッチ回路を構成するには、例えば特許文献１のような構成が提案されている。
【０００４】
また、あるいは制御端子を極力少なくするための回路構成として、次の特許文献２のような構成も提案されている。
【特許文献１】特開平9-98078
【特許文献２】特開2005-86767
【発明の開示】
【発明が解決しようとする課題】
【０００５】
ところが、図３に示した従来の回路では、３つの制御端子に加え、電源端子が必要となるため計４つの制御用端子が必要となる。
また、特許文献１記載の高周波スイッチ回路は、電源端子は不要であるが、SPST（単極単投）型高周波スイッチ回路の制御に差動の制御信号が必要とされ、制御端子が２つ必要となっている。図４に示した従来の構成と同様な回路構成でもってSP3T型高周波スイッチ回路を実現するには、３個のSPST型高周波スイッチ回路が必要であり、したがっての制御端子数は６個にも昇ってしまう。
【０００６】
また、特許文献２記載のSPDT（単極双投）型高周波スイッチ回路は、明示的な制御端子数は１つであるが、電源端子が必要である。したがって特許文献２記載のSPDT高周波スイッチ回路を図５に図示するように２つ組み合わせ、それぞれの電源端子を接続して共通の電源端子としてSP3T(単極３投) スイッチ回路を構成した場合でも、２つの制御端子と最低１つの電源端子の計３端子が必要となる。
【０００７】
制御用端子の増加は、配線の長さや複雑さを増加させ、また高周波スイッチ回路を制御

するロジック回路の複雑さを増し、無線通信機器のコスト上昇を招く。

【０００８】

そこで本発明の課題は、外部ロジック回路などの余分な回路の付加なく、可及的少数の制御用端子にて制御可能なSP3T（単極３投）高周波スイッチ回路を実現する手段を提案するにある。

【課題を解決するための手段】

【０００９】

本発明の高周波スイッチ回路は、第１から第４のディプレッション型ショットキー接合の電界効果トランジスタと、複数の容量と、複数の抵抗と、一つの高周波共通端子と、第１から第３の高周波入出力端子と、第１及び第２の制御端子を備え、前記第１の電界効果トランジスタのソース端子には前記第１高周波入出力端子が接続されており、前記第２の電界効果トランジスタのソース端子はノード１に接続されており、前記第３の電界効果トランジスタのドレイン端子は前記ノード１に接続されており、前記第３の電界効果トランジスタのソース端子には前記第２高周波入出力端子が接続されており、前記第４の電界効果トランジスタのソース端子には前記第３高周波入出力端子が接続されており、前記高周波共通端子が前記第１又は第２の電界効果トランジスタのドレイン端子に接続されており、前記第１の電界効果トランジスタのドレイン端子と前記第２の電界効果トランジスタのドレイン端子が容量を介して接続されており、前記第４の電界効果トランジスタのドレイン端子が容量を介して前記ノード１に接続されており、前記第１の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第１制御端子に接続されており、前記第１の電界効果トランジスタのゲート端子が接地されており、前記第２の電界効果トランジスタのゲート端子が前記第１制御端子に接続されており、前記第３の電界効果トランジスタのゲート端子は前記第２制御端子に接続されており、前記第４の電界効果トランジスタのソース又はドレイン端子が抵抗を介して前記第２制御端子に接続されており、前記第４の電界効果トランジスタのゲート端子が接地されており、電源端子が配置されず前記第１及び第２制御端子の電位のみにより第１から第４の電界効果トランジスタのオンとオフが切り替えられることを特徴とする。

【００１０】

また本発明において、前記ノード１または前記第２高周波入出力端子または前記第３高周波入出力端子の少なくとも一つに容量を介して第５の電界効果トランジスタのドレイン端子を接続し、前記第５の電界効果トランジスタのソース端子を容量を介して接地し、前記第５の電界効果トランジスタのゲート端子を接地し、前記第５の電界効果トランジスタのソース端子又はドレイン端子を抵抗を介して前記第１制御端子に接続する構成としてもよい。

また本発明において、第６から第８の電界効果トランジスタを備え、前記第６の電界効果トランジスタはドレイン端子が容量を介して第１高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が第１制御端子に接続され、前記第７の電界効果トランジスタはドレイン端子が容量を介して第３高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が第２制御端子に接続され、前記第８の電界効果トランジスタはドレイン端子が容量を介して第２高周波入出力端子に接続され、ソース端子が容量を介して接地され、ゲート端子が接地され、また、第６及び第７の電界効果トランジスタのドレインは抵抗を介してノード１に接続され、第８の電界効果トランジスタのドレイン端子は抵抗を介して第２制御端子に接続する構成としてもよい。

【００１１】

あるいはまた、本発明において、前記第１から第５の電界効果トランジスタの少なくとも１つの電界効果トランジスタのソース端子とドレイン端子を抵抗を介して接続してもよい。

【００１２】

あるいはまた、本発明において、前記第１から第５の電界効果トランジスタの少なくと

も１つの電界効果トランジスタのゲート端子に直列に抵抗を挿入してもよい。
【発明の効果】
【００１３】
本発明によれば、余分なロジック回路等を付加することなく、最低数の制御端子にて高周波経路を制御可能なSP3T型高周波スイッチ回路を実現できる。
【００１４】
また、前記ノード１または前記第２高周波入出力端子または前記第３高周波入出力端子の少なくとも一つに容量を介して第５の電界効果トランジスタのドレイン端子を接続し、前記第５電界効果トランジスタのソース端子を容量を介して接地し、前記第５電界効果トランジスタのゲート端子を接地し、前記第５電界効果トランジスタのソース端子又はドレイン端子を抵抗を介して前記第1制御端子に接続することにより、第２または第３の高周波入出力端子の少なくともいずれか一つのアイソレーションを改善することができる。
【００１５】
また、前記電界効果トランジスタの少なくとも１つの電界効果トランジスタのソース端子とドレイン端子を抵抗を介して接続することにより、該電界効果トランジスタのソース端子とドレイン端子の電位を等しく保ち、電界効果トランジスタのオン状態とオフ状態を素早く切り換えることが出来る。
【００１６】
また、前記電界効果トランジスタの少なくとも１つの電界効果トランジスタのゲート端子に直列に抵抗を挿入することにより、該電界効果トランジスタの端子に過大な電圧がかかった場合においても電流を制限し、破壊を免れる確立を高くでき、高周波スイッチ回路の信頼性を高めることができると同時に、該電界効果トランジスタが発振等の不安定な動作をすることがなくなり、安定性を確保できる。
【発明を実施するための最良の形態】
【００１７】
以下本発明の実施の最良の形態について実施例に基づいて説明する。
【実施例１】
【００１８】
図１は本発明の第１の実施例である高周波スイッチ回路の回路図である。図中、１から４はディプレッション型ショットキー接合電界効果トランジスタである。２１は抵抗であり、２４は使用する高周波帯において十分小さなインピーダンスとなる容量である。
【００１９】
本実施例において、高周波信号の周波数は2.5GHzである。電界効果トランジスタ１,及び２は擬似格子整合型高電子移動度トランジスタ（ｐ－HMET）プロセスで同一のチップ上に作成され、ほぼ同一で負のピンチオフ電圧 約－１．３Vを持つ。電界効果トランジスタ１から４のゲート長は１㎜であり、ゲート幅は同じ２μmである。２１の抵抗値はRF信号を略阻止する２０kΩとする。１MΩ以上の抵抗値は、ゲート端子電圧の変化が遅くなり、高周波スイッチ回路の動作を低下させる。容量２４は５pFである。高周波スイッチ回路を制御しているロジック回路の動作電圧は、いま3Vとし、高周波共通端子、第１及び第２の高周波入出力端子は図示しないが、容量を介して外部回路に接続されており、直流的にはフローティング状態である。
【００２０】
以下、高周波スイッチ回路の動作について説明する。
第１状態 （第１制御端子＝High（３V）、第2制御端子＝High（３V））
この場合ノード１、ノード３は第１及び第２制御端子からの電流により3Vとなる。ノード２は、電界効果トランジスタ２及び電界効果トランジスタ３のショットキー接合部を通して電流が流れるため、（3V－ショットキー順方向電圧）となる。ショットキーの順方向電圧は小さいのでHigh電圧と見なしてよい。ここでそれぞれ１から４の電界効果トランジスタのドレイン端子とソース端子間の電位差は、仮に電界効果トランジスタがオフ状態であったとしても漏れ電流により同電位となる。

したがって電界効果トランジスタ１から４のソース－ゲート端子間電圧は、－３Ｖ，０Ｖ，０Ｖ、－３Ｖとなり、ピンチオフ電圧が－１．３Ｖであるのでドレイン－ソース端子間はオフ、オン、オン、オフとなる。高周波の経路としては高周波共通端子と第2高周波入出力端子が接続される。

【００２１】

第２状態　（第１制御端子＝High（３Ｖ）、第２制御端子＝Low（０Ｖ））

この場合ノード１、ノード３は第1及び第2制御端子からの電流により、それぞれ３Ｖ、０Ｖとなる。ノード２は電界効果トランジスタ２のショットキー接合を通して電流が流れこむが、電界効果トランジスタ3のショットキー接合は逆方向電圧となるので、電流は流れ出さない。したがってHigh電圧となる。電界効果トランジスタ１から４のソース－ゲート端子間電圧は、－３Ｖ，０Ｖ，－３Ｖ、０Ｖとなり、電界効果トランジスタ１から４のドレイン－ソース端子間はオフ、オン、オフ、オンとなる。高周波経路は、高周波共通端子と第３高周波入出力端子となる。

【００２２】

第３状態　（第1制御端子＝Low（０Ｖ）、第2制御端子＝High（３Ｖ））

この場合ノード１、ノード３は第1及び第2制御端子からの電流により、それぞれ０Ｖ、３Ｖとなる。ノード２は電界効果トランジスタ３のショットキー接合を通して電流が流れこむが、電界効果トランジスタ２のショットキー接合は逆方向電圧となるので、電流は流れ出さない。したがってHigh電圧となる。電界効果トランジスタ１から４のソース－ゲート端子間電圧は、０Ｖ，－３Ｖ，０Ｖ、－３Ｖとなり、電界効果トランジスタ1から４のドレイン－ソース端子間はオン、オフ、オン、オフとなる。高周波経路は、高周波共通端子と第１高周波入出力端子となる。

【００２３】

以上の３つの状態により、高周波共通端子と第１から第３高周波入出力端子のいずれかが接続される。第１制御端子、第２制御端子ともLow(0V)とした第4の状態は、すべての電位が等しくなり、すべての電界効果トランジスタがオン状態となるため、経路選択が出来ない。そのためこの状態は実際には使用できない禁止状態である。

【実施例２】

【００２４】

図２は、本発明の第２の実施例である高周波スイッチ回路の回路図である。実施例１の回路に加え、電界効果トランジスタ５のドレイン端子は５pFの容量を介してノード１に接続され、電界効果トランジスタ５のソース端子は５pFの容量を介して接地されている。電界効果トランジスタ５のゲート端子は略２０kΩの抵抗を介して接地されており、電界効果トランジスタ５のソース端子は略２０kΩの抵抗を介して第１制御端子に接続されている。　また、電界効果トランジスタ１から４のゲート端子もそれぞれ略２０kΩの抵抗を介して接地または制御端子に接続されている。

ゲート端子に比較的大きな抵抗を直列に接続することにより、いずれかの端子に過大な電圧がかかったとしても、ゲート端子に流れる電流は抵抗によって制限される。従って電界効果トランジスタに発生する熱が抵抗を接続しない場合と比較し抑制され、電界効果トランジスタの破壊防止に有効となる。

【００２５】

また、本実施例においては、電界効果トランジスタ１から５のソース－ドレイン端子間を略２０ｋΩの抵抗により接続している。このようにすることにより、電界効果トランジスタの漏れ電流によることなくソース－ドレイン間を同電位に保つことが可能となる。抵抗値が略２０ｋΩと大きく、高周波信号は通さないため、高周波信号の経路選択に影響することは無い。

【００２６】

次に本実施例の高周波スイッチ回路の動作について説明する。第３状態（第1制御端子＝Low（０Ｖ）、第2制御端子＝High（３Ｖ））において、電界効果トランジスタ５のゲート－ソース間電圧は０Ｖとなり、オン状態となる。このときノード１は、高周波的に接地さ

れる。したがってオフ状態の電界効果トランジスタ２から漏れた高周波信号電流をグランドに流すことにより、第２高周波入出力端子及び第３高周波入出力端子のアイソレーションを改善することができる。

【００２７】

第１状態（第１制御端子＝High（３V）、第２制御端子＝High（３V））及び第２状態（第１制御端子＝High（３V）、第２制御端子＝Low（０V））においては、電界効果トランジスタ５のゲート－ソース間電圧は－３Ｖとなりオフ状態である。したがって高周波スイッチ回路への影響は無い。

【実施例３】

【００２８】

図６は、本発明の第３の実施例である高周波スイッチ回路の回路図である。実施例２の回路に加え、電界効果トランジスタ６，７，８のドレイン端子が容量を介してRF1、RF2、RF3に接続されており、電界効果トランジスタ６，７，８のソース端子は容量を介して接地されている。電界効果トランジスタ６のゲート端子は、抵抗を介して第１制御端子に接続され、電界効果トランジスタ７のゲート端子は抵抗を介して第２制御端子に接続され、電界効果トランジスタ８のゲート端子は接地されている。また、電界効果トランジスタ６，７のドレイン端子は、抵抗を介してノード１に接続されており、電界効果トランジスタ８のドレイン端子は抵抗を介して第２制御端子に接続されている。

【００２９】

このような回路構成にすることにより、アイソレーションを改善することができる。第１状態における本実施例の効果について説明する。

【００３０】

第１状態　（第１制御端子＝High（３V）、第２制御端子＝High（３V））

この時、電界効果トランジスタ８はオフ状態であり、高周波共通端子と第２高周波入出力端子間の高周波経路への影響は無視できる。電界効果トランジスタ６，７はオン状態となり、第１高周波入出力端子及び第３高周波入出力端子は高周波において接地状態となり、高周波経路からの高周波の漏れ電流をグランドに逃がすため、第１及び第３高周波入出力端子のアイソレーションを高めることができる。

【００３１】

第２状態及び第３状態においても同様にして、高周波経路に接続されていない高周波入出力端子が接地されて漏れ電流を接地へ逃し、アイソレーションを改善する。

【産業上の利用可能性】

【００３２】

本発明の高周波スイッチ回路は、送受信時分割方式やマルチバンドに対応した携帯電話、無線LAN端末など高周波信号経路の切り換えが必要な高周波無線通信機器に用いることができる。

【図面の簡単な説明】

【００３３】

【図１】本発明による高周波スイッチ回路の、第１の実施例の回路図である。

【図２】本発明による高周波スイッチ回路の、第２の実施例の回路図である。

【図３】従来のSP3T型高周波スイッチ回路の回路図である。

【図４】特許文献１記載の従来の高周波スイッチ回路の回路図である。

【図５】特許文献２記載のSPDT型高周波スイッチ回路を用いて実現したSP3T型高周波スイッチ回路の回路図である。

【図６】本発明による高周波スイッチ回路の、第３の実施例の回路図である。

【符号の説明】

【００３４】

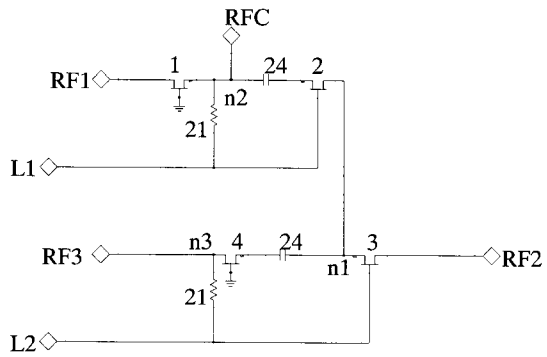
1,2,3,4,5,7,8：デプレッション型ショットキー接合電界効果トランジスタ

L1：第1制御端子

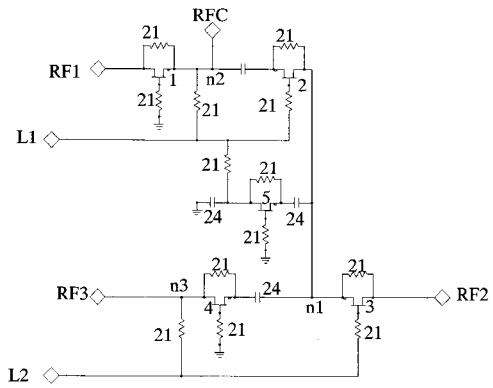
L2：第2制御端子

L3：第３制御端子
11,11a：差動制御信号端子
RF1：第1高周波入出力端子
RF2：第２高周波入出力端子
RF3：第3高周波入出力端子
RFC：高周波共通端子
21：抵抗
24：容量
n1：ノード１
n2：ノード２
n3：ノード３
VDD：電源端子

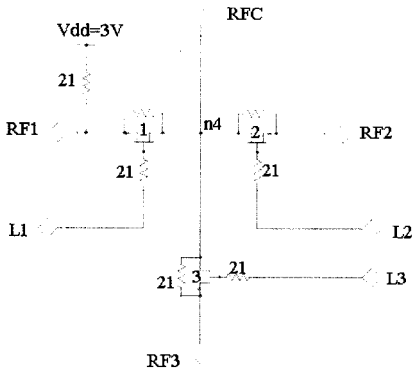
【図１】



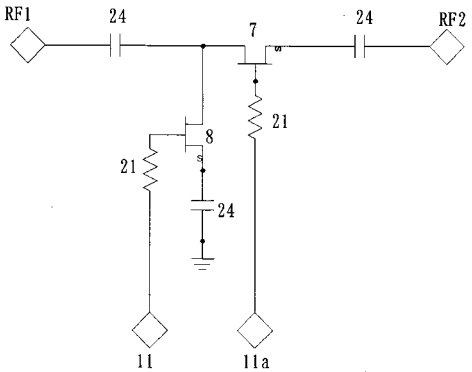
【図２】



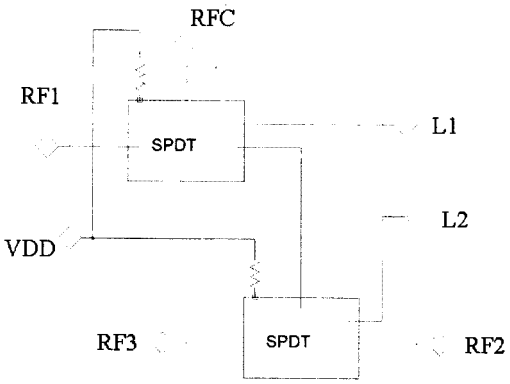
【図３】



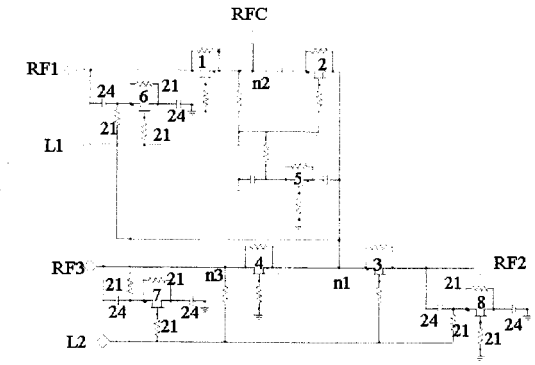
【図４】



【図５】


RFC
RF1
SPDT
L1
L2
VDD
RF3
SPDT
RF2

【図６】


RFC
RF1
1
2
n2
24
6
21
24
21
21
L1
5
RF3
4
3
RF2
21
n3
21
n1
21
7
8
24
24
24
21
21
24
21
21
L2

フロントページの続き

(56)参考文献 特開２００２－２６１５９３（ＪＰ，Ａ）
特開２００５－１１７４６７（ＪＰ，Ａ）
特開平１０－２４２８２６（ＪＰ，Ａ）
特開２００３－３０９１３０（ＪＰ，Ａ）
特開平０８－２２８１３８（ＪＰ，Ａ）
特開２００５－００５８５７（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０３Ｋ　１７／００－１７／７０