

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2024 年 12 月 19 日 (19.12.2024)



(10) 国际公布号
WO 2024/254935 A1

(51) 国际专利分类号:

H10K 59/122 (2023.01)

中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(21) 国际申请号:

PCT/CN2023/107821

(22) 国际申请日:

2023 年 7 月 18 日 (18.07.2023)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

202310687338.8 2023年6月12日 (12.06.2023) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

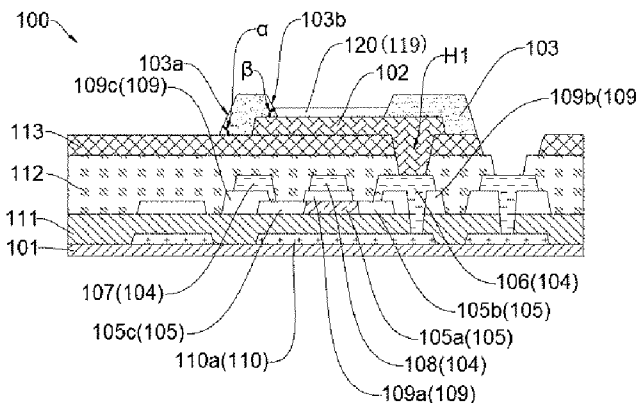
(72) 发明人: 宋志伟 (SONG, Zhiwei); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。 郑帅 (ZHENG, Shuai);

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: DISPLAY PANEL AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 显示面板及其制作方法



[图1]

(57) Abstract: The embodiments of the present invention disclose a display panel and a manufacturing method therefor. The display panel comprises a substrate, a plurality of anodes located on the substrate, and a plurality of pixel definition parts arranged at intervals and covering the edges of the anodes, each pixel definition part being arranged around one anode. In a direction in parallel with the substrate, each pixel definition part comprises a first side surface away from an anode, the side of the first side surface close to the substrate and the substrate having a first included angle, and the first included angle being greater than or equal to 35 degrees and less than or equal to 45 degrees.

(57) 摘要: 本发明实施例公开了一种显示面板及其制作方法; 该显示面板包括衬底、位于衬底上的多个阳极、覆盖阳极的边缘的多个间隔设置的像素定义部, 一像素定义部环绕一阳极设置, 沿平行于衬底的方向, 像素定义部包括远离阳极的第一侧面, 第一侧面靠近衬底的一侧与衬底具有第一夹角, 第一夹角大于或等于35度且小于或等于45度。

[见续页]

WO 2024/254935 A1

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

显示面板及其制作方法

技术领域

[0001] 本发明涉及显示领域，具体涉及一种显示面板及其制作方法。

背景技术

[0002] 随着显示技术的发展，OLED(Organic Light Emitting Diode，有机发光二极管)显示面板因具有亮度高、功耗低、响应快、清晰度高、发光效率高等优点得到了广泛的应用。

[0003] 然而，OLED显示面板中采用的在整层形成的像素定义层中开口，从而在开口内形成发光元件，像素定义层存在应力难以释放，导致显示面板质量受影响的技术问题。

[0004] 因此，亟需一种显示面板及其制作方法以解决上述技术问题。

发明概述

[0005] 本发明提供一种显示面板及其制作方法，可以缓解目前显示面板整层形成像素定义层导致的应力难以释放，从而影响显示面板的产品质量的技术问题。

[0006] 为解决上述问题，本申请提供的技术方案如下：

[0007] 本发明提供一种显示面板，包括：

[0008] 衬底；

[0009] 多个阳极，位于所述衬底上；

[0010] 多个像素定义部，所述像素定义部覆盖所述阳极的边缘并裸露部分所述阳极；

[0011] 其中，一所述像素定义部环绕一所述阳极设置，相邻所述像素定义部间隔设置；

[0012] 沿平行于所述衬底的方向，所述像素定义部包括远离所述阳极的第一侧面，所述第一侧面靠近所述衬底的一侧与所述衬底具有第一夹角，所述第一夹角大于或等于35度，所述第一夹角小于或等于45度。

[0013] 优选的，所述显示面板还包括第一金属层，所述第一金属层位于所述阳极与所

述衬底之间；

[0014] 所述显示面板还包括第一绝缘层，所述第一绝缘层位于所述第一金属层与所述阳极之间，所述第一绝缘层包括第一过孔，所述阳极包括位于所述第一过孔内的第一连接部，所述第一连接部与所述第一金属层连接，所述像素定义部覆盖所述第一连接部。

[0015] 优选的，所述显示面板还包括有源层，所述有源层位于所述第一金属层与所述衬底之间，所述有源层包括沟道部以及分别位于所述沟道部相对两侧的第一导体子部及第二导体子部；

[0016] 所述第一金属层包括源极及漏极，所述源极位于所述第一导体子部上，所述漏极位于所述第二导体子部上；

[0017] 其中，至少部分所述源极靠近所述有源层的一侧与所述第一导体子部接触，至少部分所述漏极靠近所述有源层的一侧与所述第二导体子部接触。

[0018] 优选的，所述显示面板还包括栅极，所述栅极位于所述源极与所述漏极之间，所述栅极在所述有源层上的正投影覆盖所述沟道部；

[0019] 所述显示面板还包括栅极绝缘层，所述栅极绝缘层至少间隔于所述栅极与所述沟道部之间。

[0020] 优选的，所述栅极位于所述第一金属层，所述栅极绝缘层包括相离设置的第一绝缘部、第二绝缘部及第三绝缘部，所述第一绝缘部间隔于所述沟道部与所述栅极之间，所述第二绝缘部间隔于部分所述源极与所述第一导体子部之间，所述第三绝缘部间隔于部分所述漏极与所述第二导体子部之间；

[0021] 所述源极靠近所述栅极的一端与所述第一导体子部接触，所述漏极靠近所述栅极的一端与所述第二导体子部接触。

[0022] 优选的，所述栅极位于所述第一金属层远离所述衬底的一侧，所述源极与所述第一导体子部之间无绝缘层，所述漏极与所述第二导体子部之间无绝缘层。

[0023] 优选的，在平行于所述衬底的平面内，沿所述沟道部至所述第一导体子部的方向，所述源极远离所述栅极的一侧边缘超出所述第一导体子部远离所述沟道部的一侧边缘；

[0024] 在平行于所述衬底的平面内，沿所述沟道部至所述第二导体子部的方向，所述

漏极远离所述栅极的一侧边缘超出所述第二导体子部远离所述沟道部的一侧边缘。

[0025] 优选的，所述显示面板还包括位于第二金属层，所述第二金属层位于所述有源层与所述衬底之间，所述第二金属层包括第一遮光部，所述有源层在所述衬底上的正投影位于所述第一遮光部在所述衬底上的正投影内；

[0026] 所述显示面板还包括缓冲层，所述缓冲层位于所述有源层靠近所述衬底的一侧，所述缓冲层覆盖所述第二金属层。

[0027] 优选的，所述第一绝缘层包括靠近所述衬底一侧的钝化层，所述缓冲层间隔于所述第二金属层与所述有源层之间，所述缓冲层远离所述衬底的一侧与所述有源层及所述钝化层直接接触；

[0028] 所述缓冲层靠近所述衬底的一侧与所述第二金属层及所述衬底直接接触。

[0029] 优选的，当所述栅极绝缘层包括相离设置的第一绝缘部、第二绝缘部及第三绝缘部时，所述第二绝缘部远离所述第一绝缘部的一端与所述缓冲层接触，所述第三绝缘部远离所述第一绝缘部的一端与所述缓冲层接触。

[0030] 优选的，所述第一绝缘层还包括第二过孔，所述第二过孔位于有源层的一侧；

[0031] 所述缓冲层包括第三过孔，所述第三过孔与所述第二过孔相连通，所述阳极与所述第一遮光部通过所述第二过孔及所述第三过孔连接；

[0032] 所述阳极包括第二连接部，所述像素定义部在所述衬底上的正投影覆盖所述第二连接部在所述衬底上的正投影。

[0033] 优选的，栅极绝缘层包括第四过孔，所述第四过孔位于第二绝缘部远离有源层的一侧，所述缓冲层包括第五过孔，所述第四过孔与所述第五过孔相连通，源极与所述第一遮光部通过所述第四过孔及所述第五过孔连接。

[0034] 优选的，栅极绝缘层包括第六过孔，所述第六过孔位于第三绝缘部远离所述有源层的一侧，所述缓冲层包括第七过孔，所述第六过孔与所述第七过孔相连通，漏极与所述第一遮光部通过所述第六过孔及所述第七过孔连接。

[0035] 优选的，所述显示面板包括显示区及位于所述显示区至少一侧的非显示区，所述显示面板还包括位于所述非显示区内的端子，所述端子位于所述第一金属层；

- [0036] 其中，所述端子包括第一类端子，所述第一类端子与所述第二金属层连接。
- [0037] 优选的，当栅极绝缘层包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述栅极绝缘层还包括位于所述端子与缓冲层之间的第四绝缘部，所述栅极绝缘层还包括第八过孔，所述第八过孔贯穿所述第四绝缘部，所述缓冲层包括第九过孔，所述第九过孔贯穿所述第二金属层走线与所述第四绝缘部之间的所述缓冲层，所述第八过孔在所述衬底上的正投影覆盖所述第九过孔在所述衬底上的正投影；
- [0038] 所述第一类端子包括第一类端子连接部，所述第一类端子连接部位于所述第八过孔及所述第九过孔内，所述第八过孔及所述第九过孔裸露所述第二金属层走线，所述第一类端子连接部与所述第二金属层走线接触。
- [0039] 优选的，所述像素定义部与所述阳极具有重叠部，所述重叠部在所述衬底上的正投影的宽度大于2微米。
- [0040] 优选的，所述显示面板还包括位于所述阳极远离所述衬底一侧的有机层，所述有机层包括发光层；
- [0041] 沿平行于所述衬底的方向，所述像素定义部包括靠近所述阳极的第二侧面，所述阳极在所述衬底上的正投影及所述第二侧面在所述衬底上的正投影共同覆盖所述发光层在所述衬底上的正投影。
- [0042] 优选的，所述第二侧面靠近所述阳极的一侧与所述阳极具有第二夹角，所述第二夹角大于或等于35度，所述第二夹角小于或等于45度。
- [0043] 本发明还提供一种显示面板的制作方法，包括：
- [0044] 提供一衬底；
- [0045] 在所述衬底上形成阳极材料层；
- [0046] 在所述阳极材料层上形成像素定义材料层；
- [0047] 所述阳极材料层及所述像素定义材料层经第一图案化处理分别形成多个阳极及多个像素定义部；
- [0048] 其中，所述像素定义部覆盖所述阳极的边缘并裸露部分所述阳极，一所述像素定义部环绕一所述阳极设置，相邻所述像素定义部间隔设置。
- [0049] 优选的，所述在所述衬底上形成阳极材料层之前，还包括：

- [0050] 在所述衬底上形成半导体材料层；
- [0051] 在所述半导体材料层上形成第一金属材料层，所述第一金属材料层与所述半导体材料层直接接触；
- [0052] 所述半导体材料层及所述第一金属材料层经第二图案化处理分别形成半导体层及第一金属层；
- [0053] 其中，所述第一金属层包括源极及漏极，所述源极及所述漏极分别位于所述半导体层的相对两侧。

有益效果

- [0054] 本发明通过将像素定义部与阳极一一对应设置，相邻像素定义部间隔，减少了像素定义部所受应力，并且像素定义部的第一侧面坡度更缓，增大了像素定义部与相邻膜层之间的接触面积，增强了像素定义部与相邻膜层之间结合的牢固程度，改善了显示面板的产品质量。

附图说明

- [0055] 图1是本发明实施例提供的显示面板的第一种结构的结构示意图；
- [0056] 图2是本发明实施例提供的显示面板的第二种结构的结构示意图；
- [0057] 图3是本发明实施例提供的显示面板的制作方法的步骤流程图；
- [0058] 图4a至图4m是本发明实施例提供的显示面板的制作方法的一种流程示意图。

本发明的实施方式

- [0059] 本申请提供一种显示模组，为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。
- [0060] 目前，显示面板中的像素定义层整成形成，存在像素定义层的应力难以释放，导致显示面板质量受影响的技术问题。
- [0061] 请参阅图1及图2，本发明实施例提供一种显示面板100，包括：
- [0062] 衬底101；
- [0063] 多个阳极102，位于所述衬底101上；
- [0064] 多个像素定义部103，所述像素定义部103覆盖所述阳极102的边缘并裸露部分

所述阳极102；

[0065] 其中，一所述像素定义部103环绕一所述阳极102设置，相邻所述像素定义部103间隔设置；

[0066] 沿平行于所述衬底101的方向，所述像素定义部103包括远离所述阳极102的第一侧面103a，所述第一侧面103a靠近所述衬底101的一侧与所述衬底101具有第一夹角 α ，所述第一夹角 α 大于或等于35度，所述第一夹角 α 小于或等于45度。

[0067] 本发明实施例通过将像素定义部103与阳极102一一对应设置，相邻像素定义部103间隔，减少了像素定义部103所受应力，并且像素定义部103的第一侧面103a坡度更缓，增大了像素定义部103与相邻膜层之间的接触面积，增强了像素定义部103与相邻膜层之间结合的牢固程度，改善了显示面板100的产品质量。

[0068] 现结合具体实施例对本发明的技术方案进行描述。

[0069] 请参阅图1及图2，本实施例中，所述显示面板100还包括第一金属层104，所述第一金属层104位于所述阳极102与所述衬底101之间。

[0070] 所述显示面板100还包括第一绝缘层，所述第一绝缘层位于所述第一金属层104与所述阳极102之间，所述第一绝缘层包括第一过孔H1，所述阳极102包括位于所述第一过孔H1内的第一连接部，所述第一连接部与所述第一金属层104连接，所述像素定义部103覆盖所述第一连接部。

[0071] 在一些实施例中，所述第一金属层104可以为低电阻材料如Al、Ti、Mo、Cu、Ni、或包括上述金属的合金形成的多个层或单层，例如，所述第一金属层104可以为钼钛合金、铜形成的钼钛合金/铜/钼钛合金(MoTi/Cu/MoTi)三层叠层结构。

[0072] 当所述第一金属层104为MoTi层、Cu层、MoTi层形成的MoTi/Cu/MoTi三层叠层结构时，靠近所述衬底101一侧的MoTi层的厚度为250埃米至350埃米，Cu层的厚度为4200埃米至6500埃米，远离所述衬底101一侧的MoTi层的厚度为400埃米至500埃米。

[0073] 在一些实施例中，所述阳极102包括具有高功函数的材料。所述阳极102包括氧化铟锡(ITO)、氧化铟锌(IZO)、氧化锌(ZnO)、氧化铟(In₂O₃)等中的一种，上

述材料为具有相对高的功函数并且透明的导电材料。除了以上列出的导电材料之外，所述阳极102还可以包括诸如银(Ag)、镁(Mg)、铝(Al)、铂(Pt)、钋(Pb)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)或者它们的组合的反射材料。所述阳极102可以由透明导电材料和/或反射性导电材料的单层或多层组成。例如，所述阳极102可以是IZO、Ag形成的IZO/Ag/IZO三层叠构。此时，靠近所述衬底101一侧的IZO层的厚度可以为100埃米至200埃米，Ag层的厚度为1000埃米至1500埃米，远离所述衬底101一侧的IZO层的厚度可以为700埃米至1000埃米。

[0074] 请参阅图1及图2，本实施例中，所述像素定义部103环绕所述阳极102设置并具有像素定义开口，所述像素定义开口裸露所述阳极102。

[0075] 在一些实施例中，所述像素定义部103的材料选自有机材料，如正性光阻材料或负性光阻材料，以便于利用所述像素定义部103的材料作为光阻，所述像素定义部103和所述阳极102经同一图案化处理形成，节省制程工艺、降低制程成本。所述像素定义部103的厚度可以为2.8微米至3.7微米，例如，可以为3微米、3.2微米、3.4微米、3.5微米、3.6微米等，以便于形成足够深的所述像素定义开口。

[0076] 在一些实施例中，所述第一绝缘层包括靠近所述衬底101一侧的钝化层112及远离所述衬底101一侧的平坦层113，所述钝化层112至少覆盖所述第一金属层104，所述平坦层113起到为所述阳极102的形成提供平坦表面的作用，所述阳极102可以直接形成与所述平坦层113远离所述衬底101的一侧。进一步的，所述第一绝缘层可以由所述钝化层112及所述平坦层113组成。

[0077] 所述钝化层112的材料选自无机材料，如氮硅化合物或氧硅化合物等。所述平坦层113的材料可以选自有机材料，如正性光阻材料或负性光阻材料等，以便于所述钝化层112和所述平坦层113通过一次图案化处理形成，节省制程工艺、降低制程成本。

[0078] 所述钝化层112的厚度为3500埃米至5000埃米，例如，可以为3600埃米、3800埃米、4000埃米、4200埃米、4500埃米、4800埃米等，以便于完全覆盖所述第一金属层104；所述平坦层113的厚度为3500埃米至5000埃米，例如，可以为360

0埃米、3800埃米、4000埃米、4200埃米、4500埃米、4800埃米等，以便于提供平坦表面。

[0079] 所述第一过孔H1暴露所述第一金属层104，所述阳极102包括位于所述第一过孔H1内的第一连接部，所述第一连接部于所述第一过孔H1内与所述第一金属层104接触，从而实现所述阳极102与所述第一金属层104的连接。由于所述第一连接部填充于所述第一过孔H1内以便于连接所述第一金属层104，为避免在所述阳极102上形成的有机层(如发光层)等落入所述第一过孔H1内，所述像素定义部103覆盖所述第一过孔H1。

[0080] 当所述第一绝缘层由所述钝化层112及所述平坦层113组成时，所述第一过孔H1包括位于所述钝化层112的第一子过孔及位于所述平坦层113内的第二子过孔。

[0081] 在一些实施例中，所述衬底101可以为硬质衬底或柔性衬底，当所述衬底101为硬质衬底时，所述衬底101可以为玻璃衬底；当所述衬底101为柔性衬底时，所述衬底101的材料可以为聚酰亚胺。

[0082] 请参阅图1及图2，本实施例中，所述第一金属层104包括源极106和漏极107，所述第一过孔H1裸露所述源极106，所述第一连接部与所述源极106接触；或者，所述第一金属层104裸露所述漏极107，所述第一连接部与所述漏极107接触。

[0083] 请参阅图1及图2，本实施例中，所述显示面板100还包括有源层105，所述有源层105位于所述第一金属层104与所述衬底101之间，所述有源层105包括沟道部105a以及分别位于所述沟道部105a相对两侧的第一导体子部105b及第二导体子部105c。

[0084] 所述源极106位于所述第一导体子部105b上，所述漏极107位于所述第二导体子部105c上。

[0085] 其中，至少部分所述源极106靠近所述有源层105的一侧与所述第一导体子部105b接触，至少部分所述漏极107靠近所述有源层105的一侧与所述第二导体子部105c接触。

[0086] 在一些实施例中，所述有源层105的材料可以选自导电的氧化物材料，例如：铟镓锌氧化物(IGZO)等。所述有源层105的形成过程中，可以通过离子注入或等离子轰击等方式完成所述第一导体子部105b及所述第二导体子部105c的导体化

。采用离子注入的方式，掺杂特定元素或粒子包括但不限于H、He、B、Al、N、F、P、Ar、S等；采用等离子轰击导体化方式是通过高能粒子对有源层105材料表面的轰击，形成缺陷(氧空位)，氧空位可以产生载流子从而增加导电特性，实现所述第一导体子部105b及所述第二导体子部105c的导体化。

[0087] 在一些实施例中，所述有源层105的材料可以选自多晶硅。

[0088] 本实施例中，所述有源层105的厚度可以为200埃米至500埃米，例如，可以为250埃米、300埃米、350埃米、400埃米、450埃米等。

[0089] 请参阅图1及图2，本实施例中，所述显示面板100还包括栅极108，所述栅极108位于所述有源层105远离所述衬底101的一侧，所述栅极108位于所述源极106与所述漏极107之间，所述栅极108在所述有源层105上的正投影覆盖所述沟道部105a。

[0090] 本实施例中，所述显示面板100还包括栅极绝缘层109，所述栅极绝缘层109位于所述栅极108靠近所述有源层105的一侧，所述栅极绝缘层109至少间隔于所述栅极108与所述沟道部105a之间。所述平坦层113覆盖所述栅极绝缘层109、所述第一金属层104和/或所述栅极108。

[0091] 在一些实施例中，所述栅极108的材料可以选自低电阻材料如Al、Ti、Mo、Cu、Ni、或包括以上金属的合金，所述栅极108可以为上述金属或合金形成的单层或多层结构。

[0092] 请参阅图1，在一些实施例中，所述栅极108位于所述第一金属层104，所述源极106、所述漏极107、所述栅极108可以使用同材料在同工序中形成，有利于节省制程工艺、降低制程成本。

[0093] 在一些实施例中，所述栅极绝缘层109的材料选自硅氮化合物、硅氧化合物中的至少一种。所述栅极绝缘层109可以为硅氮化合物或硅氧化合物形成的一层或多层，例如，所述栅极绝缘层109可以为硅氧化物形成的单层结构。

[0094] 所述栅极绝缘层109的厚度为1000埃米至2000埃米，例如，可以为1200埃米、1500埃米、1800埃米等。

[0095] 在一些实施例中，所述栅极绝缘层109包括相离设置的第一绝缘部、第二绝缘部及第三绝缘部，所述第一绝缘部间隔于所述沟道部105a与所述栅极108之间，

所述第二绝缘部间隔于部分所述源极106与所述第一导体子部105b之间，所述第三绝缘部间隔于部分所述漏极107与所述第二导体子部105c之间。

[0096] 第一绝缘部、第二绝缘部及第三绝缘部相离设置，即，三者在该所述衬底101上的正投影相互分离；所述第一绝缘部与所述第二绝缘部之间断开，所述第一绝缘部与所述第三绝缘部之间断开。所述栅极绝缘层109包括位于所述第一绝缘部与所述第二绝缘部之间的第一开口，所述栅极绝缘层109包括位于所述第一绝缘部与所述第三绝缘部之间的第二开口。

[0097] 所述第一绝缘部间隔于所述沟道部105a与所述栅极108之间，即，沿所述衬底101至所述第一金属层104的方向，所述沟道部105a与所述栅极108分别位于所述第一绝缘部的两侧。所述栅极108靠近所述第一绝缘部的一侧与所述第一绝缘部直接接触，所述第一绝缘部靠近所述有源层105的一侧与所述沟道部105a直接接触。所述栅极108在该所述衬底101上的正投影位于所述第一绝缘部在该所述衬底101上的正投影内，所述沟道部105a在该所述衬底101上的正投影位于所述第一绝缘部在该所述衬底101上的正投影内。

[0098] 所述第二绝缘部间隔于部分所述源极106与所述第一导体子部105b之间，所述第二绝缘部靠近所述衬底101的一侧与所述第一导体子部105b远离所述沟道部105a的一端直接接触，所述第二绝缘部至少覆盖部分所述第一导体子部105b远离所述沟道部105a的一端，所述源极106靠近所述栅极108的一端通过所述第一开口与所述第一导体子部105b接触，所述源极106靠近所述栅极108的一端覆盖所述第二绝缘部靠近所述第一绝缘部的一端。

[0099] 所述第三绝缘部间隔于部分所述源极106与所述第二导体子部105c之间，所述第三绝缘部靠近所述衬底101的一侧与所述第二导体子部105c远离所述沟道部105a的一端直接接触，所述第三绝缘部至少覆盖部分所述第二导体子部105c远离所述沟道部105a的一端，所述漏极107靠近所述栅极108的一端通过所述第二开口与所述第二导体子部105c接触，所述漏极107靠近所述栅极108的一端覆盖所述第三绝缘部靠近所述第一绝缘部的一端。

[0100] 请参阅图2，在一些实施例中，所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层。即，所述源极106

直接位于所述第一导体子部105b上，所述漏极107直接位于所述第二导体子部105c上，有利于所述第一金属层104与所述有源层105经过一次图案化处理形成，便于简化制程工艺，降低制程成本。

[0101] 当所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层时，所述栅极108位于所述第一金属层104远离所述衬底101的一侧，所述栅极绝缘层109间隔于所述沟道部105a与所述栅极108之间。所述栅极108在所述衬底101上的正投影位于所述栅极绝缘层109在所述衬底101上的正投影内，所述沟道部105a在所述衬底101上的正投影位于所述栅极绝缘层109在所述衬底101上的正投影内。此时，所述栅极108的材料可以为Cu层和MoTi合金层组成的双层结构，其中，Cu层位于所述栅极108中靠近所述衬底101的一侧，MoTi合金层位于所述栅极108中远离所述衬底101的一侧。Cu层的厚度为1800埃米至4200埃米，例如，可以为1900埃米、2500埃米、3000埃米、3500埃米、4000埃米等。MoTi合金层的厚度为250埃米至350埃米，例如，可以为280埃米、300埃米、320埃米、340埃米等。

[0102] 当所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层时，在平行于所述衬底101的平面内，沿所述沟道部105a至所述第一导体子部105b的方向，所述源极106远离所述栅极108的一侧边缘超出所述第一导体子部105b远离所述沟道部105a的一侧边缘；在平行于所述衬底101的平面内，沿所述沟道部105a至所述第二导体子部105c的方向，所述漏极107远离所述栅极108的一侧边缘超出所述第二导体子部105c远离所述沟道部105a的一侧边缘。

[0103] 本实施例中，所述栅极108、所述源极106、所述漏极107、所述有源层105组成所述显示面板100的薄膜晶体管器件。

[0104] 请参阅图1及图2，本实施例中，所述显示面板100还包括位于第二金属层110，所述第二金属层110位于所述有源层105与所述衬底101之间，所述第二金属层110包括第一遮光部110a，所述有源层105在所述衬底101上的正投影位于所述第一遮光部110a在所述衬底101上的正投影内。所述第一遮光部110a的设置，有利于避免来自所述衬底101的光线照射至所述有源层105，从而影响所述有源层105的

工作性能。

[0105] 在一些实施例中，所述第二金属层110的材料可以选自金属材料，如Al、Ti、Mo、Cu、Ni、或包括上述金属的合金。所述第二金属层110可以为上述金属材料或包括上述金属材料的合金形成的单层或多层。例如，所述第二金属层110可以为MoTi合金层、Cu层形成MoTi/Cu的双层叠构，MoTi合金层位于靠近所述衬底101的一侧，Cu层位于远离所述衬底101的一侧。将所述第二金属层110设置为MoTi/Cu，结合MoTi的遮光性能与Cu的导电性能，在实现遮光的同时，有利于保持所述第二金属层110中的走线的导电性。优选的，MoTi合金层的厚度可以为250埃米至350埃米，例如，可以为280埃米、300埃米、320埃米、340埃米等；Cu层的厚度可以为2800埃米至8000埃米，例如，可以为2900埃米、3000埃米、3500埃米、4000埃米、4500埃米、5000埃米、5500埃米、6000埃米、6500埃米、7000埃米、7500埃米等。

[0106] 所述显示面板100还包括缓冲层111，所述缓冲层111位于所述有源层105靠近所述衬底101的一侧，所述缓冲层111覆盖所述第二金属层110。

[0107] 所述缓冲层111间隔于所述第二金属层110与所述有源层105之间，所述缓冲层111远离所述衬底101的一侧与所述有源层105直接接触，所述缓冲层111远离所述衬底101的一侧与钝化层112直接接触。

[0108] 在一些实施例中，所述缓冲层111靠近所述衬底101的一侧与所述第二金属层110直接接触，所述缓冲层111靠近所述衬底101的一侧与所述衬底101直接接触。

[0109] 在一些实施例中，所述缓冲层111的材料选自硅氮化合物、硅氧化合物中的至少一种。所述缓冲层111可以为硅氮化合物或硅氧化合物形成的单层或叠层。例如，所述缓冲层111可以包括第一缓冲子层和第二缓冲子层，所述第一缓冲子层的材料为硅氮化合物，所述第二缓冲子层的材料为硅氧化合物，所述第一缓冲子层位于所述缓冲层111中靠近所述衬底101一侧，所述第二缓冲子层位于所述缓冲层111中远离所述衬底101一侧。所述第一缓冲子层的厚度为500埃米至2000埃米，例如，可以为800埃米、1000埃米、1200埃米、1500埃米、1800埃米等；所述第二缓冲子层的厚度为2000埃米至3000埃米，例如，可以为2200埃米、2500埃米、2600埃米、2800埃米等。

- [0110] 当所述栅极绝缘层109包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述第二绝缘部远离所述第一绝缘部的一端与所述缓冲层111接触，所述第三绝缘部远离所述第一绝缘部的一端与所述缓冲层111接触。
- [0111] 在一些实施例中，所述第一遮光部110a与所述源极106连接；或者，所述第一遮光部110a与所述漏极107连接。所述第一遮光部110a与所述源极106或所述漏极107的连接，避免所述第一遮光部110a造成的所述薄膜晶体管器件的电性漂移，从而改善所述薄膜晶体管器件工作性能。
- [0112] 请参阅图2，当所述栅极108位于所述第一金属层104远离所述衬底101的一侧，所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层时，所述源极106与所述第一遮光部110a通过所述阳极102连接；或者，所述漏极107与所述第一遮光部110a通过所述阳极102连接。此时，所述第一绝缘层还包括第二过孔，所述第二过孔位于有源层105的一侧，所述缓冲层111包括所述缓冲层111的第三过孔，所述第三过孔与所述第二过孔相连通，所述阳极102与所述第一遮光部110a通过所述第二过孔及所述第三过孔连接；所述阳极102包括第二连接部，所述像素定义部103在所述衬底101上的正投影覆盖所述第二连接部在所述衬底101上的正投影。具体的，所述缓冲层111包括覆盖所述第一遮光部110a的缓冲部，所述第二过孔贯穿所述第一绝缘层，所述第三过孔贯穿所述缓冲层111的所述缓冲部，所述第二过孔在所述衬底101上的正投影覆盖所述第三过孔在所述衬底101上的正投影。所述第二过孔及所述第三过孔暴露所述第一遮光部110a，所述第二连接部与所述第一遮光部110a接触。当所述阳极102与所述源极106连接时，所述源极106与所述第一遮光部110a通过所述阳极102连接；当所述阳极102与所述漏极107连接时，所述漏极107与所述第一遮光部110a通过所述阳极102连接。
- [0113] 当所述栅极绝缘层109包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述栅极绝缘层109包括第四过孔，所述第四过孔位于第二绝缘部远离有源层105的一侧，所述缓冲层111包括第五过孔，所述第五过孔位于所述缓冲层111，所述第四过孔与所述第五过孔相连通，所述源极106与所述第一遮光部110a通过所述第四过孔及所述第五过孔连接。具体的，所述缓冲层111

包括覆盖所述第一遮光部110a的缓冲部，所述第四过孔贯穿所述第二绝缘部远离所述有源层105的一侧，所述第五过孔贯穿所述缓冲部，所述第四过孔在所述衬底101上的正投影覆盖所述第五过孔在所述衬底101上的正投影。所述源极106包括源极106连接部，所述源极106连接部位于所述第四过孔及所述第五过孔内，所述第四过孔及所述第五过孔裸露所述第一遮光部110a，所述源极106连接部与所述第一遮光部110a接触，以实现所述源极106与所述第一遮光部110a的连接。

[0114] 或者，请参阅图1，当所述栅极绝缘层109包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述栅极绝缘层109包括第六过孔，所述第六过孔贯穿第三绝缘部远离所述有源层105的一侧，所述缓冲层111包括第七过孔，所述第七过孔贯穿所述缓冲层111，所述第六过孔与所述第七过孔相连通，所述漏极107与所述第一遮光部110a通过所述第六过孔及所述第七过孔连接。具体的，所述第六过孔贯穿所述第三绝缘部远离所述有源层105的一侧，所述第七过孔贯穿所述缓冲部，所述第六过孔在所述衬底101上的正投影覆盖所述第七过孔在所述衬底101上的正投影。所述漏极107包括漏极107连接部，所述漏极107连接部位于所述第六过孔及所述第七过孔内，所述第六过孔及所述第七过孔裸露所述第一遮光部110a，所述漏极107连接部与所述第一遮光部110a接触，以实现所述漏极107与所述第一遮光部110a的连接。

[0115] 本实施例中，所述显示面板100包括显示区及位于所述显示区至少一侧的非显示区，所述显示面板100还包括位于所述非显示区内的端子，所述端子位于所述第一金属层104。

[0116] 所述非显示区内具有多个端子，所述端子包括第一类端子，所述第一类端子与所述第二金属层110连接。所述第二金属层110还包括第二金属层走线，所述第一类端子与所述第二金属层走线连接。

[0117] 当所述栅极绝缘层109包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述栅极绝缘层109还包括位于所述端子与所述缓冲层111之间的第四绝缘部，所述栅极绝缘层109还包括第八过孔，所述第八过孔贯穿所述第四绝缘部，所述缓冲层111包括第九过孔，所述第九过孔贯穿所述第二金属层

走线与所述第四绝缘部之间的所述缓冲层111，所述第八过孔在所述衬底101上的正投影覆盖所述第九过孔在所述衬底101上的正投影。所述第一类端子包括第一类端子连接部，所述第一类端子连接部位于所述第八过孔及所述第九过孔内，所述第八过孔及所述第九过孔裸露所述第二金属层走线，所述第一类端子连接部与所述第二金属层走线接触。

[0118] 当所述栅极108位于所述第一金属层104远离所述衬底101的一侧，所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层时，所述缓冲层111包括第十过孔，所述第十过孔贯穿所述第二金属层走线与所述第一类端子之间的所述缓冲层111，所述第一类端子包括第一类端子连接部，所述第一类端子连接部位于所述第十过孔内，所述第十过孔裸露所述第二金属层走线，所述第一类端子连接部与所述第二金属层走线接触。

[0119] 在一些实施例中，所述像素定义部103与所述阳极102具有重叠部，所述重叠部在所述衬底101上的正投影的宽度大于2微米，以便于避免工艺误差导致所述阳极102的边缘的暴露，以及便于覆盖所述第一连接部和/或所述第二连接部。所述阳极102具有未被所述像素定义部103覆盖的中心部及被所述像素定义部103覆盖的周围部，所述周围部在所述衬底101上的正投影与所述重叠部在所述衬底101上的正投影重合。所述重叠部包括靠近所述中心部的第一侧及远离所述中心部的第二侧，所述重叠部在所述衬底101上的正投影的宽度大于2微米，即，所述第一侧与所述第二侧之间的最小间距大于2微米。

[0120] 在一些实施例中，相邻所述阳极102之间的间距大于7微米，在保证足够的分辨率的情况下，以便于所述像素定义部103之间间隔足够的距离，有助于缓解所述像素定义部103所受应力，并改善所述显示面板100的出光率。

[0121] 请参阅图1及图2，本实施例中，所述平坦层113与所述衬底101平行，所述像素定义部103与所述平坦层113直接接触，所述第一夹角 α 与所述第一侧面103a和所述平坦层113形成的夹角等同。所述第一夹角 α 大于或等于35度，所述第一夹角 α 小于或等于45度，例如，所述第一夹角 α 可以为36度、37度、38度、39度、40度、41度、42度、43度、44度等。所述第一夹角 α 的角度值在上述范围，使所述第一侧面103a的坡度更为和缓，且在高度保持不变的情形下，所述像素

定义部103的总表面积增大，有利于增大所述像素定义部103与相邻膜层之间的接触面积，增强了像素定义部103与相邻膜层之间结合的牢固程度，从而使所述显示面板100在应用于弯折场景时不易膜层分离，改善了显示面板100的产品质量。

[0122] 请参阅图1及图2，本实施例中，所述显示面板100还包括位于所述阳极102远离所述衬底101一侧的有机层119，所述有机层119包括发光层120。沿平行于所述衬底101的方向，所述像素定义部103包括靠近所述阳极102的第二侧面103b，所述阳极102在所述衬底101上的正投影及所述第二侧面103b在所述衬底101上的正投影共同覆盖所述发光层120在所述衬底101上的正投影。即，所述发光层120位于所述像素定义开口内，所述发光层120的边缘不超出所述第二侧面103b。所述阳极102在所述衬底101上的正投影及所述第二侧面103b在所述衬底101上的正投影共同覆盖所述发光层120在所述衬底101上的正投影，有利于避免不同发光颜色的发光层（例如：红色、绿色、蓝色）在所述像素定义部103外发生混合，影响所述显示面板100的显示质量。

[0123] 请参阅图1及图2，在一些实施例中，所述第二侧面103b靠近所述阳极102的一侧与所述阳极102具有第二夹角 β ，所述第二夹角 β 大于或等于35度，所述第二夹角 β 小于或等于45度。例如，所述第二夹角 β 可以为36度、37度、38度、39度、40度、41度、42度、43度、44度等。所述第二夹角 β 在上述范围时，所述第二侧面103b更为和缓，有利于所述发光层120的形成不超出所述第二侧面103b。

[0124] 本实施例中，所述有机层119包括位于所述像素定义开口内的空穴注入层、空穴传输层、电子传输层及电子注入层。所述空穴注入层位于所述阳极102远离所述衬底101的一侧，所述空穴注入层、所述空穴传输层、所述发光层、所述电子传输层及所述电子注入层依次叠层设置。

[0125] 本实施例中，所述显示面板100还包括阴极，所述阴极至少覆盖所述有机层远离所述衬底101的一侧。

[0126] 所述阳极102、所述阴极及所述有机层组成发光元件。

[0127] 本发明实施例通过将所述像素定义部103与所述阳极102一一对应设置，相邻所

述像素定义部103间隔，减少了所述像素定义部103所受应力，并且像素定义部103的第一侧面103a坡度更缓，增大了像素定义部103与相邻膜层之间的接触面积，增强了像素定义部103与相邻膜层之间结合的牢固程度，改善了所述显示面板100的产品质量。

[0128] 请参阅1至图3、图4a至图4m本发明实施例还提供一种显示面板100的制作方法，包括：

[0129] S100、提供一衬底101。

[0130] S200、在所述衬底101上形成阳极材料层。

[0131] S300、在所述阳极材料层上形成像素定义材料层。

[0132] S400、所述阳极材料层及所述像素定义材料层经第一图案化处理分别形成多个阳极102及多个像素定义部103。

[0133] 其中，所述像素定义部103覆盖所述阳极102的边缘并裸露部分所述阳极102，一所述像素定义部103环绕一所述阳极102设置，相邻所述像素定义部103间隔设置；

[0134] 沿平行于所述衬底101的方向，所述像素定义部103包括远离所述阳极102的第一侧面103a，所述第一侧面103a靠近所述衬底101的一侧与所述衬底101具有第一夹角 α ，所述第一夹角 α 大于或等于35度，所述第一夹角 α 小于或等于45度。

[0135] 本实施例中，所述衬底101的材料已在前述的显示面板100中详述，在此不再赘述。

[0136] 本实施例中，所述阳极材料层包括具有高功函数的材料。所述阳极材料层包括氧化铟锡(ITO)、氧化铟锌(IZO)、氧化锌(ZnO)、氧化铟(In_2O_3)等中的一种，上述材料为具有相对高的功函数并且透明的导电材料。除了以上列出的导电材料之外，所述阳极材料层还可以包括诸如银(Ag)、镁(Mg)、铝(Al)、铂(Pt)、钋(Pb)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)或者它们的组合的反射材料。所述阳极材料层可以由透明导电材料和/或反射性导电材料的单层或多层组成。例如，所述阳极材料层可以是IZO材料层、Ag材料层形成的IZO材料层/Ag材料层/IZO材料层三层叠构。所述阳极材料层可以通过物理气

相沉积或化学气相沉积的方式形成。

[0137] 本实施例中，所述像素定义材料层的材料选自有机材料，如正性光阻材料或负性光阻材料，以便于利用所述像素定义材料层作为光阻，所述像素定义部103和所述阳极102经同一图案化处理形成，节省制程工艺、降低制程成本。

[0138] 在一些实施例中，步骤S400包括：

[0139] S410、利用一第一掩模版对所述像素定义材料层曝光。

[0140] 所述第一掩模版可以为半色调掩模版。

[0141] S420、所述像素定义材料层经显影后形成第一光阻区、第二光阻区以及第一无光阻区。

[0142] 其中，所述第一光阻区内所述像素定义材料层的厚度大于所述第二光阻区内的所述像素定义材料层的厚度。

[0143] S430、利用第一蚀刻工艺去除所述第一无光阻区对应的所述阳极材料层，以形成所述阳极102。

[0144] 所述第一蚀刻工艺可以为湿法蚀刻工艺，当所述阳极材料层为IZO材料层、Ag材料层形成的IZO材料层/Ag材料层/IZO材料层三层叠构时，所述第一蚀刻工艺中使用到第一蚀刻剂，所述第一蚀刻剂包括磷酸、硝酸等，用于刻蚀Ag材料层、IZO材料层。

[0145] S440、去除所述第二光阻区内的所述像素定义材料层，保留所述第一光阻区内的所述像素定义材料层形成所述像素定义部103。

[0146] 所述第二光阻区内的所述像素定义材料层可以通过灰化工艺去除。

[0147] 在一些实施例中，步骤S400还包括：

[0148] S450、清洗所述像素定义部103及所述阳极102。

[0149] S460、对所述像素定义部103进行加热处理。

[0150] 所述阳极102、所述像素定义部103的材料、厚度及结构等已在前述的显示面板100中详述，在此不再赘述。

[0151] 本实施例中，在步骤S200之前，包括：

[0152] 请参阅图4b，S500、在所述衬底101上形成第二金属层110。

[0153] 本实施例中，所述第二金属层110的材料、厚度及结构等已在前述的显示面板1

00中详述，在此不再赘述。

[0154] 请参阅图4c，S600、在所述第二金属层110上形成缓冲材料层115。

[0155] 所述缓冲材料层115覆盖所述第二金属层110及所述衬底101。

[0156] S700、在所述缓冲材料层115上形成薄膜晶体管层。

[0157] S800、在所述薄膜晶体管层上形成钝化层112及平坦层113。

[0158] 本实施例中，所述钝化层112及平坦层113的材料、厚度及结构等已在前述的显示面板100中详述，在此不再赘述。

[0159] 所述钝化材料层覆盖所述薄膜晶体管层，所述平坦材料层覆盖所述钝化材料层。所述平坦化材料层的材料为正性光阻材料或负性光阻材料。

[0160] 请参阅图4d至图4h，在一些实施例中，步骤S700包括：

[0161] S710、在所述缓冲层111上形成半导体层114及第一金属层104。

[0162] 步骤S710包括：

[0163] S711、在所述衬底101上形成半导体材料层116。

[0164] S712、在所述半导体材料层116上形成第一金属材料层117，所述第一金属材料层117与所述半导体材料层116直接接触。

[0165] S713、所述半导体材料层116及所述第一金属材料层117经第二图案化处理分别形成半导体层114及第一金属层104。

[0166] 其中，所述第一金属层104包括源极106及漏极107，所述源极106及所述漏极107分别位于所述半导体层114的相对两侧。

[0167] 所述源极106与所述第一导体子部105b之间无绝缘层，所述漏极107与所述第二导体子部105c之间无绝缘层。

[0168] 步骤S713包括：

[0169] S713a、在所述第一金属材料层上形成一第一光阻材料层118。

[0170] S713b、利用一第二掩模版Mask对所述第一光阻材料层118曝光。

[0171] 第二掩模版Mask可以为半色调掩模版。

[0172] S713c、所述第一光阻材料层118经显影后形成第三光阻区、第四光阻区以及第二无光阻区。

[0173] 其中，所述第三光阻区内所述第一光阻材料层118的厚度大于所述第四光阻区

内的所述第一光阻材料层118的厚度。

[0174] S713d、利用第二蚀刻工艺去除所述第二无光阻区对应的所述半导体材料层116及所述第一金属材料层117，以形成所述半导体层114。

[0175] 所述第二蚀刻工艺可以为湿法蚀刻工艺。

[0176] S713e、利用灰化工艺去除所述第四光阻区内的所述第一光阻材料层118。

[0177] S713f、利用第三蚀刻工艺去除所述第四光阻区对应的所述第一金属材料层117以形成所述第一金属层104。

[0178] 所述第三蚀刻工艺可以为湿法蚀刻工艺，当所述第一金属材料层为MoTi层、Cu层、MoTi层形成的MoTi/Cu/MoTi三层叠层结构时，所述第三刻蚀工艺中使用到第二蚀刻剂，所述第二蚀刻剂不含氟元素以避免对所述半导体层114造成损伤，所述第二蚀刻剂包括双氧水等组分，用于所述第一金属材料层。

[0179] S713g、去除所述第一光阻材料层118。

[0180] S720、在所述源极106及所述漏极107之间形成栅极绝缘层109及栅极108。

[0181] 步骤S720包括：

[0182] S721、在所述第一金属层104上形成栅极绝缘材料层。

[0183] S722、在所述栅极绝缘材料层上形成栅极材料层。

[0184] S723、所述栅极绝缘材料层及所述栅极材料层经第三图案化处理形成所述栅极绝缘层109及所述栅极108。

[0185] 步骤S723包括：

[0186] S723a、在所述栅极材料层上形成一第二光阻材料层。

[0187] S723b、利用一第三掩模版对所述第二光阻材料层曝光。

[0188] S723c、所述第二光阻材料层经显影后形成第五光阻区及第三无光阻区。

[0189] S723d、利用第四蚀刻工艺去除所述第三无光阻区对应的所述栅极材料层，以形成所述栅极108。

[0190] 所述第四蚀刻工艺可以为湿法蚀刻工艺。

[0191] S723e、利用第五蚀刻工艺去除所述第三无光阻区对应的所述栅极绝缘材料层，以形成所述栅极绝缘层109。

[0192] 所述第五蚀刻工艺可以为干法蚀刻工艺。

- [0193] S723f、去除所述第二光阻材料层。
- [0194] S730、对所述半导体层114进行导体化处理以形成有源层105。
- [0195] 所述导体化处理可以为离子注入或等离子轰击等方式，以形成所述有源层105，所述有源层105包括沟道部105a及分别位于所述沟道部105a相对两侧的第一导体子部105b及第二导体子部105c。
- [0196] 本实施例中，所述栅极绝缘层109、所述第一金属层104、所述有源层105的材料、厚度及结构等已在前述的显示面板100中详述，在此不再赘述。
- [0197] 请参阅图4i，当所述薄膜晶体管层以步骤S710至步骤S730形成时，步骤S800包括：
- [0198] S810、形成钝化层112及缓冲层111。
- [0199] 步骤S810包括：
- [0200] S811、在所述钝化材料层上形成一第三光阻材料层。
- [0201] S812、利用一第四掩模版对所述第三光阻材料层曝光。
- [0202] S813、所述第三光阻材料层经显影后形成第六光阻区及第四无光阻区。
- [0203] 所述第四无光阻区包括第一无光阻子区及第二无光阻子区。
- [0204] S814、利用第六蚀刻工艺去除所述第一无光阻子区对应的所述钝化材料层，及去除所述第二无光阻子区对应的所述钝化材料层及所述缓冲材料层115，以形成所述钝化层112及所述缓冲层111。
- [0205] 所述第六蚀刻工艺可以为干法蚀刻工艺。
- [0206] S815、去除所述第三光阻材料层。
- [0207] S820、形成平坦层113。
- [0208] 步骤S820包括：
- [0209] S821、利用一第五掩模版对所述平坦材料层曝光。
- [0210] S822、所述平坦材料层经显影后形成第一平坦层113过孔及第二平坦层113过孔。
- [0211] 所述平坦层113及所述钝化层112组成第一绝缘层，所述第一平坦层113过孔及去除所述第一无光阻子区对应的所述钝化材料层形成所述第一绝缘层的第一过孔H1，所述阳极102通过所述第一过孔H1与所述源极106或所述漏极107连接。所

述第二平坦层113过孔及去除所述第二无光阻子区对应的所述钝化材料层形成所述第一绝缘层的第二过孔，去除所述第二无光阻子区对应的所述缓冲材料层115形成第三过孔，所述第三过孔与所述第二过孔相连通，所述阳极102与所述第二金属层110中的第一遮光部110a通过所述第二过孔及所述第三过孔连接。

[0212] 去除所述第一无光阻子区对应的所述钝化材料层使所述源极106或所述漏极107裸露，且由于去除所述第一无光阻子区对应的所述钝化材料层与去除所述第二无光阻子区对应的所述钝化材料层及所述缓冲材料层115，导致所述源极106或所述漏极107遭遇过刻，采用干法刻蚀对金属材料的损伤轻微，因此可以使所述钝化层112及所述缓冲层111经同一蚀刻工艺形成，降低制程成本。

[0213] 请参阅图4j至图4l，在一些实施例中，步骤S700包括：

[0214] S740、在所述缓冲层111上形成半导体层114。

[0215] 在一些实施例中，步骤S740包括：

[0216] S741、在所述缓冲层111上形成半导体材料层。

[0217] S742、所述半导体材料层经第四图案化处理形成所述半导体层114。

[0218] 步骤S742包括：

[0219] S742a、在所述半导体材料层上形成一第四光阻材料层。

[0220] S742b、利用一第六掩模版对所述第四光阻材料层曝光。

[0221] S742c、所述第四光阻材料层经显影后形成第七光阻区及第五无光阻区。

[0222] S742d、利用第七蚀刻工艺去除所述第五无光阻区对应的所述半导体材料层，以形成所述半导体层114。

[0223] 所述第七蚀刻工艺可以为湿法蚀刻工艺。

[0224] S742e、去除所述第四光阻材料层。

[0225] S750、形成栅极绝缘层109及缓冲层111。

[0226] 步骤S750包括：

[0227] S751、在所述半导体层114上形成栅极绝缘材料层，所述栅极绝缘材料层覆盖所述半导体层114及所述缓冲材料层115。

[0228] S752、所述栅极绝缘材料层经第五图案化处理形成所述半导体层114。

[0229] 步骤S752包括：

- [0230] S752a、在所述栅极绝缘材料层上形成一第五光阻材料层。
- [0231] S752b、利用一第七掩模版对所述第五光阻材料层曝光。
- [0232] S752c、所述第五光阻材料层经显影后形成有第八光阻区及第六无光阻区。
- [0233] 所述第六无光阻区包括第三无光阻子区、第四无光阻子区及第四无光阻子区。
- [0234] S752d、利用第八蚀刻工艺去除所述第三无光阻子区及所述第四无光阻子区对应的所述栅极绝缘材料层、所述第五无光阻子区对应的所述栅极绝缘材料层及所述缓冲材料层115，以形成所述栅极绝缘层109及所述缓冲层111。
- [0235] 所述第八蚀刻工艺可以为干法蚀刻工艺。
- [0236] 所述栅极绝缘层109包括第一绝缘部、第二绝缘部及第三绝缘部，去除所述第三无光阻子区、所述第四无光阻子区、所述第五无光阻子区对应的所述栅极绝缘材料层及所述缓冲层111，分别形成所述栅极绝缘层109的第一开口、第二开口及第四过孔或第六过孔，以及所述缓冲层111的第五过孔或第七过孔。
- [0237] 所述第四过孔位于第二绝缘部远离有源层105的一侧，所述缓冲层111包括第五过孔，所述第四过孔与所述第五过孔相连通，所述源极106与所述第二金属层110的第一遮光部110a通过所述第四过孔及所述第五过孔连接；或者，所述第六过孔位于第三绝缘部远离所述有源层105的一侧，所述缓冲层111包括第七过孔，所述第六过孔与所述第七过孔相连通，所述漏极107与所述第一遮光部110a通过所述第六过孔及所述第七过孔连接。
- [0238] S760、所述半导体层114形成有源层105。
- [0239] 利用所述第一开口及所述第二开口，所述半导体层114通过导体化处理形成所述有源层105。
- [0240] 所述导体化处理可以为离子注入或等离子轰击等方式。
- [0241] S770、在所述栅极绝缘层109上形成第一金属层104。
- [0242] 所述第一金属层104包括所述源极106、所述漏极107及所述栅极108。
- [0243] 步骤S770包括：
- [0244] S771、在所述栅极绝缘层109上形成第一金属材料层。
- [0245] S772、所述第一金属材料层经第六图案化处理形成所述第一金属层104。
- [0246] 步骤S772包括：

- [0247] S772a、在所述第一金属材料层上形成一第六光阻材料层。
- [0248] S772b、利用一第八掩模版对所述第六光阻材料层曝光。
- [0249] S772c、所述第六光阻材料层经显影后形成有第九光阻区及第七无光阻区。
- [0250] 所述第九光阻区包括第一光阻子区、第二光阻子区及第三光阻子区。
- [0251] S772d、利用第九蚀刻工艺去除所述第七无光阻区对应的所述第一金属材料层，以形成所述第一金属层104。
- [0252] 所述第一光阻子区、所述第二光阻子区及所述第三光阻子区对应的所述第一金属材料层分别形成所述源极106、所述漏极107及所述栅极108。
- [0253] 所述第九蚀刻工艺可以为湿法蚀刻工艺。
- [0254] S772e、去除所述第六光阻材料层。
- [0255] 本实施例中，所述栅极绝缘层109、所述第一金属层104、所述有源层105的材料、厚度及结构等已在前述的显示面板100中详述，在此不再赘述。
- [0256] 请参阅图4m，当所述薄膜晶体管层以步骤S740至步骤S770形成时，步骤S800包括：
- [0257] S830、在所述薄膜晶体管层上形成钝化层112及平坦层113。
- [0258] 步骤S830包括：
- [0259] S831、在所述薄膜晶体管层上形成钝化材料层。
- [0260] S832、在所述钝化材料层上形成平坦材料层。
- [0261] 所述平坦材料层的材料选自正性光阻材料或负性光阻材料。
- [0262] S834、所述钝化材料层及所述平坦材料层经第七图案化处理形成所述钝化层112及所述平坦层113。
- [0263] 步骤S834包括：
- [0264] S834a、利用一第八掩模版对所述平坦材料层曝光。
- [0265] S834b、所述平坦材料层经显影后形成有第十光阻区及第八无光阻区，以形成所述平坦层113。
- [0266] S834c、利用第十蚀刻工艺去除所述第八无光阻区对应的所述钝化材料层以形成所述钝化层112。
- [0267] 所述第十蚀刻工艺可以为干法蚀刻工艺。

- [0268] 所述平坦层113及所述钝化层112组成第一绝缘层，所述第八无光阻区及去除所述第八无光阻区对应的所述钝化材料层形成所述第一绝缘层的第一过孔H1，所述阳极102与所述第一金属层104通过所述第一过孔H1连接。
- [0269] 本实施例中，步骤S500可以包括：
- [0270] S510、在所述衬底101上形成第二金属材料层。
- [0271] S520、所述第二金属材料层经第八图案化处理形成所述第二金属层110。
- [0272] 步骤S520包括：
- [0273] S520a、在所述第二金属材料层上形成一第七光阻材料层。
- [0274] S520b、利用一第十掩模版对所述第七光阻材料层曝光。
- [0275] S520c、所述第七光阻材料层经显影后形成有第十一光阻区及第九无光阻区。
- [0276] S520d、利用第十一蚀刻工艺去除所述第九无光阻区对应的所述第二金属材料层，以形成所述第二金属层110。
- [0277] 所述第十一蚀刻工艺可以为湿法蚀刻工艺。
- [0278] S520e、去除所述第七光阻材料层。
- [0279] 本发明实施例提供的显示面板的制作方法，所述衬底101与所述像素定义部103之间的膜层的制作只需要经过六次图案化处理，降低了制程成本并提高了制程效率，同时，所述像素定义部103与所述阳极102一一对应设置，相邻所述像素定义部103间隔，减少了所述像素定义部103所受应力，并且像素定义部103的第一侧面103a坡度更缓，增大了像素定义部103与相邻膜层之间的接触面积，增强了像素定义部103与相邻膜层之间结合的牢固程度，改善了制作的显示面板的产品质量。
- [0280] 本发明实施例公开了一种显示面板及其制作方法；该显示面板包括衬底、位于衬底上的多个阳极、覆盖阳极的边缘并裸露部分阳极的多个像素定义部，一像素定义部环绕一阳极设置，相邻像素定义部间隔设置，沿平行于衬底的方向，像素定义部包括远离阳极的第一侧面，第一侧面靠近衬底的一侧与衬底具有第一夹角，第一夹角大于或等于35度，第一夹角小于或等于45度，本发明通过将像素定义部与阳极一一对应设置，相邻像素定义部间隔，减少了像素定义部所受应力，并且像素定义部的第一侧面坡度更缓，增大了像素定义部与相邻膜层

之间的接触面积，增强了像素定义部与相邻膜层之间结合的牢固程度，改善了显示面板的产品质量。

[0281] 可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权利要求书

- [权利要求 1] 一种显示面板，其中，包括：
- 衬底；
- 多个阳极，位于所述衬底上；
- 多个像素定义部，所述像素定义部覆盖所述阳极的边缘并裸露部分所述阳极；
- 其中，一所述像素定义部环绕一所述阳极设置，相邻所述像素定义部间隔设置；
- 沿平行于所述衬底的方向，所述像素定义部包括远离所述阳极的第一侧面，所述第一侧面靠近所述衬底的一侧与所述衬底具有第一夹角，所述第一夹角大于或等于35度，所述第一夹角小于或等于45度。
- [权利要求 2] 根据权利要求1所述的显示面板，其中，所述显示面板还包括第一金属层，所述第一金属层位于所述阳极与所述衬底之间；
- 所述显示面板还包括第一绝缘层，所述第一绝缘层位于所述第一金属层与所述阳极之间，所述第一绝缘层包括第一过孔，所述阳极包括位于所述第一过孔内的第一连接部，所述第一连接部与所述第一金属层连接，所述像素定义部覆盖所述第一连接部。
- [权利要求 3] 根据权利要求2所述的显示面板，其中，所述显示面板还包括有源层，所述有源层位于所述第一金属层与所述衬底之间，所述有源层包括沟道部以及分别位于所述沟道部相对两侧的第一导体子部及第二导体子部；
- 所述第一金属层包括源极及漏极，所述源极位于所述第一导体子部上，所述漏极位于所述第二导体子部上；
- 其中，至少部分所述源极靠近所述有源层的一侧与所述第一导体子部接触，至少部分所述漏极靠近所述有源层的一侧与所述第二导体子部接触。
- [权利要求 4] 根据权利要求3所述的显示面板，其中，所述显示面板还包括栅极，所述栅极位于所述源极与所述漏极之间，所述栅极在所述有源层上的

正投影覆盖所述沟道部；

所述显示面板还包括栅极绝缘层，所述栅极绝缘层至少间隔于所述栅极与所述沟道部之间。

[权利要求 5] 根据权利要求4所述的显示面板，其中，所述栅极位于所述第一金属层，所述栅极绝缘层包括相离设置的第一绝缘部、第二绝缘部及第三绝缘部，所述第一绝缘部间隔于所述沟道部与所述栅极之间，所述第二绝缘部间隔于部分所述源极与所述第一导体子部之间，所述第三绝缘部间隔于部分所述漏极与所述第二导体子部之间；
所述源极靠近所述栅极的一端与所述第一导体子部接触，所述漏极靠近所述栅极的一端与所述第二导体子部接触。

[权利要求 6] 根据权利要求4所述的显示面板，其中，所述栅极位于所述第一金属层远离所述衬底的一侧，所述源极与所述第一导体子部之间无绝缘层，所述漏极与所述第二导体子部之间无绝缘层。

[权利要求 7] 根据权利要求6所述的显示面板，其中，在平行于所述衬底的平面内，沿所述沟道部至所述第一导体子部的方向，所述源极远离所述栅极的一侧边缘超出所述第一导体子部远离所述沟道部的一侧边缘；
在平行于所述衬底的平面内，沿所述沟道部至所述第二导体子部的方向，所述漏极远离所述栅极的一侧边缘超出所述第二导体子部远离所述沟道部的一侧边缘。

[权利要求 8] 根据权利要求3所述的显示面板，其中，所述显示面板还包括第二金属层，所述第二金属层位于所述有源层与所述衬底之间，所述第二金属层包括第一遮光部，所述有源层在所述衬底上的正投影位于所述第一遮光部在所述衬底上的正投影内；
所述显示面板还包括缓冲层，所述缓冲层位于所述有源层靠近所述衬底的一侧，所述缓冲层覆盖所述第二金属层。

[权利要求 9] 根据权利要求8所述的显示面板，其中，所述第一绝缘层包括靠近所述衬底一侧的钝化层，所述缓冲层间隔于所述第二金属层与所述有源层之间，所述缓冲层远离所述衬底的一侧与所述有源层及所述钝化层

直接接触；

所述缓冲层靠近所述衬底的一侧与所述第二金属层及所述衬底直接接触。

[权利要求 10] 根据权利要求9所述的显示面板，其中，当所述栅极绝缘层包括相离设置的第一绝缘部、第二绝缘部及第三绝缘部时，所述第二绝缘部远离所述第一绝缘部的一端与所述缓冲层接触，所述第三绝缘部远离所述第一绝缘部的一端与所述缓冲层接触。

[权利要求 11] 根据权利要求8所述的显示面板，其中，所述第一绝缘层还包括第二过孔，所述第二过孔位于有源层的一侧；
所述缓冲层包括第三过孔，所述第三过孔与所述第二过孔相连通，所述阳极与所述第一遮光部通过所述第二过孔及所述第三过孔连接；
所述阳极包括第二连接部，所述像素定义部在所述衬底上的正投影覆盖所述第二连接部在所述衬底上的正投影。

[权利要求 12] 根据权利要求8所述的显示面板，其中，栅极绝缘层包括第四过孔，所述第四过孔位于第二绝缘部远离有源层的一侧，所述缓冲层包括第五过孔，所述第四过孔与所述第五过孔相连通，源极与所述第一遮光部通过所述第四过孔及所述第五过孔连接。

[权利要求 13] 根据权利要求8所述的显示面板，其中，栅极绝缘层包括第六过孔，所述第六过孔位于第三绝缘部远离所述有源层的一侧，所述缓冲层包括第七过孔，所述第六过孔与所述第七过孔相连通，漏极与所述第一遮光部通过所述第六过孔及所述第七过孔连接。

[权利要求 14] 根据权利要求2所述的显示面板，其中，所述显示面板包括显示区及位于所述显示区至少一侧的非显示区，所述显示面板还包括位于所述非显示区内的端子，所述端子位于所述第一金属层；
其中，所述端子包括第一类端子，所述第一类端子与所述第二金属层连接。

[权利要求 15] 根据权利要求14所述的显示面板，其中，当栅极绝缘层包括相离设置的所述第一绝缘部、所述第二绝缘部及所述第三绝缘部时，所述栅极

绝缘层还包括位于所述端子与缓冲层之间的第四绝缘部，所述栅极绝缘层还包括第八过孔，所述第八过孔贯穿所述第四绝缘部，所述缓冲层包括第九过孔，所述第九过孔贯穿所述第二金属层走线与所述第四绝缘部之间的所述缓冲层，所述第八过孔在所述衬底上的正投影覆盖所述第九过孔在所述衬底上的正投影；

所述第一类端子包括第一类端子连接部，所述第一类端子连接部位于所述第八过孔及所述第九过孔内，所述第八过孔及所述第九过孔裸露所述第二金属层走线，所述第一类端子连接部与所述第二金属层走线接触。

[权利要求 16] 根据权利要求1至15中任一项所述的显示面板，其中，所述像素定义部与所述阳极具有重叠部，所述重叠部在所述衬底上的正投影的宽度大于2微米。

[权利要求 17] 根据权利要求16所述的显示面板，其中，所述显示面板还包括位于所述阳极远离所述衬底一侧的有机层，所述有机层包括发光层；沿平行于所述衬底的方向，所述像素定义部包括靠近所述阳极的第二侧面，所述阳极在所述衬底上的正投影及所述第二侧面在所述衬底上的正投影共同覆盖所述发光层在所述衬底上的正投影。

[权利要求 18] 根据权利要求17所述的显示面板，其中，所述第二侧面靠近所述阳极的一侧与所述阳极具有第二夹角，所述第二夹角大于或等于35度，所述第二夹角小于或等于45度。

[权利要求 19] 一种显示面板的制作方法，其中，包括：
提供一衬底；
在所述衬底上形成阳极材料层；
在所述阳极材料层上形成像素定义材料层；
所述阳极材料层及所述像素定义材料层经第一图案化处理分别形成多个阳极及多个像素定义部；
其中，所述像素定义部覆盖所述阳极的边缘并裸露部分所述阳极，一所述像素定义部环绕一所述阳极设置，相邻所述像素定义部间隔设置

;

沿平行于所述衬底的方向，所述像素定义部包括远离所述阳极的第一侧面，所述第一侧面靠近所述衬底的一侧与所述衬底具有第一夹角，所述第一夹角大于或等于35度，所述第一夹角小于或等于45度。

[权利要求 20] 根据权利要求19所述的显示面板的制作方法，其中，所述在所述衬底上形成阳极材料层之前，还包括：

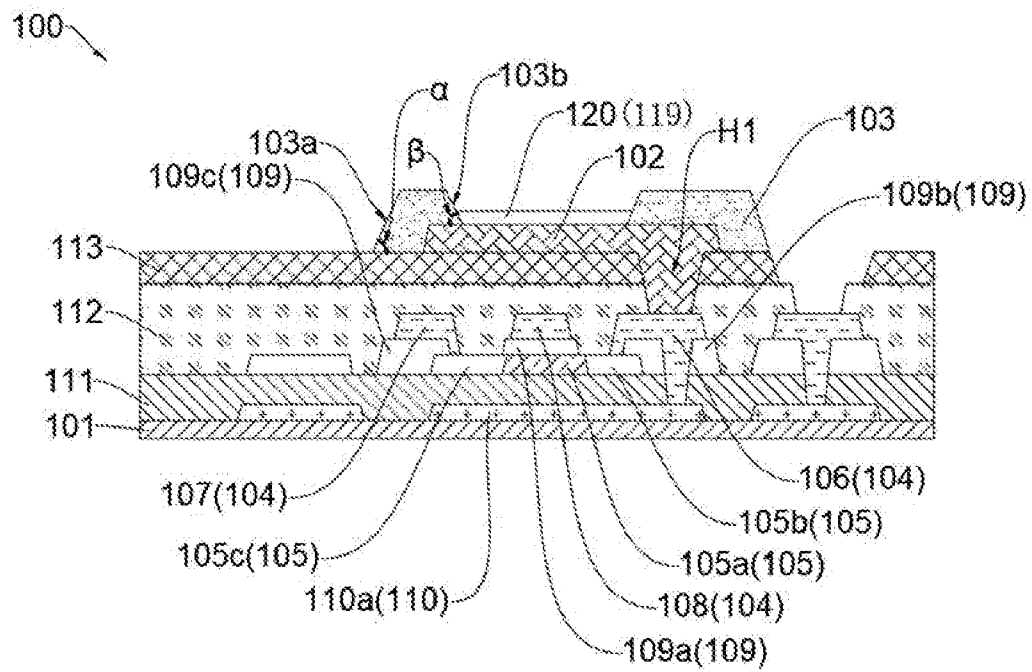
在所述衬底上形成半导体材料层；

在所述半导体材料层上形成第一金属材料层，所述第一金属材料层与所述半导体材料层直接接触；

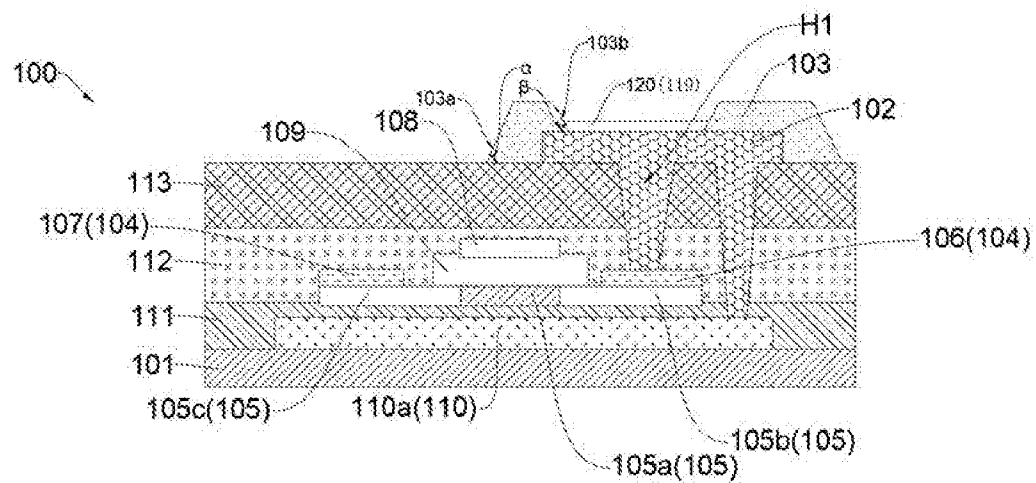
所述半导体材料层及所述第一金属材料层经第二图案化处理分别形成半导体层及第一金属层；

其中，所述第一金属层包括源极及漏极，所述源极及所述漏极分别位于所述半导体层的相对两侧。

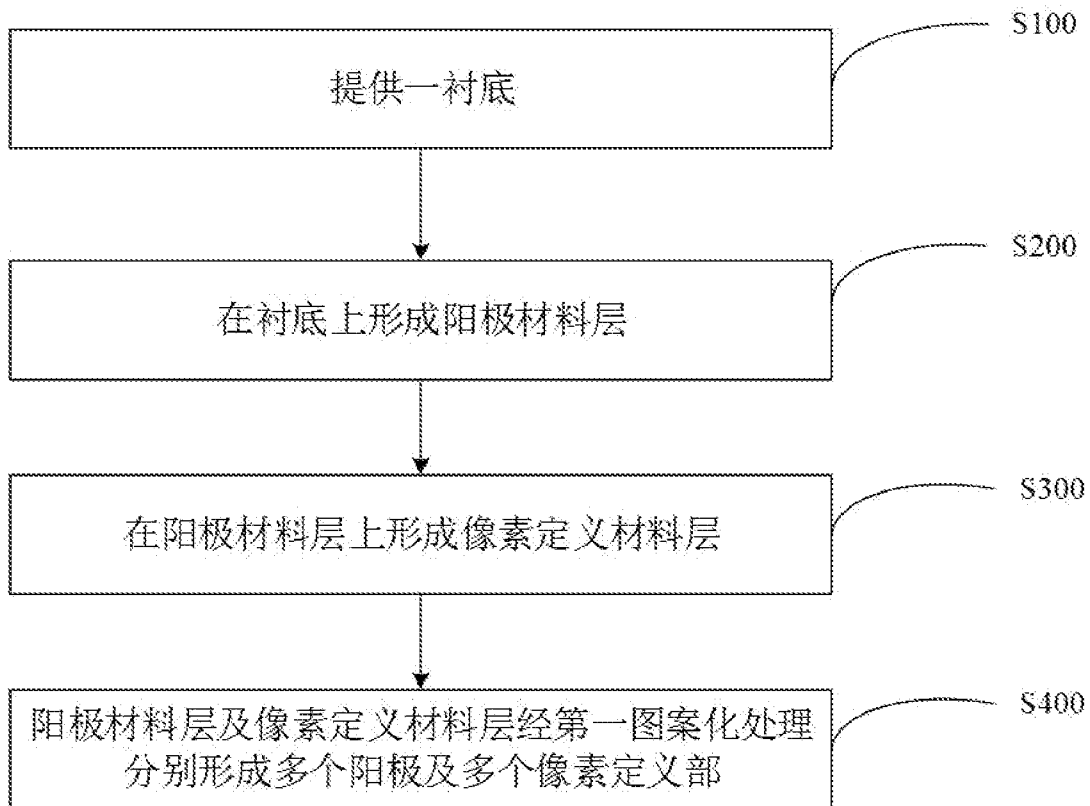
[图1]



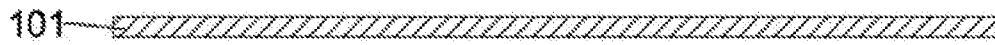
[图2]



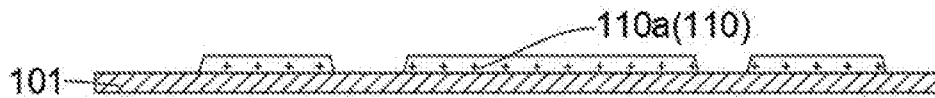
[图3]



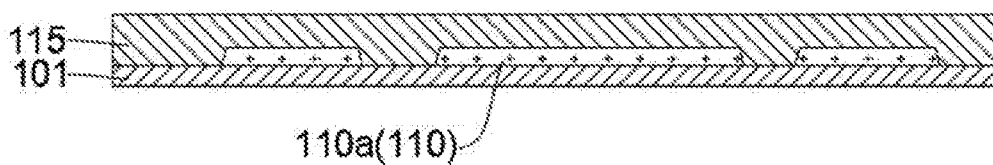
[图4a]



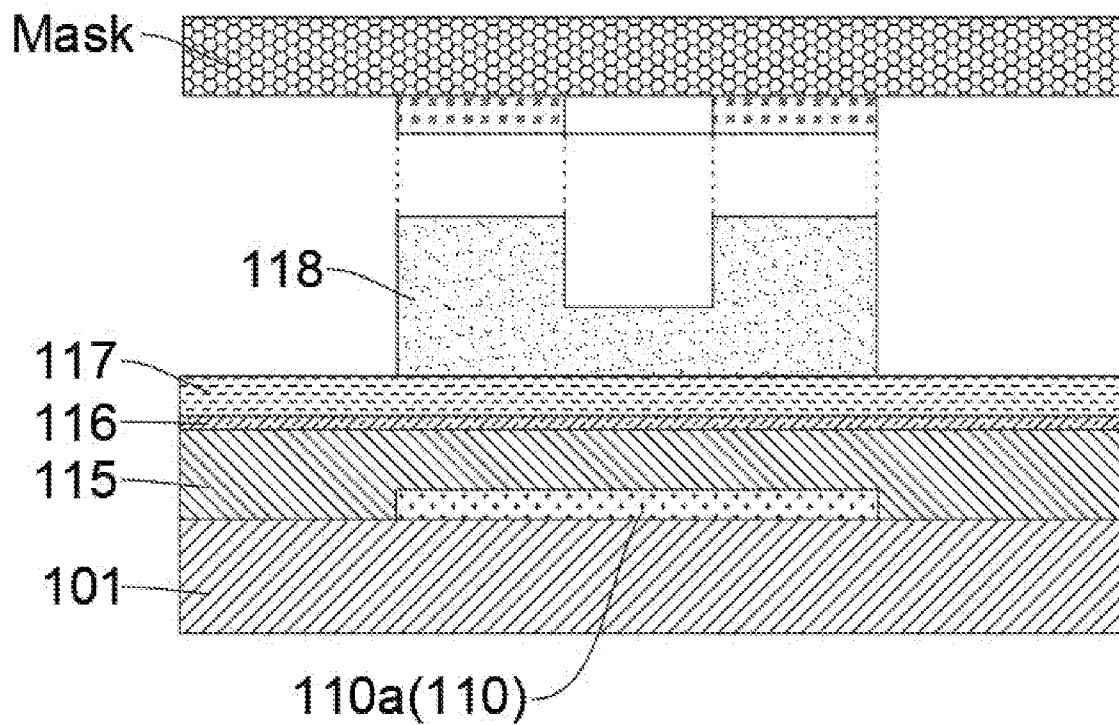
[图4b]



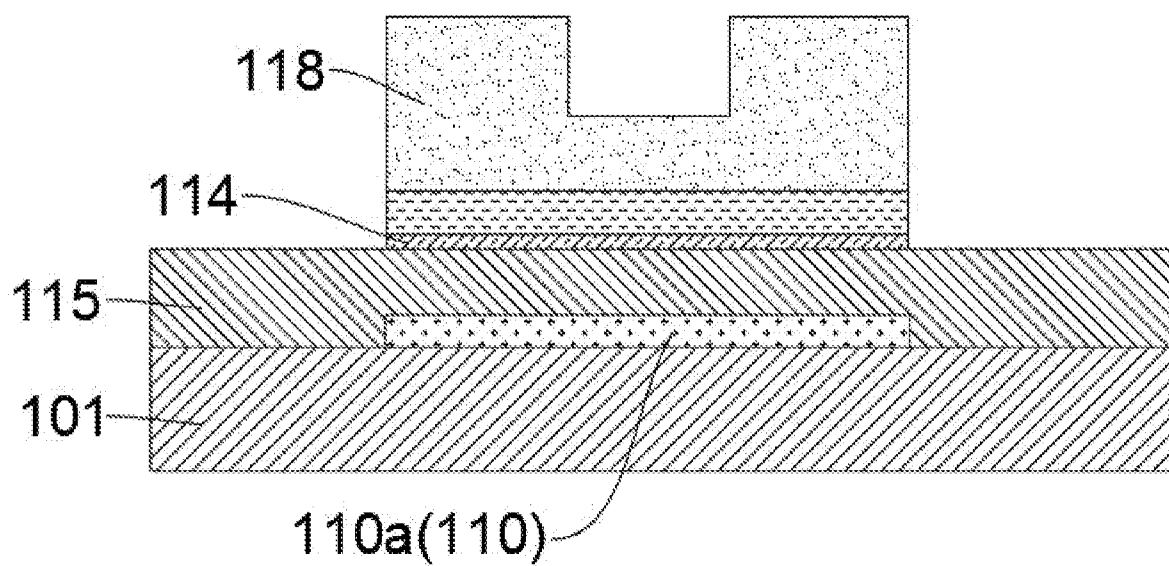
[图4c]



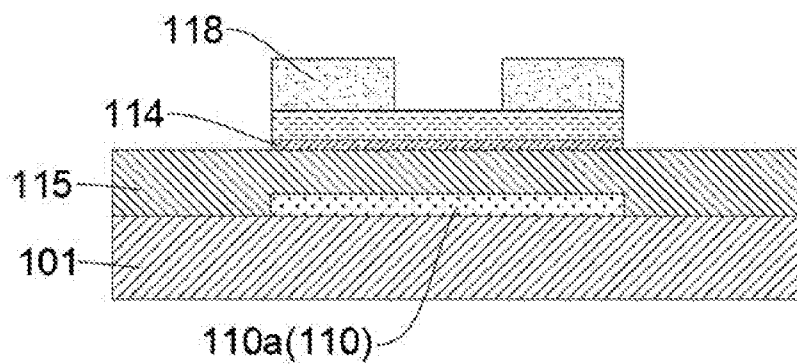
[图4d]



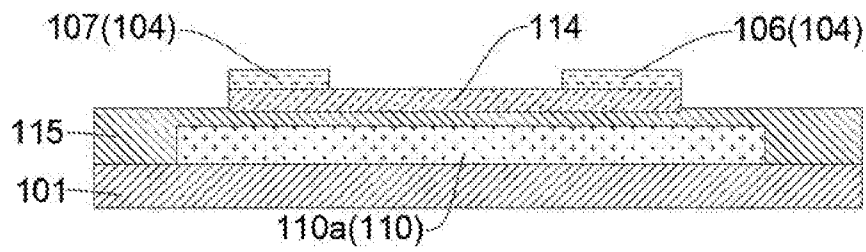
[图4e]



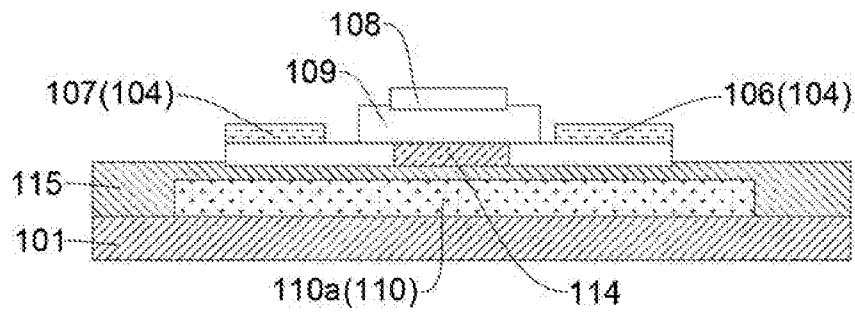
[图4f]



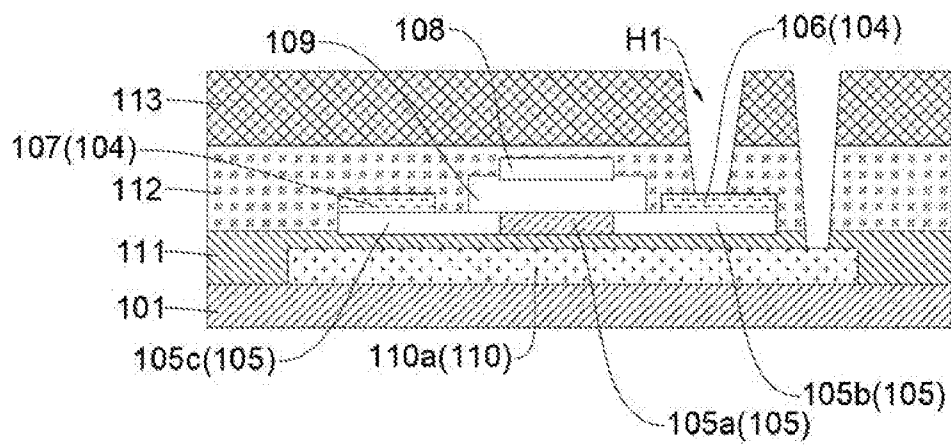
[图4g]



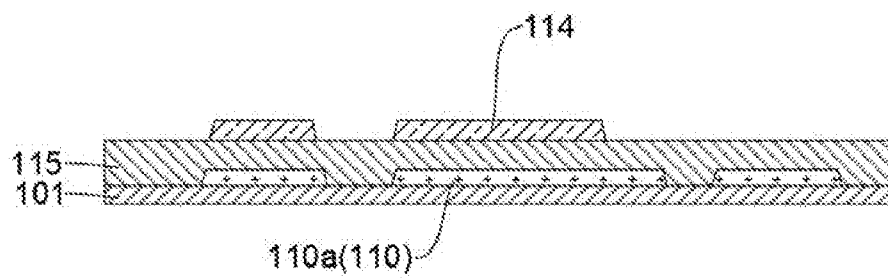
[图4h]



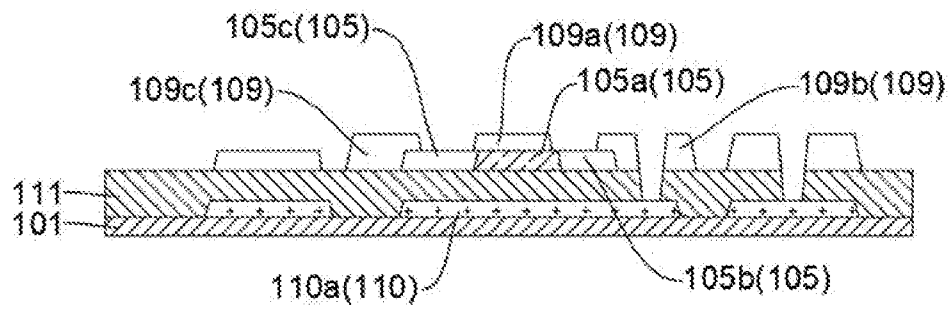
[图4i]



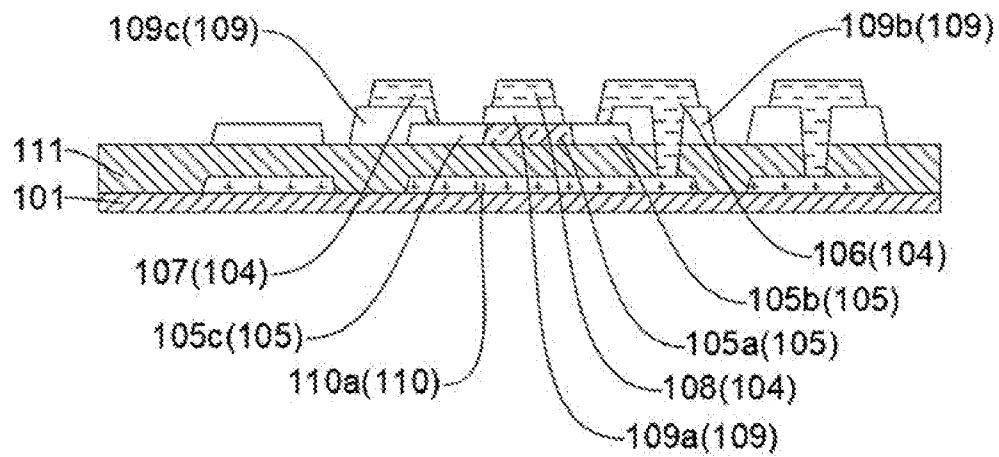
[图4j]



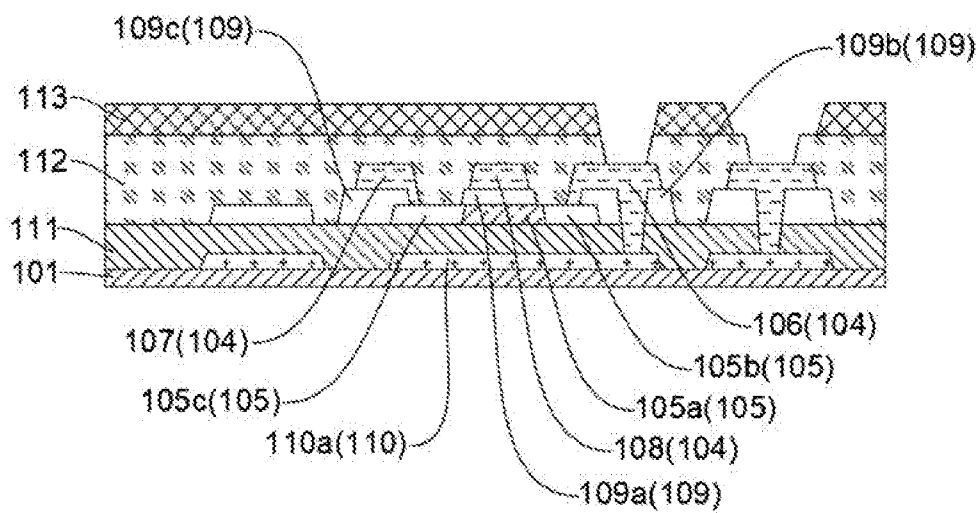
[图4k]



[图4l]



[图4m]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2023/107821

A. CLASSIFICATION OF SUBJECT MATTER H10K59/122(2023.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC:H10K,H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT, ENTXT, VEN, CNKI: 显示, 像素定义, 像素限定, 角, 衬底, 基板, 阳极, display, pixel defin+, angle, substrate, anode		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 114361226 A (YUNGU (GU'AN) TECHNOLOGY CO., LTD.) 15 April 2022 (2022-04-15) description, paragraphs 0059-0073 and 0083-0099, and figures 1, 2 and 7-12	1-17, 19, 20
Y	CN 114361226 A (YUNGU (GU'AN) TECHNOLOGY CO., LTD.) 15 April 2022 (2022-04-15) description, paragraphs 0059-0073 and 0083-0099, and figures 1, 2 and 7-12	18
Y	CN 112599698 A (SEEYA TECHNOLOGY CORP.) 02 April 2021 (2021-04-02) description, paragraphs 0004-0006 and 0030-0031, and figure 2	18
A	CN 105489631 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 13 April 2016 (2016-04-13) entire document	1-20
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 23 January 2024		Date of mailing of the international search report 29 January 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2023/107821

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN	114361226	A	15 April 2022	None	
CN	112599698	A	02 April 2021	None	
CN	105489631	A	13 April 2016	None	

A. 主题的分类

H10K59/122(2023.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:H10K,H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT, ENTXT, VEN, CNKI:显示, 像素定义, 像素限定, 角, 衬底, 基板, 阳极, display, pixel defin+, angle, subst-rate, anode

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 114361226 A (云谷(固安)科技有限公司) 2022年4月15日 (2022 - 04 - 15) 说明书第0059-0073,0083-0099段、图1,2,7-12	1-17,19,20
Y	CN 114361226 A (云谷(固安)科技有限公司) 2022年4月15日 (2022 - 04 - 15) 说明书第0059-0073,0083-0099段、图1,2,7-12	18
Y	CN 112599698 A (合肥视涯技术有限公司) 2021年4月2日 (2021 - 04 - 02) 说明书第0004-0006,0030-0031段、图2	18
A	CN 105489631 A (昆山国显光电有限公司) 2016年4月13日 (2016 - 04 - 13) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“p” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年1月23日

国际检索报告邮寄日期

2024年1月29日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

孙重清

电话号码 (+86) 62412093

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2023/107821

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	114361226	A	2022年4月15日	无	
CN	112599698	A	2021年4月2日	无	
CN	105489631	A	2016年4月13日	无	