

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2014年10月16日(16.10.2014)

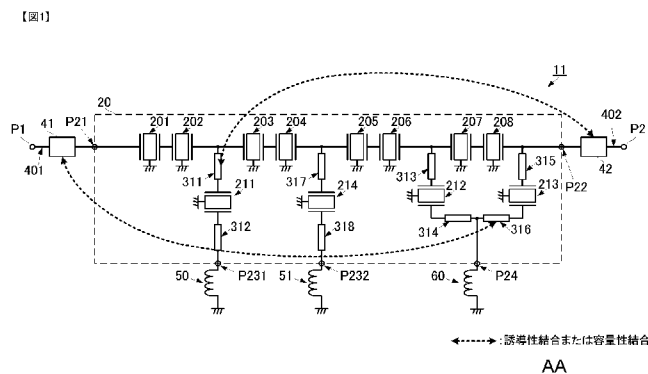


(10) 国際公開番号  
WO 2014/168162 A1

- (51) 国際特許分類:  
H03H 9/64 (2006.01) H03H 9/25 (2006.01)  
H03H 7/38 (2006.01) H03H 9/72 (2006.01)
  - (21) 国際出願番号: PCT/JP2014/060247
  - (22) 国際出願日: 2014年4月9日(09.04.2014)
  - (25) 国際出願の言語: 日本語
  - (26) 国際公開の言語: 日本語
  - (30) 優先権データ:  
特願 2013-083079 2013年4月11日(11.04.2013) JP
  - (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
  - (72) 発明者: 竹内壮央(TAKEUCHI, Morio); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
  - (74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋1丁目4番34号 Osaka (JP).
  - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
  - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:  
— 国際調査報告 (条約第 21 条(3))

(54) Title: HIGH FREQUENCY MODULE

(54) 発明の名称: 高周波モジュール

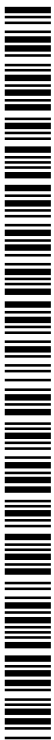


AA Inductive coupling or capacitive coupling

(57) Abstract: A filter section (20) of a high frequency module (11) is provided with: a plurality of SAW resonators (201-208) that are connected in series to first and second series connection terminals (P21, P22); first and second shunt connection terminals (P231, P232, P24); and a plurality of SAW resonators (211-214). One end of the SAW resonator (211) is connected to a connection point of the SAW resonators (202, 203) via a connecting conductive body (311), and the other end of the SAW resonator (211) is connected to the first shunt connection terminal (P231) via a connecting conductive body (312). The first shunt connection terminal (P231) is connected to a ground via an inductor (50). A matching element (42) is connected between the second series connection terminal (P22) and the second external connection terminal (P2). The matching element (42) is inductively coupled or capacitively coupled to a connecting conductive body (311).

(57) 要約:

[続葉有]



WO 2014/168162 A1

---

高周波モジュール(11)のフィルタ部(20)は第1、第2シリーズ接続端子(P21, P22)に直列接続された複数のSAW共振子(201-208)と、第1、第2シャント接続端子(P231, P232, P24)と、複数のSAW共振子(211-214)を備える。SAW共振子(211)の一方端は、接続導体(311)を介してSAW共振子(202, 203)の接続点に接続されており、SAW共振子(211)の他方端は、接続導体(312)を介して、第1シャント接続端子(P231)に接続されている。第1シャント接続端子(P231)は、インダクタ(50)を介してグラウンドに接続されている。第2シリーズ接続端子(P22)と第2外部接続端子(P2)との間には、整合素子(42)が接続されている。整合素子(42)は、接続導体(311)に誘導性結合または容量性結合している。

## 明 細 書

発明の名称：高周波モジュール

### 技術分野

[0001] 本発明は、複数のフィルタ素子を備えた高周波モジュールに関するものである。

### 背景技術

[0002] 無線通信機能を備える携帯機器等では、所望周波数の高周波信号のみを通過し、当該所望周波数以外の高周波信号を減衰させるために、フィルタ回路を備えている。

[0003] 例えば、特許文献1には、SAWフィルタを複数備えたフィルタ回路が記載されている。具体的に、特許文献1のフィルタ回路は、入力端子と出力端子との間に、複数のSAWフィルタが直列接続されている。直列接続された各SAWフィルタを接続する接続経路とグランドの間にも、それぞれSAWフィルタが接続されている。

[0004] 特許文献1に記載のフィルタ回路は、通過帯域外の減衰特性を改善するために、インダクタもしくはインダクタとキャパシタの直列回路（補正回路と称する）を、SAWフィルタの直列回路に対して並列接続している。この際、SAWフィルタ群からなる回路部を伝搬する通過帯域外の高周波信号（抑圧対象信号）と、補正回路を伝搬する抑圧対象信号が、振幅が一致し位相が逆転するように、補正回路を調整する。これにより、抑圧対象信号は、SAWフィルタ群からなる回路部と補正回路との接続点で相殺され、出力端子からは出力されない。

### 先行技術文献

#### 特許文献

[0005] 特許文献1：特開2012-109818号公報

### 発明の概要

#### 発明が解決しようとする課題

- [0006] しかしながら、上述の構成では、主たるフィルタ機能を有するSAWフィルタ群からなる回路部とは別に、減衰特性を改善するためだけに、インダクタもしくはインダクタとキャパシタの直列回路からなる補正回路を設けなければならない。
- [0007] したがって、フィルタ回路の構成要素が多くなり、フィルタ回路が大型化してしまい、小型化が要求される現在の携帯端末等には不向きである。
- [0008] 本発明の目的は、通過帯域外の減衰特性が優れた小型のフィルタ回路を備える高周波モジュールを提供することにある。

### 課題を解決するための手段

- [0009] この発明は、第1外部接続端子と、第2外部接続端子と、第1外部接続端子と第2外部接続端子との間に接続されたフィルタ部と、第1外部接続端子もしくは第2外部接続端子の少なくとも一方とフィルタ部との間に接続された整合素子と、を備えた高周波モジュールに関するものであり、次の特徴を有する。
- [0010] フィルタ部は、第1外部接続端子に接続する第1シリーズ接続端子と、第2外部接続端子に接続する第2シリーズ接続端子と、グラウンドに接続するシャント接続端子と、を備える。フィルタ部は、第1シリーズ接続端子と第2シリーズ接続端子との間に直列接続された複数のシリーズ接続型のフィルタ素子とを備える。フィルタ部は、複数のシリーズ接続型のフィルタ素子における隣り合うフィルタ素子の接続点に一方端が接続し、シャント接続端子に他方端が接続するシャント接続型のフィルタ素子を備える。シャント接続型のフィルタ素子に接続する接続部と整合素子とは、誘導性結合もしくは容量性結合されている。
- [0011] この構成では、高周波信号が複数のフィルタ部を伝搬する主伝搬経路とは別に、フィルタ部内の途中位置である接続部と整合素子によって生じる誘導性結合または容量性結合の経路を介する副伝搬経路が形成される。副伝搬経路は、誘導性結合または容量性結合の結合度によって主伝搬経路とは異なる振幅特性および位相特性となり、副伝搬経路の振幅特性および位相特性を調

整することで、高周波モジュールとしての伝送特性を調整することができる。これにより、別途インダクタやキャパシタを設けなくても、高周波モジュールの伝送特性を調整し、例えば減衰特性を改善できる。

[0012] また、この発明の高周波モジュールは、次の構成であってもよい。フィルタ部は、シャント接続端子を複数備え、該シャント接続端子毎に少なくとも一つのシャント接続型のフィルタ素子が接続されている。複数のシャント接続型のフィルタ素子に接続する接続部の少なくとも一つと整合素子とが誘導性結合もしくは容量性結合されている。

[0013] この構成では、フィルタ部に複数のシャント接続型のフィルタ素子が備えられている態様について示している。このように、少なくとも一つの接続部と整合素子を結合することで、高周波モジュールの伝送特性を調整できる。そして、複数ある接続部の中から適宜結合させる接続部が選択可能になることから、さらに伝送特性の調整範囲を拡大でき、より所望の減衰特性を得ることが可能になる。

[0014] また、この発明の高周波モジュールは、次の構成であることが好ましい。互いに誘導性結合もしくは容量性結合する接続部と整合素子は、フィルタ部の通過帯域外のインピーダンスが変化するように誘導性結合もしくは容量性結合されている。

[0015] この構成に示すように、結合態様や結合度を適宜調整することで、通過帯域の特性を変化させることなく、通過帯以外の特性すなわち減衰特性を変化させることができる。

[0016] また、この発明の高周波モジュールでは、次の構成であることが好ましい。互いに誘導性結合もしくは容量性結合する接続部と整合素子は、フィルタ部の通過帯域外の減衰極周波数が変化するように誘導性結合もしくは容量性結合されている。

[0017] この構成では、減衰特性の調整態様として、減衰極周波数が調整される。

[0018] また、この発明の高周波モジュールでは、整合素子は、第1外部接続端子と第1シリーズ接続端子との間に直列接続されるか、もしくは、第2外部接

続端子と第2シリーズ接続端子との間に直列接続される、シリーズ接続型の整合素子であってもよい。

[0019] また、この発明の高周波モジュールでは、整合素子は、第1外部接続端子と第1シリーズ接続端子とを接続する接続経路とグラントとの間に接続されるか、もしくは、第2外部接続端子と第2シリーズ接続端子とを接続する接続経路とグラントの間に接続される、シャント接続型の整合素子であってもよい。

[0020] これらの構成では、整合素子の具体的な接続態様を示している。これらの接続態様を適宜決定することで、フィルタ部と外部とのインピーダンス整合を適切に行いながら、上述の減衰特性の調整も適切に行える。

[0021] また、この発明の高周波モジュールでは、接続部は線状導体パターンからなることが好ましい。

[0022] この構成では、接続部を簡素な構造で実現でき、フィルタ部及び高周波モジュールを小型に形成することができる。

[0023] また、この発明の高周波モジュールでは、第3端子と第2のフィルタ部を備え、第2のフィルタ部が第1シリーズ接続端子および該第1シリーズ接続端子に接続するフィルタ素子を接続する接続経路と第3端子との間に接続されていてもよい。

[0024] この構成では、第1端子を共通端子とし、第2端子及び第3端子を個別端子とする合成分波器（デュプレクサ等）を実現できる。

[0025] また、この発明の高周波モジュールでは、次の構成であってもよい。高周波モジュールは、フィルタ部を構成するIDT電極および接続部が第1主面に形成された平板状のフィルタ基板と、該フィルタ基板の第1主面に対して間隔を空けて対向する平板状のカバー層と、第1主面から突出し、カバー層を貫通する形状の接続電極と、整合素子が実装または形成された積層基板と、を備える。フィルタ基板は、第1主面側が積層基板の実装面に向くように配置されている。フィルタ基板は、接続電極を介して積層基板に接続されている。

- [0026] この構成では、WLP (Wafer Level Package) からなるフィルタ部と積層基板とで高周波モジュールを実現できる。これにより、高周波モジュールを小型化できる。
- [0027] また、この発明の高周波モジュールでは、次の構成であってもよい。整合素子は、積層基板の実装面に実装される実装型素子である。接続部は、フィルタ基板の第1主面における第1辺の近傍に配置されている。実装型素子は、フィルタ基板の第1辺の近傍に実装されている。
- [0028] この構成では、整合素子が実装型素子の場合におけるWLPを用いた高周波モジュールの具体的な構成例を示している。この構成により、整合素子と接続部との結合を確実に実現できる。
- [0029] また、この発明の高周波モジュールでは、次の構成であることが好ましい。整合素子は、直方体形状の筐体と、該筐体内に形成され平面視して略長方形の外周形からなるスパイラル導体と、を備える。整合素子は、筐体の長辺がフィルタ基板の第1辺に平行になるように、配置されている。
- [0030] この構成では、整合素子と接続部との結合を得やすく、所望とする結合量への調整も容易になる。
- [0031] また、この発明の高周波モジュールでは、次の構成であってもよい。整合素子は、積層基板の実装面または内部に形成された導体パターンからなり、該導体パターンと接続部は、平面視して少なくとも一部が重なっている。
- [0032] この構成では、整合素子が積層基板に形成された導体パターンからなる場合におけるWLPを用いた高周波モジュールの具体的な構成例を示している。この構成により、整合素子と接続部との結合を確実に実現できる。また、整合素子が実装型回路素子として積層基板に実装される態様ではないので、当該整合素子を実装するための平面的スペースが必要なく、高周波モジュールの平面形状を小さくすることができる。
- [0033] また、この発明の高周波モジュールでは、次の構成であってもよい。高周波モジュールは、フィルタ部を構成するIDT電極および接続部が第1主面に形成された平板状のフィルタ基板と、該フィルタ基板の第1主面側に配置

され該フィルタ基板の第1主面側が実装された平板状のフィルタ実装用基板と、を備える。整合素子は、フィルタ実装用基板に形成されている。

[0034] この構成では、高周波モジュールをCSP (Chip Sized Package) で実現する場合を示している。

### 発明の効果

[0035] この発明によれば、優れた通過帯域外の減衰特性を備えた小型のフィルタ回路を備える高周波モジュールを実現することができる。

### 図面の簡単な説明

[0036] [図1]本発明の実施形態に係る高周波モジュールの第1回路例を示す回路ブロック図である。

[図2]本発明の実施形態に係る高周波モジュールの第2回路例を示す回路ブロック図である。

[図3]本発明の実施形態に係る高周波モジュールの第3回路例を示す回路ブロック図である。

[図4]本発明の実施形態に係る高周波モジュールの第4回路例を示す回路ブロック図である。

[図5]図1から図4に示す高周波モジュールの整合素子の具体例を示す回路図である。

[図6]整合素子と接続導体の結合度を变化させた時の高周波モジュールの通過特性の変化を示すグラフである。

[図7]デュプレクサ構成からなる高周波モジュールの等価回路図である。

[図8]整合素子と接続導体の結合度を变化させた時の高周波モジュールの第2外部接続端子と第3外部接続端子との間のアイソレーションの変化を示すグラフである。

[図9]高周波モジュールの第1の構造の主要構造を示す側面概念図である。

[図10]高周波モジュールの第1の構造の主要構造を示す平面概念図である。

[図11]高周波モジュールの第2の構造の主要構造を示す側面概念図である。

[図12]高周波モジュールの第3の構造の主要構造を示す側面概念図である。

## 発明を実施するための形態

[0037] 本発明の実施形態に係る高周波モジュールについて、図を参照して説明する。図1は本発明の実施形態に係る高周波モジュールの第1回路例を示す回路ブロック図である。図2は本発明の実施形態に係る高周波モジュールの第2回路例を示す回路ブロック図である。図3は本発明の実施形態に係る高周波モジュールの第3回路例を示す回路ブロック図である。図4は本発明の実施形態に係る高周波モジュールの第4回路例を示す回路ブロック図である。なお、図1～図4では、図を視認し易くするため、誘導性結合もしくは容量性結合の代表例を示している。図5(A)、図5(B)、図5(C)、図5(D)は第1外部接続端子側の整合素子の具体例を示す回路図である。図5(E)、図5(F)、図5(G)、図5(H)は第2外部接続端子側の整合素子の具体例を示す回路図である。

[0038] まず、図1から図4のそれぞれ示す高周波モジュール11、12、13、14に対して共通な回路構成について説明する。

[0039] 高周波モジュール11、12、13、14は、第1外部接続端子P1、第2外部接続端子P2、フィルタ部20を備える。フィルタ部20は、第1外部接続端子P1と第2外部接続端子P2との間に接続されている。

[0040] フィルタ部20は、第1シリーズ接続端子P21、第2シリーズ接続端子P22、第1シャント接続端子P231、P232、第2シャント接続端子P24を備える。第1シリーズ接続端子P21は、後述するシリーズ接続型の整合素子もしくはシャント接続型の整合素子を介して第1外部接続端子P1に接続される。第2シリーズ接続端子P22は、後述するシリーズ接続型の整合素子もしくはシャント接続型の整合素子を介して第2外部接続端子P2に接続される。

[0041] 第1シャント接続端子P231は、グラウンド接続用のインダクタ50を介して、グラウンドに接続されている。第1シャント接続端子P232は、グラウンド接続用のインダクタ51を介して、グラウンドに接続されている。第2シャント接続端子P24は、グラウンド接続用のインダクタ60を介して、グラ

ンドに接続されている。

[0042] フィルタ部20は、複数のSAW共振子201, 202, 203, 204, 205, 206, 207, 208（以下、複数のSAW共振子をまとめて説明する場合には単純に複数のSAW共振子201-208と称する）を備える。これらSAW共振子が、本発明の「シリーズ接続型のフィルタ素子」に相当する。複数のSAW共振子211, 212, 213, 214を備える。これらSAW共振子が、本発明の「シャント接続型のフィルタ素子」に相当する。

[0043] 複数のSAW共振子201-208, 211, 212, 213, 214は、それぞれに共振周波数を有し、それぞれ個別に帯域通過特性を有する帯域通過フィルタ（BPF）として機能する。複数のSAW共振子201-208は、第1シリーズ接続端子P21と第2シリーズ接続端子P22との間に直列接続されている。

[0044] SAW共振子211は、SAW共振子202, 203の接続点と第1シャント接続端子P231との間に接続されている。より具体的には、SAW共振子211の一方端は、接続導体311を介して、SAW共振子202, 203を接続する接続経路の所定点に接続されている。SAW共振子211の他方端は、接続導体312を介して、第1シャント接続端子P231に接続されている。

[0045] SAW共振子214は、SAW共振子204, 205の接続点と第1シャント接続端子P232との間に接続されている。より具体的には、SAW共振子214の一方端は、接続導体317を介して、SAW共振子204, 205を接続する接続経路の所定点に接続されている。SAW共振子214の他方端は、接続導体318を介して、第1シャント接続端子P232に接続されている。

[0046] SAW共振子212は、SAW共振子206, 207の接続点と第2シャント接続端子P24との間に接続されている。SAW共振子213は、SAW共振子208と第2シリーズ接続端子P22の接続点と第2シャント接続

端子P 2 4 との間に接続されている。より具体的には、S A W共振子2 1 2の一方端は、接続導体3 1 3を介して、S A W共振子2 0 6, 2 0 7を接続する接続経路の所定点に接続されている。S A W共振子2 1 2の他方端は、接続導体3 1 4の一方端に接続されている。S A W共振子2 1 3の一方端は、接続導体3 1 5を介して、S A W共振子2 0 8と第2シリーズ接続端子P 2 2を接続する接続経路の所定点に接続されている。S A W共振子2 1 3の他方端は、接続導体3 1 6の一方端に接続されている。接続導体3 1 4, 3 1 6の他方端は、第2シャント接続端子P 2 4に接続されている。すなわち、第2シャント接続端子P 2 4は、接続導体3 1 4, 3 1 6に対する共通の端子であり、これらの接続導体3 1 4, 3 1 6をまとめてグラウンドに接続する。

[0047] これら接続導体3 1 1, 3 1 2, 3 1 3, 3 1 4, 3 1 5, 3 1 6, 3 1 7, 3 1 8が、本発明の「接続部」に相当する。

[0048] フィルタ部2 0は、このような構成により所謂ラダー接続型フィルタを構成し、S A W共振子2 0 1-2 0 8, 2 1 1, 2 1 2, 2 1 3, 2 1 4の帯域通過特性および減衰特性を組み合わせることで、フィルタ部2 0としての所望の帯域通過特性および通過帯域外の減衰特性を実現している。

[0049] このような高周波モジュール1 1, 1 2, 1 3, 1 4の共通回路構成に対して、各高周波モジュールは、具体的に次に示すような回路構成からなる。

[0050] (第1回路例)

図1に示す高周波モジュール1 1は、シリーズ接続型の整合素子4 1, 4 2を備える。なお、整合素子4 1, 4 2の一方は、省略することができる。

[0051] 整合素子4 1は、フィルタ部2 0の第1シリーズ接続端子P 2 1と第1外部接続端子P 1との間に接続されている。整合素子4 1は、具体的には、図5 (A)に示す第1シリーズ接続端子P 2 1と第1外部接続端子P 1との間に直列接続されたインダクタ4 1 Lであったり、図5 (B)に示す第1シリーズ接続端子P 2 1と第1外部接続端子P 1との間に直列接続されたキャパシタ4 1 Cである。整合素子4 1の素子値(インダクタンスまたはキャパシ

タンス)は、第1外部接続端子P1側に接続される回路とフィルタ部20とのインピーダンス整合を実現する素子値に設定されている。

[0052] 整合素子42は、フィルタ部20の第2シリーズ接続端子P22と第2外部接続端子P2との間に接続されている。整合素子42は、具体的には、図5(E)に示す第2シリーズ接続端子P22と第2外部接続端子P2との間に直列接続されたインダクタ42Lであったり、図5(F)に示す第2シリーズ接続端子P22と第2外部接続端子P2との間に直列接続されたキャパシタ42Cである。整合素子42の素子値(インダクタンスまたはキャパシタンス)は、第2外部接続端子P2側に接続される回路とフィルタ部20とのインピーダンス整合を実現する素子値に設定されている。

[0053] さらに、整合素子41, 42の少なくとも一方は、フィルタ部20の接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つに対して、誘導性結合または容量性結合している。

[0054] より具体的には、整合素子41は、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと結合している。例えば、整合素子41がインダクタ41Lであれば、インダクタ41Lは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと誘導性結合または容量性結合している。整合素子41がキャパシタ41Cであれば、キャパシタ41Cは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子41は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0055] 整合素子42は、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと結合している。例えば、整合素子42がインダクタ42Lであれば、インダクタ42Lは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと誘導性結合または容量性結合している。整合素子42がキャパシタ42

Cであれば、キャパシタ42Cは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子42は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0056] なお、整合素子41と整合素子42は、ともにいずれかの接続導体に結合していてもよく、整合素子41, 42の少なくとも一方が、いずれかの接続導体に結合していてもよい。

[0057] このような構成とすることで、結合する接続導体と整合素子は、高周波的に接続される。例えば、整合素子41がインダクタ41Lであり、インダクタ41Lと接続導体316とが誘導性結合した場合（図1参照）、インダクタ41L（整合素子41）と接続導体316との間に相互インダクタンスMを有する誘導性結合回路が構成される。これにより、高周波信号は、第1外部接続端子P1と第2外部接続端子P2との間で、フィルタ部20を伝搬経路とする主伝搬経路のみで伝搬されず、高周波信号の一部がインダクタ41L（整合素子41）、誘導性結合回路および接続導体316を伝搬経路とする副伝搬経路にも伝搬される。

[0058] これにより、高周波モジュール11としては、主伝搬経路の伝送特性と副伝搬経路の伝送特性とが合成された合成伝送特性となる。

[0059] ここで、結合する整合素子と接続導体との結合態様および結合度を調整することで、副伝搬経路を伝搬する高周波信号の振幅および位相を調整することができる。言い換えれば、副伝搬経路の伝送特性を調整することができる。伝送特性とは、例えば減衰特性（振幅特性）や位相特性である。

[0060] さらに、この結合態様および結合度を調整することで、高周波モジュール11として通過させたい高周波信号（所望の高周波信号）の周波数帯域の伝送特性に殆ど影響を与えることなく、通過帯域外の減衰特性にのみ副伝搬経路を設置したことによる影響を与えることができる。

[0061] そして、このように副伝搬経路の伝送特性を調整することで、高周波モジ

ルール 11 としての伝送特性を調整できる。例えば、後述するように、通過帯域外の減衰特性を調整することができる。

[0062] この際、従来構成のような高周波フィルタの伝送特性を調整するためのインダクタやキャパシタを別途必要としないので、所望の減衰特性を有する高周波フィルタを簡素な構成で実現できる。これにより、高周波フィルタを小型に形成することができる。

[0063] また、上述の構成では、第 1 外部接続端子 P 1 と第 2 外部接続端子 P 2 との間に直列接続されていない接続導体を整合素子と結合させている。したがって、第 1 外部接続端子 P 1 と第 2 外部接続端子 P 2 との間の接続経路の線路長を適宜設定できる。例えば、当該接続経路の線路長を極短くすることができる。これにより、導体損による伝送損失を低減することができる。

[0064] また、上述の結合による相互誘導分によって、インダクタ 41 L（整合素子 41）の実効的なインダクタンス値を大きくさせることができる。これにより、インダクタ 41 L の線路長をより短くすることも可能である。

[0065] （第 2 回路例）

図 2 に示す高周波モジュール 12 は、シャント接続型の整合素子 43、44 を備える。なお、整合素子 43、44 の一方は、省略することができる。

[0066] 整合素子 43 は、フィルタ部 20 の第 1 シリーズ接続端子 P 21 と第 1 外部接続端子 P 1 とを接続する接続経路 401 とグランドとの間に接続されている。整合素子 43 は、具体的には、図 5（C）に示す第 1 シリーズ接続端子 P 21 と第 1 外部接続端子 P 1 とを接続する接続経路 401 とグランドとの間に接続されたインダクタ 43 L であったり、図 5（D）に示す第 1 シリーズ接続端子 P 21 と第 1 外部接続端子 P 1 とを接続する接続経路 401 とグランドとの間に接続されたキャパシタ 43 C である。整合素子 43 の素子値（インダクタンスまたはキャパシタンス）は、第 1 外部接続端子 P 1 側に接続される回路とフィルタ部 20 とのインピーダンス整合を実現する素子値に設定されている。

[0067] 整合素子 44 は、フィルタ部 20 の第 2 シリーズ接続端子 P 22 と第 2 外

部接続端子P2とを接続する接続経路402とグラウンドとの間に接続されている。整合素子44は、具体的には、図5(G)に示す第2シリーズ接続端子P22と第2外部接続端子P2とを接続する接続経路402とグラウンドとの間に接続されたインダクタ44Lであったり、図5(H)に示す第2シリーズ接続端子P22と第2外部接続端子P2とを接続する接続経路402とグラウンドとの間に接続されたキャパシタ44Cである。整合素子44の素子値(インダクタンスまたはキャパシタンス)は、第2外部接続端子P2側に接続される回路とフィルタ部20とのインピーダンス整合を実現する素子値に設定されている。

[0068] さらに、整合素子43、44の少なくとも一方は、フィルタ部20の接続導体311、312、313、314、315、316、317、318の少なくとも一つに対して、誘導性結合または容量性結合している。

[0069] より具体的には、整合素子43は、接続導体311、312、313、314、315、316、317、318の少なくとも一つと結合している。例えば、整合素子43がインダクタ43Lであれば、インダクタ43Lは、接続導体311、312、313、314、315、316、317、318の少なくとも一つと誘導性結合または容量性結合している。整合素子43がキャパシタ43Cであれば、キャパシタ43Cは、接続導体311、312、313、314、315、316、317、318の少なくとも一つと容量性結合している。すなわち、整合素子43は、フィルタ部20におけるシャント接続のSAW共振子211、212、213、214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0070] 整合素子44は、接続導体311、312、313、314、315、316、317、318の少なくとも一つと結合している。例えば、整合素子44がインダクタ44Lであれば、インダクタ44Lは、接続導体311、312、313、314、315、316、317、318の少なくとも一つと誘導性結合または容量性結合している。整合素子44がキャパシタ44Cであれば、キャパシタ44Cは、接続導体311、312、313、31

4, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子44は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0071] なお、整合素子43と整合素子44は、ともにいずれかの接続導体に結合していてもよく、整合素子43, 44の少なくとも一方が、いずれかの接続導体に結合していてもよい。

[0072] このような構成とすることで、結合する接続導体と整合素子は、高周波的に接続される。例えば、整合素子44がキャパシタ44Cであり、キャパシタ44Cと接続導体311とが容量性結合した場合（図2参照）、キャパシタ44C（整合素子44）と接続導体311との間に結合容量 $C_M$ を有する容量性結合回路が構成される。これにより、高周波信号は、第1外部接続端子P1と第2外部接続端子P2との間で、フィルタ部20を伝搬経路とする主伝搬経路のみで伝搬されず、高周波信号の一部が接続導体311、容量性結合回路およびキャパシタ44C（整合素子44）を伝搬経路とする副伝搬経路にも伝搬される。

[0073] これにより、高周波モジュール12としては、主伝搬経路の伝送特性と副伝搬経路の伝送特性とが合成された合成伝送特性となる。

[0074] このような構成の高周波モジュール12であっても、上述の高周波モジュール11と同様に、所望の減衰特性を、従来構成よりも簡素な構成で実現できる。

[0075] （第3回路例）

図3に示す高周波モジュール13は、シリーズ接続型の整合素子41およびシャント接続型の整合素子44を備える。

[0076] 整合素子41は、フィルタ部20の第1シリーズ接続端子P21と第1外部接続端子P1との間に接続されている。整合素子41は、具体的には、図5(A)に示す第1シリーズ接続端子P21と第1外部接続端子P1との間に直列接続されたインダクタ41Lであったり、図5(B)に示す第1シリ

ーズ接続端子P 2 1と第1外部接続端子P 1との間に直列接続されたキャパシタ4 1 Cである。整合素子4 1の素子値（インダクタンスまたはキャパシタンス）は、第1外部接続端子P 1側に接続される回路とフィルタ部2 0とのインピーダンス整合を実現する素子値に設定されている。

[0077] 整合素子4 4は、フィルタ部2 0の第2シリーズ接続端子P 2 2と第2外部接続端子P 2とを接続する接続経路4 0 2とグランドとの間に接続されている。整合素子4 4は、具体的には、図5（G）に示す第2シリーズ接続端子P 2 2と第2外部接続端子P 2とを接続する接続経路4 0 2とグランドとの間に接続されたインダクタ4 4 Lであったり、図5（H）に示す第2シリーズ接続端子P 2 2と第2外部接続端子P 2とを接続する接続経路4 0 2とグランドとの間に接続されたキャパシタ4 4 Cである。整合素子4 4の素子値（インダクタンスまたはキャパシタンス）は、第2外部接続端子P 2側に接続される回路とフィルタ部2 0とのインピーダンス整合を実現する素子値に設定されている。

[0078] さらに、整合素子4 1，4 4の少なくとも一方は、フィルタ部2 0の接続導体3 1 1，3 1 2，3 1 3，3 1 4，3 1 5，3 1 6，3 1 7，3 1 8の少なくとも一つに対して、誘導性結合または容量性結合している。

[0079] より具体的には、整合素子4 1は、接続導体3 1 1，3 1 2，3 1 3，3 1 4，3 1 5，3 1 6，3 1 7，3 1 8の少なくとも一つと結合している。例えば、整合素子4 1がインダクタ4 1 Lであれば、インダクタ4 1 Lは、接続導体3 1 1，3 1 2，3 1 3，3 1 4，3 1 5，3 1 6，3 1 7，3 1 8の少なくとも一つと誘導性結合または容量性結合している。整合素子4 1がキャパシタ4 1 Cであれば、キャパシタ4 1 Cは、接続導体3 1 1，3 1 2，3 1 3，3 1 4，3 1 5，3 1 6，3 1 7，3 1 8の少なくとも一つと容量性結合している。すなわち、整合素子4 1は、フィルタ部2 0におけるシャント接続のSAW共振子2 1 1，2 1 2，2 1 3，2 1 4に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0080] 整合素子4 4は、接続導体3 1 1，3 1 2，3 1 3，3 1 4，3 1 5，3

16, 317, 318の少なくとも一つと結合している。例えば、整合素子44がインダクタ44Lであれば、インダクタ44Lは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと誘導性結合または容量性結合している。整合素子44がキャパシタ44Cであれば、キャパシタ44Cは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子44は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0081] なお、整合素子13と整合素子44は、ともにいずれかの接続導体に結合していてもよく、整合素子41, 44の少なくとも一方が、いずれかの接続導体に結合していてもよい。

[0082] これにより、高周波モジュール13としては、フィルタ部20を介する主伝搬経路の伝送特性と、結合部を介する副伝搬経路の伝送特性とが合成された合成伝送特性となる。このような構成の高周波モジュール13であっても、上述の高周波モジュール11, 12と同様に、所望の減衰特性を、従来構成よりも簡素な構成で実現できる。

[0083] (第4回路例)

図4に示す高周波モジュール14は、シャント接続型の整合素子42およびシリーズ接続型の整合素子43を備える。

[0084] 整合素子42は、フィルタ部20の第2シリーズ接続端子P22と第2外部接続端子P2との間に接続されている。整合素子42は、具体的には、図5(E)に示す第2シリーズ接続端子P22と第2外部接続端子P2との間に直列接続されたインダクタ42Lであったり、図5(F)に示す第2シリーズ接続端子P22と第2外部接続端子P2との間に直列接続されたキャパシタ42Cである。整合素子42の素子値(インダクタンスまたはキャパシタンス)は、第2外部接続端子P2側に接続される回路とフィルタ部20とのインピーダンス整合を実現する素子値に設定されている。

- [0085] 整合素子43は、フィルタ部20の第1シリーズ接続端子P21と第1外部接続端子P1とを接続する接続経路401とグラウンドとの間に接続されている。整合素子43は、具体的には、図5(C)に示す第1シリーズ接続端子P21と第1外部接続端子P1と接続経路401とグラウンドとの間に接続されたインダクタ43Lであったり、図5(D)に示す第1シリーズ接続端子P21と第1外部接続端子P1とを接続する接続経路401とグラウンドとの間に接続されたキャパシタ43Cである。整合素子43の素子値(インダクタンスまたはキャパシタンス)は、第1外部接続端子P1側に接続される回路とフィルタ部20とのインピーダンス整合を実現する素子値に設定されている。
- [0086] さらに、整合素子42, 43の少なくとも一方はフィルタ部20の接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つに対して、誘導性結合または容量性結合している。
- [0087] より具体的には、整合素子42は、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと結合している。例えば、整合素子42がインダクタ42Lであれば、インダクタ42Lは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと誘導性結合または容量性結合している。整合素子42がキャパシタ42Cであれば、キャパシタ42Cは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子42は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。
- [0088] 整合素子43は、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと結合している。例えば、整合素子43がインダクタ43Lであれば、インダクタ43Lは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと誘導性結合または容量性結合している。整合素子43がキャパシタ43

Cであれば、キャパシタ43Cは、接続導体311, 312, 313, 314, 315, 316, 317, 318の少なくとも一つと容量性結合している。すなわち、整合素子43は、フィルタ部20におけるシャント接続のSAW共振子211, 212, 213, 214に接続する接続導体の少なくとも一つと誘導性結合または容量性結合している。

[0089] なお、整合素子42と整合素子43は、ともにいずれかの接続導体に結合していてもよく、整合素子42, 43の少なくとも一方が、いずれかの接続導体に結合していてもよい。

[0090] これにより、高周波モジュール14としては、フィルタ部20を介する主伝搬経路の伝送特性と、結合部を介する副伝搬経路の伝送特性とが合成された合成伝送特性となる。このような構成の高周波モジュール14であっても、上述の高周波モジュール11, 12, 13と同様に、所望の減衰特性を、従来構成よりも簡素な構成で実現できる。

[0091] 図6は、整合素子と接続導体の結合度を変化させた時の高周波モジュールの通過特性の変化を示すグラフである。図6の横軸は周波数を示し、図6の縦軸は第1外部接続端子P1から第2外部接続端子P2へ伝搬する信号の減衰量を示す。図6に示す点線の特性は、実線の特性よりも誘導性結合が弱く容量性結合が強い場合を示す。図6に示す破線の特性は、実線の特性よりも誘導性結合が強く容量性結合が弱い場合を示す。なお、図6の特性は、フィルタ部20のSAW共振子202, 203の接続位置とグラウンドとの間にSAW共振子を接続し、SAW共振子204, 205の接続位置とグラウンドとの間にSAW共振子を接続し、SAW共振子206, 207の接続位置とグラウンドとの間にSAW共振子を接続するラダー構造にした場合を示している。なお、本実施形態における高周波モジュールは、800MHz帯を通過帯域とする帯域通過フィルタである。

[0092] 図6に示すように、誘導性結合が強くなり容量性結合が弱くなるほど、通過帯域の高周波数側に現れる減衰極の周波数は高くなる。一方、誘導性結合が弱くなり容量性結合が強くなるほど、通過帯域の高周波数側に現れる減衰

極の周波数は低くなる。なお、図6における減衰極の周波数とは、周波数軸のほぼ中央にあるピーク周波数のことである。

[0093] また、誘導性結合および容量性結合を適宜設定することで、通過帯域の高周波数側の減衰特性を変化させることができる。例えば、容量性結合が強くなり誘導性結合が弱くなるほど、通過帯域付近での減衰量が小さいが、減衰極の周波数での減衰量を大きく取ることができる。また、容量性結合が弱くなり誘導性結合が強くなるほど、通過帯域付近での減衰量を、より大きく取ることができる。

[0094] そして、図6に示すように、誘導性結合および容量性結合の強さに影響されることなく、通過帯域の周波数位置、周波数幅および挿入損失は殆ど変化しない。

[0095] したがって、本実施形態の構成を用いて、結合態様および結合度を適宜調整することで、通過帯域の特性を変化させることなく、高周波数側の減衰特性を所望の特性に調整することができる。言い換えれば、所望の通過帯域特性と減衰特性を有する高周波モジュールを実現することができる。

[0096] このような構成からなる高周波モジュールは、具体的な適用例として、図7に示すデュプレクサ構成に利用することができる。図7は、デュプレクサ構成からなる高周波モジュールの等価回路図である。

[0097] 高周波モジュール101は、フィルタ部21、第1外部接続端子P1、第2外部接続端子P2、および、フィルタ部21の第3端子P31、P32を兼用する第3外部接続端子を備える。具体的な適用例として、第1外部接続端子P1は、アンテナに接続される。第2外部接続端子P2は送信回路に接続される。第3外部接続端子（第3端子P31、P32）は受信回路に接続される。

[0098] フィルタ21は、第1シリーズ接続端子P21'、第2シリーズ接続端子P22、第1シャント接続端子P23、第2シャント接続端子P24および第3端子P31、P32、を備える。

[0099] 第1シリーズ接続端子P21'は、接続経路401を介して第1外部接続

端子P 1に接続されている。接続経路4 0 1とグラウンドとの間には、上述の整合素子に対応するインダクタ4 3 Lが接続されている。第2シリーズ接続端子P 2 2は、接続経路4 0 2を介して第2外部接続端子P 2に接続されている。

[0100] 第1シリーズ接続端子P 2 1'と第2シリーズ接続端子P 2 2との間には、複数のSAW共振子2 0 1, 2 0 2, 2 0 3, 2 0 4, 2 0 5, 2 0 6が直列接続されている。

[0101] SAW共振子2 0 2とSAW共振子2 0 3の接続点、言い換えればSAW共振子2 0 2とSAW共振子2 0 3を接続する接続経路の所定点は、接続導体3 1 1を介してSAW共振子2 1 1の一方端に接続されている。当該SAW共振子2 1 1の他方端は、接続導体3 1 2を介して第1シャント接続端子P 2 3に接続されている。第1シャント接続端子P 2 3は、インダクタ5 0を介してグラウンドに接続されている。

[0102] SAW共振子2 0 4とSAW共振子2 0 5の接続点、言い換えればSAW共振子2 0 4とSAW共振子2 0 5を接続する接続経路の所定点は、接続導体3 1 3を介してSAW共振子2 1 2の一方端に接続されている。SAW共振子2 1 2の他方端は、接続導体3 1 4を介して第2シャント接続端子P 2 4に接続されている。

[0103] SAW共振子2 0 6と第2シリーズ接続端子P 2 2の接続点、言い換えればSAW共振子2 0 4と第2シリーズ接続端子P 2 2を接続する接続経路の所定点は、接続導体3 1 5を介してSAW共振子2 1 3の一方端に接続されている。SAW共振子2 1 3の他方端は、接続導体3 1 6を介して第2シャント接続端子P 2 4に接続されている。

[0104] この構成により、フィルタ部2 1は、第1シリーズ接続端子P 2 1'と第2シリーズ接続端子P 2 2との間に対して、これらSAW共振子2 0 1-2 0 8, 2 1 1, 2 1 2, 2 1 3の帯域通過特性および減衰特性を組み合わせることで、フィルタ部2 1の第1、第2シリーズ接続端子間としての所望の第1帯域通過特性および第1通過帯域外の第1減衰特性を実現している。

- [0105] 第1シリーズ接続端子P21'と第3端子P31, P32との間には、SAW共振子221と縦結合型SAW共振子231, 232が直列接続されている。この構成により、フィルタ部21は、第1シリーズ接続端子P21'と第3端子P31, P32との間に対して、これらSAW共振子221, 231, 232の帯域通過特性および減衰特性を組み合わせることで、フィルタ部21の第1シリーズ接続端子、第3端子間としての所望の第2帯域通過特性および第2通過帯域外の第2減衰特性を実現している。第2通過帯域は、第1通過帯域とは異なる周波数帯域であり、第2通過帯域は、第1通過帯域外の減衰帯域範囲内となるように設定されている。
- [0106] これにより、フィルタ部21は、第1シリーズ接続端子P21'を共通端子とし、第2シリーズ接続端子P22および第3端子P31, P32をそれぞれ個別端子とするデュプレクサとして機能する。
- [0107] さらに、高周波モジュール101では、接続導体311, 312, 313, 314, 315, 316のいずれかとインダクタ43Lとを、誘導性結合させる。そして、この結合度を調整することで、第1減衰特性を調整することができる。
- [0108] ここで、本実施形態の構成を用いれば、第2通過帯域に重ねるように、第1減衰特性における減衰量を大きく取る周波数帯域の帯域幅および減衰量を調整することができる。これは、インダクタ43Lに結合させる接続導体311, 312, 313, 314, 315, 316の選択と、結合する接続導体とインダクタ43Lとの結合度を調整すれば可能である。
- [0109] 図8は、整合素子と接続導体の結合度を变化させた時の高周波モジュールの第2外部接続端子と第3外部接続端子との間のアイソレーションの変化を示すグラフである。図8の横軸は周波数を示し、図8の縦軸はアイソレーション量を示す。図8ではアイソレーション量が低いほど、第2シリーズ接続端子、第3端子間で強くアイソレーションされていることを示している。図8に示す点線の特性は、実線の特性よりも誘導性結合が弱く容量性結合が強い場合を示す。図8に示す破線の特性は、実線の特性よりも誘導性結合が強い場合を示す。

く容量性結合が弱い場合を示す。

[0110] 図8に示すように、誘導性結合および容量性結合を調整することにより、受信回路R<sub>x</sub>（第3端子側）の通過帯域のアイソレーション量およびアイソレーション特性を調整することができる。また、図8に示すように、誘導性結合および容量性結合を調整しても、送信回路T<sub>x</sub>（第2端子側）の通過帯域のアイソレーション量およびアイソレーション特性は殆ど変化しない。

[0111] このように、高周波モジュール101の構成を用いることで、第2シリーズ接続端子、第3端子間のアイソレーション特性を適切に調整することができる。すなわち、送信回路と受信回路との間のアイソレーション特性を最適化することができる。

[0112] 以上のような構成からなる高周波モジュールは、次に示すような構造によって実現することができる。なお、以下では、上述のデュプレクサ構成からなる高周波モジュール101を構造的に実現する例を示す。

[0113] （第1の構造）

図9は、高周波モジュールの主要構造を示す側面概念図である。高周波モジュール101は、積層基板100、フィルタ基板200、カバー層290、側面カバー層291、実装型回路素子430を備える。

[0114] 積層基板100は、複数の誘電体層を積層してなる。積層基板100の表面100Sおよび内層には、所定パターンの電極が形成されており、高周波モジュール101のフィルタ部21を除く配線パターンやインダクタ50、60が形成されている。積層基板100の底面100Rには、外部接続用電極が形成されており、これら外部接続用電極により、上述の第1外部接続端子P1、第2外部接続端子P2、第3外部接続端子が実現される。

[0115] フィルタ部21は、フィルタ基板200、カバー層290、側面カバー層291、接続電極293、および実装用電極294によって形成されている。

[0116] フィルタ基板200は、平板状の圧電基板からなる。フィルタ基板200の第1主面には、フィルタ電極が形成されている。フィルタ電極は、例えば

、所謂IDT電極からなる。このように、圧電基板の主面にIDT電極を形成することで、上述の各SAW共振子を実現することができる。また、フィルタ基板200の第1主面には、接続導体316を含む各接続導体を実現する電極パターンが形成されている。フィルタ基板200の第1主面側には、平板状のカバー層290が配置されている。カバー層290は、平板状の絶縁性材料からなり、平面視してフィルタ基板200と同じ形状からなる。また、カバー層290は、平面視して、フィルタ基板200と重なるように配置されており、フィルタ基板200の第1主面から所定距離の間隔を空けて配置されている。

[0117] フィルタ基板200の第1主面とカバー層290との間には、側面カバー層291が配置されている、側面カバー層291も絶縁性材料からなり、平面視して、フィルタ基板200およびカバー層290の全周に亘って、外周端から内側へ所定幅の範囲にのみ形成されている。すなわち、カバー層290は、中央に開口を有する枠状の構造である。

[0118] このように、カバー層290と側面カバー層291が配置されることで、フィルタ基板200の第1主面のフィルタ電極が形成される領域は、フィルタ基板200、カバー層290、および側面カバー層291によって密閉空間292内に配置される。これにより、SAW共振子の共振特性を向上させることができ、フィルタとしての所望の特性を精確に実現することができる。

[0119] 接続電極293は、フィルタ基板200の第1主面に一方端が接し、他方端がカバー層290におけるフィルタ基板200側と反対側の面に露出する形状からなる。この際、接続電極293は、側面カバー層291およびカバー層290を貫通するように形成されている。接続電極293の一方端は、フィルタ基板200の第1主面に形成された電極パターンに接続されている。

[0120] 実装用電極294は、接続電極293の他方端に接続し、カバー層290におけるフィルタ基板200側と反対側の面から突出する形状で形成されて

いる。この接続電極 293 と実装用電極 294 の組を複数設けることにより、上述のフィルタ部 21 の第 1 シリーズ接続端子 P 21'、第 2 シリーズ接続端子 P 22、第 3 端子 P 31、P 32、第 4 端子 P 23、および第 5 端子 P 24 が実現される。なお、接続電極 293 の他方端に半田や Au 等を用いたバンプを形成し、そのバンプを介して実装用電極 294 と接続してもよい。

[0121] 以上のような構成とすることで、フィルタ部 21 は、所謂 WLP (Wafer Level Package) の構造となり、フィルタ部 21 を小型に形成することができる。

[0122] そして、この WLP 構造のフィルタ部 21 は、積層基板 100 の天面 (実装面) 100S に実装されている。これにより、フィルタ部 21 は、第 1 外部接続端子 P 1、第 2 外部接続端子 P 2、第 3 外部接続端子に接続される。

[0123] インダクタ 43L は、実装型回路素子 430 によって実現される。具体的には、実装型回路素子 430 は、絶縁性材料からなる直方体形状の筐体を備え、当該筐体の内部に、インダクタ 43L となるスパイラル電極が形成されている。スパイラル電極は、筐体の外周に沿って伸長し一部が分断された管状の線状電極と層間接続電極によって実現される。各層の線状電極は、層間接続電極によって一本の線状電極になるように接続されている。スパイラル電極の両端は、筐体の対向する両端面に形成された外部接続電極に接続されている。

[0124] このような構成からなる実装型回路素子 430 は、フィルタ部 21 と同様に、積層基板 100 の天面 (実装面) 100S に実装されている。ここで、フィルタ部 21 の第 1 シリーズ接続端子 P 21' と第 1 外部接続端子 P 1 との接続経路が積層基板 100 の天面 100S および内部に形成され、グラウンド電極が積層基板 100 の内部に形成されており、実装型回路素子 430 の実装用ランドに接続されている。これにより、インダクタ 43L がフィルタ部 21 の第 1 シリーズ接続端子 P 21' と第 1 外部接続端子 P 1 との接続経路とグラウンドとの間に接続される構造を実現できる。

- [0125] そして、インダクタ43Lを実現する実装型回路素子430を、WLP構造のフィルタ部21に近接して配置することで、インダクタ43Lとフィルタ部21の所定の接続導体との間の誘導性結合を得ることができる。
- [0126] フィルタ部21を構成する電極パターンは、例えば図10に示すような構造になっている。図10は、高周波モジュールの主要構造を示す平面概念図である。具体的には、フィルタ基板200の第1主面には、SAW共振子201-206, 211, 212, 213, 221を構成するIDT電極、縦結合型SAW共振子231, 232を構成するIDT電極、および、各接続導体を構成する電極パターンが形成されている。また、各端子P21', P22, P23, P24を構成するランド電極も形成されている。これらIDT電極、接続導体を構成する電極パターン、およびランド電極は、図7に示す回路構成を実現するように、所定のパターン構成で形成されている。
- [0127] この際、接続導体316を構成する電極パターンは、フィルタ基板200の第1端辺の近傍に、該第1端辺に沿って伸長する形状で形成されている。
- [0128] そして、実装型回路素子430は、当該フィルタ基板200の第1端辺に近接する位置に実装されている。これにより、実装型回路素子430のスパイラル電極からなるインダクタ43Lと、線状の電極パターンからなる接続導体316とが近接するので、図10の太点線矢印に示すように、誘導性結合を生じさせることができる。このような構成とすることで、減衰特性調整用の素子を別途設けることなく、所望の減衰特性を有する高周波モジュール101を実現することができる。
- [0129] ここで、実装型回路素子430の配置位置を、図10の細破線矢印に示すように、積層基板100の天面100S上において変化させる。これにより、実装型回路素子430のスパイラル電極からなるインダクタ43Lと、線状の電極パターンからなる接続導体316との距離、および、対向して伸長する電極の長さを調整することができる。この構成により、インダクタ43Lと接続導体316との誘導性結合を調整することができ、減衰特性を調整することにより、所望とする減衰特性を精確に実現することができる。

[0130] なお、図10では、実装型回路素子430の長手側面と、フィルタ基板200の第1端辺とが平行になるように配置した例を示した。しかしながら、実装型回路素子430の短手側面（外部接続電極が形成される端面）と、フィルタ基板200の第1端辺とが平行になるように配置してもよい。ただし、実装型回路素子430の長手側面と、フィルタ基板200の第1端辺とを平行に配置することで、より強い誘導性結合を、より簡単に実現することができる。

[0131] また、図10では、スパイラル電極の中心軸が天面100Sに直交するように、実装型回路素子430を実装する例を示したが、スパイラル電極の中心軸が天面100Sに平行になるように、実装型回路素子430を実装してもよい。

[0132] （第2の構造）

図11は、高周波モジュールの主要構造を示す側面概念図である。図11に示す高周波モジュール101Aは、インダクタ43Lが、実装型回路素子で実現されず、積層基板100内に形成された電極パターンによって実現される。フィルタ部21の構成は、図9、図10に示した高周波モジュール101と同じであり、説明は省略する。

[0133] 積層基板100の内部には、スパイラル電極の電極パターンからなるインダクタ43Lが形成されている。スパイラル電極は、積層体100を構成する複数の誘電体層に形成された一部が分断された管状の線状電極と層間接続電極によって実現される。各誘電体層の線状電極は、層間接続電極によって積層方向に接続され、一本の線状電極になるように接続されている。この構成により、中心軸が積層方向に沿ったスパイラル電極を実現することができる。インダクタ43Lを構成するスパイラル電極の一方端は、ビア導体431Vを介して、フィルタ部21の第1シリーズ接続端子P21'となる実装用電極294が実装されるランド電極に接続されている。ランド電極は、積層基板100の天面100Sに形成されている。インダクタ43Lを構成するスパイラル電極の他方端は、ビア導体432Vを介して、積層基板100

内の底面100R近傍に形成された内部グランドパターンに接続されている。

[0134] さらに、インダクタ43Lを構成するスパイラル電極は、平面視して、フィルタ部21の接続導体316を構成する電極パターンと少なくとも一部が重なり合うようにして形成されている。

[0135] この構成により、積層基板100内のスパイラル電極からなるインダクタ43Lと、フィルタ基板200の第1主面に形成された線状の電極パターンからなる接続導体316との間で、図11の太破線矢印に示すように、誘導性結合を生じさせることができる。この際、インダクタ43Lを構成するスパイラル電極と、フィルタ部21の接続導体316を構成する電極パターンとの距離、および、当該スパイラル電極と電極パターンの重なる面積を変化させることで、インダクタ43Lと接続導体316との結合度を調整できる。これにより、上述の第1の構造と同様に、高周波モジュール101Aの減衰特性を調整することができ、所望とする減衰特性をより精確に実現することができる。

[0136] また、本実施形態では、インダクタ43Lが実装型回路素子ではないので、当該実装型回路素子を実装するための領域を、積層基板100の天面100Sに設けなくてもよい。これにより、積層基板100を平面視した面積を小さくでき、高周波モジュール101Aの平面面積を小さくすることができる。

[0137] (第3の構造)

図12は、高周波モジュールの主要構造を示す側面概念図である。図12に示す高周波モジュール101Bは、所謂CSP (Chip Sized Package) 構造で実現されている。

[0138] 高周波モジュール101Bは、フィルタ基板200を備える。フィルタ基板200には、上述のようにフィルタ部21を実現するフィルタ電極、および接続導体316を含む各接続導体を構成する電極パターンが形成されている。

- [0139] 高周波モジュール101Bは、さらにフィルタ実装用基板280を備える。フィルタ実装用基板280は、例えばアルミナ基板からなり、平面視した面積がフィルタ基板200よりも所定量大きい。
- [0140] フィルタ基板200は、第1主面がフィルタ実装用基板280側になるように、バンプ導体281によってフィルタ実装用基板280に実装されている。フィルタ実装用基板280におけるフィルタ基板200の実装面と反対側の面には、外部接続用バンプ導体282が形成されている。
- [0141] フィルタ実装用基板280には、高周波モジュール101B（回路構成としては高周波モジュール101）のフィルタ部21を除く回路パターンおよびインダクタ43Lが形成されている。
- [0142] フィルタ実装用基板280におけるフィルタ基板200が実装された面には、モールド樹脂283が塗布されている。これにより、フィルタ電極および接続導体を構成する電極パターンが外部環境に曝されることを防止でき、SAW共振子の共振特性を向上させることができ、フィルタとしての所望の特性を精確に実現することができる。
- [0143] ここで、フィルタ実装用基板280に形成されたインダクタ43Lを構成する電極パターンと、フィルタ基板200に形成された接続導体316を実現する電極パターンとが、平面視して少なくとも一部が重なるように配置する。これより、図12に示すように、インダクタ43Lを構成する電極パターンと接続導体316を実現する電極パターンとの間に、誘導性結合を生じさせることができる。特に、本実施形態の構成では、インダクタ43Lを構成する電極パターンと接続導体316を実現する電極パターンとの間隔（距離）を短くすることができるので、より強い誘導性結合を、容易に実現することができる。
- [0144] また、高周波モジュール101B全体がCSP構造であるので、高周波モジュール101Bを小型且つ薄型で実現することができる。
- [0145] なお、上述の各実現構造では、整合素子としてインダクタを用いる例を示したが、整合素子がキャパシタの場合についても、同様の構造で実現するこ

とができる。例えば、第1の構造であれば、実装型の積層コンデンサ素子を用いればよい。第2の構造であれば、積層基板100内の異なる層に互いに対向するように形成した複数の平板電極によって、キャパシタを実現すればよい。また、第3の構造であれば、フィルタ実装用基板280に形成した電極パターンによってキャパシタを実現すればよい。

[0146] また、整合素子と結合する接続導体は、上述のように、少なくとも間に一つのSAW共振子を介するようにすればよいとしたが、間に介するSAW共振子が多いほど、減衰特性与える影響を大きくすることができる。例えば、第1の構造(図9参照)であれば、フィルタ基板200と実装型回路素子430との位置関係が同じであれば、間に介するSAW共振子が多い整合素子と接続導体とを結合させるほど、減衰特性に与える影響を大きくすることができる。

### 符号の説明

[0147] 11, 12, 13, 14, 101, 101A, 101B : 高周波モジュール、  
20, 21 : フィルタ部、  
201-208, 211-213, 221 : SAW共振子、  
41, 42 : (シリーズ接続型の) 整合素子、  
43, 44 : (シャント接続型の) 整合素子、  
41L, 42L, 43L, 44L : インダクタ、  
41C, 42C, 43C, 44C : キャパシタ、  
401, 402 : 接続経路、  
50, 51, 60 : インダクタ、  
P1 : 第1外部接続端子、  
P2 : 第2外部接続端子、  
P21, P21' : 第1シリーズ接続端子、  
P22 : 第2シリーズ接続端子、  
P31, P32 : 第3端子、

P 2 3, P 2 3 1, P 2 3 2 : 第 1 シャント接続端子、  
P 2 4 : 第 2 シャント接続端子、  
1 0 0 : 積層基板、  
1 0 0 S : 天面、  
1 0 0 R : 底面、  
2 0 0 : フィルタ基板、  
2 8 0 : フィルタ実装用基板、  
2 8 1 : バンプ導体、  
2 8 2 : 外部接続用バンプ導体、  
2 8 3 : モールド樹脂、  
2 9 0 : カバー層、  
2 9 1 : 側面カバー層、  
2 9 2 : 密閉空間、  
2 9 3 : 接続電極、  
2 9 4 : 実装用電極、  
4 3 0 : 実装型回路素子

## 請求の範囲

### [請求項1]

第1 外部接続端子と、  
第2 外部接続端子と、  
前記第1 外部接続端子と前記第2 外部接続端子との間に接続されたフィルタ部と、  
前記第1 外部接続端子もしくは前記第2 外部接続端子の少なくとも一方と前記フィルタ部との間に接続された整合素子と、  
を備えた高周波モジュールであって、  
前記フィルタ部は、  
前記第1 外部接続端子に接続する第1 シリーズ接続端子と、  
前記第2 外部接続端子に接続する第2 シリーズ接続端子と、  
グラウンドに接続するシャント接続端子と、  
前記第1 シリーズ接続端子と前記第2 シリーズ接続端子との間に直列接続された複数のシリーズ接続型のフィルタ素子と、  
前記複数のシリーズ接続型のフィルタ素子における隣り合うフィルタ素子の接続点に一方端が接続し、前記シャント接続端子に他方端が接続するシャント接続型のフィルタ素子と、  
を備え、  
前記シャント接続型のフィルタ素子に接続する接続部と前記整合素子とが誘導性結合もしくは容量性結合されている、高周波モジュール。

### [請求項2]

前記フィルタ部は、  
前記シャント接続端子を複数備え、  
該シャント接続端子毎に少なくとも一つのシャント接続型のフィルタ素子が接続されており、  
前記複数のシャント接続型のフィルタ部に接続する接続部の少なくとも一つと前記整合素子とが誘導性結合もしくは容量性結合されている、高周波モジュール。

[請求項3] 互いに前記誘導性結合もしくは前記容量性結合する前記接続部と前記整合素子は、

前記フィルタ部の通過帯域外のインピーダンスが変化するように前記誘導性結合もしくは前記容量性結合されている、請求項1または請求項2に記載の高周波モジュール。

[請求項4] 互いに前記誘導性結合もしくは前記容量性結合する前記接続部と前記整合素子は、

前記フィルタ部の通過帯域外の減衰極周波数が変化するように前記誘導性結合もしくは前記容量性結合されている、請求項3に記載の高周波モジュール。

[請求項5] 前記整合素子は、前記第1外部接続端子と前記第1シリーズ接続端子との間に直列接続されるか、もしくは、前記第2外部接続端子と前記第2シリーズ接続端子との間に直列接続される、シリーズ接続型の整合素子である、

請求項1乃至請求項4のいずれかに記載の高周波モジュール。

[請求項6] 前記整合素子は、前記第1外部接続端子と前記第1シリーズ接続端子とを接続する接続経路とグラントとの間に接続されるか、もしくは、前記第2外部接続端子と前記第2シリーズ接続端子とを接続する接続経路とグラントの間に接続される、シャント接続型の整合素子である、

請求項1乃至請求項4のいずれかに記載の高周波モジュール。

[請求項7] 前記接続部は線状導体パターンからなる、請求項1乃至請求項6のいずれかに記載の高周波モジュール。

[請求項8] 第3端子と、第2のフィルタ部とを備え、

前記第2のフィルタ部は、前記第1シリーズ接続端子および該第1シリーズ接続端子に接続するフィルタ素子を接続する接続経路と、前記第3端子との間に接続されている、

請求項1乃至請求項7のいずれかに記載の高周波モジュール。

- [請求項9] 前記フィルタ部を構成する I D T 電極および前記接続部が第 1 主面に形成された平板状のフィルタ基板と、  
該フィルタ基板の前記第 1 主面に対して間隔を空けて対向する平板状のカバー層と、  
前記第 1 主面から突出し、前記カバー層を貫通する形状の接続電極と、  
前記整合素子が実装または形成された積層基板と、を備え、  
前記フィルタ基板は、前記第 1 主面側が前記積層基板の実装面に向くように配置され、  
前記フィルタ基板は、前記接続電極を介して前記積層基板に接続されている、請求項 1 乃至請求項 8 のいずれかに記載の高周波モジュール。
- [請求項10] 前記整合素子は、前記積層基板の実装面に実装される実装型素子であり、  
前記接続部は、前記フィルタ基板の前記第 1 主面における第 1 辺の近傍に配置されており、  
前記実装型素子は、前記フィルタ基板の前記第 1 辺の近傍に実装されている、  
請求項 9 に記載の高周波モジュール。
- [請求項11] 前記整合素子は、  
直方体形状の筐体と、  
該筐体内に形成され、平面視して略長方形の外周形からなるスパイラル導体と、  
を備え、  
前記整合素子は、前記筐体の長辺が前記フィルタ基板の前記第 1 辺に平行になるように、配置されている、  
請求項 10 に記載の高周波モジュール。
- [請求項12] 前記整合素子は、

前記積層基板の実装面または内部に形成された導体パターンからなり、

該導体パターンと前記接続部は、平面視して少なくとも一部が重なっている、

請求項 9 に記載の高周波モジュール。

[請求項13]

前記フィルタ部を構成する I D T 電極および前記接続部が第 1 主面に形成された平板状のフィルタ基板と、

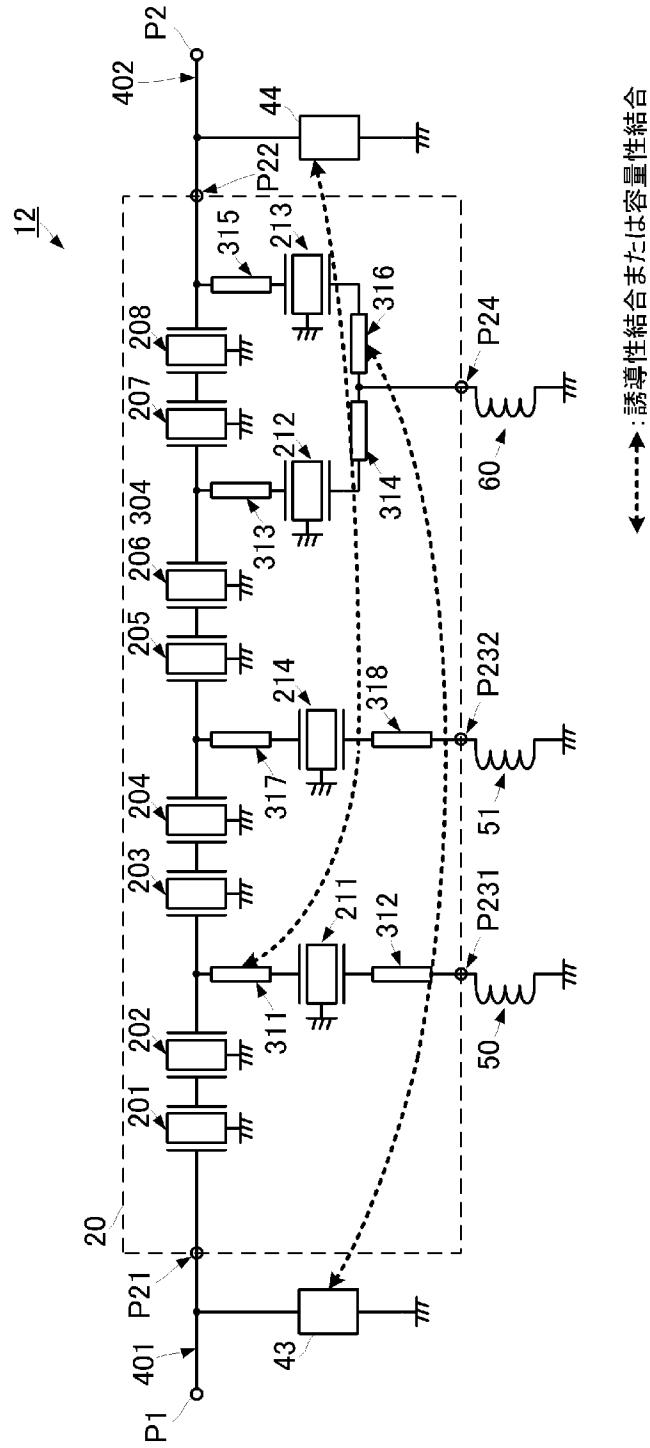
該フィルタ基板の前記第 1 主面側に配置され、該フィルタ基板の前記第 1 主面側が実装された平板状のフィルタ実装用基板と、を備え、

前記整合素子は、前記フィルタ実装用基板に形成されている、請求項 1 乃至請求項 8 のいずれかに記載の高周波モジュール。

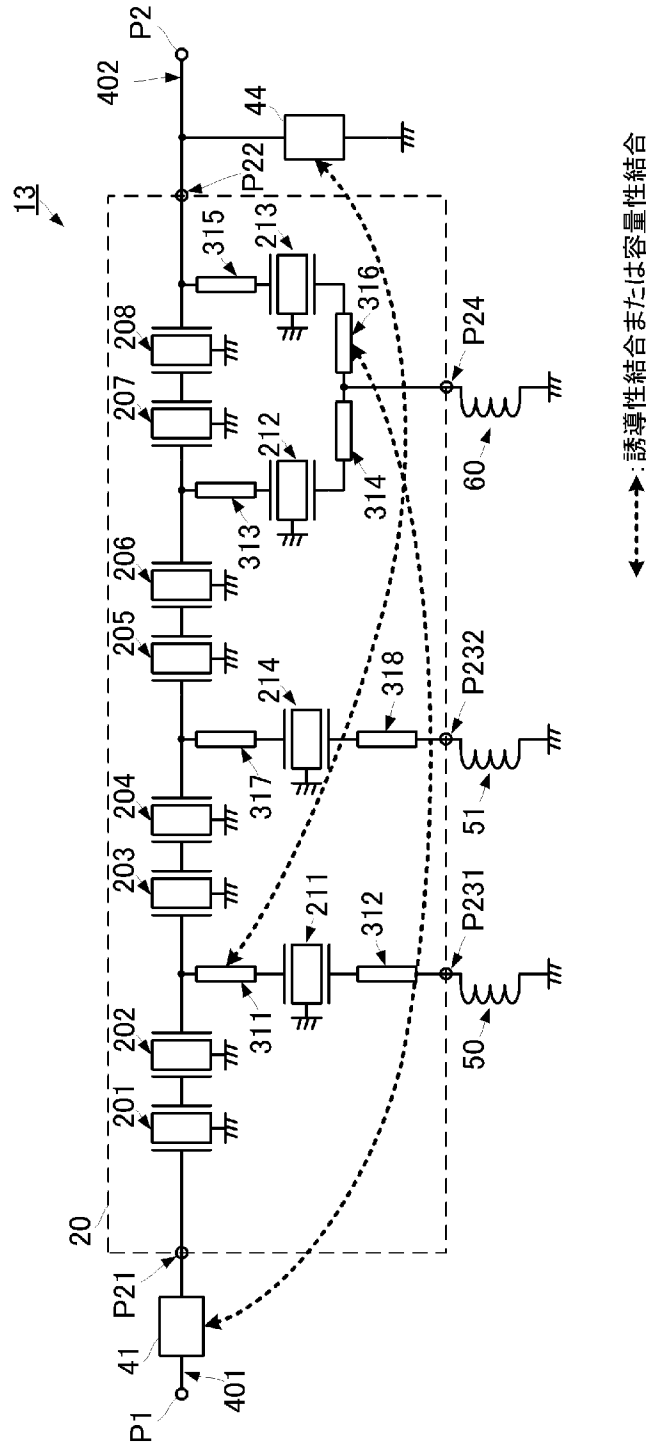


【図2】

【図2】

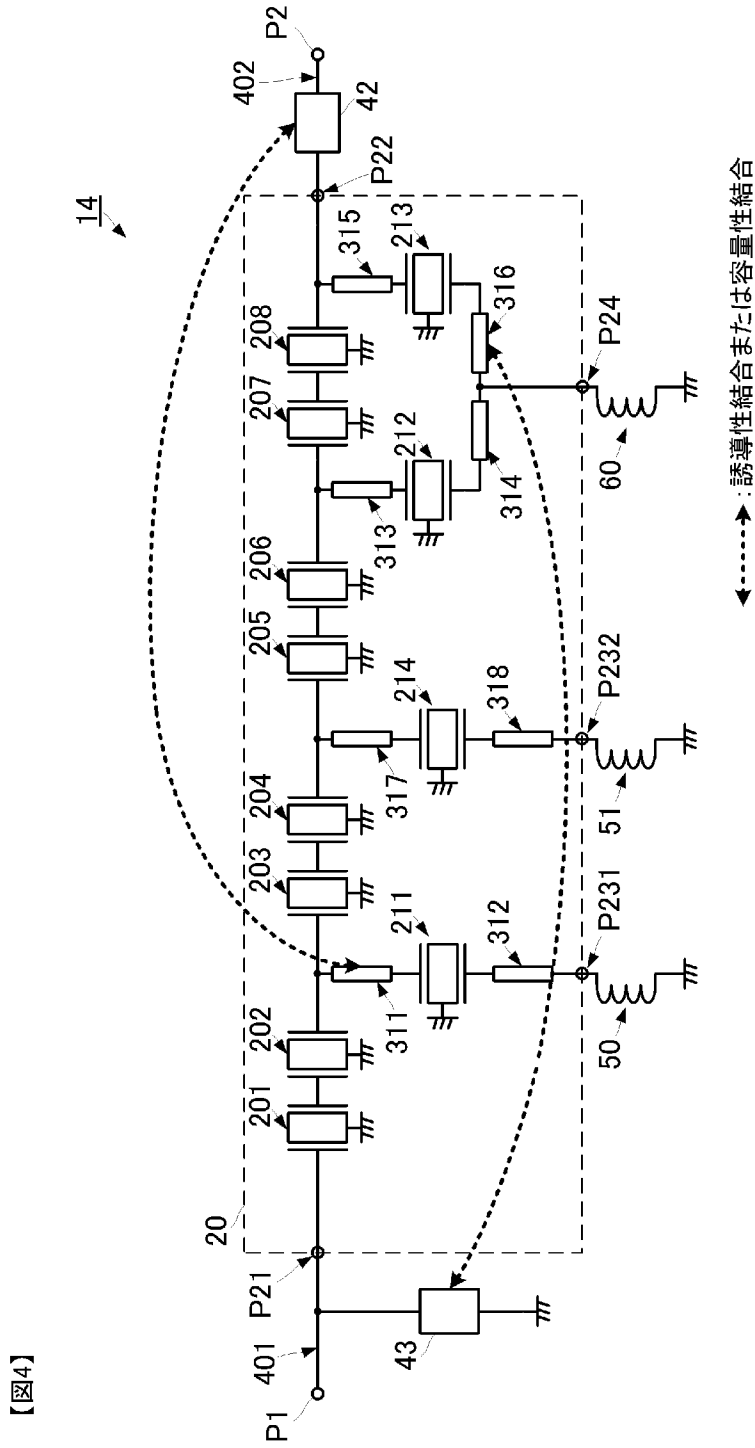


【図3】



【図3】

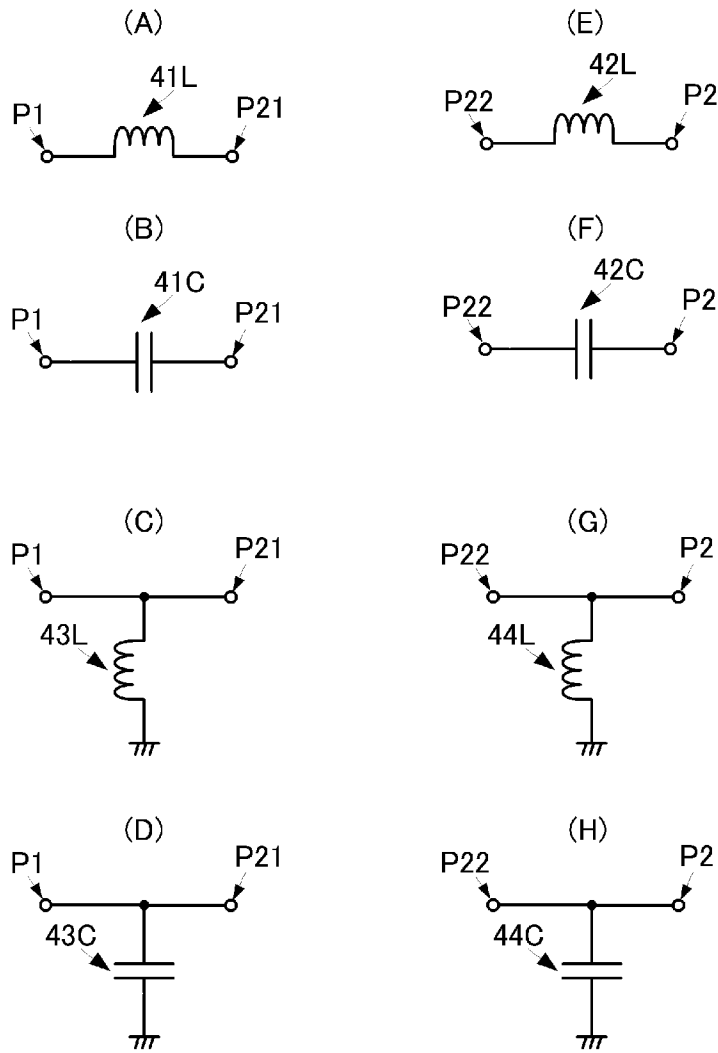
【図4】



【図4】

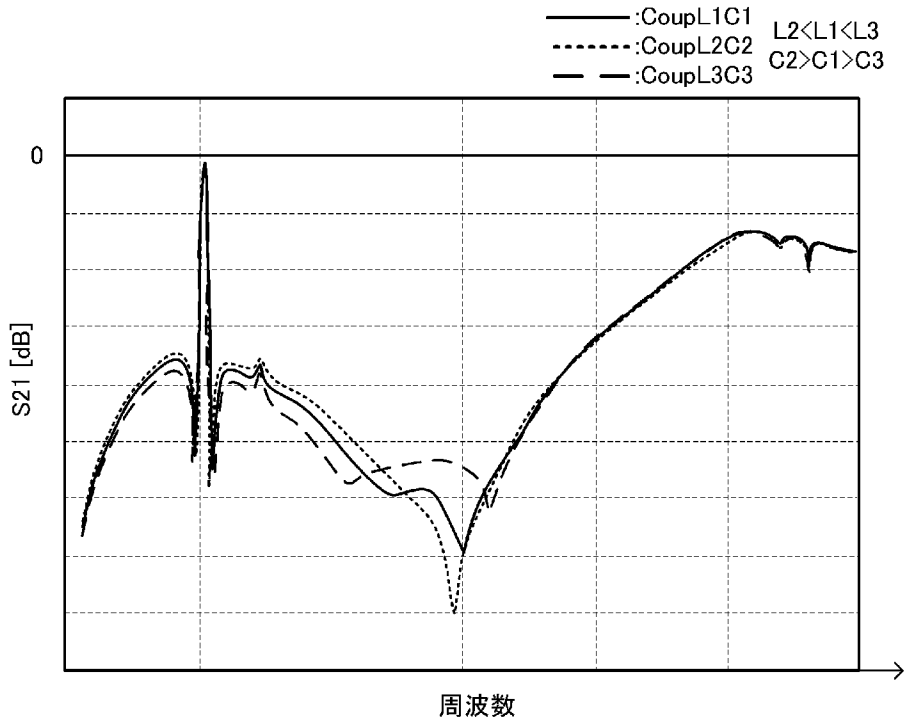
[図5]

【図5】

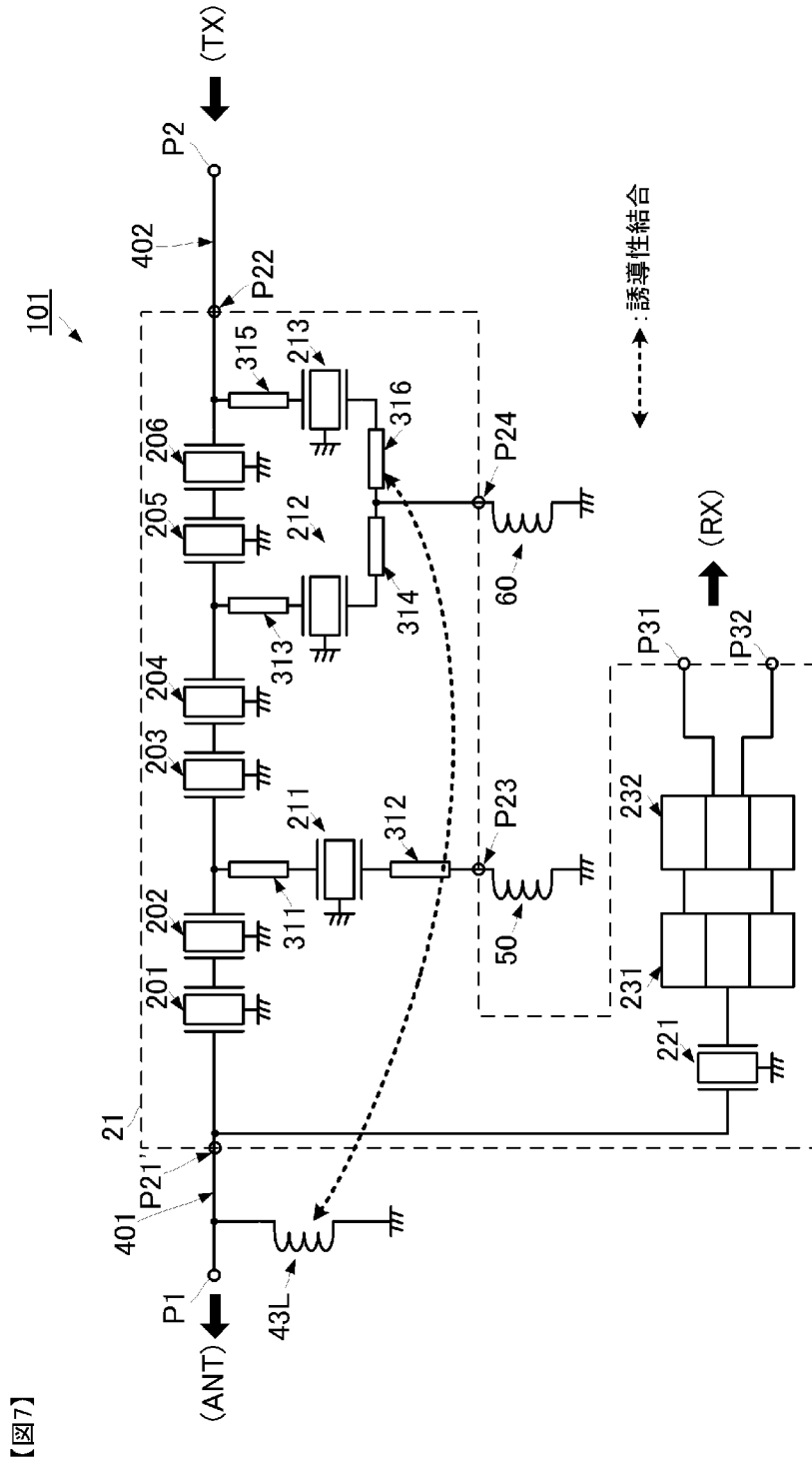


[図6]

【図6】

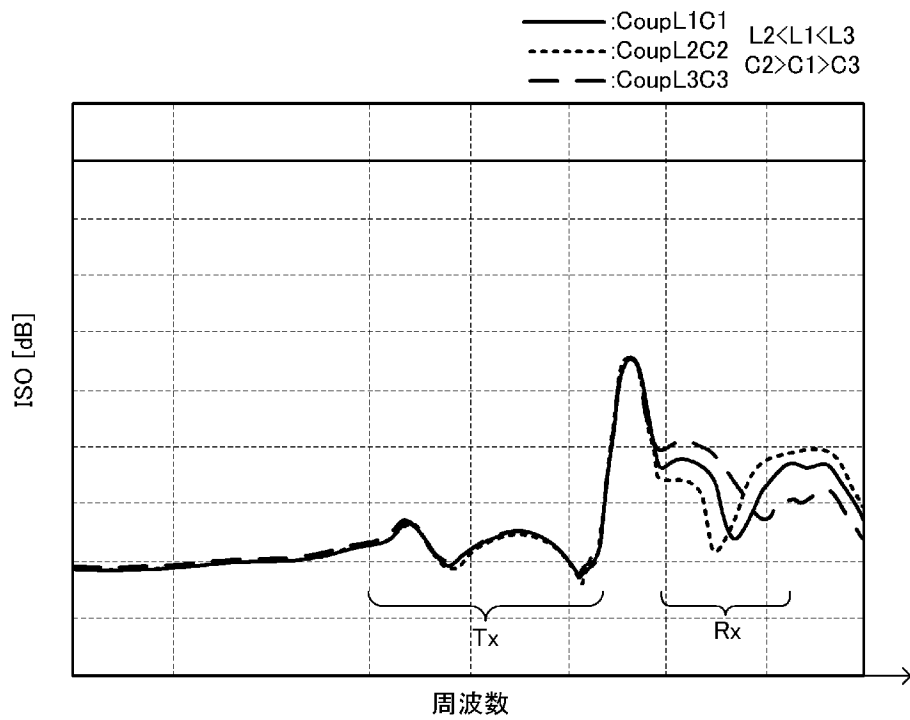


【図7】

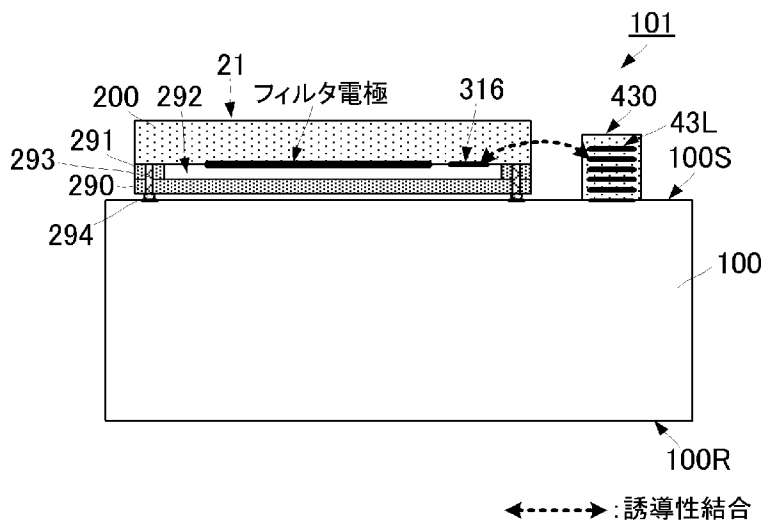


【図7】

[図8]  
【図8】

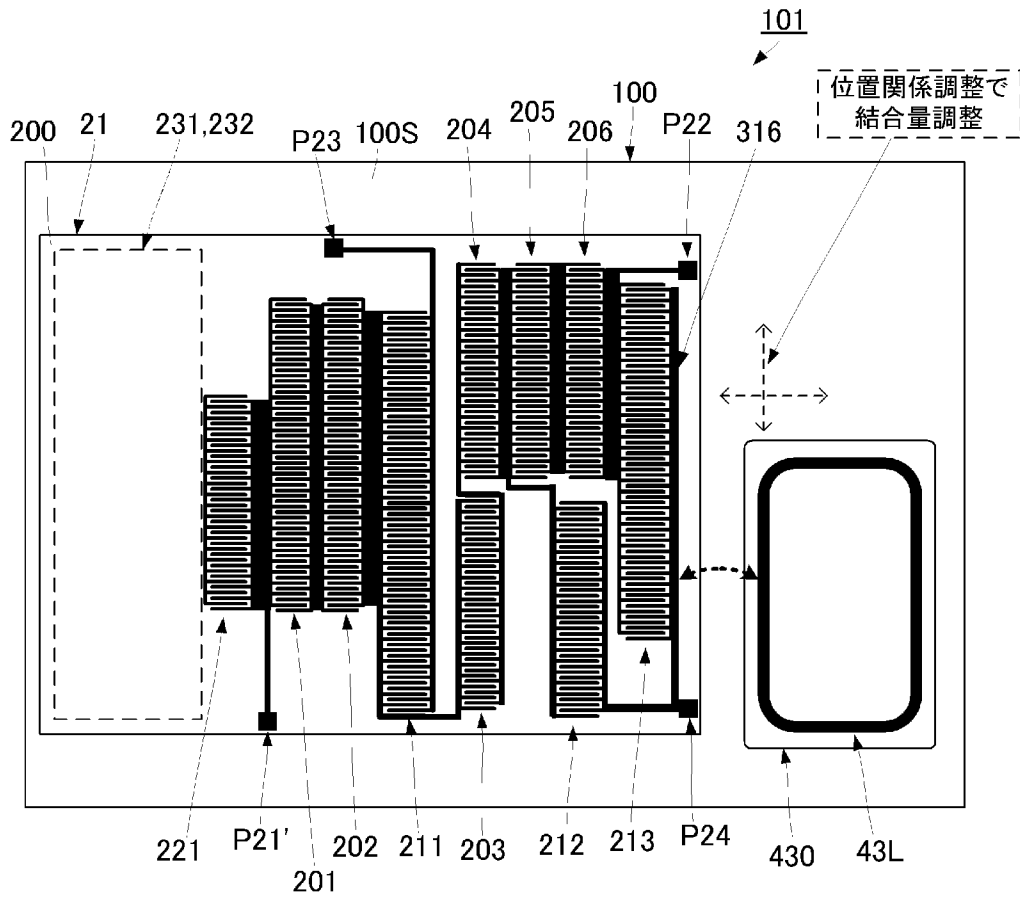


[図9]  
【図9】



[図10]

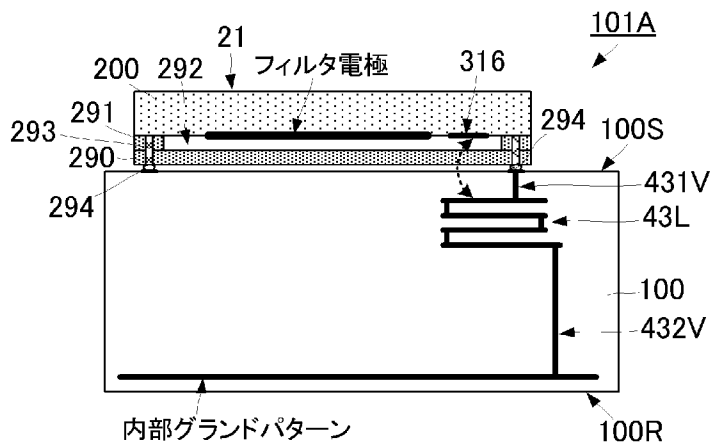
【図10】



←-----→ : 誘導性結合

[図11]

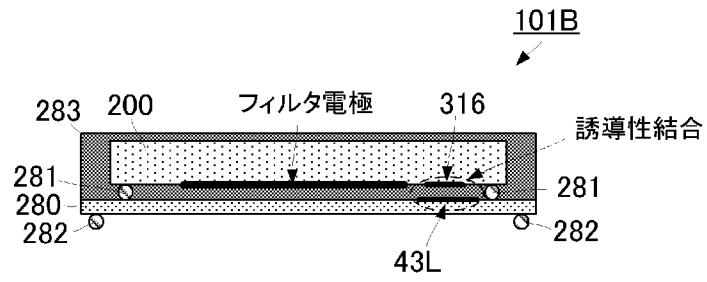
【図11】



←-----→ : 誘導性結合

[図12]

【図12】



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/060247

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> H03H9/64(2006.01)i, H03H7/38(2006.01)i, H03H9/25(2006.01)i, H03H9/72(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H03H9/64, H03H7/38, H03H9/25, H03H9/72  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2014 Kokai Jitsuyo Shinan Koho 1971-2014 Toroku Jitsuyo Shinan Koho 1994-2014  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2007/145049 A1 (Murata Mfg. Co., Ltd.), 21 December 2007 (21.12.2007), paragraphs [0016], [0040] to [0042], [0046] to [0048], [0057], [0076], [0082] to [0084], [0091]; fig. 1 to 3, 7, 8 & JP 4720908 B & US 7619491 B2 & EP 2031755 A1 & CN 101467349 A	1-4, 6-8, 13 5, 9-12
X Y	JP 2009-290606 A (Kyocera Corp.), 10 December 2009 (10.12.2009), paragraphs [0025] to [0030], [0040], [0044] to [0048], [0053], [0062]; fig. 1, 2, 7, 8, 11 (Family: none)	1-4, 6-8, 13 5, 9-12
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 05 June, 2014 (05.06.14)		Date of mailing of the international search report 17 June, 2014 (17.06.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer  Telephone No.
Facsimile No.		Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/060247

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2011/089746 A1 (Murata Mfg. Co., Ltd.), 28 July 2011 (28.07.2011), paragraphs [0006], [0010], [0023] to [0031], [0055], [0065] to [0072], [0076]; fig. 1, 2, 8, 14, 17, 20 (Family: none)	1-8, 13 9-12
Y	WO 2013/008435 A1 (Murata Mfg. Co., Ltd.), 17 January 2013 (17.01.2013), paragraphs [0004] to [0006], [0025] to [0037]; fig. 1, 6 (Family: none)	9-12
A	JP 2004-80233 A (Murata Mfg. Co., Ltd.), 11 March 2004 (11.03.2004), paragraphs [0022], [0025], [0047] to [0051]; fig. 1, 2 (Family: none)	1-13
A	JP 2008-118192 A (Kyocera Corp.), 22 May 2008 (22.05.2008), paragraphs [0013], [0039] to [0041], [0063], [0085]; fig. 2, 4 (Family: none)	1-13
A	JP 2008-245310 A (Murata Mfg. Co., Ltd.), 09 October 2008 (09.10.2008), paragraphs [0022] to [0029], [0062]; fig. 1, 2 & US 2004/0227585 A1 & WO 2004/102798 A1 & CN 1720659 A	1-13

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H03H9/64(2006.01)i, H03H7/38(2006.01)i, H03H9/25(2006.01)i, H03H9/72(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H03H9/64, H03H7/38, H03H9/25, H03H9/72		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	WO 2007/145049 A1（株式会社村田製作所） 2007. 12. 21, [0016], [0040]-[0042], [0046]-[0048], [0057], [0076], [0082]-[0084], [0091], 図 1-図 3, 図 7, 図 8 & JP 4720908 B & US 7619491 B2 & EP 2031755 A1 & CN 101467349 A	1-4, 6-8, 13 5, 9-12
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <span style="margin-left: 200px;"><input type="checkbox"/> パテントファミリーに関する別紙を参照。</span>		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 05. 06. 2014	国際調査報告の発送日 17. 06. 2014	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） ▲高▼橋 徳浩 電話番号 03-3581-1101 内線 3576	5W 4877

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2009-290606 A (京セラ株式会社) 2009. 12. 10, [0025]-[0030], [0040], [0044]-[0048], [0053], [0062], 図 1, 図 2, 図 7, 図 8, 図 11 (ファミリーなし)	1-4, 6-8, 13 5, 9-12
X Y	WO 2011/089746 A1 (株式会社村田製作所) 2011. 07. 28, [0006], [0010], [0023]-[0031], [0055], [0065]-[0072], [0076], 図 1, 図 2, 図 8, 図 14, 図 17, 図 20 (ファミリーなし)	1-8, 13 9-12
Y	WO 2013/008435 A1 (株式会社村田製作所) 2013. 01. 17, [0004]-[0006], [0025]-[0037], 図 1, 図 6 (ファミリーなし)	9-12
A	JP 2004-80233 A (株式会社村田製作所) 2004. 03. 11, [0022], [0025], [0047]-[0051], 図 1, 図 2 (ファミリーなし)	1-13
A	JP 2008-118192 A (京セラ株式会社) 2008. 05. 22, [0013], [0039]-[0041], [0063], [0085], 図 2, 図 4 (ファミリーなし)	1-13
A	JP 2008-245310 A (株式会社村田製作所) 2008. 10. 09, [0022]-[0029], [0062], 図 1, 図 2 & US 2004/0227585 A1 & WO 2004/102798 A1 & CN 1720659 A	1-13