

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 7 月 7 日 (07.07.2016)



(10) 国际公布号
WO 2016/106879 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01) *G02F 1/136* (2006.01)
G02F 1/133 (2006.01)
- (21) 国际申请号: PCT/CN2015/071044
- (22) 国际申请日: 2015 年 1 月 19 日 (19.01.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201410856588.0 2014 年 12 月 31 日 (31.12.2014) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (72) 发明人: 衣志光 (YI, Zhiguang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜

广场第一座西翼 713 室吴大建/刘华联, Beijing 100052 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 一种阵列基板和显示装置

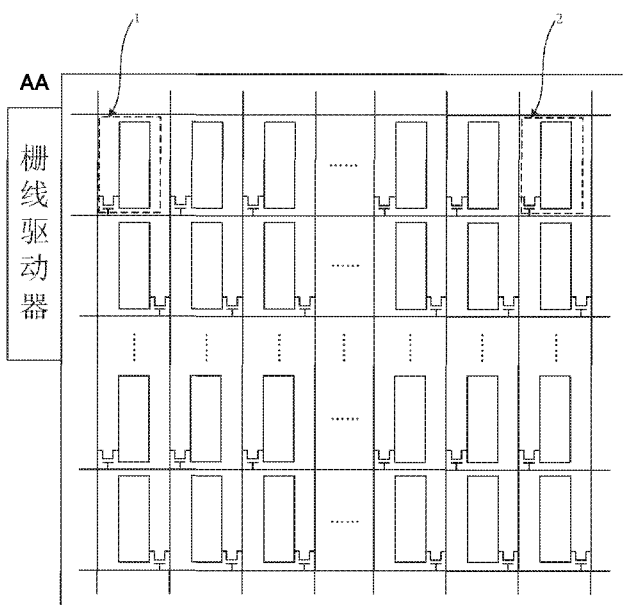


图 1 /FIG. 1

AA Gate line driver

(57) Abstract: Disclosed are an array substrate and a display device, which relate to the technical field of display and can alleviate the phenomenon of inconsistency in the light outgoing amount of sub-pixel units (1, 2) in the same row. The array substrate comprises a plurality of sub-pixel units (1, 2) that are arranged in an array mode and a gate line driver arranged on one side of the array substrate. The sub-pixel units (1, 2) are correspondingly provided with pixel electrodes and common electrode lines, and the pixel electrodes and the common electrode lines are partially opposite to each other so as to form storage capacitance; the storage capacitance of the sub-pixel units (1, 2) in the same row of sub-pixel units is gradually decreased from the end close to the gate line driver to the end away from the gate line driver. The array substrate can be used for liquid crystal display televisions, liquid crystal displays, mobile phones, tablet computers and other display devices.

(57) 摘要: 公开了一种阵列基板和显示装置, 属于显示技术领域, 可改善同一行各亚像素单元 (1, 2) 的出光量不一致的现象。该阵列基板包括若干阵列排布的亚像素单元 (1, 2) 和设置于阵列基板一侧的栅线驱动器。各亚像素单元 (1, 2) 对应设置有像素电极和公共电极线, 该像素电极和该公共电极线部分相对形成存储电容; 同一亚像素单元行中, 各亚像素单元 (1, 2) 的存储电容自靠近栅线驱动器的一端向远离栅线驱动器的一端逐渐减小。该阵列基板可用于液晶电视、液晶显示器、手机、平板

电脑等显示装置。

WO 2016/106879 A1

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种阵列基板和显示装置

本申请要求享有 2014 年 12 月 31 日提交的名称为“一种阵列基板和显示装置”的中国专利申请 CN201410856588.0 的优先权，其全部内容通过引用并入本文中。

技术领域

本发明涉及显示技术领域，具体地说，涉及一种阵列基板和显示装置。

背景技术

TFT (Thin Film Transistor, 薄膜场效应晶体管) -LCD (Liquid Crystal Display, 液晶显示器) 主要由液晶面板、栅线驱动器 (也称栅线驱动电路)、数据驱动器 (也称数据驱动电路)、时序控制器、伽马电压生成器和背光源组成。液晶面板由阵列基板和彩膜基板以及液晶构成。数据线和栅线形成在阵列基板上，设置在数据线和栅线交叉处的 TFT 用于将数据驱动器输出的数据信号传送到阵列基板的像素电极上，以驱动像素电极对应的液晶。

栅线驱动器通过扇形走线连接各条栅线，为各栅线提供栅线驱动信号。但在同一条栅线上，从靠近栅线驱动器的初始段到远离栅线驱动器的末尾段，各位置的栅线驱动信号都存在一定的 RC Delay (电阻电容延迟)，导致同一栅线末尾段的 TFT 的驱动时间小于初始段的 TFT 的驱动时间。进而将导致初始段对应的像素电极的充电量大于末尾段对应的像素电极的充电量，初始段对应的像素电极甚至可能出现过充的现象，使得同一行的各亚像素单元的出光量出现偏差，降低了 LCD 的显示效果。

发明内容

本发明的目的在于提供一种阵列基板和显示装置，可改善同一行各亚像素单元的出光量不一致的现象。

本发明第一方面提供了一种阵列基板，该阵列基板包括若干阵列排布的亚像素单元和设置于阵列基板一侧的栅线驱动器，各亚像素单元对应设置有像素电极和公共电极线，所述像素电极和所述公共电极线部分相对形成存储电容；

同一亚像素单元行中，各亚像素单元的存储电容自靠近所述栅线驱动器的一端向远离

所述栅线驱动器的一端逐渐减小。

其中，同一亚像素单元行中，对于与所述栅线驱动器的距离最小的亚像素单元和与所述栅线驱动器的距离最大的亚像素单元而言，其二者的存储电容的比值与其二者的像素电极的实际充电时长的比值呈倒数。

其中，与所述栅线驱动器距离最小的亚像素单元和与所述栅线驱动器距离最大的亚像素单元的存储电容的比值为：

$$\frac{T_1}{T_1 - (n-1) \times T_2};$$

其中，T1 为每一亚像素单元的理论充电时长，T2 为每一亚像素单元的延迟充电时长，n 为亚像素单元行中的亚像素单元的个数。

其中，每一亚像素单元的理论充电时长为每一帧图像的显示时长与该阵列基板的栅线的条数的比值。

其中，每一亚像素单元的延迟时长为该亚像素单元对应的栅线电阻与寄生电容的乘积，所述寄生电容为栅线和源极、漏极构成的。

其中，同一亚像素单元行中，各亚像素单元的像素电极与公共电极线的相对面积自靠近所述栅线驱动器的一端向远离所述栅线驱动器的一端逐渐减小。

其中，同一亚像素单元行的任意两个相邻的亚像素单元中，距离所述栅线驱动器较近的亚像素单元的存储电容与距离所述栅线驱动器较远的亚像素单元的存储电容的差值固定不变。

其中，同一亚像素单元行的任意两个相邻的亚像素单元中，其二者存储电容的比值为其二者的实际充电时间的比值的倒数。

其中，每一亚像素单元行包括 5760 个亚像素单元。

本发明带来了以下有益效果：在本发明实施例的技术方案中，为了保证同一亚像素单元行中的各亚像素单元的像素电极的充电效果相同或近似相同，各亚像素单元的存储电容可自靠近栅线驱动器的一端向远离栅线驱动器的一端逐渐减小。虽然每一亚像素单元的 TFT 的驱动时间没变，但是存储电容的大小不一，且 TFT 的驱动时间越长的亚像素单元的存储电容越大。存储电容的存在，可延长像素电极充电至指定电位的时间。通过调节存储电容的大小，可使得同一亚像素单元行中的各亚像素单元的像素电极均充电至指定电位，保证了显示装置的显示效果。

本发明第二方面提供了一种显示装置，该显示装置包括上述的阵列基板、以及与所述阵列基板配合的彩膜基板。

本发明的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得显

而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要的附图做简单的介绍：

图 1 是阵列基板的结构示意图；

图 2 是亚像素单元的结构示意图。

具体实施方式

以下将结合附图及实施例来详细说明本发明的实施方式，借此对本发明如何应用技术手段来解决技术问题，并达成技术效果的实现过程能充分理解并据以实施。需要说明的是，只要不构成冲突，本发明中的各个实施例以及各实施例中的各个特征可以相互结合，所形成的技术方案均在本发明的保护范围之内。

本发明提供了一种阵列基板，如图 1 所示，该阵列基板包括若干阵列排布的亚像素单元和设置于阵列基板一侧的栅线驱动器。如图 2 所示，各亚像素单元 1 对应设置有像素电极 7 和公共电极线 8，像素电极 7 和公共电极线 8 部分相对形成存储电容。

通常，一条栅线 3 对应一亚像素单元行设置，驱动该亚像素单元行中的各亚像素单元的薄膜晶体管（Thin Film Transistor，简称 TFT）。各 TFT 被栅线 3 驱动后导通 TFT 的源极 5 和漏极 6，向与漏极 6 连接的像素电极 7 提供来自与栅线 3 垂直的数据线 4 的电信号，为像素电极 7 充电。充电完毕后，像素电极 7 与公共电极存在一定电势差，可共同驱动显示装置中的液晶分子偏转。各处的像素电极 7 的电势不同，使得显示装置中各处的液晶分子的偏转程度不同，因此显示装置可以显示图像。

由于在同一条栅线 3 上，从靠近栅线驱动器的初始段到远离栅线驱动器的末尾段，各亚像素单元对应的栅线驱动信号都存在一定的电阻电容延迟。电阻电容延迟是因为栅线 3 本身存在的电阻、以及亚像素单元中的寄生电容导致的，其中寄生电容是由亚像素单元中的 TFT 的源极 5、漏极 6 与栅线 3 的重叠部分形成的。电阻电容延迟将导致与栅线驱动器距离最远的亚像素单元的 TFT 的驱动时间小于与栅线驱动器距离最近的亚像素单元的 TFT 的驱动时间，可能导致该与栅线驱动器距离最远的亚像素单元的像素电极 7 充电后的电位未到达指定电位，且与栅线驱动器距离最近的亚像素单元的像素电极 7 有可能出现充电饱和后仍继续充电的不良情况，影响显示装置的显示效果。特别是低灰阶显示时，有

可能产生同一行亚像素单元的亮度不一，具体的，为靠近栅线驱动器的亚像素单元的显示效果偏白的显示现象。

因此，在本发明实施例的技术方案中，为了保证同一亚像素单元行中的各亚像素单元的像素电极的充电效果相同或近似相同，各亚像素单元的存储电容可自靠近栅线驱动器的一端向远离栅线驱动器的一端逐渐减小。虽然每一亚像素单元的 TFT 的驱动时间没变，但是存储电容的大小不一，且 TFT 的驱动时间越长的亚像素单元的存储电容越大。存储电容的存在，可延长像素电极充电至指定电位的时间。通过调节存储电容的大小，可使得同一亚像素单元行中的各亚像素单元的像素电极均充电至指定电位，保证了显示装置的显示效果。

为了方便描述，以下将与栅线驱动器的距离最小的亚像素单元简称为第一亚像素单元 1，将与栅线驱动器的距离最大的亚像素单元简称为第二亚像素单元 2。

在本发明的实施例中，可首先确定同一行亚像素单元行中的第一亚像素单元 1 和第二亚像素单元 2 的存储电容。之后再根据这一头一尾的两个亚像素单元的存储电容，通过渐变设计，确定位于这两个亚像素单元之间的各亚像素单元的存储电容的大小。具体的，可使得同一亚像素单元行的任意两个相邻的亚像素单元中，距离栅线驱动器较近的亚像素单元的存储电容与距离栅线驱动器较远的亚像素单元的存储电容的差值固定不变。

具体的，同一亚像素单元行中，对于第一亚像素单元 1 和第二亚像素单元 2 而言，其二者的存储电容的比值应与其二者的像素电极的实际充电时长的比值呈倒数，以利用存储电容来调节第一亚像素单元 1 和第二亚像素单元 2 的像素电极 7 的充电效果。

其中，由于第一亚像素单元 1 与栅线驱动器的距离最接近，与其他亚像素单元相比，没有受到栅线 3 的电阻电容延迟的影响。因此可认为第一亚像素单元 1 的实际充电时长即为该栅线 3 的驱动时长，即每一亚像素单元的理论充电时长。而第二亚像素单元 2 远离栅线驱动器，受到包括第一亚像素单元 1 在内的多个亚像素单元对应的栅线 3 的电阻电容延迟的影响，则第二亚像素单元 2 的实际充电时长应为每一亚像素单元的理论充电时长和各亚像素单元的延迟充电时长的差值。即第一亚像素单元 1 和第二亚像素单元 2 的存储电容的比值应为：

$$\frac{T_1}{T_1 - (n-1) \times T_2};$$

其中， T_1 为每一亚像素单元的理论充电时长， T_2 为每一亚像素单元的延迟充电时长， n 为亚像素单元行中的亚像素单元的个数。

具体的，每一亚像素单元的理论充电时长为每一帧图像的显示时长与该阵列基板的栅线 3 的数目的比值。每一亚像素单元的延迟时长为该亚像素单元对应的栅线 3 的电阻与寄

生电容的乘积，寄生电容为栅线 3 和源极 5、漏极 6 构成的。

以目前主流的高清显示装置为例进行说明，高清显示装置的分辨率为 1920×1080 ，即每一亚像素单元行包括 $1920 \times 3 = 5760$ 个亚像素单元。假设该高清显示装置的刷新频率为 60Hz，则该高清显示装置的每一帧图像的显示时长为 $1/60$ 秒。由于显示驱动方式为逐行扫描，则每一亚像素单元的理论充电时长为 $1/(60 \times 1080)$ 。在显示时，位于亚像素单元行末端的第二亚像素单元 2 受到同一行的其他 $5760 - 1 = 5759$ 个亚像素单元的电阻电容延迟的影响；而每一亚像素单元的电阻电容延迟的时长为 $R \times C$ ，其中 R 为每一亚像素单元的栅线电阻、C 为栅线和源极、漏极构成的存储电容。

则此时第二亚像素单元 2 的实际充电时长为：

$$\frac{1}{60 \times 1080} - 5759 \times R \times C$$

因此，第一亚像素单元 1 和第二亚像素单元 2 的存储电容的比值为：

$$\frac{\frac{1}{60 \times 1080}}{\frac{1}{60 \times 1080} - 5759 \times R \times C}$$

显然，在对第一亚像素单元 1 和第二亚像素单元 2 之间的各亚像素单元的存储电容进行渐变设计时，还可使得同一亚像素单元行的任意两个相邻的亚像素单元中，其二者存储电容的比值为其二者的实际充电时间的比值的倒数。

具体的，可通过调节像素电极 7 与公共电极线 8 的相对面积来调节各亚像素单元的存储电容。即同一亚像素单元行中，各亚像素单元的像素电极 7 与公共电极线 8 的相对面积自靠近栅线驱动器的一端向远离栅线驱动器的一端逐渐减小。

本发明第二方面提供了一种显示装置，该显示装置包括上述的阵列基板、以及与阵列基板配合的彩膜基板。该显示装置可为液晶电视、液晶显示器、手机、平板电脑等显示装置。

虽然本发明所公开的实施方式如上，但所述的内容只是为了便于理解本发明而采用的实施方式，并非用以限定本发明。任何本发明所属技术领域内的技术人员，在不脱离本发明所公开的精神和范围的前提下，可以在实施的形式上及细节上作任何的修改与变化，但本发明的专利保护范围，仍须以所附的权利要求书所界定的范围为准。

附图标记说明：

- | | | |
|------------|------------|-------|
| 1—第一亚像素单元； | 2—第二亚像素单元； | 3—栅线； |
| 4—数据线； | 5—源极； | 6—漏极； |
| 7—像素电极； | 8—公共电极线。 | |

权利要求书

1、一种阵列基板，其中，包括若干阵列排布的亚像素单元和设置于阵列基板一侧的栅线驱动器，各亚像素单元对应设置有像素电极和公共电极线，所述像素电极和所述公共电极线部分相对形成存储电容；

同一亚像素单元行中，各亚像素单元的存储电容自靠近所述栅线驱动器的一端向远离所述栅线驱动器的一端逐渐减小。

2、根据权利要求1所述的阵列基板，其中，同一亚像素单元行中，对于与所述栅线驱动器的距离最小的亚像素单元和与所述栅线驱动器的距离最大的亚像素单元而言，其二者的存储电容的比值与其二者的像素电极的实际充电时长的比值呈倒数。

3、根据权利要求2所述的阵列基板，其中，与所述栅线驱动器距离最小的亚像素单元和与所述栅线驱动器距离最大的亚像素单元的存储电容的比值为：

$$\frac{T_1}{T_1 - (n-1) \times T_2} ;$$

其中，T1为每一亚像素单元的理论充电时长，T2为每一亚像素单元的延迟充电时长，n为亚像素单元行中的亚像素单元的个数。

4、根据权利要求3所述的阵列基板，其中，每一亚像素单元的理论充电时长为每一帧图像的显示时长与该阵列基板的栅线的条数的比值。

5、根据权利要求3所述的阵列基板，其中，每一亚像素单元的延迟时长为该亚像素单元对应的栅线电阻与寄生电容的乘积，所述寄生电容为栅线和源极、漏极构成的。

6、根据权利要求3所述的阵列基板，其中，同一亚像素单元行中，各亚像素单元的像素电极与公共电极的相对面积自靠近所述栅线驱动器的一端向远离所述栅线驱动器的一端逐渐减小。

7、根据权利要求6所述的阵列基板，其中，同一亚像素单元行的任意两个相邻的亚像素单元中，距离所述栅线驱动器较近的亚像素单元的存储电容与距离所述栅线驱动器较远的亚像素单元的存储电容的差值固定不变。

8、根据权利要求6所述的阵列基板，其中，同一亚像素单元行的任意两个相邻的亚像素单元中，二者存储电容的比值为其二者的实际充电时间的比值的倒数。

9、根据权利要求1所述的阵列基板，其中，每一亚像素单元行包括5760个亚像素单元。

10、一种显示装置，其中，包括阵列基板、以及与所述阵列基板配合的彩膜基板；

所述阵列基板包括若干阵列排布的亚像素单元和设置于阵列基板一侧的栅线驱动器，各亚像素单元对应设置有像素电极和公共电极线，所述像素电极和所述公共电极线部分相

对形成存储电容；同一亚像素单元行中，各亚像素单元的存储电容自靠近所述栅线驱动器的一端向远离所述栅线驱动器的一端逐渐减小。

11、根据权利要求 10 所述的显示装置，其中，同一亚像素单元行中，对于与所述栅线驱动器的距离最小的亚像素单元和与所述栅线驱动器的距离最大的亚像素单元而言，其二者的存储电容的比值与其二者的像素电极的实际充电时长的比值呈倒数。

12、根据权利要求 11 所述的显示装置，其中，与所述栅线驱动器距离最小的亚像素单元和与所述栅线驱动器距离最大的亚像素单元的存储电容的比值为：

$$\frac{T_1}{T_1 - (n-1) \times T_2} ;$$

其中，T1 为每一亚像素单元的理论充电时长，T2 为每一亚像素单元的延迟充电时长，n 为亚像素单元行中的亚像素单元的个数。

13、根据权利要求 12 所述的显示装置，其中，每一亚像素单元的理论充电时长为每一帧图像的显示时长与该阵列基板的栅线的条数的比值。

14、根据权利要求 12 所述的显示装置，其中，每一亚像素单元的延迟时长为该亚像素单元对应的栅线电阻与寄生电容的乘积，所述寄生电容为栅线和源极、漏极构成的。

15、根据权利要求 12 所述的显示装置，其中，同一亚像素单元行中，各亚像素单元的像素电极与公共电极的相对面积自靠近所述栅线驱动器的一端向远离所述栅线驱动器的一端逐渐减小。

16、根据权利要求 15 所述的显示装置，其中，同一亚像素单元行的任意两个相邻的亚像素单元中，距离所述栅线驱动器较近的亚像素单元的存储电容与距离所述栅线驱动器较远的亚像素单元的存储电容的差值固定不变。

17、根据权利要求 15 所述的显示装置，其中，同一亚像素单元行的任意两个相邻的亚像素单元中，其二者存储电容的比值为其二者的实际充电时间的比值的倒数。

18、根据权利要求 10 所述的显示装置，其中，每一亚像素单元行包括 5760 个亚像素单元。

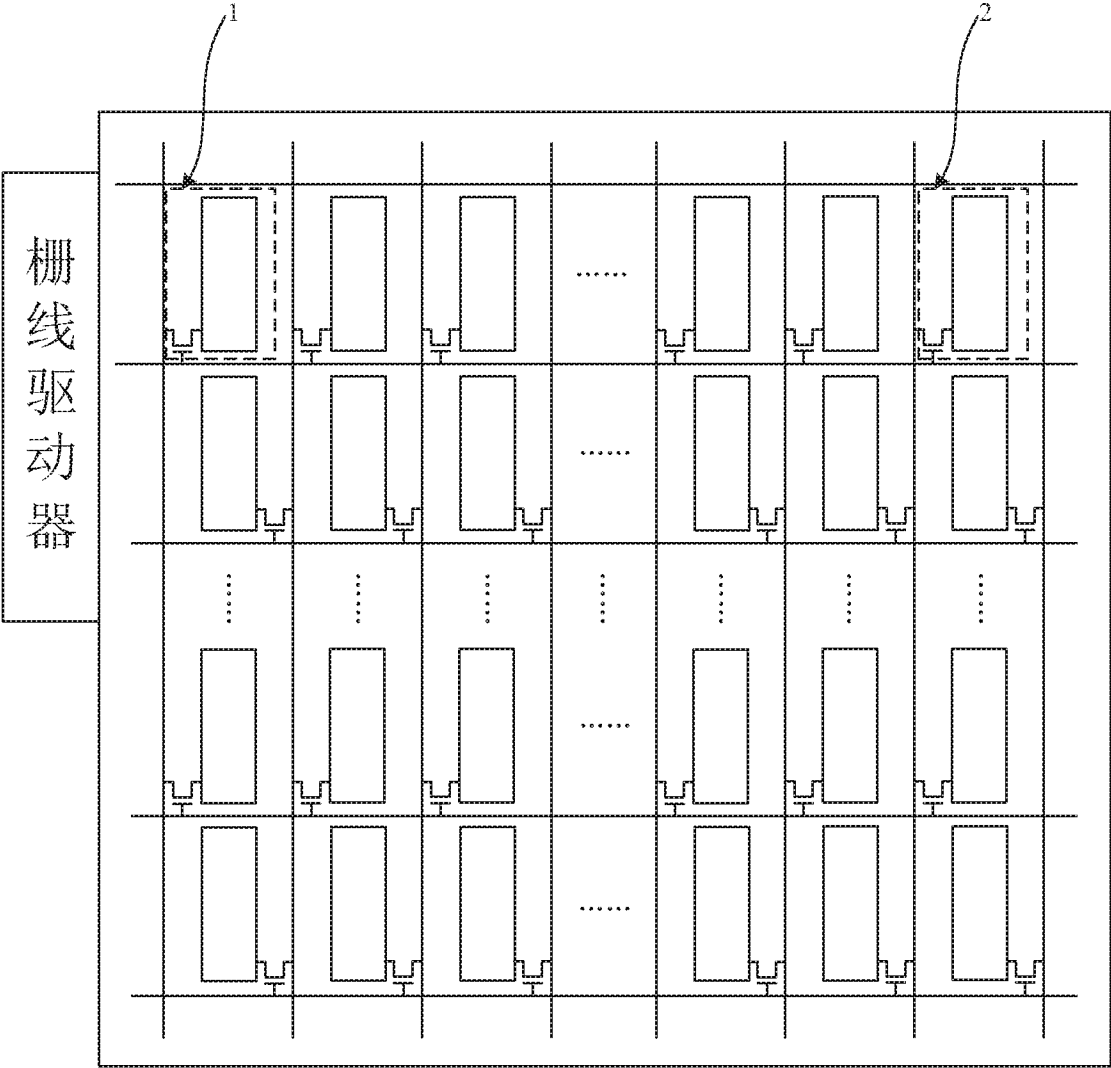


图 1

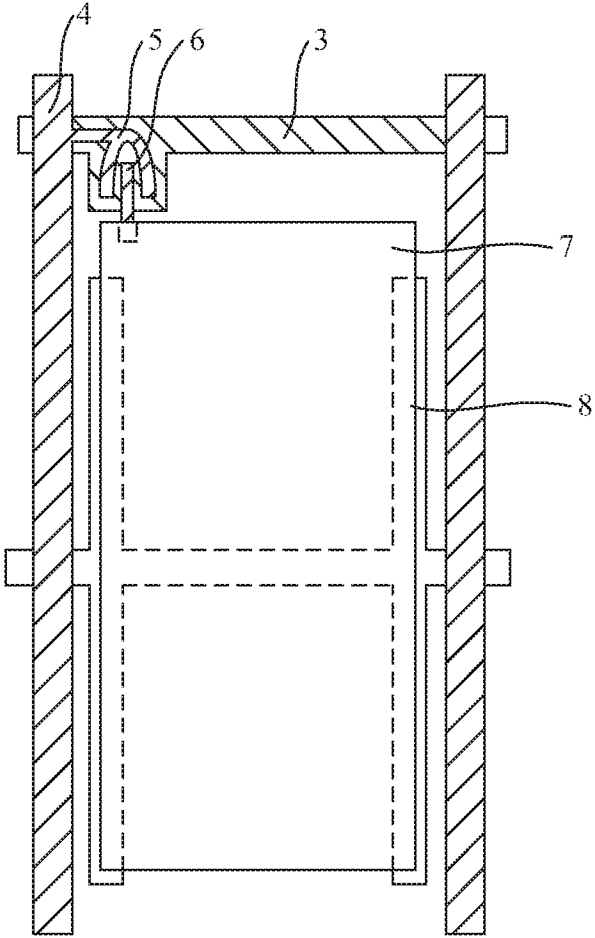


图 2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/071044

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G02F 1/133 (2006.01) i; G02F 1/136 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G, G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRS, VEN: liquid w crystal, led, capacit+, pixel+, feed w through, fed w through, feedthrough, flicker+, flash+, blink+, scan+, gate, grid, storage, increase, decrease

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101109881 A (INFOVISION OPTOELECTRONICS KUNSHAN CO., LTD.), 23 January 2008 (23.01.2008), description, pages 4-8, and figures 1-10	1-18
X	CN 1971910 A (CHIMEI INNOLUX CORPORATION), 30 May 2007 (30.05.2007), description, pages 4-9, and figures 1-6	1-18
X	US 2003098934 A1 (CHI MEI OPTOELECTRONICS CORP.), 29 May 2003 (29.05.2003), description, paragraphs [25]-[51], and figures 1-8	1-18
A	CN 1383497 A (PANASONIC CORPORATION), 04 December 2002 (04.12.2002), the whole document	1-18
A	CN 1979311 A (INNOCOM TECHNOLOGY (SHENZHEN) CO., LTD. et al.), 13 June 2007 (13.06.2007), the whole document	1-18
A	TW 432252 B (NEC CORPORATION), 01 May 2001 (01.05.2001), the whole document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 28 September 2015 (28.09.2015)	Date of mailing of the international search report 10 October 2015 (10.10.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Min Telephone No.: (86-10) 62085827

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/071044

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101109881 A	23 January 2008	US 2009009674 A1	08 January 2009
CN 1971910 A	30 May 2007	CN 1971910 B	29 December 2010
US 2003098934 A1	29 May 2003	US 6897908 B2	24 May 2005
		KR 100931876 B	15 December 2009
		US 2003098935 A1	29 May 2003
		JP 4078394 B2	23 April 2008
		US 6982775 B2	03 January 2006
		JP 2004078194 A	11 March 2004
		JP 2003186050 A	03 July 2003
		TW I287132 B	21 September 2007
		TW 200403509 A	01 March 2004
		KR 20040016377 A	21 February 2004
		TW 594347 B	21 June 2004
CN 1383497 A	04 December 2002	US RE41237 E1	20 April 2010
		TW I293132 B	01 February 2008
		US 6963335 B2	08 November 2005
		EP 1300719 B1	24 October 2012
		JP 2002072989 A	12 March 2002
		WO 0196937 A1	20 December 2001
		JP 3723747 B2	07 December 2005
		CN 1289945 C	13 December 2006
		EP 1300719 A4	16 August 2006
		JP 4106060 B2	25 June 2008
		JP 2005321770 A	17 November 2005
		EP 1300719 A1	09 April 2003
		US 2002154084 A1	24 October 2002
		KR 20020060161 A	16 July 2002
CN 1979311 A	13 June 2007	US 2007126941 A1	07 June 2007
		CN 100414416 C	27 August 2008
TW 432252 B	01 May 2001	JP H1039328 A	13 February 1998
		JP 3062090 B2	10 July 2000
		KR 100267136 B1	16 October 2000
		US 6028650 A	22 February 2000
		KR 98010574 A	30 April 1998

A. 主题的分类 G09G 3/36(2006.01)i; G02F 1/133(2006.01)i; G02F 1/136(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G, G02F 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CPRS, VEN: 液晶, 存储, 储存, 电容, 像素, 象素, 馈通, 闪烁, 扫描, 栅, 门, 减, 增; liquid w crystal, lcd, capacit+, pixel+, feed w through, fed w through, feedthrough, flicker+, flash+, blink+, scan+, gate, grid, storage, increase, decrease																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 说明书第4-8页, 图1-10</td> <td>1-18</td> </tr> <tr> <td>X</td> <td>CN 1971910 A (奇美电子股份有限公司) 2007年 5月 30日 (2007 - 05 - 30) 说明书第4-9页, 图1-6</td> <td>1-18</td> </tr> <tr> <td>X</td> <td>US 2003098934 A1 (CHI MEI OPTOELECTRONICS CORP) 2003年 5月 29日 (2003 - 05 - 29) 说明书第【25】-【51】段, 图1-8</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 1383497 A (松下电器产业株式会社) 2002年 12月 4日 (2002 - 12 - 04) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 1979311 A (群康科技深圳有限公司等) 2007年 6月 13日 (2007 - 06 - 13) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>TW 432252 B (日本电气股份有限公司) 2001年 5月 1日 (2001 - 05 - 01) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 说明书第4-8页, 图1-10	1-18	X	CN 1971910 A (奇美电子股份有限公司) 2007年 5月 30日 (2007 - 05 - 30) 说明书第4-9页, 图1-6	1-18	X	US 2003098934 A1 (CHI MEI OPTOELECTRONICS CORP) 2003年 5月 29日 (2003 - 05 - 29) 说明书第【25】-【51】段, 图1-8	1-18	A	CN 1383497 A (松下电器产业株式会社) 2002年 12月 4日 (2002 - 12 - 04) 全文	1-18	A	CN 1979311 A (群康科技深圳有限公司等) 2007年 6月 13日 (2007 - 06 - 13) 全文	1-18	A	TW 432252 B (日本电气股份有限公司) 2001年 5月 1日 (2001 - 05 - 01) 全文	1-18
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 101109881 A (昆山龙腾光电有限公司) 2008年 1月 23日 (2008 - 01 - 23) 说明书第4-8页, 图1-10	1-18																					
X	CN 1971910 A (奇美电子股份有限公司) 2007年 5月 30日 (2007 - 05 - 30) 说明书第4-9页, 图1-6	1-18																					
X	US 2003098934 A1 (CHI MEI OPTOELECTRONICS CORP) 2003年 5月 29日 (2003 - 05 - 29) 说明书第【25】-【51】段, 图1-8	1-18																					
A	CN 1383497 A (松下电器产业株式会社) 2002年 12月 4日 (2002 - 12 - 04) 全文	1-18																					
A	CN 1979311 A (群康科技深圳有限公司等) 2007年 6月 13日 (2007 - 06 - 13) 全文	1-18																					
A	TW 432252 B (日本电气股份有限公司) 2001年 5月 1日 (2001 - 05 - 01) 全文	1-18																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2015年 9月 28日		国际检索报告邮寄日期 2015年 10月 10日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国 传真号 (86-10)62019451		授权官员 王敏 电话号码 (86-10)62085827																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/071044

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101109881	A	2008年 1月 23日	US	2009009674	A1	2009年 1月 8日
CN	1971910	A	2007年 5月 30日	CN	1971910	B	2010年 12月 29日
US	2003098934	A1	2003年 5月 29日	US	6897908	B2	2005年 5月 24日
				KR	100931876	B	2009年 12月 15日
				US	2003098935	A1	2003年 5月 29日
				JP	4078394	B2	2008年 4月 23日
				US	6982775	B2	2006年 1月 3日
				JP	2004078194	A	2004年 3月 11日
				JP	2003186050	A	2003年 7月 3日
				TW	1287132	B	2007年 9月 21日
				TW	200403509	A	2004年 3月 1日
				KR	20040016377	A	2004年 2月 21日
				TW	594347	B	2004年 6月 21日
CN	1383497	A	2002年 12月 4日	US	RE41237	E1	2010年 4月 20日
				TW	1293132	B	2008年 2月 1日
				US	6963335	B2	2005年 11月 8日
				EP	1300719	B1	2012年 10月 24日
				JP	2002072989	A	2002年 3月 12日
				WO	0196937	A1	2001年 12月 20日
				JP	3723747	B2	2005年 12月 7日
				CN	1289945	C	2006年 12月 13日
				EP	1300719	A4	2006年 8月 16日
				JP	4106060	B2	2008年 6月 25日
				JP	2005321770	A	2005年 11月 17日
				EP	1300719	A1	2003年 4月 9日
				US	2002154084	A1	2002年 10月 24日
				KR	20020060161	A	2002年 7月 16日
CN	1979311	A	2007年 6月 13日	US	2007126941	A1	2007年 6月 7日
				CN	100414416	C	2008年 8月 27日
TW	432252	B	2001年 5月 1日	JP	H1039328	A	1998年 2月 13日
				JP	3062090	B2	2000年 7月 10日
				KR	100267136	B1	2000年 10月 16日
				US	6028650	A	2000年 2月 22日
				KR	98010574	A	1998年 4月 30日

表 PCT/ISA/210 (同族专利附件) (2009年7月)