

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-513977

(P2008-513977A)

(43) 公表日 平成20年5月1日(2008.5.1)

(51) Int.Cl.

H01L 21/28

(2006.01)

F 1

H01L 21/28

301S

テーマコード(参考)

4M104

審査請求 未請求 予備審査請求 未請求 (全 16 頁)

(21) 出願番号 特願2007-530694 (P2007-530694)  
 (86) (22) 出願日 平成17年8月18日 (2005.8.18)  
 (85) 翻訳文提出日 平成19年5月8日 (2007.5.8)  
 (86) 國際出願番号 PCT/EP2005/054087  
 (87) 國際公開番号 WO2006/029950  
 (87) 國際公開日 平成18年3月23日 (2006.3.23)  
 (31) 優先権主張番号 10/711,365  
 (32) 優先日 平成16年9月14日 (2004.9.14)  
 (33) 優先権主張国 米国(US)

(71) 出願人 390009531  
 インターナショナル・ビジネス・マシーンズ・コーポレーション  
 INTERNATIONAL BUSINESS MACHINES CORPORATION  
 アメリカ合衆国10504, ニューヨーク州  
 アーモンク(番地なし)  
 (74) 代理人 100108501  
 弁理士 上野 剛史  
 (74) 代理人 100112690  
 弁理士 太佐 稔一  
 (74) 代理人 100091568  
 弁理士 市位 嘉宏

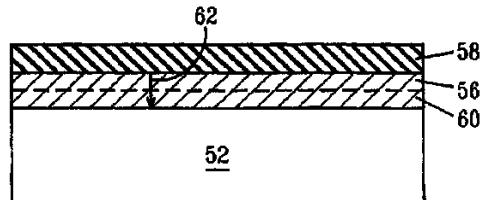
最終頁に続く

(54) 【発明の名称】半導体デバイス中の金属シリサイドの一方向拡散

## (57) 【要約】

【課題】 半導体デバイス中の金属シリサイドの一方向拡散を生じる方法を提供すること。

【解決手段】 本発明は、2つの異なる熱サイクルが実施される第1のアニールに関連して、金属含有シリコン合金を用いることによって、シリサイド形成中に金属の一方向拡散を増強するための方法を提供する。第1アニールの第1熱サイクルは、Si含有層内への、例えば、Co及び/又はNiの金属の一方向拡散を増強することが可能な温度で実施される。第1熱サイクルは、アモルファス金属含有シリサイドを形成させる。第2熱サイクルは、アモルファス金属含有シリサイドを、金属含有シリコン合金層又は純金属含有層に比べて、実質的にエッティング不可能な結晶化金属リッチ・シリサイドに転化する温度で実施される。第1アニールに続いて、構造体からあらゆる未反応金属含有合金層を除去するために選択的エッティングが実施される。第2のアニールは、第1アニールの2つの熱サイクルによって形成された金属リッチ・シリサイド相を、最低抵抗相にある金属シリサイド相に転化するために実施される。厚さが自己制限的であ



**【特許請求の範囲】****【請求項 1】**

Si含有材料の表面上に金属シリサイドを形成する方法であって、  
Si含有材料の上に金属含有シリコン合金層を含む構造体を準備するステップと、  
前記構造体に、前記Si含有材料中への前記金属の一方向拡散を増強してアモルファス  
金属含有シリサイドを形成する第1の温度で実施される第1の熱サイクルと、前記アモル  
ファス金属含有シリサイドを、前記金属含有シリコン合金層に比べて実質的にエッティング  
不可能な結晶化金属リッチ・シリサイドに転化する第2の温度で実施される第2の熱サイ  
クルとを含む第1のアニール処理を施すステップと、

あらゆる未反応金属含有シリコン合金層を前記構造体から除去するステップと、

前記構造体に、前記結晶化金属リッチ・シリサイドを最低抵抗相にある金属シリサイド  
相に転化する第3の温度で第2のアニール処理を施すステップと  
を含む方法。

**【請求項 2】**

前記金属含有シリコン合金層は、合金層の堆積によって、又は、初めに耐熱金属を堆積  
して金属層を形成し、次に前記耐熱金属層をシリコンでドープすることによって形成される  
、請求項1に記載の方法。

**【請求項 3】**

前記第1アニールの前に、前記金属含有シリコン合金層の上に随意のバリヤ層を形成す  
るステップをさらに含み、前記随意のバリヤ層は、前記未反応金属含有シリコン合金層を  
除去する前記ステップにおいて除去される、請求項1に記載の方法。

**【請求項 4】**

前記金属含有シリコン合金層は、C、Al、Ge、Sc、Ti、V、Cr、Mn、Fe  
、Cu、Y、Zr、Nb、Mo、Ru、Rh、Pd、In、Sn、La、Hf、Ta、W  
、Re、Ir、Pt、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er  
、Tm、Yb、Lu及びそれらの混合物から構成される群から選択される少なくとも1つの  
添加物をさらに含む、請求項1に記載の方法。

**【請求項 5】**

前記金属含有シリコン合金層は、約30原子%より少ないSiを含む、請求項1に記載  
の方法。

**【請求項 6】**

前記金属含有シリコン合金は、Ni、Co又はそれらの合金を含む、請求項1に記載の  
方法。

**【請求項 7】**

前記第1温度は、前記第2温度より低い、請求項1に記載の方法。

**【請求項 8】**

前記第1温度は、約350より低い、請求項7に記載の方法。

**【請求項 9】**

前記第1熱サイクルは、約30秒から約120秒までの時間実施される、請求項1に記  
載の方法。

**【請求項 10】**

前記第2温度は、約450より低く、なお前記第1温度より高いことを特徴とする請  
求項7に記載の方法。

**【請求項 11】**

前記第2温度は、約350から約400までである、請求項1に記載の方法。

**【請求項 12】**

前記第2熱サイクルは、約10秒から約30秒までの時間実施される、請求項1に記載  
の方法。

**【請求項 13】**

前記除去するステップは、化学エッチャントを用いる湿式エッティング工程を含む、請求

10

20

30

40

50

項1に記載の方法。

【請求項14】

前記第3温度は、約700から約900までであり、前記第2アニールは、約300秒又はそれ以下の時間実施される、請求項1に記載の方法。

【請求項15】

金属シリサイドが配置される領域をもつシリコン含有材料であって、前記金属シリサイドはその最低抵抗相にあり、約14nmから約25nmまでの厚さを有するため、前記金属シリサイドが分離トレーンチ領域の上に配置されず、前記構造体内部のリークが低減される、シリコン含有材料を含む半導体構造体。

【請求項16】

前記金属シリサイドは、コバルト・ジシリサイド又はニッケル・モノシリサイドである、請求項15に記載の半導体構造体。

【請求項17】

前記金属シリサイドは、内部に埋め込まれた酸化物を連続的に含まない、請求項15に記載の半導体構造体。

【請求項18】

前記Si含有材料は、基板、ゲート電極又はその両方を含む、請求項15に記載の半導体構造体。

【請求項19】

前記Si含有材料は、単結晶Si、多結晶Si、SiGe、アモルファスSi、シリコン・オン・インシュレータ(SOI)又はシリコン・ゲルマニウム・オン・インシュレータ(SGOI)を含む、請求項15に記載の半導体構造体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体デバイスに関し、特に、シリサイド形成中の金属の一方向拡散を増強する方法に関する。本発明はまた、本発明の方法を用いて作成される金属シリサイドを含む半導体構造体に関する。

【背景技術】

【0002】

半導体デバイス用のオーミック・コンタクトを作成するのに一般に用いられる1つの型の材料は、コバルト・シリサイド(CoSi)又はニッケル・シリサイド(NiSi)のような金属シリサイドである。金属シリサイドは、普通、通常の自己整合シリサイド(すなわち、サリサイド)工程を用いて作成される。こうした工程において、CoSiコンタクトが所望されるときには、ブランケットTiN/Co膜が、露出されたSi含有領域(例えば、ソース、ドレイン及びゲート)の上に堆積される。次に、コバルト・モノシリサイドを形成するために、約400から約600までの温度で実施される第1のアニール・ステップが用いられる。次いで、TiNキャップを剥離し、コバルト・モノシリサイド膜に転化されなかったあらゆる未反応Coを除去するために、選択的エッチングが用いられる。次に、コバルト・モノシリサイドは、コバルト・モノシリサイドをコバルト・ジシリサイドに転化(すなわち、変換)させる第2のアニール処理を受ける。当業者には公知であるように、コバルト・ジシリサイドは、コバルト・モノシリサイドよりも低い抵抗値を有する。

【0003】

金属シリサイド・コンタクトを形成することはできるが、上述の自己整合シリサイド工程にはそれに関連するいくつかの問題がある。特に、上述の通常のシリサイド工程において、例えばCoである金属とSiの両方は、薄層酸化物を通して相互に拡散する。この相互拡散は図1に示され、参照番号10はSi含有材料、参照番号12はCo層、破線で示された参照番号14は自然酸化物層、参照番号16はSiの拡散方向を示し、参照番号18はCoの拡散方向を示す。示されるように、通常の自己整合シリサイド工程においては

10

20

30

40

50

、Siは上方に拡散し、一方Coは下方に拡散する。

【0004】

通常の自己整合シリサイド工程を用いたコバルト・ジシリサイドの形成後、コバルト・ジシリサイド膜内に生成する小さなSiO<sub>2</sub>の析出物が存在する。これは、例えば、図2に示され、参照番号20はコバルト・ジシリサイド膜を示し、参照番号22はSiO<sub>2</sub>の析出物を示す。

【0005】

図2に示されるSiO<sub>2</sub>の析出物22は、自己整合シリサイド工程を実施する前に、Si含有材料10の表面に存在した自然酸化物から生じる。自然酸化物は、現在利用可能な多くの表面洗浄方法によっても、除去することが困難である。

10

【0006】

上述の問題に加えて、通常の自己整合シリサイド工程はまた、Si含有ゲート幅が70nmより薄いときに、Si含有ゲートのボイド生成の問題を引き起こす。ボイド生成の問題は図3に示される。この図において、参照番号10はSi含有基板、参照番号24はSi含有ゲート、参照番号20はSi含有ゲート24上に形成されたコバルト・ジシリサイド膜、参照番号26はSi含有ゲート24内のボイド、参照番号28はSi含有ゲート24の側壁上に存在する絶縁体スペーサである。上述され、図3に描かれたボイド生成の問題は、Si含有ゲート24の抵抗を増加させる。

【0007】

通常の自己整合シリサイド工程における最近の改善は、同一出願人に譲渡されたBrodsky他による特許文献1に記載されている。具体的には、Brodsky他により開示された工程は、電気的に接触されるべき電子デバイスを含むシリコン含有基板上に、約30原子%より少ないSiを含み、残りがCo及び/又はNiである金属シリコン合金層を形成するステップと、金属シリコン合金又は純金属に比べて実質的にエッチング不可能な金属リッチのシリサイド層を形成するために、約300から約500までの温度で金属シリコン合金層をアニール処理する第1のアニール・ステップと、非シリコン領域上のあらゆる未反応金属シリコン合金を選択的に除去するステップと、最低抵抗相にある金属シリサイド相を形成するのに効果的な条件下で金属リッチのシリサイド層をアニール処理する第2のアニール・ステップとを含む。随意的な酸素拡散バリヤ層を、第1のアニール・ステップの前に、金属シリコン合金層の上に形成することができる。

20

【0008】

Brodsky他によって説明された工程は、第1のアニール・ステップにおいて、通常の自己整合シリサイド工程に関して上述された双方向拡散機構とは異なる拡散機構を受ける。特に、Brodsky他によって開示された工程においては、Coだけが下方に拡散して金属リッチのシリサイド層を形成する。結果として得られ、Brodsky他の工程を用いて達成される一方向機構が図4に示される。この図において、参照番号10はSi含有材料、参照番号30は金属シリコン合金層、参照番号14は自然酸化物層、そして参照番号18はCoの拡散方向を示す。

30

【0009】

通常の自己整合シリサイド工程と同様に、Brodsky他によって開示された工程においては、第1アニール・ステップの後、あらゆる未反応のCo金属が除去される。Brodsky他のカラム5、19行-21行に示されるように、金属リッチのシリサイド相に変換されなかった‘残留’Coを除去するためのエッチャントとして、過酸化水素と硫酸の混合物を用いることができる。このエッチング工程の間に、Co金属中のSiは酸化されて金属リッチのシリサイドの上にSiO<sub>2</sub>表面層を形成する。その構造体は、例えば図5に示され、参照番号32は金属リッチのシリサイド相、参照番号22は表面SiO<sub>2</sub>層を示す。

40

【0010】

次に、Brodsky他の工程において、金属リッチのシリサイドをコバルト・ジシリサイドに変換する第2のアニールが実施される。第2のアニールは、約600から約9

50

00までの温度で実施される。

【0011】

Br o d s k y 他によって開示された工程を利用して達成される一方向拡散機構には、双方向拡散が起きる通常の自己整合シリサイド工程と比較して、いくつかの利点がある。第1に、自然酸化物上の過剰なCo金属がエッティング除去されるため、結果として生じるコバルト・ジシリサイド膜内にはSiO<sub>2</sub>の析出物はなく、このことが低シート抵抗をもたらす。第2に、一方向拡散では、Si内へのCoの拡散だけが生じ、Siは拡散しないため、狭いSi含有ゲートに伴うボイド生成の問題はない。

【0012】

Br o d s k y 他によって開示された工程によって達成される改善にもかかわらず、Br o d s k y 他の工程は、自己制限的なCo拡散深度をもたらす。例えば、第1アニール・ステップにおいて、約3nmのコバルトリッヂのシリサイド膜が形成される。剥離後及び第2アニールにより、3nmのコバルトリッヂのシリサイドは、12nmのコバルト・ジシリサイド膜に変換される。通常の相補形金属酸化物半導体(CMOS)加工工程においては、接触反応性イオン・エッティング及びスパッタ洗浄のステップは、典型的には約10nmから約12nmまでのコバルト・ジシリサイドを、Br o d s k y 他によって開示された工程に関してはコバルト・ジシリサイド形成の境界に直角に、除去する。コバルト・ジシリサイド膜が完全に除去されるとき、金属から拡散コンタクトへの接触抵抗の問題が現れる。

【0013】

ほとんどのCMOS用途において、18nmから24nmまでのコバルト・ジシリサイドのプロセス・ウインドウの結果を有することが好ましい。通常の工程では、拡散の厚さを増加するため、シリサイド工程に用いられる第1のアニール温度を上昇させることになる。しかしながら、この場合には、最大温度は約450に制限されるが、その理由は(i)より高温のアニールは、トレンチ分離領域において、コバルト・シリサイド合金からコバルト・ジシリサイドの形成をもたらすことになり、それが、基板上の異なる活性領域間、即ち活性領域とSi含有ゲートの間、及び、同じ基板上の異なるSi含有ゲート間のリーク、即ち短絡をもたらすこと、そして(ii)第1アニール・ステップにおけるより高温のアニールは双方の拡散をもたらし、それが通常の自己整合シリサイド工程において前述されたのと同じ問題をもたらすことである。

【0014】

【特許文献1】米国特許第6,323,130 B1号明細書

【発明の開示】

【発明が解決しようとする課題】

【0015】

上述のことを考慮すると、通常の自己整合シリサイド工程及びBr o d s k y 他によって示されたシリサイド工程に関連する問題を回避する、金属シリサイド・コンタクトを形成する改善された方法を提供する必要性がなお存在する。

【課題を解決するための手段】

【0016】

本発明は、Br o d s k y 他によって開示されたシリサイド工程をさらに改善する方法を提供する。従って、Br o d s k y 他の工程において言及された利点、すなわち、シリサイド形成中のSi消費及び短絡の低減化は、本発明においても達成される。Br o d s k y 他によって開示された工程と比較して、本発明の方法の改善点は、結果として得られる金属シリサイドが、増加した自己制限的厚さを有することである。即ち、本発明の方法は、増加した自己制限的厚さを有する金属シリサイド・コンタクトを作成し、それによって、金属シリサイド・コンタクトに対する金属相互接続の形成中に完全には除去されない金属シリサイドを形成する方法を提供する。

【0017】

上述の様に、Br o d s k y 他の工程は、厚さが約12nmの金属シリサイドを与える

10

20

30

40

50

。このような薄い金属シリサイドは、その後の相互接続工程のステップ中に、完全に又は実質的に除去されることになる。金属シリサイドの完全な又は実質的な除去は、金属から拡散コンタクトへのコンタクト抵抗の問題を引き起こす。

【0018】

このコンタクト抵抗の問題は、本発明では、形成される金属シリサイドが、約14nmから約25nmまでの厚さ、好ましくは約18nmから約25nmまでの厚さを有する故に回避される。金属シリサイド・コンタクトの増加した厚さは、半導体産業において重要であり、その理由は、シリサイド・コンタクトの内部に完全に埋め込まれた低位部分（側壁及び底壁を含む）を有する金属シリサイド・コンタクトへの金属コンタクトの形成のための余裕を見込んでいるためである。

10

【0019】

さらに、本発明の方法は、低リーケを示す厚い金属シリサイドを含む構造体を提供する。「低リーケ」により、構造体内に存在するトレンチ分離領域の上に生ずる金属シリサイドが、殆ど又は全くないことを意味する。

【0020】

本発明は上記の事柄を、Brodsky他により開示された金属シリコン合金を用いることによって、そして、2つの別個の熱サイクルが実施される第1のアニールを利用することによって達成する。本発明によれば、第1アニールの第1熱サイクルは、Si含有層内への、Co、Ni、又は、Co及びNiのような耐火金属（高融点金属）の一方向拡散を増強することが可能な温度で実施される。第1熱サイクルは、アモルファス金属（例えば、Co、Ni、又は、Co及びNi）含有シリサイドの形成を引き起こす。第1アニールの第2熱サイクルは、アモルファス金属含有シリサイドを、金属含有シリコン合金層又は純金属含有層に比べて、実質的にエッチング不可能な結晶化された金属リッチのシリサイドに転化する温度で実施される。上述の2つの熱サイクルを含む第1アニールの後に、あらゆる未反応の金属含有シリコン合金層を構造体から除去するために、選択的エッチングが実施される。第2のアニールは、第1アニールの2つの熱サイクルによって形成された金属リッチ・シリサイド相を、最低抵抗相にある金属シリサイド相に転化するために実施される。Co、Ni及びこれらの合金は、シリサイド・コンタクトを形成することに用いられた金属として具体的に言及されているが、例えばPtなどの他の耐火金属（高融点金属）もここで考慮されている。

20

【0021】

概略的には、本発明の方法は、Si含有材料上に金属含有シリコン合金層を含む構造体を準備するステップと、前記の構造体に、前記のSi含有材料内への前記の金属の一方向拡散を増強し、それによってアモルファス金属含有シリサイドを形成する第1の温度で実施される第1の熱サイクル、及び、アモルファス金属含有シリサイドを、金属含有シリコン合金層に比べて実質的にエッチング不可能な結晶化金属リッチ・シリサイドに転化する第2の温度で実施される第2の熱サイクルを含む第1のアニールを施すステップと、あらゆる未反応の金属含有シリコン合金層を構造体から除去するステップと、前記の構造体に、前記の結晶化金属リッチ・シリサイドを最低抵抗相にある金属シリサイド相に転化する第3の温度において第2のアニールを施すステップとを含む。

30

【0022】

上述の方法において、金属含有シリコン合金層の金属は、金属シリサイドを形成するようにシリコンと反応することが可能な任意の耐火金属（高融点金属）又は耐火金属（高融点金属）合金を含む。好ましい金属は、Co、Ni又はこれらの合金である。

40

酸素拡散を阻止する随意的なバリヤ層を、第1アニールの前に金属含有シリコン合金層上に形成することができる。

【0023】

Niが金属として使用されるときには、Niリッチのシリサイド相が、第1アニールの後に形成される。除去ステップ後に行われる第2アニールは、Niリッチのシリサイド相を、Niシリサイドの最低抵抗相であるNiモノシリサイドに転化する。他方、Coが使

50

用されるときには、第1アニールは、Co-Si合金層をCoリッチのシリサイド層に転化し、第2アニールは、除去ステップ後、金属リッチ・シリサイド相を、Coシリサイドの最低抵抗相であるCoジシリサイド相に転化する。

【発明を実施するための最良の形態】

【0024】

図6-図11を参照すると、Si消費及び短絡が十分に低減された低抵抗の厚い金属シリサイドを含むCMOS構造体を形成することが可能な基本工程ステップが示されている。「厚い」によって、約14nmから約25nmまでの厚さを有する金属シリサイドを意味する。具体的には、図6は、第1のステップが実施された後に形成される最初の構造体50を示す。具体的には、構造体50は、その上に金属含有シリコン合金層56を有するSi含有材料52を含む。Si含有材料52は、Si含有基板、ゲート電極又はその両方とすることができ、Si含有材料52は、特にそれが基板である場合、合金層56の堆積の前に存在し、合金層56とSi含有材料52との間の界面54となる表面酸化物層を随意に含むことができる。

10

【0025】

層52として用いることのできる適切なSi含有材料は、単結晶Si、多結晶Si、SiGe、アモルファスSi、シリコン・オン・インシュレータ(SOI)、シリコン・ゲルマニウム・オン・インシュレータ(SGOI)及び他の類似のSi含有材料を含むがそれらに限定はされない。Si含有材料52はドープしても、ドープしなくともよく、様々な分離領域及びデバイス領域を含むことができる。これらの領域は、図面には示されていないが、やはりSi含有材料52の中に含まれることが意図されている。

20

【0026】

Si含有材料52が基板として機能するとき、Si含有材料52は、例えば電界効果トランジスタ(EFT)のような少なくとも1つの電気的デバイスを含む。この実施形態においては、金属シリサイドは、EFTのソース/ドレイン拡散部を含む基板の領域内に形成される。Si含有材料52がゲート電極として機能するときには、金属シリサイドは、ゲート電極の上に形成することもできる。

20

【0027】

随意的な表面酸化物層が存在するときは、それは約0.1nmから約0.3nmまでの厚さを有する薄い酸化物である。本発明の一実施形態において、表面酸化物層は、本発明の方法を使用する前に、構造体50から完全に除去される。この実施形態においては、その上に金属含有シリコン(Si)合金層56を形成する前に、構造体50から表面酸化物層を完全に除去するためにHFを用いることができる。

30

【0028】

金属含有シリコン合金層56は、当業者には公知である通常の堆積工程を用いて、Si含有材料52の表面上に(又は、随意的表面酸化物層が存在する場合には、その上に)形成される。例えば、金属含有Si合金層56は、化学気相堆積法、プラズマ化学気相堆積法、蒸発法、スパッタリング法及び他の同様の堆積工程によって、堆積することができる。これらの方法の中で、通常はスパッタリング法が金属含有Si合金層56の形成に用いられる。代替的に、金属含有Si合金層56は、初めにSi含有材料52の表面上に金属層を堆積させ、その後に、イオン注入法又は別の同様のドープ工程を用いて、少なくともSiで金属層をドープすることによって、形成することができる。

40

【0029】

金属含有シリコン合金層56は、シリコン、及び、シリコンと反応するときに金属シリサイドを形成することができる耐火金属(高融点金属)又は金属合金を含む。層56内の金属は、Co、Ni及びそれらの混合物から構成される群から選択されることが好ましい。従って、好ましい実施形態においては、金属含有シリコン合金層56は、Co-Si合金、Ni-Si合金、又はCo-Ni-Siのような金属の混合物を含むことができる。好ましい合金のうち、金属含有シリコン合金層56はCo-Si合金を含むことが極めて好ましい。本発明によれば、金属含有シリコン合金層56は、典型的には、約30原子%

50

より少ない Si を含む。より典型的には、シリコンは約 0.1 原子%から約 2.0 原子%までの量で合金層 56 内に存在する。

【0030】

金属含有シリコン合金層 56 の発明はまた、結果として生じるシリサイドの特性に影響を及ぼすことのできる少なくとも 1 つの添加物を含むことができる。合金層 56 中に存在することができる少なくとも 1 つの添加物は、例えば、シリサイドの抵抗を低下させるため、又は、シリサイドの凝集を防止するために用いることができる。本発明の合金層 56 の成分として用いることができる添加物の例は、C、Al、Ge、Sc、Ti、V、Cr、Mn、Fe、Cu、Y、Zr、Nb、Mo、Ru、Rh、Pd、In、Sn、La、Hf、Ta、W、Re、Ir、Pt、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Lu 及びそれらの混合物を含むが、それらに限定はされない。これらの添加物のうち、C、Al、Ge、Sc、Ti、V、Cr、Mn、Fe、Cu、Y、Zr、Nb、Mo、Ru、Rh、Pd、In、Sn、La、Hf、Ta、W、Re、Ir、Pt 及びそれらの混合物が好ましい。

【0031】

添加物が存在するときは、少なくとも 1 つの添加物は、典型的には、約 0.01 原子%から約 5.0 原子( a t . )%までの量で合金 56 中に存在し、より典型的には、約 0.1 原子%から約 2.0 原子%までの範囲の量で存在する。少なくとも 1 つの合金添加物は、金属含有 Si 合金層 56 の堆積中又は堆積後に導入することができる。

【0032】

「金属含有シリコン合金」という用語は、ここでは、シリコンの均一又は不均一な分布を有する組成物、シリコンの勾配分布を有する組成物、又はそれらの混合物及び複合物を含むように用いられる。

【0033】

次に、図 7 に示されるように、酸素拡散を阻止する随意のバリヤ層 58 を、金属含有シリコン合金層 56 の表面上に形成することができる。随意のバリヤ層 58 は、当業者には公知である通常の堆積工程を用いて形成することができる。随意のバリヤ層 58 を形成するのに用いることのできる適切な堆積工程の例証的な実施例は、化学気相堆積法、プラズマ化学気相堆積法、スピッタリング法、蒸発法、めっき法、スピン・オン・コーティング法及び他の同様の堆積工程を含むが、それらに限定はされない。随意のバリヤ層 58 の厚さは、随意のバリヤ層 58 が酸素又は別の雰囲気ガスを構造体 50 中へ拡散させないことができる限り、本発明には重要でない。典型的には、随意のバリヤ層 58 は、約 1.0 nm から約 3.0 nm までの厚さを有する。

【0034】

随意のバリヤ層 58 は、酸素が構造体 50 中へ拡散することを妨げる、当業者には公知の通常の材料から構成される。例えば、TiN、Si<sub>3</sub>N<sub>4</sub>、TaN 又は他の同様の材料は、バリヤ層 58 として使用することができる。図面は随意のバリヤ層 58 の存在を示すが、本方法は、随意のバリヤ層 58 が存在しない場合にも用いることができる。

【0035】

第 1 のアニールは、図 6 又は図 7 に示される構造体に施される。完全のために、ここに描かれた図は、随意のバリヤ層 58 を含む構造体に施された第 1 アニールを示す。本発明の実施形態によれば、第 1 アニールは、2 つの異なった熱サイクルを含む。第 1 热サイクルは、合金層 56 から Si 含有材料 52 への金属の一方向拡散、及び、その後のアモルファス金属含有シリサイド相の形成をもたらす。第 1 アニールの第 1 热サイクルの後に形成される構造体は、図 8 に示される。具体的には、図 8 に示される構造体は、Si 含有材料 52、金属含有シリコン合金層 56、アモルファス金属含有シリサイド相膜 60 及び随意のバリヤ層 58 を含む。参照番号 62 は金属拡散の方向を示す。

【0036】

第 1 热サイクルは、金属の拡散を増強してアモルファス金属シリサイド膜を形成する第 1 の温度 T1 で実施される。第 1 アニールの第 1 热サイクルの温度は、結晶化膜の形成

10

20

30

40

50

を引き起こさないことが重要である。本実施形態により、第1アニールの第1熱サイクルの温度が350より低いとき、金属拡散の増強及びアモルファス相の形成を達成することができる。第1アニールの第1熱サイクルの温度T1は、第1アニールの第2熱サイクルの温度T2より低いことに注目されたい。より典型的には、第1アニールの第1熱サイクルは、約270から約325までの温度で実施される。第1アニールの第1熱サイクルは、典型的には、約30秒から約120秒までの時間実施される。ここに例示された範囲以外の他の時間間隔も考慮されている。

【0037】

次に、図8に示される構造体は、アモルファス金属含有シリサイド相膜60を結晶化金属リッチ・シリサイド相膜64(図9参照)に転化する温度で実施される第2の熱サイクル(なお本明細書の用語に従って、第1アニールに伴うものと考えられる)を施される。

10

【0038】

第1アニールの第2熱サイクルは、450より低く、まだT1よりは高い第2の温度T2で実施される。より典型的には、第1アニールの第2熱サイクルは、約350から約400までの温度で実施される。第1アニールの第2熱サイクルは、典型的には、約10秒から約30秒までの時間実施される。第1アニールの第2熱サイクルが第1熱サイクルよりも短い、即ち、時間2<時間1である限り、ここに例示された範囲以外の他の時間間隔も考慮されている。

【0039】

第1アニールの上記の2つの異なる熱サイクルは、例えば、He、Ar、Ne又はフォーミング・ガスの同じ又は異なるガス雰囲気中で実施される高速熱アニール(RTA)工程である。従って、第1アニールはまた、高速熱アニール・ステップであると考えることができる。第1アニールの第2熱サイクルは、第1熱サイクルの直後に、熱サイクルの間の如何なる冷却もなしに実施することができ、又は、T1から室温まで冷却した後の任意の時間に実施することができる。

20

【0040】

第1アニールの間に、金属含有シリコン合金層56の全てが消費される可能性、又は、代替的に、合金層56の一部がアニール後に残る可能性がある。この後の方の実施形態は図9に示される。さらに、第1アニールが完了した後、表面酸化物層が、金属リッチ・シリサイド膜64中に存在することになる。

30

【0041】

上記の条件が、出発の金属含有シリコン合金56又は純金属に比べて実質的にエッティング不可能な、金属リッチ・シリサイド層64を形成し、そのため、このエッティング不可能な金属リッチ・シリサイド層を生ずる通常の自己適合シリサイド工程に一般的に用いられる、より高温のアニール温度が回避されることに注目されたい。Brodsky他によって以前に報告されたように、金属含有シリコン合金の使用は、従来技術の工程に利用可能であるよりも低い温度で、金属リッチ・シリサイド層の形成を可能にする。より低い温度が金属リッチ・シリサイド層の形成に用いられるため、短絡発生の傾向が激減する。さらに、最初の合金膜56がシリコンを含むため、シリコン消費の減少が本実施形態の方法を用いて観察される。

40

【0042】

前述の2つの異なる熱サイクルを含む第1アニールの後、随意のバリヤ層58及びあらゆる残留金属含有シリコン合金層56(又は、任意の純金属層)は、当業者には公知の通常のエッティング法を用いて、構造体から選択的に除去される(図10参照)。

【0043】

例えば、任意の湿式エッティング工程は、随意のバリヤ層58及び金属含有シリコン合金層56を、構造体から除去するのに用いることができる。湿式エッティング工程に用いられる化学エッチャントは、金属リッチ・シリサイド層(又は膜)64に比べて、バリヤ層58及び金属含有シリコン合金層56を除去するのに高度に選択的でなければならない。本発明において用いることができる適切なエッチャントは、過酸化水素と硝酸又は硫酸の混

50

合物である。他の化学エッチャントもまた、本発明において用いることができる。図10は、湿式エッチング工程後に形成される表面酸化物層66の存在を示す。表面酸化物層66は、約1nmから約5nmまでの厚さを有する薄層である。

【0044】

構造体から随意のバリヤ層58及びあらゆる残留金属含有シリコン合金層56を除去するのに、乾式エッチング工程を用いることもまた本発明の構想内にある。乾式エッチング工程は、表面酸化物層66の形成を回避する。ここで用いることができる適切な乾式エッチング法は、反応性イオン・エッチング、イオン・ビーム・エッチング、プラズマ・エッチング及び他の同様の乾式エッチング法を含むが、それらに限定はされない。

【0045】

随意のバリヤ層58及びあらゆる未反応の金属含有シリコン合金層56を構造体から除去した後、金属リッチ・シリサイド層64を、例えば、Coジシリサイド又はNiモノシリサイドの最低抵抗の金属シリサイド相に転化するために、本発明においては第2のアニールが用いられる。第2アニールは、第1アニールにおいて用いられた温度よりも高い第3の温度T3（即ち、T3は、T1及びT2よりも高い）で実施される。上述のように、第2アニールは、金属リッチ層64を、金属の最低抵抗のシリサイド相を有するシリサイド層68に転化するのに効果的な条件の下で実施される（図11参照）。本発明のこのステップが実施された後に、表面酸化物層66が構造体中に残ることに注目されたい。表面酸化物層66は、その後の工程ステップで当業者には公知の方法を用いて、構造体から除去することができる

10

20

【0046】

この第2アニールは、ガス雰囲気を用いてRTAによっても実施される。典型的には、第2アニールは、約600から約900までの温度で、約300秒又はそれ以下の時間、連続加熱方式、又はランプ・ソーク加熱方式を用いて実施される。選択された条件が例えば、Co又はNiの耐火金属（高融点金属）の最低抵抗シリサイド相が構造体中に形成されるように第1アニール温度よりも高温である限り、他の温度及び時間もここで考慮されている。

【0047】

本発明は次の3つの利点、即ち、Si消費の実質的な削減、短絡発生傾向の劇減、及びBroodsky他により開示された工程から得られるよりも厚い、例えばCo及び/又はNiの最低抵抗相における金属シリサイド、をもたらすことを再度強調する。上記のように、Broodsky他の特許において形成される結果として得られる金属シリサイドは約12nmであり、一方、本発明において形成される金属シリサイドは、約14nmから約25nmまでの厚さを有する。より典型的には、本実施形態において形成される金属シリサイドは、約18nmから約25nmまでの厚さを有する。

30

【0048】

上述の方法から結果として生ずる構造体は、従って、例えば、Coジシリサイド又はNiモノシリサイドなど、最低抵抗相にある金属シリサイドの層68を含む領域を有するSi含有材料52を含む。

40

【0049】

本発明は、その好ましい実施形態に関して特に図示され説明されてきたが、本発明の範囲を逸脱することなく、形状及び細部における前述及び他の変更を施すことができることを、当業者は理解するであろう。従って、本発明は、説明され図示された正確な形状及び細部には限定されず、添付の請求項の範囲内に含まれることが意図されている。

【図面の簡単な説明】

【0050】

【図1】通常の自己整合シリサイド工程に関連する問題を示す図形による（断面図による）表現である。

50

【図2】通常の自己整合シリサイド工程に関連する問題を示す図形による（断面図による）表現である。

【図 3】通常の自己整合シリサイド工程に関連する問題を示す図形による（断面図による）表現である。

【図 4】Broodsky 他によって開示されたシリサイド工程を示す図形による（断面図による）表現であり、第 1 アニール・ステップの間に起こる一方向拡散を示す。

【図 5】Broodsky 他によって開示されたシリサイド工程を示す図形による（断面図による）表現であり、選択的エッチング・ステップ後の構造体を示す。

【図 6】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

【図 7】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

【図 8】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

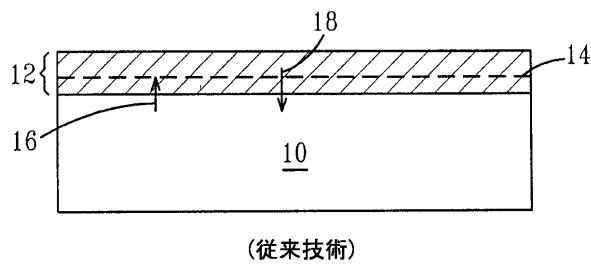
【図 9】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

【図 10】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

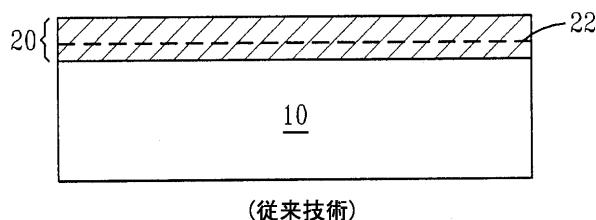
【図 11】金属シリサイドを作成するための、本発明の好ましい実施形態において用いられる基本工程ステップを示す図形による（断面図による）表現である。

10

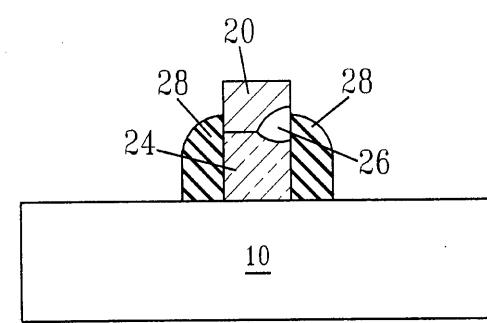
【図 1】



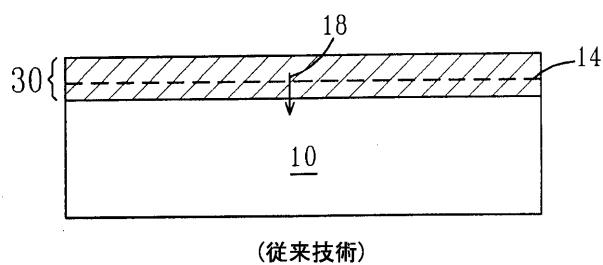
【図 2】



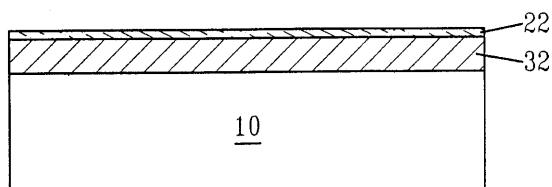
【図 3】



【図 4】

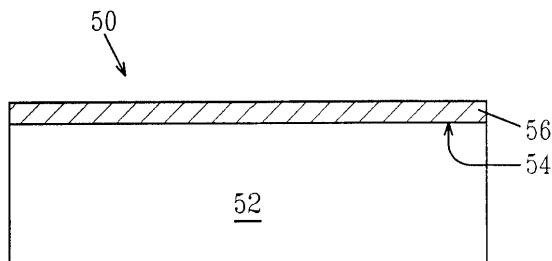


【図 5】

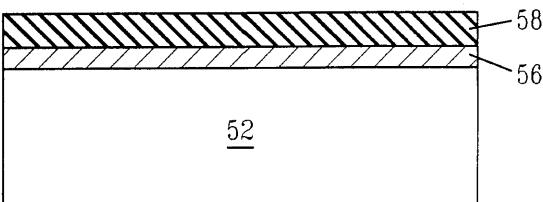


(従来技術)

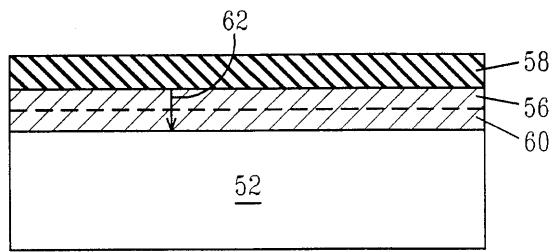
【図 6】



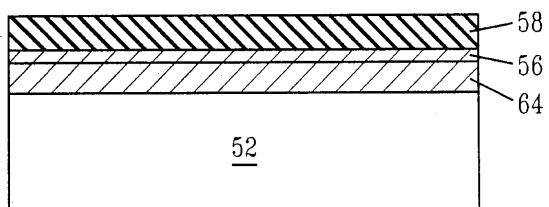
【図 7】



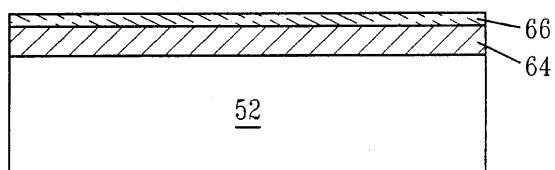
【図 8】



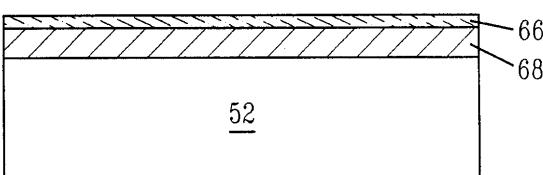
【図 9】



【図 10】



【図 11】



## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/EP2005/054087

A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H01L21/285		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, INSPEC, WPI Data		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category <sup>a</sup>	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 780 361 A (INOUE ET AL) 14 July 1998 (1998-07-14) column 9, line 36 - column 24, line 40; figures 2a-d,3a-c,4ab,5ab	15-19
A	US 6 323 130 B1 (BRODSKY STEPHEN BRUCE ET AL) 27 November 2001 (2001-11-27) cited in the application column 3, line 10 - column 7, line 57; figures 1a-e,2b,3ab	1-14
A	US 6 323 130 B1 (BRODSKY STEPHEN BRUCE ET AL) 27 November 2001 (2001-11-27) cited in the application column 3, line 10 - column 7, line 57; figures 1a-e,2b,3ab	1-19
		-/-
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
° Special categories of cited documents:		
*A* document defining the general state of the art which is not considered to be of particular relevance		
*E* earlier document but published on or after the International filing date		
*L* document which may throw doubts on priority, claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)		
*O* document referring to an oral disclosure, use, exhibition or other means		
*P* document published prior to the International filing date but later than the priority date claimed		
*T* later document published after the International filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention		
*X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone		
*Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art		
*Z* document member of the same patent family		
Date of the actual completion of the International search  7 November 2005		Date of mailing of the International search report  15/11/2005
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer  Micke, K

## INTERNATIONAL SEARCH REPORT

International Application No PCT/EP2005/054087
---

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>DATABASE INSPEC 'Online! THE INSTITUTION OF ELECTRICAL ENGINEERS, STEVENAGE, GB; 1987, MA E ET AL: "Comparisons of silicide formation by rapid thermal annealing and conventional furnace annealing" XP008055209</p> <p>Database accession no. 3148550 abstract -&amp; RAPID THERMAL PROCESSING OF ELECTRONIC MATERIALS. SYMPOSIUM 21-23 APRIL 1987 ANAHEIM, CA, USA, 1987, pages 205-211, XP008055209</p> <p>Rapid Thermal Processing of Electronic Materials. Symposium Mater. Res. Soc Pittsburgh, PA, USA ISBN: 0-931837-59-6 the whole document</p>	1-14
A	<p>US 6 251 779 B1 (LU HSIAO-LING ET AL) 26 June 2001 (2001-06-26) the whole document</p>	1-3,6-14

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No  
PCT/EP2005/054087

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5780361	A 14-07-1998	NONE	
US 6323130	B1 27-11-2001	NONE	
US 6251779	B1 26-06-2001	NONE	

---

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KP,KR,KZ,LC,LK,LR,L,S,LT,LU,LV,MA,MD,MG,MK,MN,MW,MX,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(74)代理人 100086243

弁理士 坂口 博

(72)発明者 ドメニクッチ、アンソニー

アメリカ合衆国 12561 ニューヨーク州 ニュー・パルツ ギルフォード・スクールハウス  
・ロード 12

(72)発明者 ジョーンズ、プラッドリー

アメリカ合衆国 12569 ニューヨーク州 プレザント・バレー リッジビュー・レーン 6

(72)発明者 ラボイエ、クリスチャン

アメリカ合衆国 10562 ニューヨーク州 オシニング ノール・ビュー 13

(72)発明者 パーティル、ロバート

アメリカ合衆国 10547 ニューヨーク州 モヒガン・レイク ウェノーナ・トレイル 16  
31

(72)発明者 ワン、ウン ユー

アメリカ合衆国 12570 ニューヨーク州 ポクアッグ サイファー・レーン 34

(72)発明者 ウォン、クォン ホン

アメリカ合衆国 12590 ニューヨーク州 ワピンジャーズ・フォールズ ミナ・ドライブ  
42

F ターム(参考) 4M104 AA01 AA08 AA09 BB20 BB21 BB38 BB39 CC01 CC05 DD23  
DD34 DD37 DD43 DD79 DD80 DD84 GG09 GG10 GG14 HH15  
HH20

【要約の続き】

る金属シリサイドが提供される。

【選択図】 図 8