

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2011-205013

(P2011-205013A)

(43) 公開日 平成23年10月13日(2011.10.13)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/50 (2006.01)	HO 1 L 23/50 U	5 B 0 3 5
HO 1 L 23/12 (2006.01)	HO 1 L 23/50 Q	5 F 0 6 7
GO 6 K 19/077 (2006.01)	HO 1 L 23/12 L	
	GO 6 K 19/00 K	

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願2010-72921 (P2010-72921)
 (22) 出願日 平成22年3月26日 (2010. 3. 26)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (74) 代理人 100089118
 弁理士 酒井 宏明
 (72) 発明者 石井 斉
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 (72) 発明者 奥村 尚久
 東京都港区芝浦一丁目1番1号 株式会社
 東芝内
 Fターム(参考) 5B035 AA04 BA03 BB09 CA07
 5F067 AA01 BA02 BA06 BD05 BE07
 EA02 EA04

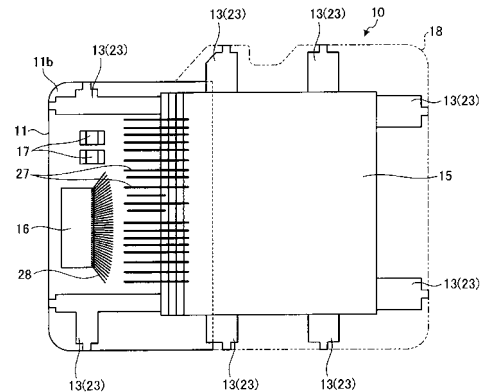
(54) 【発明の名称】 半導体記憶装置

(57) 【要約】

【課題】有機基板の使用量を抑えて、製造コストの抑制を図ることのできる半導体記憶装置を提供すること。

【解決手段】半導体記憶装置10は、一方の面11aに外部接続端子19が設けられた有機基板11と、半導体メモリチップとを備える半導体記憶装置であって、有機基板の他方面に接着される接着部、および半導体メモリチップ15が載置される載置部21を有するリードフレーム13と、外部接続端子を露出させて、有機基板などを封止するとともに、平面視において略方形形状を呈する樹脂モールド部18と、をさらに備え、有機基板は、接着部に接着された状態で、平面視において載置部とほとんど重ならない形状に個片化されており、リードフレームには、載置部および接着部の少なくとも一方から、樹脂モールド部の少なくとも2つ以上の辺に向けて延びるように複数の延出部が形成されている。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

一方の面に外部接続端子が設けられた有機基板と、半導体メモリチップとを備える半導体記憶装置であって、

前記有機基板の他方面に接着される接着部、および前記半導体メモリチップが載置される載置部を有するリードフレームと、

前記外部接続端子を露出させて、前記有機基板、前記リードフレーム、および前記半導体メモリチップを封止するとともに、平面視において略方形形状を呈する樹脂モールド部と、をさらに備え、

前記有機基板は、前記接着部に接着された状態で、平面視において前記載置部とほとんど重ならない形状に個片化されており、

前記リードフレームには、前記載置部および前記接着部の少なくとも一方から、前記樹脂モールド部の少なくとも2つ以上の辺に向けて延びるように複数の延出部が形成されていることを特徴とする半導体記憶装置。

【請求項 2】

前記延出部は、前記載置部または前記接着部側の根元部分よりも、前記樹脂モールド部の外部との境界部分のほうが、平面視において細く形成されていることを特徴とする請求項 1 に記載の半導体記憶装置。

【請求項 3】

前記リードフレームには、前記樹脂モールド部の少なくとも1つの辺に向けて複数の前記延出部が延びるように形成されていることを特徴とする請求項 1 または 2 に記載の半導体記憶装置。

【請求項 4】

前記有機基板の一部と前記載置部の一部とが、平面視において重なっていることを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の半導体記憶装置。

【請求項 5】

前記接着部から2つの前記延出部が前記樹脂モールド部の2つの辺に向けて延びていることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の半導体記憶装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体記憶装置に関する。

【背景技術】**【0002】**

近年では、携帯電話やパーソナルコンピュータなどの電子機器の記憶装置として NAND 型フラッシュメモリなどの記憶素子を用いた半導体記憶装置が多く使用されている。電子機器で使用される半導体記憶装置として、メモリカード（半導体メモリカード）を例示することができる。

【0003】

半導体記憶装置では、半導体メモリチップやコントローラチップなどの半導体チップは外部端子が形成された配線基板上に搭載される。半導体チップの電極はワイヤボンディングを適用して配線基板の接続パッドと電気的に接続され、さらに半導体チップ全体を覆うように樹脂封止される。

【0004】

このような半導体記憶装置の使用が広まる中で、半導体記憶装置の製造コストの抑制が進められている。例えば、配線基板には比較的高価な材料で構成される有機基板が用いられており、この有機基板の形状を平面視において L 字状にすることで、有機基板の使用量を抑えて、半導体記憶装置の製造コストを抑制する技術が特許文献 1 に開示されている。

【0005】

しかしながら、特許文献 1 に開示のものは、半導体記憶装置において、比較的大きな領

10

20

30

40

50

域を占める半導体メモリチップの載置領域が有機基板で構成されている。そのため、製造コストの抑制効果が限定的であるという問題がある。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2004-349396号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明は、有機基板の使用量を抑えて、製造コストの抑制を図ることのできる半導体記憶装置を提供することを目的とする。

10

【課題を解決するための手段】

【0008】

本願発明の一態様によれば、一方の面に外部接続端子が設けられた有機基板と、半導体メモリチップとを備える半導体記憶装置であって、有機基板の他方面に接着される接着部、および半導体メモリチップが載置される載置部を有するリードフレームと、外部接続端子を露出させて、有機基板、リードフレーム、および半導体メモリチップを封止するとともに、平面視において略方形形状を呈する樹脂モールド部と、をさらに備え、有機基板は、接着部に接着された状態で、平面視において載置部とほとんど重ならない形状に個片化されており、リードフレームには、載置部および接着部の少なくとも一方から、樹脂モールド部の少なくとも2つ以上の辺に向けて延びるように複数の延出部が形成されていることを特徴とする半導体記憶装置が提供される。

20

【発明の効果】

【0009】

本発明によれば、有機基板の使用量を抑えて、製造コストの抑制を図ることができるという効果を奏する。また、樹脂モールド部を形成する工程において、金型によるリードフレームの保持力を向上させることができるという効果を奏する。

【図面の簡単な説明】

【0010】

【図1】図1は、本発明の実施の形態に係る半導体記憶装置の外観を示す平面図。

30

【図2】図2は、図1に示す半導体記憶装置の外観を示す底面図。

【図3】図3は、図1に示す半導体記憶装置の内部構成を模式的に示す図。

【図4】図4は、図1に示す半導体記憶装置のA-A線に沿った断面構造を示す横断面図。

。

【図5】図5は、有機基板の底面図。

【図6】図6は、リードフレームの平面図。

【図7】図7は、半導体記憶装置の製造工程を説明するためのフローチャート。

【図8】図8は、半導体記憶装置の製造工程を説明するための図。

【図9】図9は、半導体記憶装置の製造工程を説明するための図。

【図10】図10は、半導体記憶装置の製造工程を説明するための図。

40

【図11】図11は、半導体記憶装置の製造工程を説明するための図。

【図12】図12は、半導体記憶装置の製造工程を説明するための図。

【図13】図13は、半導体記憶装置の製造工程を説明するための図。

【図14】図14は、従来例としての半導体記憶装置の内部構成を模式的に示す図。

【図15】図15は、図14に示す半導体記憶装置の断面構造を示す横断面図。

【発明を実施するための形態】

【0011】

以下に添付図面を参照して、本発明の実施の形態にかかる半導体記憶装置を詳細に説明する。なお、この実施の形態により本発明が限定されるものではない。

【0012】

50

(第1の実施の形態)

図1は、本発明の第1の実施の形態にかかる半導体記憶装置の外観を示す平面図である。図2は、図1に示す半導体記憶装置の外観を示す底面図である。図3は、図1に示す半導体記憶装置の内部構成を模式的に示す図である。図4は、図1に示す半導体記憶装置のA-A線に沿った断面構造を示す横断面図である。半導体記憶装置10は、例えば、マイクロSDカード(登録商標)である。

【0013】

半導体記憶装置10は、有機基板11、リードフレーム13、半導体メモリチップ15、コントローラチップ16、電子部品17、樹脂モールド部18を備えて構成される。半導体記憶装置10は、図1, 2に示すように、底面側に外部接続端子19を露出させた状態で、その外周が樹脂モールド部18に覆われている。半導体記憶装置10は、樹脂モールド部18に覆われることで、平面視において略方形形状を呈する。

10

【0014】

有機基板11は、たとえば絶縁性樹脂基板の内部や表面に配線網を設けたものであり、素子搭載基板と端子形成基板とを兼ねる。このような有機基板11として、ガラス-エポキシ樹脂やBT樹脂(ビスマレイミド・トリアジン樹脂)などを使用したプリント配線板が使用される。詳細な図示は省略するが、有機基板11は、多層構造となっており、各層ごとで使用される材料が異なる場合がある。

【0015】

図5は、有機基板11の底面図である。有機基板11の底面(一方の面)11aには、金属層からなる外部接続端子19が設けられる。外部接続端子19は、半導体記憶装置10の入出力端子となる。有機基板11は、半導体記憶装置10の内部構成を平面視した場合において、後述するリードフレーム13の載置部21とほとんど重ならない形状に個片化されている(図9も参照)。言い換えると、平面視した場合において、有機基板11と載置部21が重なる部分よりも、有機基板11とメモリチップ載置部21が重ならない部分の方が大きいといえる。

20

【0016】

有機基板11の上面11b(他方の面)は、コントローラチップ16や電子部品17を搭載する搭載面となっている。そのため、有機基板11の上面11bの面積は、コントローラチップ16や電子部品17を上面から見た面積よりも大きくなっている。有機基板11の上面11bには、複数の接続パッド(図示せず)が形成されている。接続パッドと外部接続端子19との間や、接続パッド同士の間が、有機基板11の内部配線(スルーホールなど)を介して電氣的に接続されている。半導体メモリチップ15やコントローラチップ16の電極パッド(図示せず)を接続パッドと電氣的に接続することで、半導体メモリチップ15、コントローラチップ16、外部接続端子19等の各要素が電氣的に接続される。

30

【0017】

ここで、複数の接続パッドのうち半導体メモリチップ15に接続される接続パッドは、外部端子が並ぶ方向と略平行に配置されている。また、複数の接続パッドのうちコントローラチップ16に接続される接続パッドは、コントローラチップ16の電極パッド付近に配置されている。その結果、半導体メモリチップ15の電極パッドと、有機基板11の上面11bに配置された接続パッドとを、金属ワイヤ28で直接接続することができる。また、コントローラチップ16の電極パッドと、有機基板11の上面11bに配置された接続パッドを金属ワイヤ27で直接接続することができる。また、半導体メモリチップ15に接続される接続パッド及びコントローラチップ16に接続される接続パッドを、半導体メモリチップ15の電極パッドとコントローラチップ16の電極パッドの間に配置することにより、半導体メモリチップ15に接続される接続パッドとコントローラチップ16の距離を短くすることができる。その結果、半導体メモリチップ15とコントローラチップ16を低抵抗で接続することができる。なお、有機基板11の接続パッドの配置は上述の場合に限られない。例えば、コントローラチップ16を、図3に示した配置から180度

40

50

回転させた場合は、コントローラチップ 16 に接続される接続パッドは、半導体メモリチップ 15 に接続される接続パッドに対してコントローラチップ 16 を挟むように配置される。

【0018】

また、複数の接続パッドのうち半導体メモリチップ 15 に電氣的に接続される接続パッドのピッチは、略 80 ~ 150 μm 程度であり、コントローラチップ 16 に電氣的に接続される接続パッドのピッチは略 50 ~ 120 μm 程度である。すなわち、半導体メモリチップ 15 に電氣的に接続される接続パッドの間隔よりもコントローラチップ 16 に電氣的に接続される接続パッドの間隔の方が小さくなっている。

【0019】

図 6 は、リードフレーム 13 の平面図である。リードフレーム 13 は、有機基板 11 に使用される材料よりも比較的安価となる汎用材料、例えば、42 Alloy や銅を用いて構成される。リードフレーム 13 は、メモリチップ載置部 (載置部) 21、基板接着部 22、連結部 23 を有している。

【0020】

メモリチップ載置部 21 は、半導体メモリチップ 15 を載置するための領域である。メモリチップ載置部 21 の周囲には、メモリチップ載置部 21 から延びるように、基板接着部 22 や、連結部 23 が形成されている。基板接着部 22 は、有機基板 11 の上面 11b に接着剤を用いて接着される領域である。基板接着部 22 を有機基板 11 の上面 11b に接着することで、メモリチップ載置部 21 は、平面視において有機基板 11 とほとんど重ならない位置に位置決めされる。

【0021】

また、メモリチップ載置部 21 と有機基板 11 とは、平面視においてほとんど重なっていないものの、一部の領域で互いに重なっている部分がある。この重なっている部分でも、メモリチップ載置部 21 と有機基板 11 とが接合される。メモリチップ載置部 21 が有機基板 11 に接合されることにより、有機基板 11 とリードフレーム 13 との接触面積が大きくなる。したがって、基板接着部 22 のみで有機基板 11 と接着される場合に比べて、有機基板 11 とリードフレーム 13 との接着力を強化することができる。なお、メモリチップ載置部 21 と有機基板 11 とが重なる部分に接着剤を用いて接着することも可能である。その結果、有機基板 11 とリードフレーム 13 との接着力をさらに強化することができる。

【0022】

連結部 23 は、メモリチップ載置部 21 や基板接着部 22 から、半導体記憶装置 10 の外部、すなわち、後述する樹脂モールド部 18 の外部に向けて延びるように形成されている。図 6 に示すように、リードフレーム 13 には、複数の連結部 23 が形成されている。連結部 23 は、半導体記憶装置の製造段階において複数のリードフレーム 13 同士を連結させる。このように、複数のリードフレーム 13 を連結させることで、一括して多数の半導体記憶装置 10 を製造することができる。図 6 において、半導体記憶装置の外形を二点差線で示している。本実施の形態では、平面視において略方形形状を呈する半導体記憶装置 10 の 4 辺すべてに向けて延びるように、複数の連結部 23 が形成されている。

【0023】

また、平面視における半導体記憶装置 10 の 4 辺のうち少なくとも 1 辺で、2 つ以上の連結部 23 がその 1 辺に向けて延びるように設けられている。なお、本実施の形態では、半導体記憶装置 10 の 4 辺すべてで、2 つ以上の連結部 23 がその 1 辺に向けて延びるように設けられている。

【0024】

連結部 23 は、余り部 13a と延出部 13b とを含んで構成される。余り部 13a は、半導体記憶装置 10 の外形からはみ出す部分であり、最終的に切断されて除去される。延出部 13b は、半導体記憶装置 10 の最終的な外径からはみ出さずに、半導体記憶装置 10 の一部を構成する。連結部 23 は、メモリチップ載置部 21 や基板接着部 22 側の根元

10

20

30

40

50

部よりも、半導体記憶装置 10 の外部との境界部分のほうが、平面視において細くなるように形成されている。特に、本実施の形態では、半導体記憶装置 10 の外部との境界部分の近傍で細くなるように形成されている。

【0025】

半導体メモリチップ 15 は、NAND 型フラッシュメモリなどの記憶素子である。半導体メモリチップ 15 はその 1 辺に電極パッドを複数個有している。半導体メモリチップ 15 の電極パッドのピッチは、略 80 μm 程度以上であり、有機基板 11 の複数の接続パッドのうち半導体メモリチップ 15 に電氣的に接続される接続パッドは、半導体メモリチップに合わせて、略 80 ~ 150 μm に形成される。メモリチップ載置部 21 上には、複数の半導体メモリチップ 15 が積層される。複数の半導体メモリチップ 15 のうち、最下層の半導体メモリチップ 15 は、メモリチップ載置部 21 に対して接着材料 25 によって接着される。接着材料 25 としては、例えば、一般的なポリイミド樹脂、エポキシ樹脂、アクリル樹脂などを主成分とする熱硬化性または光硬化性のダイアタッチフィルム（接着剤フィルム）あるいは液状材料が用いられる。

10

【0026】

メモリチップ載置部 21 に接着された最下層の半導体メモリチップ 15 の上に、別の半導体メモリチップ 15 を階段状に接着することで、複数の半導体メモリチップ 15 が積層される。半導体メモリチップ 15 を階段状に積層することで、半導体メモリチップ 15 の一辺側に設けられた電極パッドを露出させることができる。また、それぞれの半導体メモリチップ 15 の電極パッドが配置された辺が有機基板 11 と対向するように積層されている。この露出された電極パッドが、Auワイヤなどの金属ワイヤ 27 で有機基板 11 の接続パッドと電氣的に接続（ワイヤボンディング）される。

20

【0027】

コントローラチップ 16 は、有機基板 11 の上面 11b に搭載される。コントローラチップ 16 は、複数の半導体メモリチップ 15 から、データの書き込みや読み出しを行う半導体メモリチップ 15 を選択する。コントローラチップ 16 は、選択した半導体メモリチップ 15 へのデータの書き込みや、選択した半導体メモリチップ 15 に記憶されたデータの読み出しなどを行う。コントローラチップ 16 の上面には、電極パッド（図示せず）が形成されている。また、コントローラチップ 16 の複数の電極パッドは、コントローラチップ 16 の周辺に配置されている。コントローラチップ 16 が有する電極パッドの数は、半導体メモリチップ 15 が有する電極パッドの数よりも多い。また、コントローラチップ 16 が有する電極パッドのピッチは、略 30 ~ 100 μm 程度であり、有機基板 11 の複数の接続パッドのうちコントローラチップ 16 に電氣的に接続される接続パッドの間隔よりも狭い。コントローラチップ 16 の電極パッドと有機基板 11 の接続パッドとが金属ワイヤ 28 でワイヤボンディングされる。

30

【0028】

電子部品 17 は、有機基板 11 の上面 11b に搭載される。電子部品 17 は、例えば、チップコンデンサーや抵抗やインダクタである。ここで、電子部品 17 が有機基板 11 上に配置されることにより、金属ワイヤで接続されることなく有機基板の内部配線を介して、半導体メモリチップ 15 や、コントローラチップ 16 と電氣的に接続される。その結果、半導体記憶装置 10 の寄生容量、寄生抵抗を低減することができる。

40

【0029】

樹脂モールド部 18 は、有機基板 11 の上面 11b およびリードフレーム 13 の両面を樹脂系材料で封止することで形成される。有機基板 11 の上面 11b のみを樹脂材料で封止することで、外部接続端子 19 を外部に露出させている。樹脂モールド部 18 は、半導体記憶装置 10 の外殻を構成する。樹脂モールド部 18 は、半導体メモリチップ 15 やコントローラチップ 16 を完全に覆う高さで形成されている。樹脂モールド部 18 は、半導体メモリチップ 15 などの実装部品が実装された有機基板 11 およびリードフレーム 13 を金型で覆い、軟化させた樹脂系材料をその金型内に注入することで形成される。

【0030】

50

次に、半導体記憶装置 10 の製造工程について説明する。図 7 は、半導体記憶装置 10 の製造工程を説明するためのフローチャートである。図 8 ~ 図 13 は、半導体記憶装置 10 の製造工程を説明するための図である。

【0031】

まず、有機基板 11 を個片化する（ステップ S1）。有機基板 11 の個片化は、ダイシングブレード（図示せず）を用いた一般的な工程により行われるため、詳細な説明を省略する。次に、リードフレーム 13 の基板接着部 22 に接着剤 30 を塗布する（ステップ S2，図 8 も参照）。接着剤 30 としては、例えば、一般的なポリイミド樹脂、エポキシ樹脂、アクリル樹脂などを主成分とする熱硬化性または光硬化性のダイアタッチフィルム（接着剤フィルム）あるいは液状材料が用いられる。なお、メモリチップ載置部 21 と有機基板 11 とが重なる部分にも接着剤 30 が塗布される。ここで、基板接着部 22 のみに接着剤 30 を塗布して、メモリチップ載置部と 21 有機基板 11 とが重なる部分に塗布された接着剤 30 を省略することができる。

10

【0032】

次に、接着剤 30 が塗布された基板接着部 22 に、有機基板 11 の上面 11b を接着させる（ステップ S3，図 9 も参照）。次に、有機基板 11 の上面 11b にコントローラチップ 16 と電子部品 17 を実装する（ステップ S4，図 10 も参照）。次に、メモリチップ載置部 21 に接着材料 25 を介して半導体メモリチップ 15 を接着させ、さらにその上に半導体メモリチップ 15 を接着させて、半導体メモリチップ 15 を積層させる（ステップ S5，図 11 も参照）。

20

【0033】

次に、半導体メモリチップ 15 の電極パッドと有機基板 11 の接続パッド、およびコントローラチップ 16 の電極パッドと有機基板 11 の接続パッドとを、金属ワイヤ 27，28 でワイヤボンディングする（ステップ S6，図 12 も参照）。次に、有機基板 11 の上面 11b およびリードフレーム 13 の両面を樹脂系材料で封止して、樹脂モールド部 18 を形成し、余り部 13a を切除する（ステップ S7，図 13 も参照）。なお、図 13 では、樹脂モールド部 18 に覆われているため実際は視認できない内部の構成（半導体メモリチップ 15 など）も、説明の便宜のために示している。上記、一連の工程によって、半導体記憶装置 10 が製造される。

【0034】

図 14 は、従来例としての半導体記憶装置 100 の内部構成を模式的に示す図である。図 15 は、図 14 に示す半導体記憶装置 100 の断面構造を示す横断面図である。図 14、図 15 に示すように、従来の半導体記憶装置 100 では、半導体メモリチップ 115 を、有機基板 111 上に積層している。したがって、半導体メモリチップ 115 を載置するための領域を備える大きさで有機基板 111 が形成されている。

30

【0035】

一方、本実施の形態に係る半導体記憶装置 10 では、有機基板 11 が、半導体記憶装置 10 の内部構成を平面視した場合において、メモリチップ載置部 21 とほとんど重ならない形状に個片化されているため、従来例に比べて、有機基板 11 が小型になり、有機基板 11 の使用量を大幅に抑えることができる。これにより、半導体記憶装置 10 の製造コストの抑制を図ることができる。なお、有機基板 11 を、外部接続端子 19 が設けられる領域 S（図 5 を参照）と略同じ平面形状に個片化することで、有機基板 11 のさらなる小型化を図ってもよい。

40

【0036】

また、平面視において略方形形状を呈する半導体記憶装置 10 の 4 辺すべてに向けて延びるように、複数の連結部 23 が形成されている。すなわち、リードフレーム 13 から 4 方向に連結部 23 が延びている。樹脂モールド部 18 を形成する工程では、4 方向に延びた連結部 23 が金型に挟持されることで、リードフレーム 13 が保持されることとなる。連結部 23 が、4 方向に延びた連結部 23 で保持されるので、金型によるリードフレーム 13 の保持力が増す。

50

【0037】

特に、メモリチップ載置部31を、金型内で適正な位置に保持させやすくなる。金型に樹脂系材料を注入した際に、その注入圧によってリードフレーム13が動いてしまうと、半導体メモリチップ15が樹脂モールド部18から露出してしまったりするが、このような問題の発生を抑えて、歩留まりの向上を図ることができる。なお、連結部23は、平面視における半導体記憶装置10の4辺すべてに向けて延びていなくともよい。少なくとも平面視における半導体記憶装置10の2つ以上の辺に向けて延びるように複数の連結部23が設けられていればよい。

【0038】

また、平面視における半導体記憶装置10の4辺のうち少なくとも1辺で、2つ以上の連結部23がその1辺に向けて延びるように設けられているので、上述した金型によるリードフレーム13の保持力をより一層高めることができる。

10

【0039】

また、連結部23は、基板接着部22からも延びるように形成されている。したがって、上記と同様の理由により、樹脂モールド部18を形成する工程での、金型による基板接着部22の保持力が増す。ここで、半導体記憶装置10では、有機基板11の底面11aを露出させている。したがって、樹脂モールド部18を形成する工程では、有機基板11の底面11aと金型とを密着させることで、底面11aと金型との隙間に樹脂が侵入するのを防ぐ必要がある。

【0040】

例えば、有機基板11が金型から離れる方向にリードフレーム13、特に基板接着部22が変形してしまうと、有機基板11の底面11aと金型との間に隙間ができて、樹脂が侵入しやすくなる。底面11aと金型との隙間に侵入した樹脂によって、外部接続端子19が覆われてしまうと、外部機器との接触不良を起こしたり、バリを切除する余計な手間が発生したりするという問題がある。一方、本実施の形態では、基板接着部22から延びる連結部23(延出部13b)によって、金型による基板接着部22の保持力を高めることができるので、リードフレーム13の変形、特に基板接着部22の変形を抑えることができ、有機基板11を確実に金型に密着させやすくなる。これにより、基板11の底面11aと金型の隙間に樹脂が侵入してしまうのを抑えて、歩留まりの向上や製造コストの抑制を図ることができる。また、基板接着部22から2つの連結部23(延出部13b)が樹脂モールド部の2つの辺に向けて延びている。その結果、基板11の底面11aと金型の隙間に樹脂が侵入してしまうのを効果的に抑えることができる。

20

30

【0041】

また、連結部23は、メモリチップ載置部21や基板接着部22側の根元部よりも、半導体記憶装置10の外部との境界部分のほうが、平面視において細くなるように形成されているので、余り部23aを切除する際に、連結部23の切断面積を小さくすることができる。したがって、連結部23を切断する工具の磨耗を抑えて、工具の長寿命化を図ることができる。また、連結部23の根元部は、半導体記憶装置10の外部との境界部分よりも太くなっているため、連結部23の強度が低下するのを抑えることができる。これにより、上述した金型によるリードフレーム13の保持力が低下してしまうことを抑えることができる。

40

【0042】

また、リードフレーム13を有機基板11に接触させることにより、有機基板11とメモリチップ載置部21との相対的な位置関係が決定される。リードフレーム13を有機基板11に接触させることにより、半導体メモリチップ15と有機基板11との位置ずれが少なくなり、ワイヤボンディング工程での施工不良を抑えて歩留まりの低下を抑制することができる。なお、有機基板11とリードフレーム13とは、最終的に樹脂モールド部18によって封止されるので、有機基板11とリードフレーム13との接着には、高い信頼性が要求されず、樹脂モールド部18の形成工程まで両者の接着が維持されていればよい。すなわち、メモリチップ載置部21と基板接着部22のみに接着剤30を塗布して、メ

50

メモリチップ載置部と21有機基板11とが重なる部分に塗布された接着剤30を省略することができる。例えば、メモリチップ載置部と21有機基板11とが重なる部分が少ない場合など、接着剤30がメモリチップ載置部と21有機基板11とが重なる部分からはみ出ることを防止することができる。

【0043】

また、リードフレーム13のほぼ中央部に位置し、メモリチップ載置部21と有機基板11が重なる部分から樹脂モールド部18の外部に向けて延びる連結部23-1も、有機基板11と重なっている。その結果、リードフレーム13と有機基板11とが接触する面積を増やすことができる。よって、半導体メモリチップ15と有機基板11との位置ずれが少なくなり、ワイヤボンディング工程での施工不良を抑えて歩留まりの低下を抑制することができる。

10

【0044】

コントローラチップ16は、半導体メモリチップ15に比べて、形成される電極パッドの数が多くなりやすい。また、コントローラチップ16は、半導体メモリチップ15に比べて、上面から見た平面形状が小さく形成されやすい。したがって、コントローラチップ16をワイヤボンディングするための電極パッドや接続パッドは、半導体メモリチップ15をワイヤボンディングするための電極パッドや接続パッドに比べて密集して形成される。本実施の形態では、コントローラチップ16を、リードフレーム13上ではなく有機基板11上に実装しているので、電極パッドや接続パッドが密集して形成された条件でも、ワイヤボンディングを確実に行うことができる。一方、半導体メモリチップ15のワイヤボンディングを行うための電極パッドや接続パッドはその間隔が比較的広い。そのため、半導体メモリチップ15のワイヤボンディングは比較的容易であり、半導体メモリチップ15をリードフレーム13上に実装することで、互いの距離が多少離れてもワイヤボンディングを行うことができる。

20

【0045】

また、コントローラチップ16や電子部品17を、有機基板11の上面11bに実装するので、有機基板11の底面11a側、すなわち外部接続端子19が形成された側を略平坦にすることができる。これにより、半導体記憶装置10の小型化に寄与することができる。また、半導体記憶装置10の外周面の凹凸を減らすことで、半導体記憶装置10の電子機器への円滑な挿入、抜取りの実現に寄与することができる。

30

【0046】

また、外部接続端子、半導体メモリチップ15、コントローラチップ16および電子部品17は、有機基板11の内部配線を介して接続されている。すなわち、半導体メモリチップ15、コントローラチップ16および電子部品17は、リード部品を介さずに電氣的に接続されている。これにより、余り部13aの切除部分は、樹脂モールド部18の外側に露出するが、この部分に絶縁処理を行うなどの手間を省くことができ、半導体記憶装置10の製造コストをより一層抑制することができる。

【0047】

また、有機基板11の平面形状を小型化することで、電子部品17の実装工程などで有機基板11に加えられる熱による有機基板11の変形を抑えることができる。上述したように、有機基板11は多層構造となっており、各層ごとで使用される材料が異なる場合がある。各層ごとに材料が異なることで、各層ごとに線膨張係数も異なることとなるため、熱履歴による変形が生じやすくなる。ここで、有機基板11の平面形状を小型化することで、半導体記憶装置10全体に占める有機基板11の割合が少なくなり、半導体記憶装置10全体の変形を生じにくくすることができる。

40

【0048】

なお、メモリチップ載置部21と有機基板11との相対的な位置関係の決定は、リードフレーム13の接着によって行われる場合に限らない。例えば、有機基板11とリードフレーム13とを、樹脂モールド部18を形成するための金型で別々に固定してもよい。有機基板11とリードフレーム13とが金型に固定されることで、お互いの相対的な位置関

50

係が決定される。

【0049】

なお、本実施の形態では、メモリチップ載置部21上に複数の半導体メモリチップ15を積層する例を挙げて説明したがこれに限られず、1枚の半導体メモリチップ15のみをメモリチップ載置部21上に接着させて半導体記憶装置10を構成しても構わない。

【0050】

また、半導体記憶装置10の製造工程は、図7のフローチャートで示す場合に限られない。例えば、有機基板11をリードフレーム13に接着する前に、コントローラチップ16と電子部品を有機基板11に実装させてもよい。また、有機基板11を個片化する前にコントローラチップ16と電子部品を有機基板11に実装させてもよい。

10

【0051】

また、本実施の形態では、半導体記憶装置10としてマイクロSDカードを例に挙げて説明したが、これに限定されず、半導体メモリチップを備えて構成される種々の記憶装置に本発明を適用することができる。

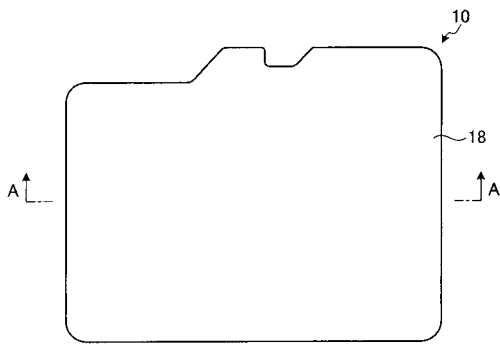
【符号の説明】

【0052】

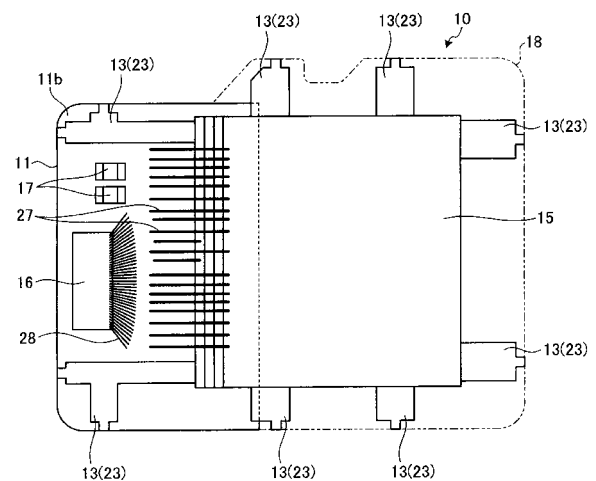
10 半導体記憶装置、11 有機基板、11a 底面(一方の面)、11b 上面(他方の面)、13 リードフレーム、13a 余り部、13b 延出部、15 半導体メモリチップ、16 コントローラチップ、17 電子部品、18 樹脂モールド部、19 外部接続端子、21 メモリチップ載置部、22 基板接着部、23 連結部、25 接着材料、27, 28 金属ワイヤ、30 接着剤、100 半導体記憶装置、111 有機基板、115 半導体メモリチップ、S 領域。

20

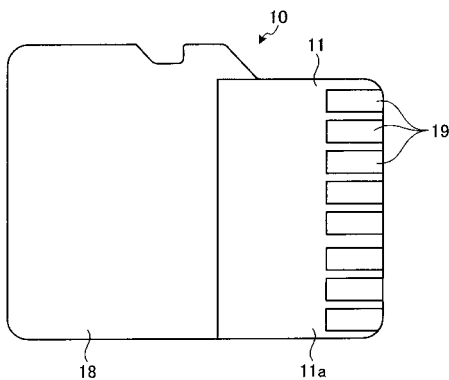
【図1】



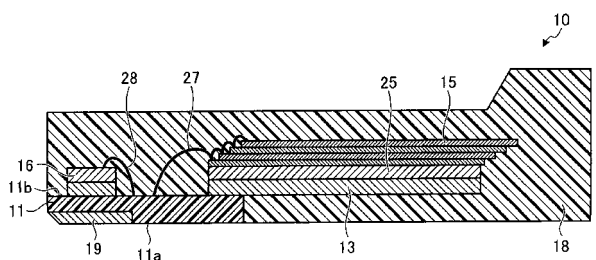
【図3】



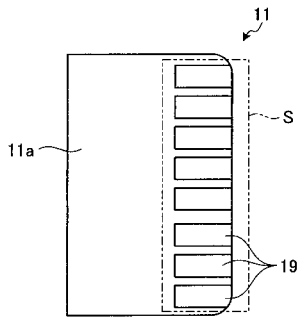
【図2】



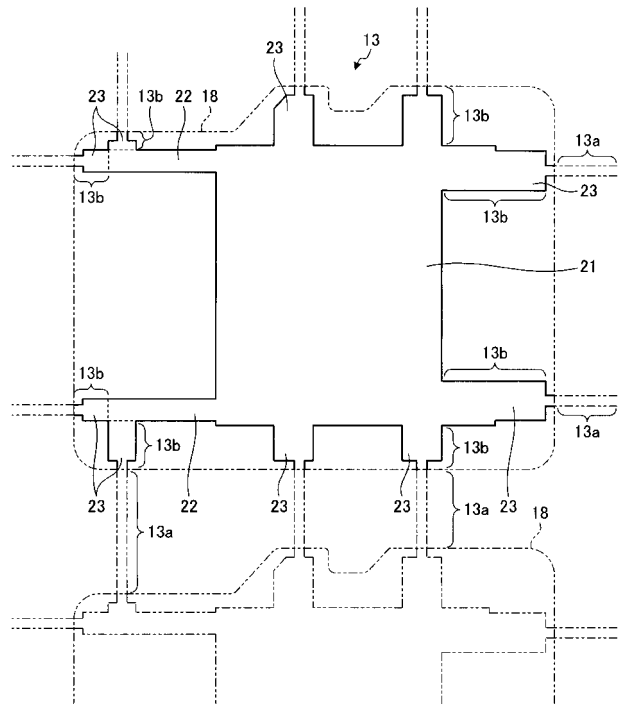
【図4】



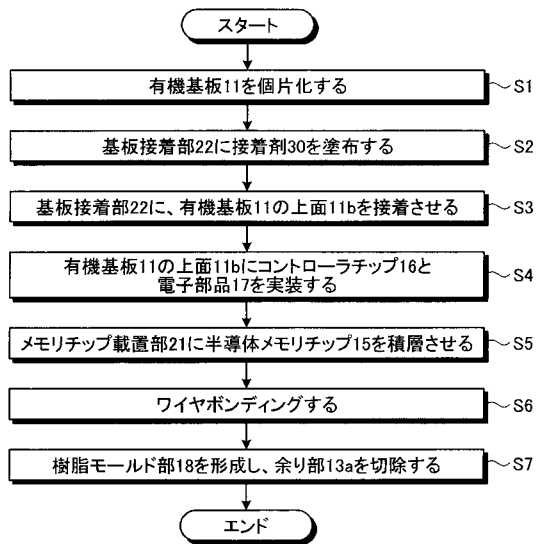
【 図 5 】



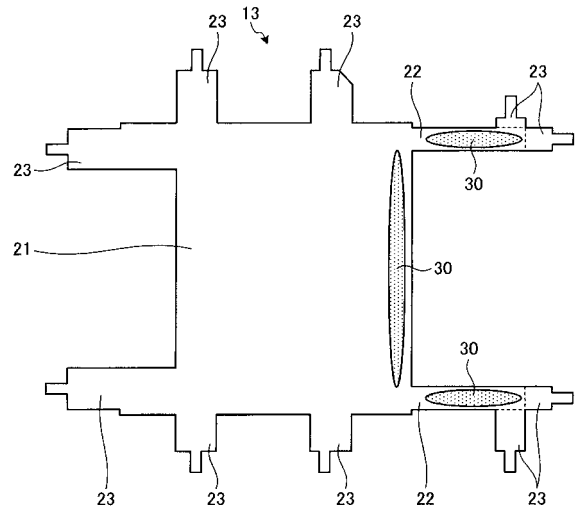
【 図 6 】



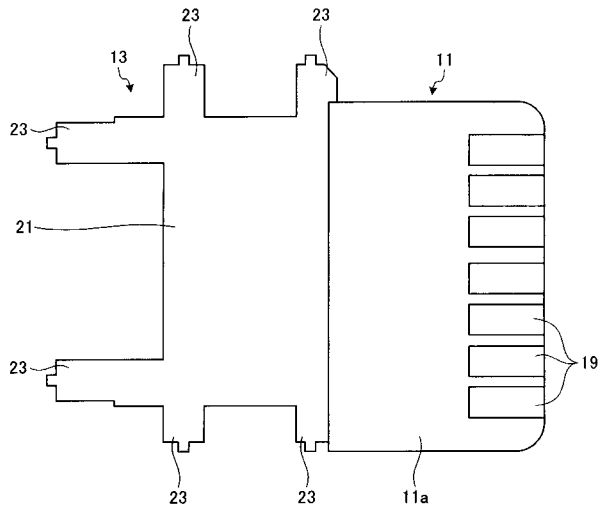
【 図 7 】



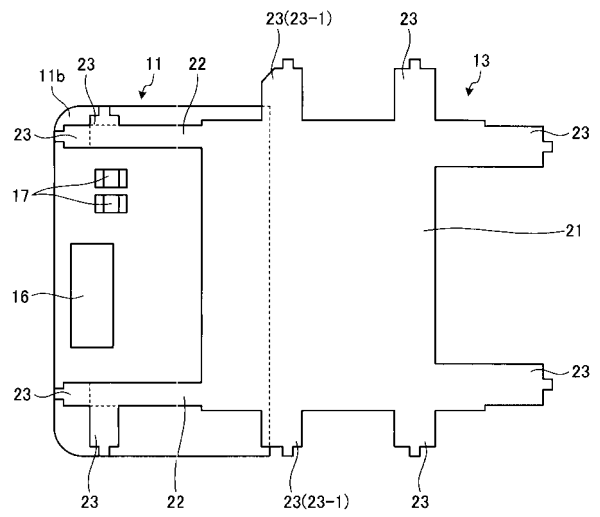
【 図 8 】



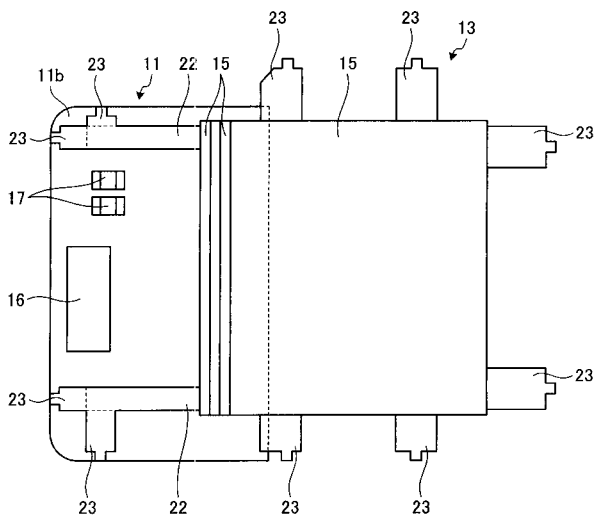
【 図 9 】



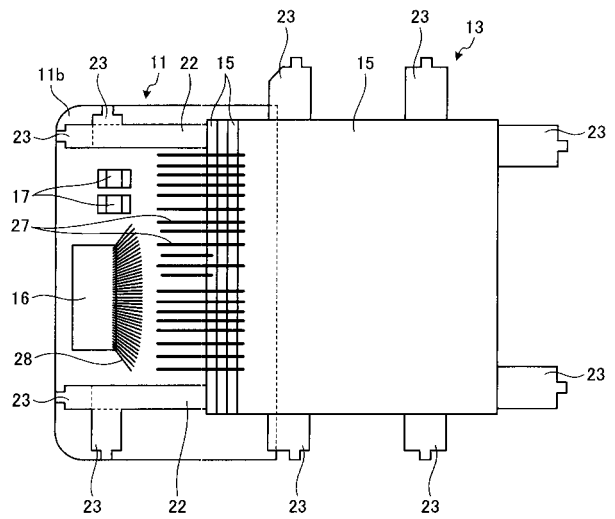
【 図 1 0 】



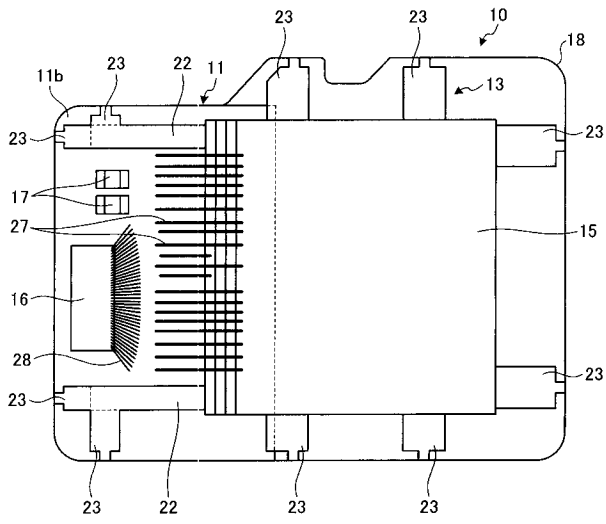
【 図 1 1 】



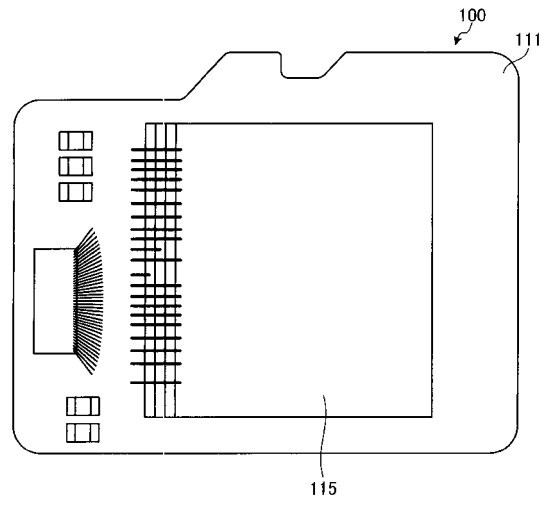
【 図 1 2 】



【 図 1 3 】



【 図 1 4 】



【 図 1 5 】

