

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年9月28日(28.09.2023)



(10) 国際公開番号

WO 2023/181587 A1

(51) 国際特許分類:

H01L 29/872 (2006.01) H01L 29/861 (2006.01)
H01L 29/47 (2006.01) H01L 29/868 (2006.01)

(21) 国際出願番号: PCT/JP2023/000365

(22) 国際出願日: 2023年1月11日(11.01.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2022-047238 2022年3月23日(23.03.2022) JP

(71) 出願人: T D K株式会社(TDK CORPORATION)
[JP/JP]; 〒1036128 東京都中央区日本橋二丁目5番1号 Tokyo (JP).

(72) 発明者: 有馬 潤(ARIMA Jun); 〒1036128 東京都中央区日本橋二丁目5番1号 T D K株式会社内 Tokyo (JP). 藤田 実(FUJITA Minoru); 〒1036128 東京都中央区日本橋二丁目5番1号 T D K株式会社内 Tokyo (JP). 川崎 克己(KAWASAKI Katsumi); 〒1036128 東京都中央

区日本橋二丁目5番1号 T D K株式会社内 Tokyo (JP). 平林 潤(HIRABAYASHI Jun); 〒1036128 東京都中央区日本橋二丁目5番1号 T D K株式会社内 Tokyo (JP).

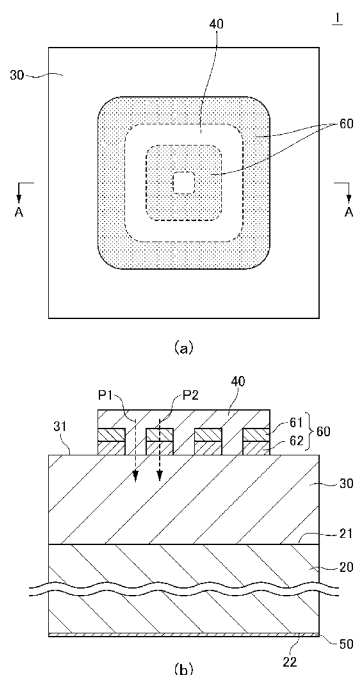
(74) 代理人: 鷲頭 光宏, 外(WASHIZU Mitsuhiro et al.); 〒1040061 東京都中央区銀座一丁目8番1号 銀座池田園ビル7 F Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: JUNCTION BARRIER SCHOTTKY DIODE

(54) 発明の名称: ジャンクションバリアショットキーダイオード

[図1]



(57) Abstract: [Problem] To increase the surge resistance of a junction barrier Schottky diode in which a gallium oxide is used. [Solution] A junction barrier Schottky diode 1 comprises: a semiconductor substrate 20 and a drift layer 30 that are formed from a gallium oxide; an anode electrode 40 that is in contact with the drift layer 30; a cathode electrode 50 that is in contact with the semiconductor substrate 20; and a p-type semiconductor layer 60 that is in contact with the anode electrode 40 and the drift layer 30. The p-type semiconductor layer 60 includes a first p-type semiconductor layer 61 that is in contact with the anode electrode 40 and a second p-type semiconductor layer 62 that is in contact with the drift layer 30. The upper-end level of the valence band of the second p-type semiconductor layer 62 is lower than the upper-end level of the valence band of the first p-type semiconductor layer 61. Surge resistance can thus be increased since the two p-type semiconductor layers 61, 62 having different energy levels are used.



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 【課題】酸化ガリウムを用いたジャンクションバリアショットキーダイオードのサージ耐量を高める。【解決手段】ジャンクションバリアショットキーダイオード1は、酸化ガリウムからなる半導体基板20及びドリフト層30と、ドリフト層30と接するアノード電極40と、半導体基板20と接するカソード電極50と、アノード電極40及びドリフト層30と接するp型半導体層60とを備える。p型半導体層60は、アノード電極40と接する第1のp型半導体層61と、ドリフト層30と接する第2のp型半導体層62とを含み、第2のp型半導体層62の価電子帯上端準位は、第1のp型半導体層61の価電子帯上端準位よりも低い。このように、エネルギー準位の異なる2つのp型半導体層61, 62を用いていることから、サージ耐量が高められる。

明 細 書

発明の名称：ジャンクションバリアショットキーダイオード

技術分野

[0001] 本発明はジャンクションバリアショットキーダイオードに関し、特に、酸化ガリウムを用いたジャンクションバリアショットキーダイオードに関する。

背景技術

[0002] ショットキーバリアダイオードは、金属と半導体の接合によって生じるショットキー障壁を利用した整流素子であり、PN接合を有する通常のダイオードに比べて順方向電圧が低く、且つ、スイッチング速度が速いという特徴を有している。このため、ショットキーバリアダイオードはパワーデバイス用のスイッチング素子として利用されることがある。

[0003] ショットキーバリアダイオードをパワーデバイス用のスイッチング素子として用いる場合、十分な逆方向耐圧を確保する必要があることから、シリコン(Si)の代わりに、よりバンドギャップの大きい炭化シリコン(SiC)、窒化ガリウム(GaN)、酸化ガリウム(Ga_2O_3)などが用いられることがある。中でも、酸化ガリウムは、バンドギャップが4.8~4.9 eVと非常に大きく、絶縁破壊電界も約8 MV/cmと大きいことから、酸化ガリウムを用いたショットキーバリアダイオードは、パワーデバイス用のスイッチング素子として非常に有望である。酸化ガリウムを用いたショットキーバリアダイオードの例は、特許文献1に記載されている。

[0004] 特許文献1には、酸化ガリウム層に設けられた複数のトレンチにp型の半導体材料を埋め込んだ構造を有するジャンクションバリアショットキーダイオードが開示されている。このように、酸化ガリウム層に複数のトレンチを設けるとともに、複数のトレンチにp型の半導体材料を埋め込めば、逆方向電圧が印加されるとトレンチ間に位置するメサ領域が空乏層となるため、ドリフト層のチャネル領域がピンチオフされる。これにより、逆方向電圧が印

加された場合のリーク電流を大幅に抑制することができる。

先行技術文献

特許文献

[0005] 特許文献1：特開2019-036593号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、特許文献1に記載されたジャンクションバリアショットキーダイオードは、p型半導体層の材料として、価電子帯上端準位がフェルミレベルに近い材料を選択すると、ドリフト層の価電子帯上端準位とのエネルギー差が大きくなることから、ドリフト層に正孔を注入するのに必要なエネルギーが大きくなり、サージ耐量が悪化するという問題があった。逆に、p型半導体層の材料として、価電子帯上端準位がドリフト層の価電子帯上端準位に近い材料を選択すると、フェルミレベルとのエネルギー差が大きくなることから、アノード電極とp型半導体層の接触抵抗が増加し、この場合もサージ耐量が悪化するという問題があった。

[0007] したがって、本発明は、酸化ガリウムを用いたジャンクションバリアショットキーダイオードのサージ耐量を高めることを目的とする。

課題を解決するための手段

[0008] 本発明によるジャンクションバリアショットキーダイオードは、酸化ガリウムからなる半導体基板と、半導体基板上に設けられた酸化ガリウムからなるドリフト層と、ドリフト層と接するアノード電極と、半導体基板と接するカソード電極と、アノード電極及びドリフト層と接するp型半導体層とを備え、p型半導体層は、アノード電極と接する第1のp型半導体層と、ドリフト層と接する第2のp型半導体層とを含み、第2のp型半導体層の価電子帯上端準位は、第1のp型半導体層の価電子帯上端準位よりも低いことを特徴とする。

[0009] 本発明によれば、エネルギー準位の異なる2つのp型半導体層を用いてい

ることから、フェルミレベルと p 型半導体層の価電子帯上端準位の差を低減するとともに、p 型半導体層の価電子帯上端準位とドリフト層の価電子帯上端準位の差を低減することが可能となる。

[0010] 本発明において、第 2 の p 型半導体層と第 1 の p 型半導体層は、ドリフト層の平坦な上面にこの順に積層されていても構わない。これによれば、簡単な製造プロセスにて作製することが可能となる。

[0011] 本発明において、ドリフト層はトレンチを有し、p 型半導体層の少なくとも一部がトレンチに埋め込まれていても構わない。これによれば、p 型半導体層とドリフト層の接触面積を拡大することが可能となる。

[0012] 本発明において、フェルミレベルと第 1 の p 型半導体層の価電子帯上端準位のエネルギー差が 1 eV 以下であり、第 2 の p 型半導体層の価電子帯上端準位とドリフト層の価電子帯上端準位のエネルギー差が 2 eV 以下であっても構わない。これによれば、アノード電極と第 1 の p 型半導体層をオーミック接触させることができるとともに、ドリフト層に正孔を注入するのに必要なエネルギーを十分に低減することが可能となる。

[0013] 本発明において、p 型半導体層は、第 1 の p 型半導体層と第 2 の p 型半導体層の間に位置する第 3 の p 型半導体層をさらに含み、第 3 の p 型半導体層の価電子帯上端準位は、第 1 の p 型半導体層の価電子帯上端準位よりも低く、且つ、第 2 の p 型半導体層の価電子帯上端準位よりも高くても構わない。これによれば、サージ耐量をより高めることが可能となる。

発明の効果

[0014] このように、本発明によれば、酸化ガリウムを用いたジャンクションバリアショットキーダイオードのサージ耐量を高めることが可能となる。

図面の簡単な説明

[0015] [図1]図 1 (a) は、本発明の第 1 の実施形態によるジャンクションバリアショットキーダイオード 1 の構成を示す模式的な平面図である。また、図 1 (b) は、図 1 (a) に示す A-A 線に沿った略断面図である。

[図2]図 2 は、ジャンクションバリアショットキーダイオード 1 のエネルギー

バンド図であり、（a）は第1の電流パスP1におけるエネルギーバンドを示し、（b）は第2の電流パスP2におけるエネルギーバンドを示している。

[図3]図3は、順方向電圧 V_F と順方向電流 I_F の関係を示すグラフである。

[図4]図4は、第1の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。

[図5]図5は、第2の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。

[図6]図6は、第3の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。

[図7]図7は、第4の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。

[図8]図8（a）は、第5の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。また、図8（b）は、図8（a）に示すA-A線に沿った略断面図である。

[図9]図9（a）は、第6の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。また、図9（b）は、図9（a）に示すA-A線に沿った略断面図である。

[図10]図10（a）は、第7の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な平面図である。また、図10（b）は、図10（a）に示すA-A線に沿った略断面図である。

[図11]図11（a）は、本発明の第2の実施形態によるジャンクションバリアショットキーダイオード2の構成を示す模式的な平面図である。また、図11（b）は、図11（a）に示すA-A線に沿った略断面図である。

[図12]図12は、第8の変形例によるジャンクションバリアショットキーダイオードの構成を示す模式的な断面図である。

[図13]図13は、本発明の第3の実施形態によるジャンクションバリアショットキーダイオード3の構成を示す模式的な断面図である。

[図14]図14は、ジャンクションバリアショットキーダイオード3のエネルギーバンド図であり、第2の電流パスP2におけるエネルギーバンドを示している。

[図15]図15は、p型半導体層60をn層構造とした場合の第1の例によるエネルギーバンド図である。

[図16]図16は、p型半導体層60をn層構造とした場合の第2の例によるエネルギーバンド図である。

発明を実施するための形態

[0016] 以下、添付図面を参照しながら、本発明の好ましい実施形態について詳細に説明する。

[0017] <第1の実施形態>

図1(a)は、本発明の第1の実施形態によるジャンクションバリアショットキーダイオード1の構成を示す模式的な平面図である。また、図1(b)は、図1(a)に示すA-A線に沿った略断面図である。

[0018] 図1に示すように、第1の実施形態によるジャンクションバリアショットキーダイオード1は、いずれも酸化ガリウム($\beta\text{-Ga}_2\text{O}_3$)からなる半導体基板20及びドリフト層30を備える。半導体基板20及びドリフト層30には、n型ドーパントとしてシリコン(Si)又はスズ(Sn)が導入されている。ドーパントの濃度は、ドリフト層30よりも半導体基板20の方が高く、これにより半導体基板20は n^+ 層、ドリフト層30は n^- 層として機能する。半導体基板20の不純物濃度は例えば $1 \times 10^{18} \text{ cm}^{-3}$ 程度であり、ドリフト層30の不純物濃度は例えば $3 \times 10^{16} \text{ cm}^{-3}$ 程度である。

[0019] 半導体基板20は、融液成長法などを用いて形成されたバルク結晶を切断加工したものであり、その厚みは $250 \mu\text{m}$ 程度である。半導体基板20の平面サイズについては特に限定されないが、一般的に素子に流す電流量に応じて選択することになり、順方向の最大電流量が20A程度であれば、平面視で $2.4 \text{ mm} \times 2.4 \text{ mm}$ 程度とすればよい。

[0020] 半導体基板20は、実装時において上面側に位置する上面21と、上面2

1の反対側であって、実装時において下面側に位置する裏面22を有する。上面21の全面にはドリフト層30が形成されている。ドリフト層30は、半導体基板20の上面21に反応性スパッタリング、PLD法、MBE法、MOCVD法、HVPE法などを用いて酸化ガリウムをエピタキシャル成長させた薄膜である。ドリフト層30の膜厚については特に限定されないが、一般的に素子の逆方向耐電圧に応じて選択することになり、600V程度の耐圧を確保するためには、例えば7 μ m程度とすればよい。

[0021] ドリフト層30の上面31には、ドリフト層30とショットキー接触するアノード電極40と、ドリフト層30とpn接合するp型半導体層60が形成されている。アノード電極40は、例えば白金(Pt)、パラジウム(Pd)、金(Au)、ニッケル(Ni)、モリブデン(Mo)、銅(Cu)等の金属からなる。アノード電極40は、異なる金属膜を積層した多層構造、例えば、Pt/Au、Pt/Al、Pd/Au、Pd/Al、Pt/Ti/AuまたはPd/Ti/Auであっても構わない。

[0022] p型半導体層60は、第1のp型半導体層61と第2のp型半導体層62を含んでいる。p型半導体層60は平面視で二重のリング状に形成されており、ドリフト層30の平坦な上面31に第2のp型半導体層62と第1のp型半導体層61がこの順に積層されている。これにより、第1のp型半導体層61はアノード電極40と接し、第2のp型半導体層62はドリフト層30とpn接合する。図1に示す例では、第2のp型半導体層62の側面もアノード電極40と接している。第1及び第2のp型半導体層61、62の材料としては、Si、GaAs、GaN、SiC、Ge、ZnSe、CdS、InP、SiGe、AlN、BN、AlGaN、NiO、Cu₂O、Ir₂O₃、Ag₂Oなどを用いることができるが、少なくとも、第2のp型半導体層62の材料としては、価電子帯上端準位が第1のp型半導体層61の価電子帯上端準位よりも低い材料を選択する必要がある。一例として、第1のp型半導体層61としては不純物濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 程度のNiOを選択することができ、第2のp型半導体層62としては不純物濃度が $1 \times 10^{16} \text{ cm}^{-3}$

³程度のBNを選択することができる。

- [0023] 半導体基板20の裏面22には、半導体基板20とオーミック接触するカソード電極50が設けられる。カソード電極50は、例えばチタン(Ti)等の金属からなる。カソード電極50は、異なる金属膜を積層した多層構造、例えば、Ti/AuまたはTi/Alであっても構わない。
- [0024] 本実施形態によるジャンクションバリアショットキーダイオード1に順方向電圧を印加すると、アノード電極40からドリフト層30へ向けて2つの電流パスが形成される。第1の電流パスは、図1(b)において符号P1で示すように、p型半導体層60を経由することなく、アノード電極40からドリフト層30へ電流が直接流れるパスである。第2の電流パスは、図1(b)において符号P2で示すように、p型半導体層60を経由するパスである。
- [0025] 図2は、本実施形態によるジャンクションバリアショットキーダイオード1のエネルギーバンド図であり、(a)は第1の電流パスP1におけるエネルギーバンドを示し、(b)は第2の電流パスP2におけるエネルギーバンドを示している。
- [0026] 図2(a)に示すように、第1の電流パスP1においては、アノード電極40とドリフト層30がショットキー接触していることから、この部分はショットキーバリアダイオードとして機能する。このため、順方向電圧が低く、且つ、スイッチング速度が速いことから、順方向電圧を印加した場合に最初にオンする。アノード電極40とドリフト層30の間のショットキー障壁の高さは ϕ_{b1} である。ここで、 E_F はフェルミレベル、 E_C は伝導帯下端準位、 E_V は価電子帯上端準位、 E_g はエネルギーバンドギャップを意味する。
- [0027] これに対し、図2(b)に示すように、第2の電流パスP2においては、アノード電極40とドリフト層30の間にp型半導体層60が介在する。このため、第1の電流パスP1に電流が流れた後、より高い順方向電圧が印加されると第2の電流パスP2がオンする。これにより、オン抵抗が大幅に低減される。

[0028] 図3は、順方向電圧 V_F と順方向電流 I_F の関係を示すグラフであり、符号Aは本実施形態によるジャンクションバリアショットキーダイオード1の特性を示し、符号Bは一般的なショットキーバリアダイオードの特性を示している。図3に示すように、一般的なショットキーバリアダイオードにおいては、例えば100Aといった突発的な大電流（サージ電流）が流れた場合、約50Vの電圧が発生し、大量の発熱によって焼損する。これに対し、本実施形態によるジャンクションバリアショットキーダイオード1では、100Aのサージ電流が流れた場合であっても、第2の電流パスP2がオンすることから、発生する電圧は約5V程度に抑えられる。

[0029] しかも、本実施形態においては、アノード電極40とドリフト層30の間に第1のp型半導体層61と第2のp型半導体層62がこの順に配置されている。図2(b)に示すように、フェルミレベル E_F と第1のp型半導体層61の価電子帯上端準位のエネルギー差は Φ_{b2} 、第1のp型半導体層61の価電子帯上端準位と第2のp型半導体層62の価電子帯上端準位のエネルギー差は ΔE_{v1} 、第2のp型半導体層62の価電子帯上端準位とドリフト層30の価電子帯上端準位のエネルギー差は ΔE_{v2} である。また、第1のp型半導体層61のバンドギャップは E_{g1} 、第2のp型半導体層62のバンドギャップは E_{g2} 、ドリフト層30のバンドギャップは E_{g3} である。そして、本実施形態においては、第2のp型半導体層62の価電子帯上端準位が第1のp型半導体層61の価電子帯上端準位よりも低いことから、p型半導体層60の材料として単一の半導体材料を用いた場合と比べ、エネルギー差 Φ_{b2} 及び ΔE_{v2} が低減する。これにより、ドリフト層30に正孔を注入するのに必要なエネルギーが低減されるとともに、アノード電極40とp型半導体層60の接触抵抗が低減することから、p型半導体層60の材料として単一の半導体材料を用いた場合と比べてサージ耐量が増加する。

[0030] ここで、第1及び第2のp型半導体層61、62の材料としては、エネルギー差 Φ_{b2} が1eV以下となり、エネルギー差 ΔE_{v2} が2eV以下となる材料を選択することが好ましい。例えば、第1のp型半導体層61の材料とし

てNiOを用い、第2のp型半導体層62の材料としてBNを用いた場合、NiOのバンドギャップ E_{g1} は3.7 eV程度、BNのバンドギャップ E_{g2} は6.2 eV程度であり、エネルギー差 Φ_{b2} は0.5 eV以下となる。このため、アノード電極40と第1のp型半導体層61をオーミック接触させることが可能となる。また、エネルギー差は ΔE_{v2} についても2 eV以下となり、ドリフト層30に正孔を注入するのに必要なエネルギーが十分に低減される。その他、エネルギー差 Φ_{b2} を1 eV以下、エネルギー差 ΔE_{v2} を2 eV以下とするためには、第1のp型半導体層61の材料としてNiOを用い、第2のp型半導体層62の材料としてAlNを用いても構わないし、第1のp型半導体層61の材料としてCu₂Oを用い、第2のp型半導体層62の材料としてBNを用いても構わないし、第1のp型半導体層61の材料としてCu₂Oを用い、第2のp型半導体層62の材料としてAlNを用いても構わないし、第1のp型半導体層61の材料としてGaNを用い、第2のp型半導体層62の材料としてBNを用いても構わないし、第1のp型半導体層61の材料としてAlGaNを用い、第2のp型半導体層62の材料としてBNを用いても構わないし、第1のp型半導体層61の材料としてCuGaO₂を用い、第2のp型半導体層62の材料としてBNを用いても構わない。これに対し、p型半導体層60の材料として単一の半導体材料を用いた結果、アノード電極40とp型半導体層60との間でオーミック接触を確保することができない場合には、図3において特性Cで示すように、サージ電流によって比較的大きな電圧が発生するおそれがある。

[0031] このように、本実施形態によるジャンクションバリアショットキーダイオード1は、p型半導体層60が第1及び第2のp型半導体層61、62の積層体によって構成されていることから、p型半導体層60の材料として単一の半導体材料を用いた場合と比べて大きなサージ耐量を得ることが可能となる。しかも、p型半導体層60をドリフト層30の平坦な上面31に形成していることから、簡単な製造プロセスにて作製することができる。

[0032] ここで、p型半導体層60の平面的な形状については図1(a)に示す形

状に限定されず、図4に示す第1の変形例のようにストライプ状であっても構わないし、図5に示す第2の変形例のようにドット状であっても構わないし、図6に示す第3の変形例のようにリングとストライプの組み合わせであっても構わないし、図7に示す第4の変形例のようにリングとドットの組み合わせであっても構わない。また、図8に示す第5の変形例のようにp型半導体層60の一部がアノード電極40で覆われていなくても構わないし、図9に示す第6の変形例のようにアノード電極40の幅がp型半導体層60よりも大きくても構わない。さらに、図10に示す第7の変形例のように、ドリフト層30の上面31にフィールド絶縁膜70を設け、アノード電極40の端部をフィールド絶縁膜70上に配置しても構わない。このようなフィールドプレート構造を採用すれば、ドリフト層30に印加される電界を緩和することが可能となる。

[0033] <第2の実施形態>

図11(a)は、本発明の第2の実施形態によるジャンクションバリアショットキーダイオード2の構成を示す模式的な平面図である。また、図11(b)は、図11(a)に示すA-A線に沿った略断面図である。

[0034] 図11に示すように、第2の実施形態によるジャンクションバリアショットキーダイオード2は、ドリフト層30にトレンチ32が設けられており、第2のp型半導体層62がトレンチ32に埋め込まれている点において、第1の実施形態によるジャンクションバリアショットキーダイオード1と相違している。その他の基本的な構成は、第1の実施形態によるジャンクションバリアショットキーダイオード1と同一であることから、同一の要素には同一の符号を付し、重複する説明は省略する。

[0035] トレンチ32は、ドリフト層30の上面31から半導体基板20に達しない深さを有しており、その内部に第2のp型半導体層62が埋め込まれている。一例として、トレンチ32の深さは3 μ m程度、トレンチ32の幅は1.5 μ m程度とすることができる。第1のp型半導体層61は、トレンチ32の外部であって、第2のp型半導体層62と接する位置に設けられている

。このため、本実施形態においてはアノード電極40と第2のp型半導体層62は直接接しない。

[0036] このように、第2の実施形態によるジャンクションバリアショットキーダイオード2においては、第2のp型半導体層62がドリフト層30に設けられたトレンチ32に埋め込まれていることから、第2のp型半導体層62とドリフト層30の接触面積が増大する。これにより、第2の電流パスP2の抵抗値をより低減することが可能となる。

[0037] また、図11に示す例では、第2のp型半導体層62の全体がトレンチ32に埋め込まれているが、第2のp型半導体層62の一部がトレンチ32の外部に設けられていても構わないし、図12に示す変形例のように、第1のp型半導体層61を含むp型半導体層60の全体がトレンチ32に埋め込まれていても構わない。

[0038] <第3の実施形態>

図13は、本発明の第3の実施形態によるジャンクションバリアショットキーダイオード3の構成を示す模式的な断面図である。

[0039] 図13に示すように、第3の実施形態によるジャンクションバリアショットキーダイオード3は、p型半導体層60に第3のp型半導体層63が含まれている点において、第1の実施形態によるジャンクションバリアショットキーダイオード1と相違している。その他の基本的な構成は、第1の実施形態によるジャンクションバリアショットキーダイオード1と同一であることから、同一の要素には同一の符号を付し、重複する説明は省略する。

[0040] 第3のp型半導体層63は、第1のp型半導体層61と第2のp型半導体層62の間に位置する。そして、第3のp型半導体層63の材料としては、価電子帯上端準位が第1のp型半導体層61の価電子帯上端準位よりも低く、且つ、第2のp型半導体層62の価電子帯上端準位よりも高い材料が選択される。

[0041] 図14は、本実施形態によるジャンクションバリアショットキーダイオード3のエネルギーバンド図であり、第2の電流パスP2におけるエネルギー

バンドを示している。

[0042] 図14に示すように、本実施形態においては、p型半導体層60が3層構造を有していることから、フェルミレベル E_F と第1のp型半導体層61の価電子帯上端準位のエネルギー差 Φ_{b2} や、第2のp型半導体層62の価電子帯上端準位とドリフト層30の価電子帯上端準位のエネルギー差 ΔE_{v2} をより低減することができる。これにより、ドリフト層30に正孔を注入するのに必要なエネルギーがより低減されるとともに、アノード電極40とp型半導体層60の接触抵抗がより低減することから、サージ耐量をより増大させることが可能となる。

[0043] 本実施形態によるジャンクションバリアショットキーダイオード3が例示するように、p型半導体層60を3層構造とすれば、サージ耐量をより増大させることが可能となる。さらに、p型半導体層60を4層以上の層構造とすることも可能である。例えば、p型半導体層をn層構造とした場合、図15に示すように、隣接する2層のp型半導体層のうち、アノード電極40側に位置するp型半導体層（図15では第4p層）の価電子帯上端準位がドリフト層30側に位置するp型半導体層（図15では第np層）の価電子帯上端準位よりも低く組み合わせが一部に存在していても構わない。また、図16に示すように、最もドリフト層30側に位置するp型半導体層（図15では第np層）の価電子帯上端準位がドリフト層30の価電子帯上端準位よりも低くても構わない。

[0044] 以上、本発明の好ましい実施形態について説明したが、本発明は、上記の実施形態に限定されることなく、本発明の主旨を逸脱しない範囲で種々の変更が可能であり、それらも本発明の範囲内に包含されるものであることはいうまでもない。

符号の説明

[0045] 1～3 ジャンクションバリアショットキーダイオード
20 半導体基板
21 半導体基板の上層

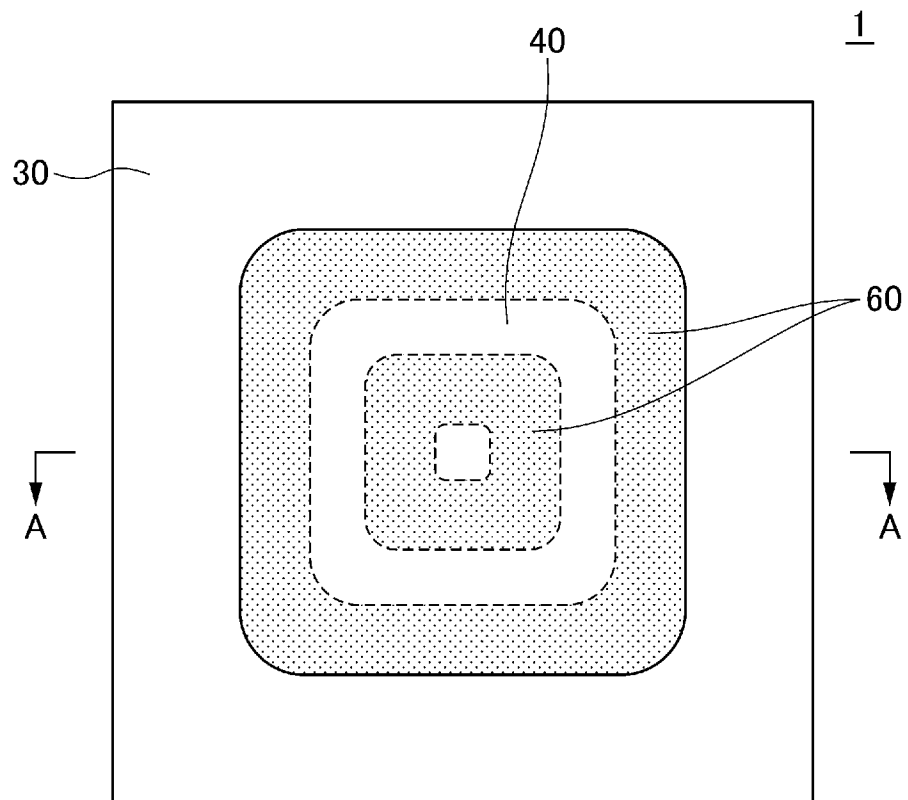
2 2	半導体基板の裏面
3 0	ドリフト層
3 1	半導体基板の上面
3 2	トレンチ
4 0	アノード電極
5 0	カソード電極
6 0	p型半導体層
6 1	第1のp型半導体層
6 2	第2のp型半導体層
6 3	第3のp型半導体層
7 0	フィールド絶縁膜
P 1	第1の電流パス
P 2	第2の電流パス

請求の範囲

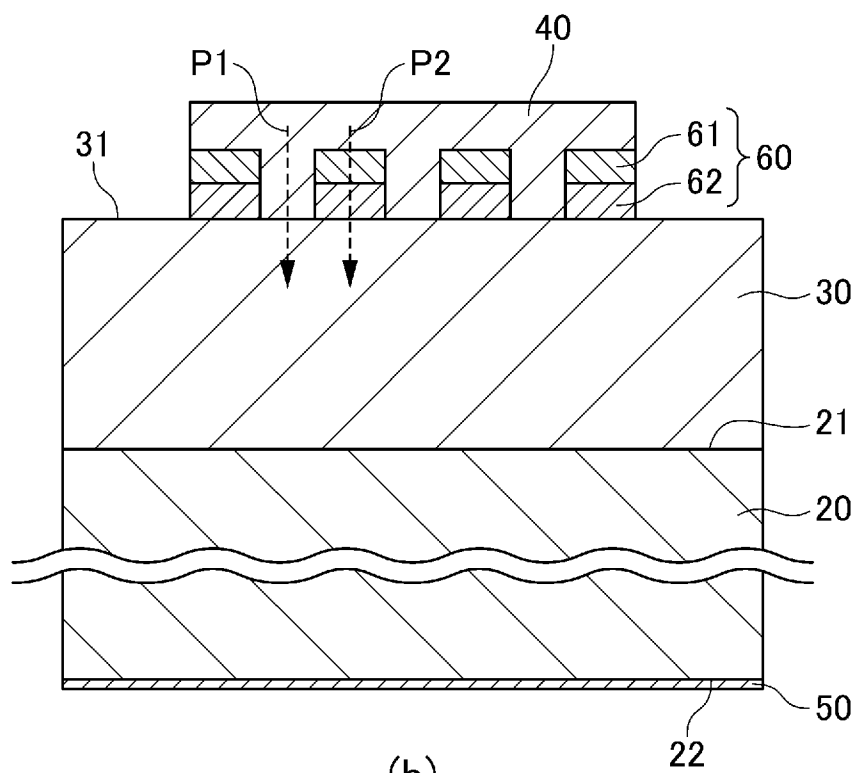
- [請求項1] 酸化ガリウムからなる半導体基板と、
前記半導体基板上に設けられた酸化ガリウムからなるドリフト層と、
、
前記ドリフト層と接するアノード電極と、
前記半導体基板と接するカソード電極と、
前記アノード電極及びドリフト層と接する p 型半導体層と、を備え、
、
前記 p 型半導体層は、前記アノード電極と接する第 1 の p 型半導体層と、前記ドリフト層と接する第 2 の p 型半導体層とを含み、
前記第 2 の p 型半導体層の価電子帯上端準位は、前記第 1 の p 型半導体層の価電子帯上端準位よりも低いことを特徴とするジャンクションバリアショットキーダイオード。
- [請求項2] 前記第 2 の p 型半導体層と前記第 1 の p 型半導体層は、前記ドリフト層の平坦な上面にこの順に積層されていることを特徴とする請求項 1 に記載のジャンクションバリアショットキーダイオード。
- [請求項3] 前記ドリフト層はトレンチを有し、前記 p 型半導体層の少なくとも一部が前記トレンチに埋め込まれていることを特徴とする請求項 1 に記載のジャンクションバリアショットキーダイオード。
- [請求項4] フェルミレベルと前記第 1 の p 型半導体層の価電子帯上端準位のエネルギー差は 1 eV 以下であり、前記第 2 の p 型半導体層の価電子帯上端準位と前記ドリフト層の価電子帯上端準位のエネルギー差が 2 eV 以下であることを特徴とする請求項 1 乃至 3 のいずれか一項に記載のジャンクションバリアショットキーダイオード。
- [請求項5] 前記 p 型半導体層は、前記第 1 の p 型半導体層と前記第 2 の p 型半導体層の間に位置する第 3 の p 型半導体層をさらに含み、
前記第 3 の p 型半導体層の価電子帯上端準位は、前記第 1 の p 型半導体層の価電子帯上端準位よりも低く、且つ、前記第 2 の p 型半導体

層の価電子帯上端準位よりも高いことを特徴とする請求項 1 乃至 4 の
いずれか一項に記載のジャンクションバリアショットキーダイオード
。

[図1]

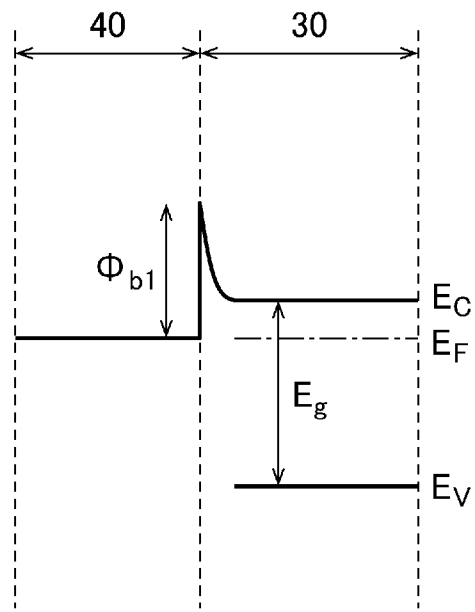


(a)

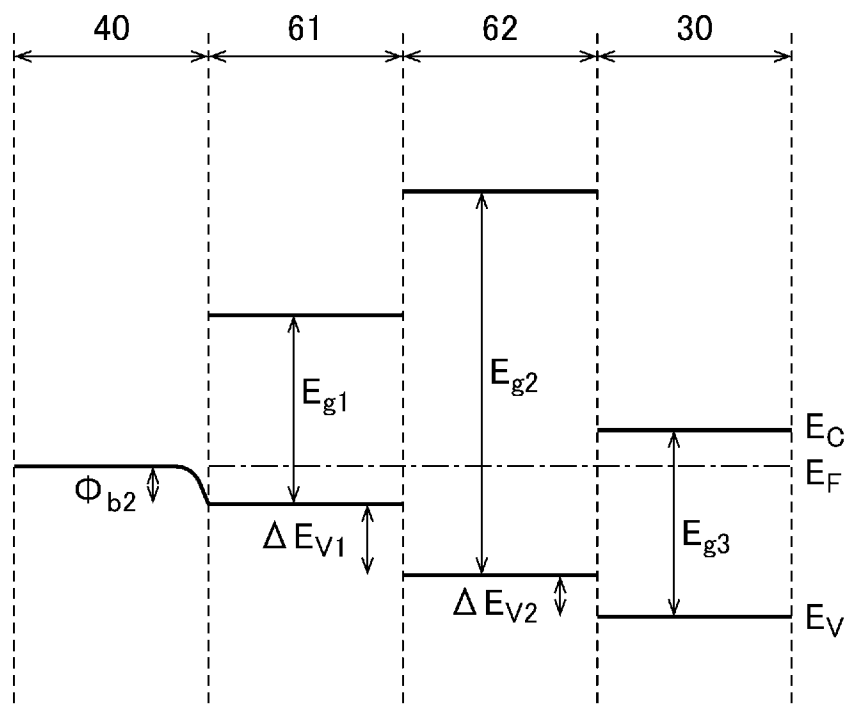


(b)

[図2]

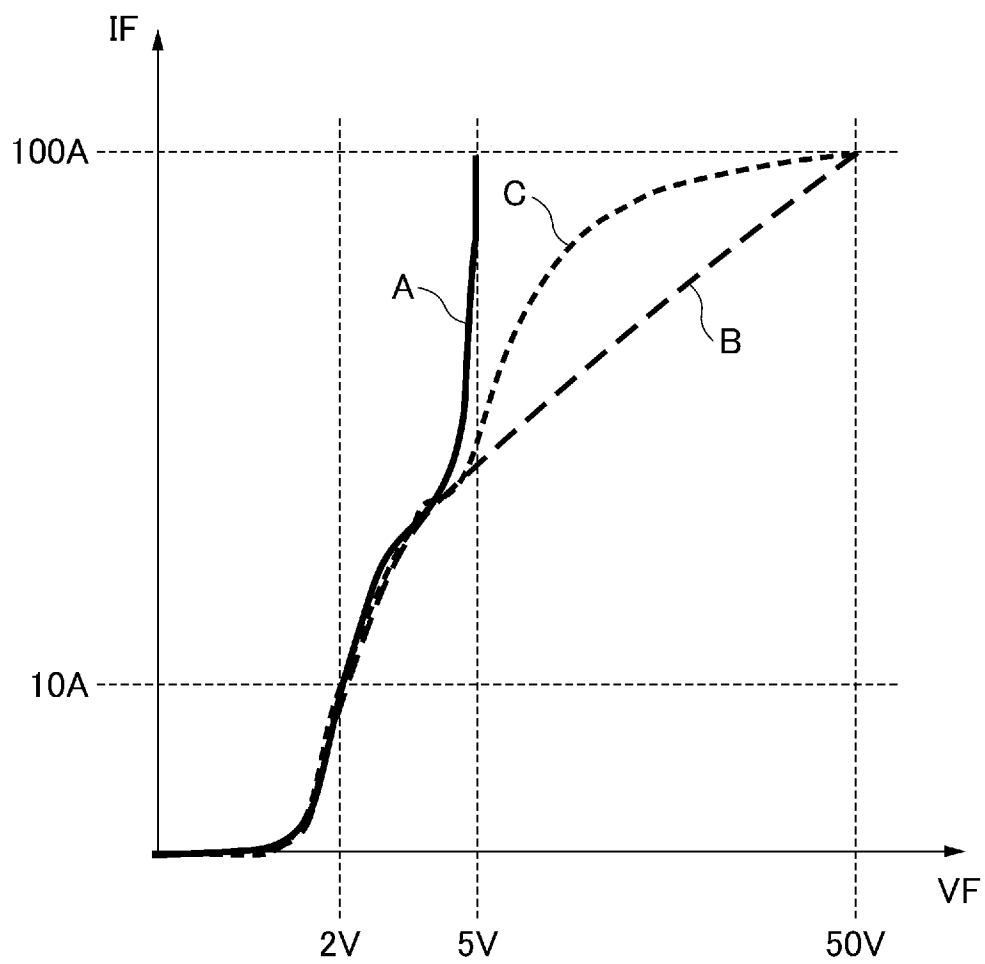


(a)

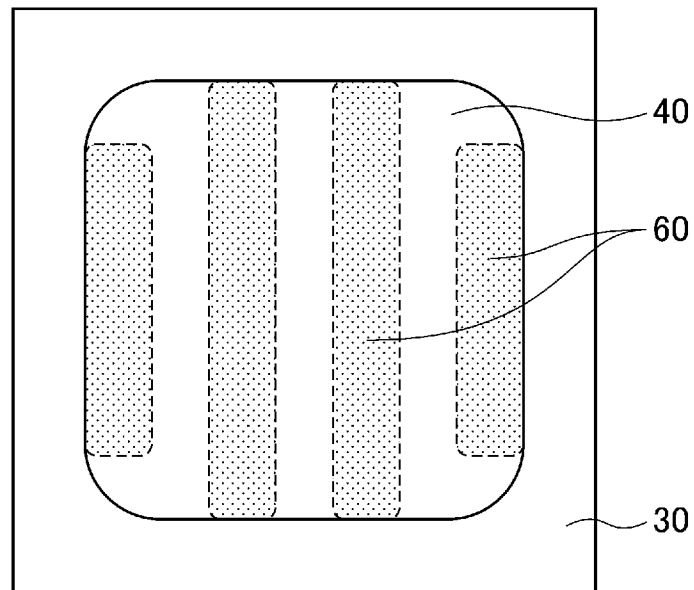


(b)

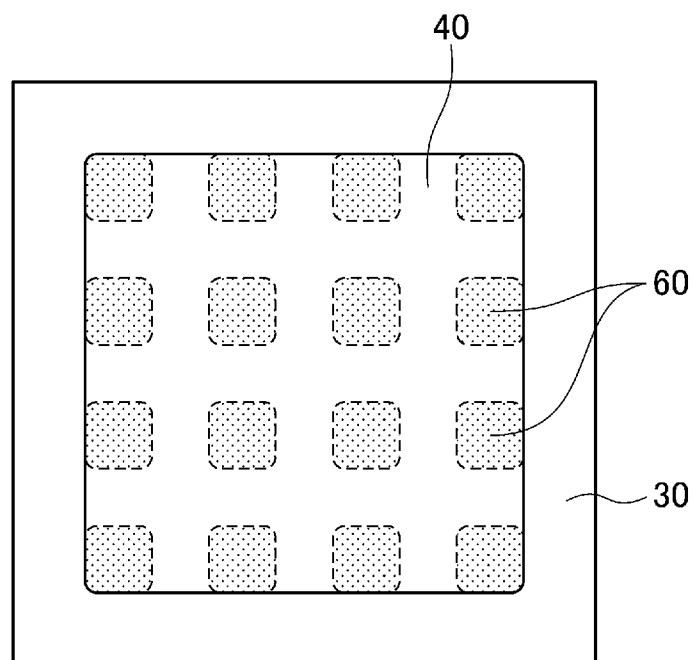
[図3]



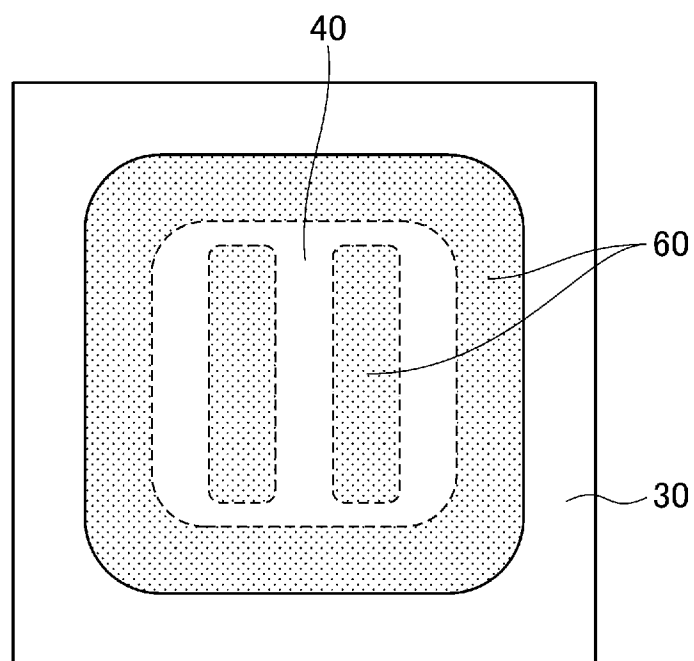
[図4]



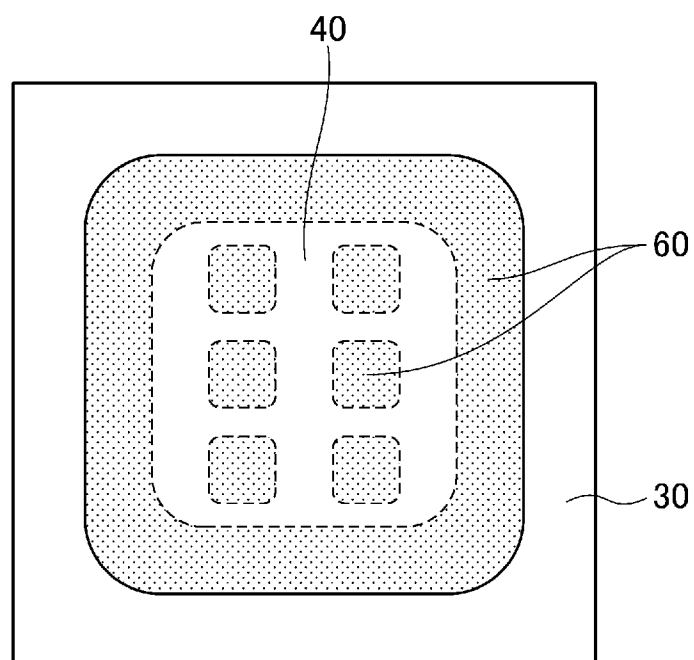
[図5]



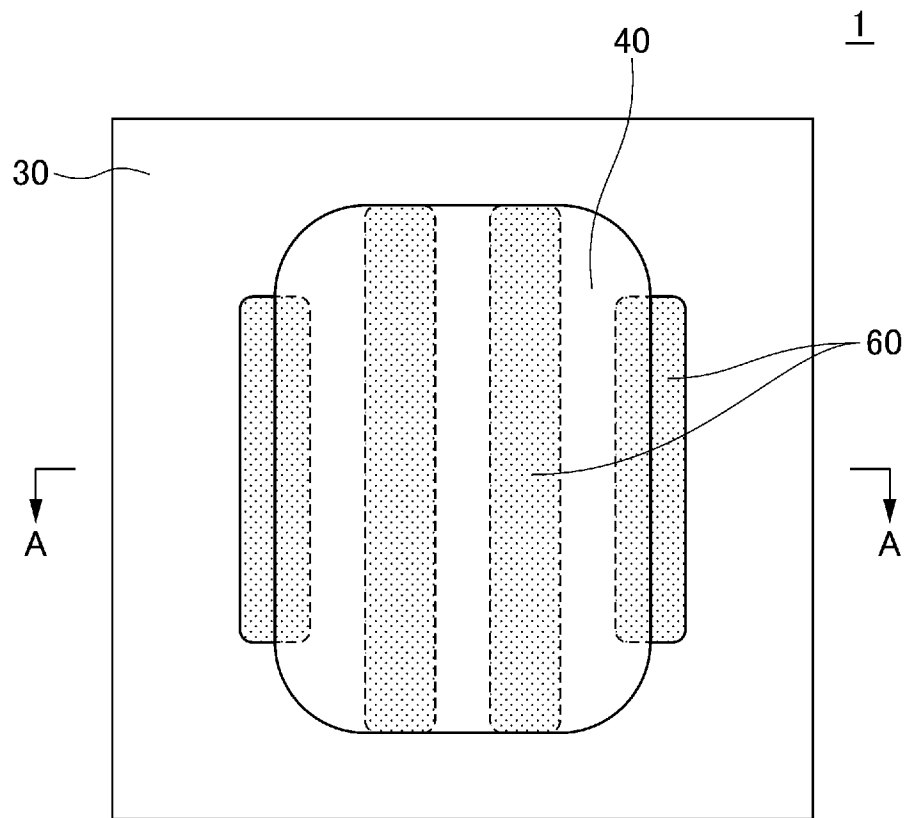
[図6]



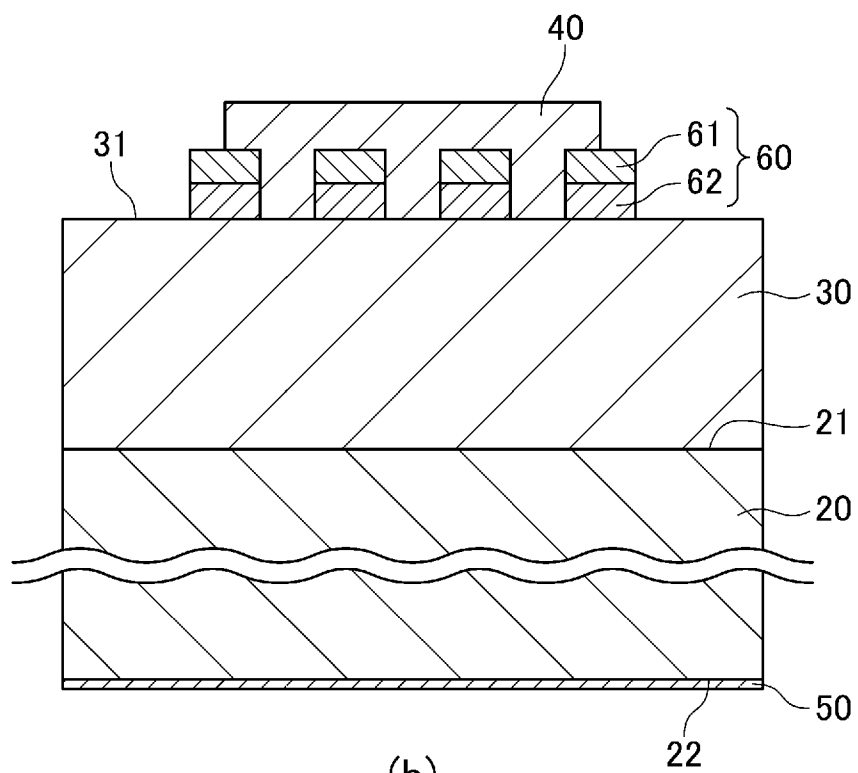
[図7]



[図8]

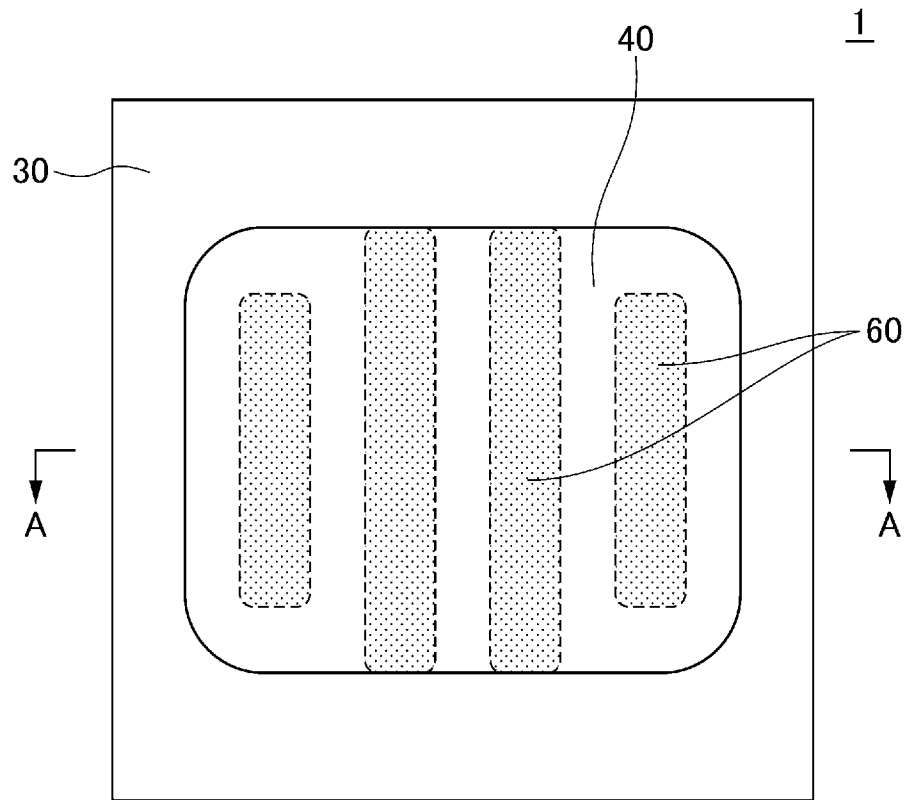


(a)

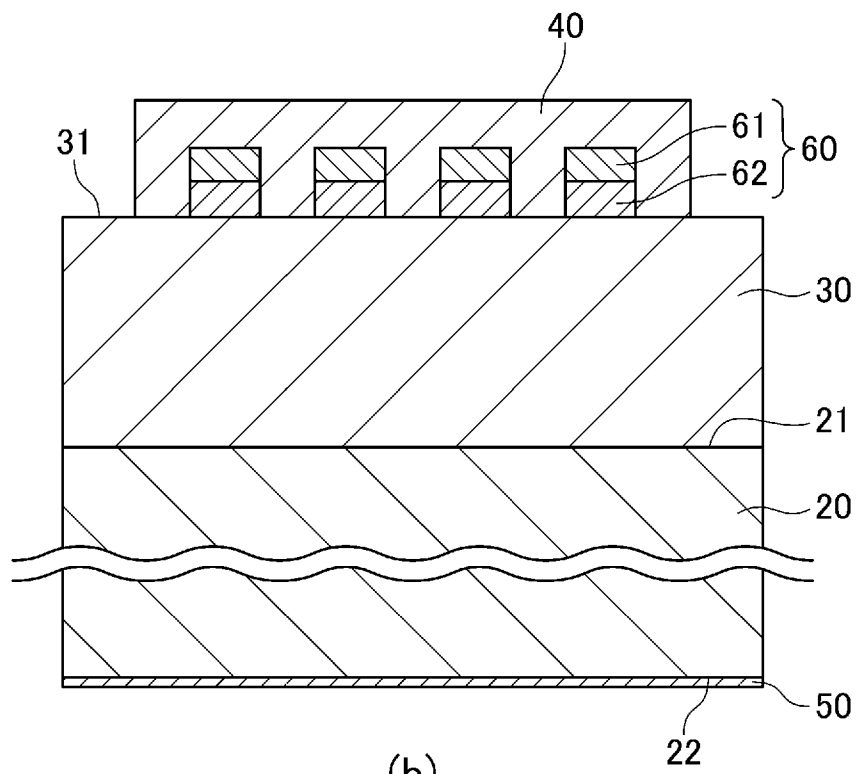


(b)

[図9]

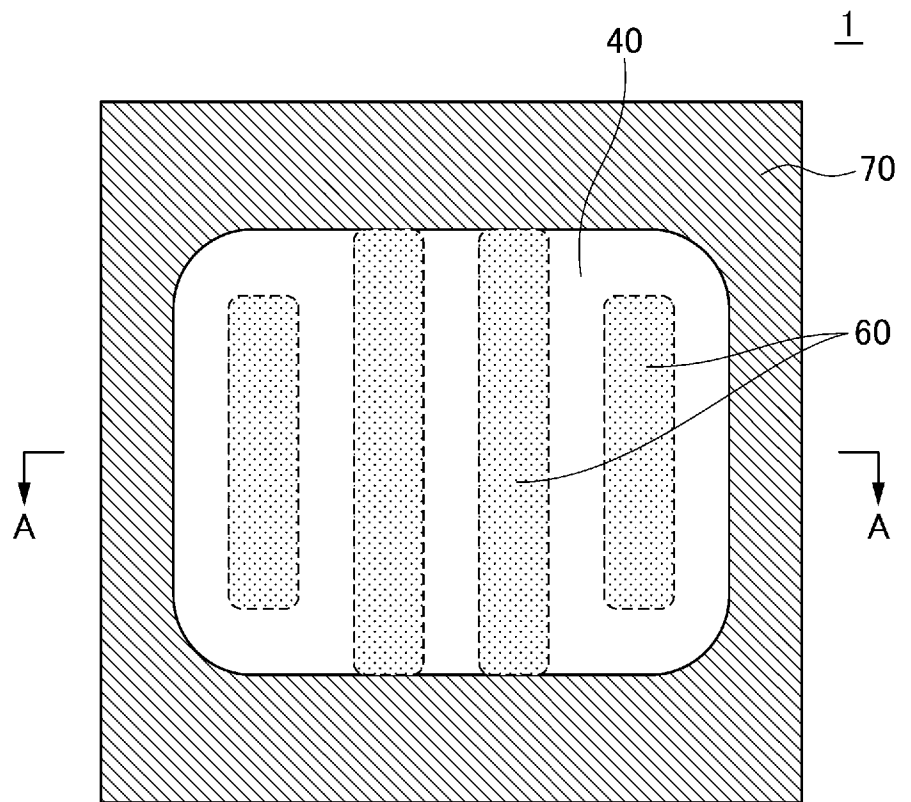


(a)

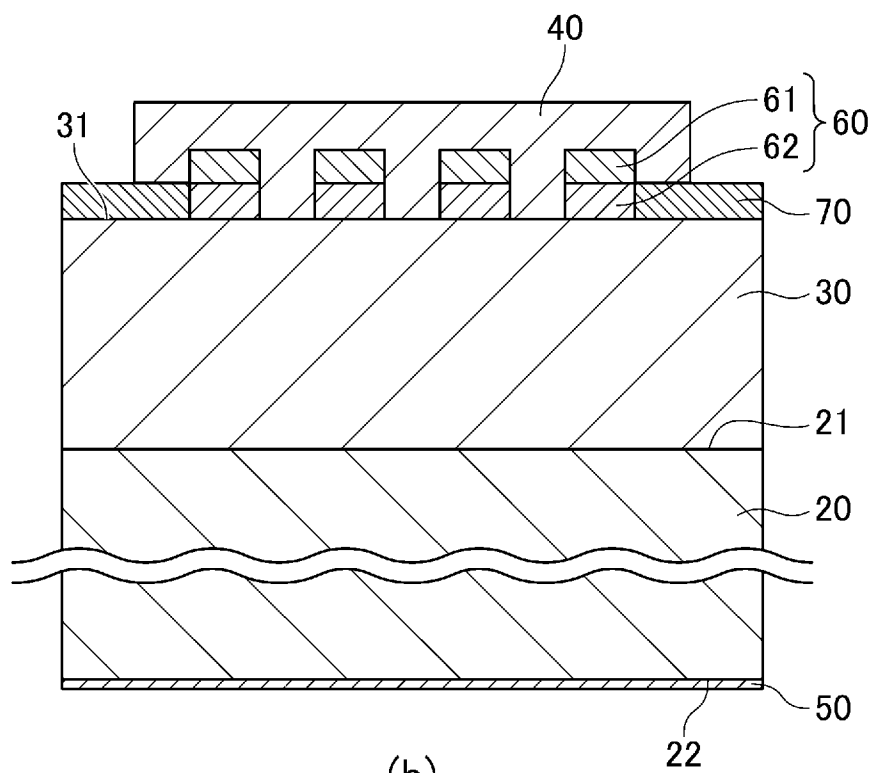


(b)

[図10]

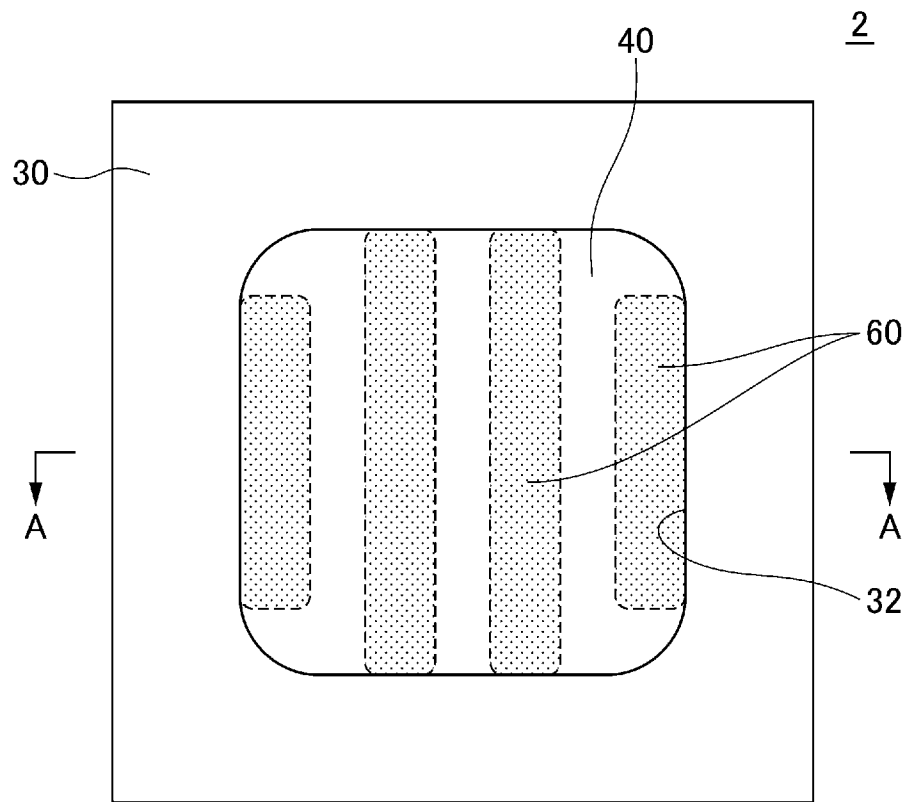


(a)

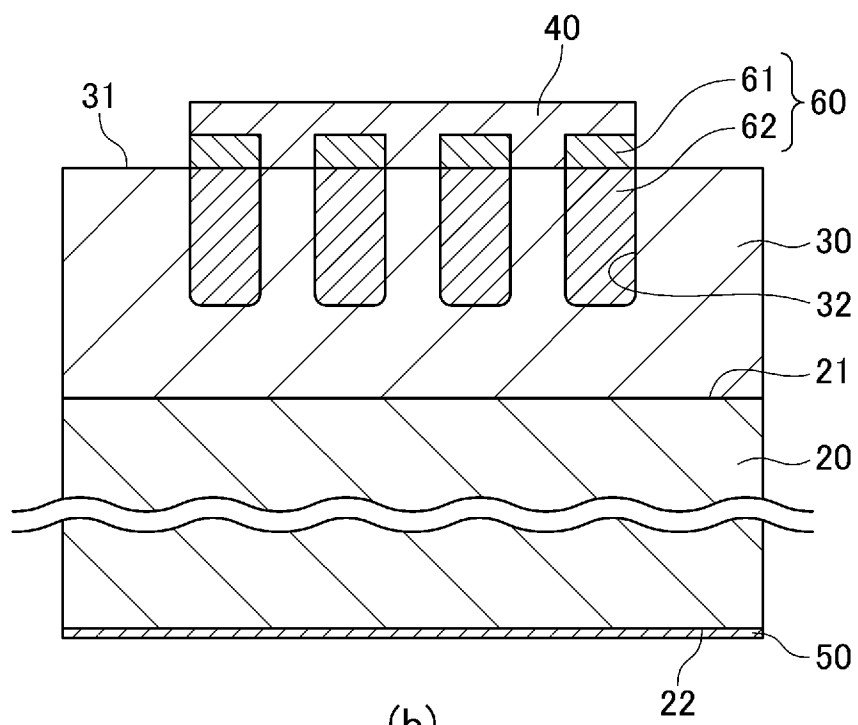


(b)

[図11]

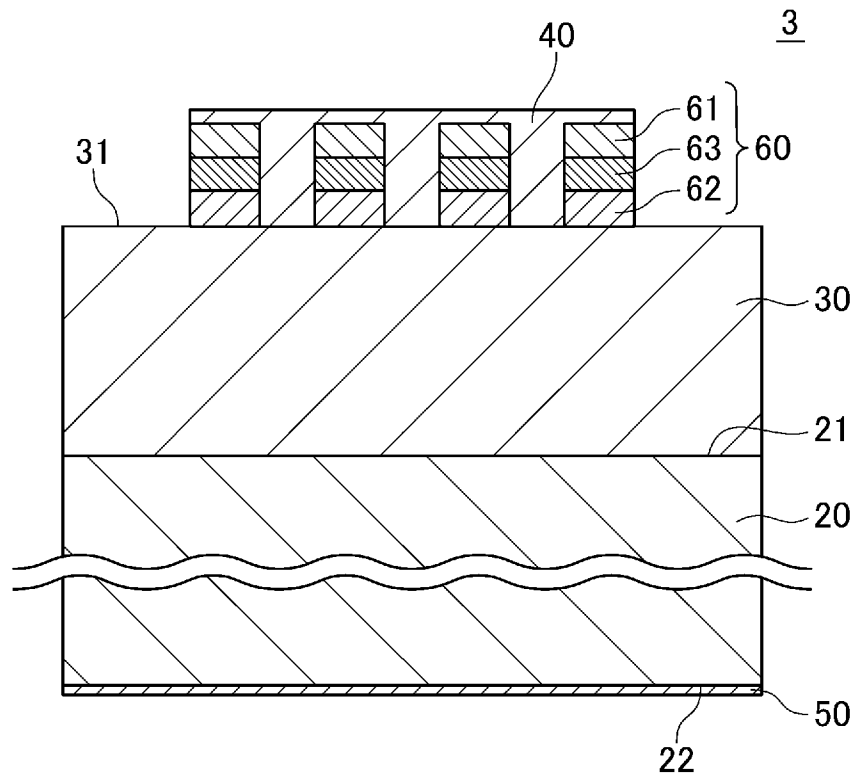


(a)

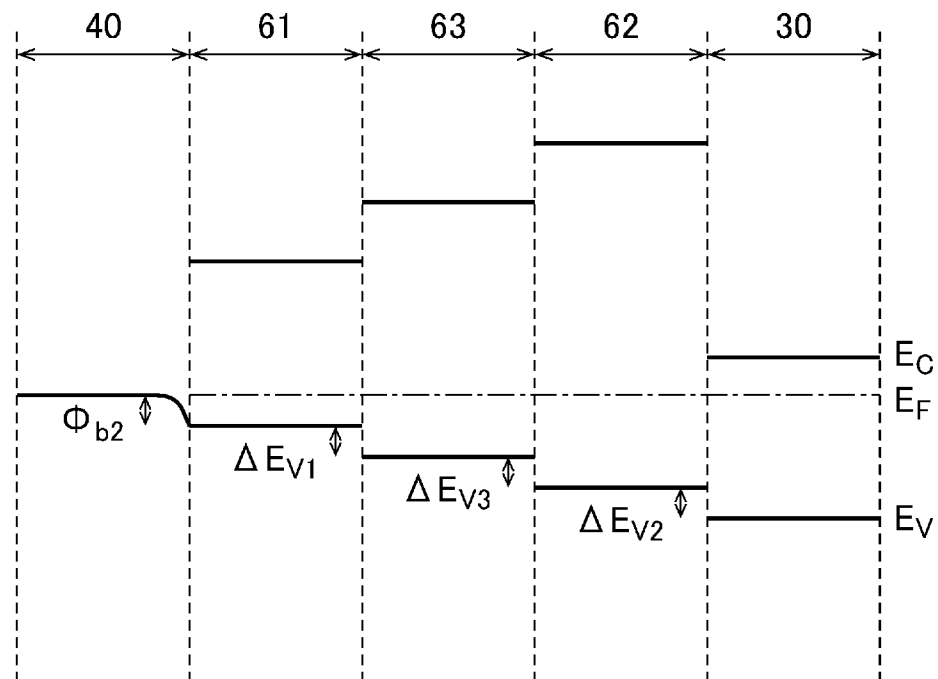


(b)

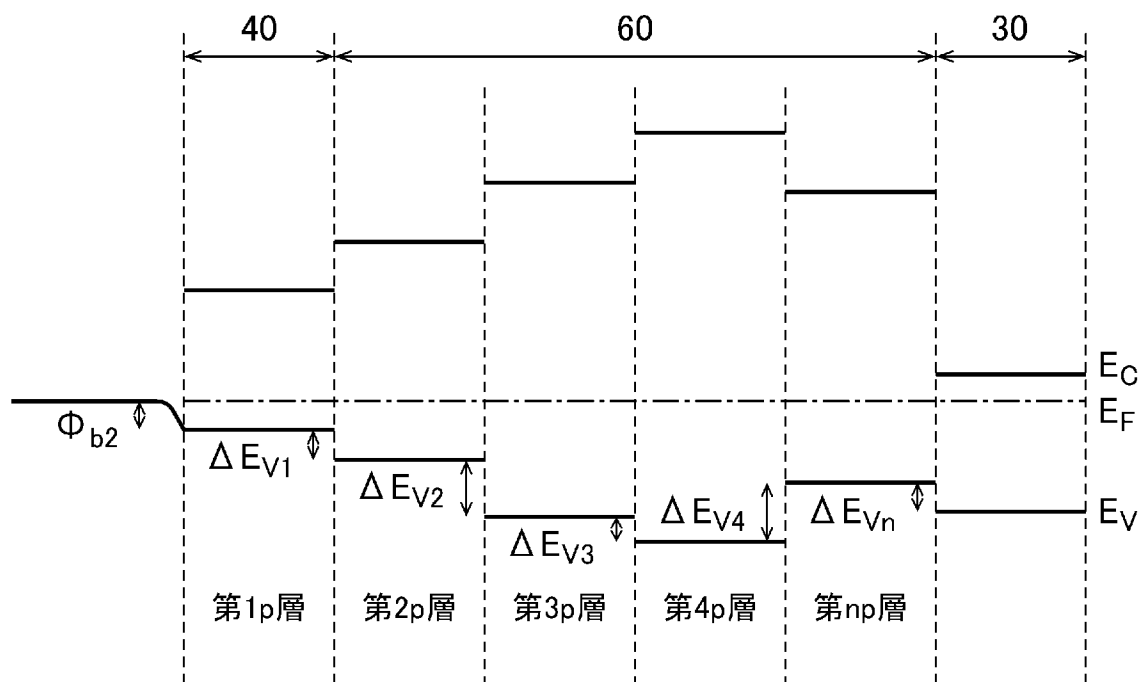
[図13]



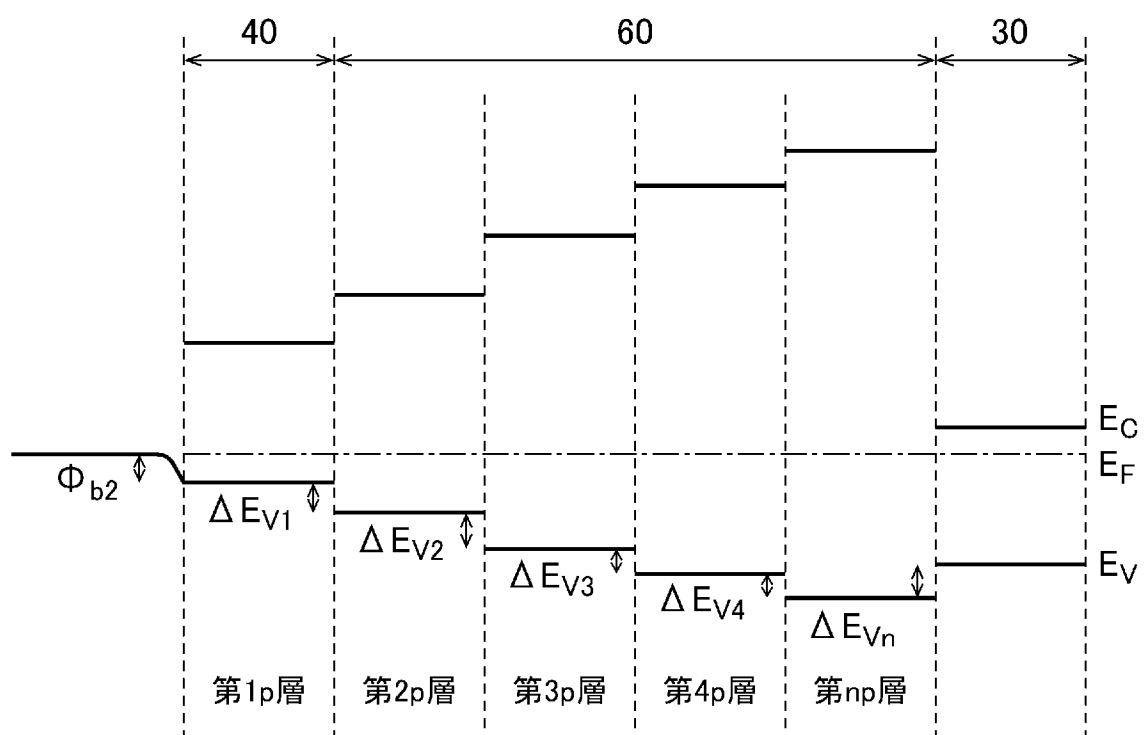
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/000365

A. CLASSIFICATION OF SUBJECT MATTER H01L 29/872 (2006.01)i; H01L 29/47 (2006.01)i; H01L 29/861 (2006.01)i; H01L 29/868 (2006.01)i FI: H01L29/86 301D; H01L29/86 301F; H01L29/91 F; H01L29/91 K; H01L29/91 D; H01L29/48 D; H01L29/48 M; H01L29/48 F According to International Patent Classification (IPC) or to both national classification and IPC																				
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L29/872; H01L29/47; H01L29/861; H01L29/868 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)																				
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2019-036593 A (TAMURA CORP., NOVEL CRYSTAL TECHNOLOGY, INC.) 07 March 2019 (2019-03-07) paragraphs [0038]-[0064], fig. 2</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>WO 2020/013242 A1 (FLOSFIA INC.) 16 January 2020 (2020-01-16) paragraphs [0037], [0038], [0040], fig. 1, 3</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>WO 2019/003861 A1 (MITSUBISHI ELECTRIC CORP.) 03 January 2019 (2019-01-03) paragraphs [0031]-[0053], fig. 1, 2</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>JP 2017-135175 A (TOYODA GOSEI CO., LTD.) 03 August 2017 (2017-08-03) paragraphs [0035]-[0049], [0240], fig. 1</td> <td>1-5</td> </tr> <tr> <td>A</td> <td>JP 2016-201448 A (TOYOTA MOTOR CORP., DENSO CORP., TOYOTA CENTRAL R&D LABS., INC.) 01 December 2016 (2016-12-01) paragraphs [0013]-[0024], fig. 1-4</td> <td>1-5</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	A	JP 2019-036593 A (TAMURA CORP., NOVEL CRYSTAL TECHNOLOGY, INC.) 07 March 2019 (2019-03-07) paragraphs [0038]-[0064], fig. 2	1-5	A	WO 2020/013242 A1 (FLOSFIA INC.) 16 January 2020 (2020-01-16) paragraphs [0037], [0038], [0040], fig. 1, 3	1-5	A	WO 2019/003861 A1 (MITSUBISHI ELECTRIC CORP.) 03 January 2019 (2019-01-03) paragraphs [0031]-[0053], fig. 1, 2	1-5	A	JP 2017-135175 A (TOYODA GOSEI CO., LTD.) 03 August 2017 (2017-08-03) paragraphs [0035]-[0049], [0240], fig. 1	1-5	A	JP 2016-201448 A (TOYOTA MOTOR CORP., DENSO CORP., TOYOTA CENTRAL R&D LABS., INC.) 01 December 2016 (2016-12-01) paragraphs [0013]-[0024], fig. 1-4	1-5
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																		
A	JP 2019-036593 A (TAMURA CORP., NOVEL CRYSTAL TECHNOLOGY, INC.) 07 March 2019 (2019-03-07) paragraphs [0038]-[0064], fig. 2	1-5																		
A	WO 2020/013242 A1 (FLOSFIA INC.) 16 January 2020 (2020-01-16) paragraphs [0037], [0038], [0040], fig. 1, 3	1-5																		
A	WO 2019/003861 A1 (MITSUBISHI ELECTRIC CORP.) 03 January 2019 (2019-01-03) paragraphs [0031]-[0053], fig. 1, 2	1-5																		
A	JP 2017-135175 A (TOYODA GOSEI CO., LTD.) 03 August 2017 (2017-08-03) paragraphs [0035]-[0049], [0240], fig. 1	1-5																		
A	JP 2016-201448 A (TOYOTA MOTOR CORP., DENSO CORP., TOYOTA CENTRAL R&D LABS., INC.) 01 December 2016 (2016-12-01) paragraphs [0013]-[0024], fig. 1-4	1-5																		
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.																				
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family																				
Date of the actual completion of the international search 20 March 2023		Date of mailing of the international search report 04 April 2023																		
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.																		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/000365

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2019-036593	A	07 March 2019	US 2020/0168711 A1 paragraphs [0057]-[0083], fig. 2 WO 2019/031204 A1 EP 3667737 A1 CN 111033758 A	
WO	2020/013242	A1	16 January 2020	US 2021/0320179 A1 paragraphs [0076], [0077], [0079], fig. 1, 3 EP 3823044 A1 CN 112424950 A	
WO	2019/003861	A1	03 January 2019	US 2020/0185541 A1 paragraphs [0053]-[0076], fig. 1, 2 DE 112018003362 T5 CN 110809826 A	
JP	2017-135175	A	03 August 2017	(Family: none)	
JP	2016-201448	A	01 December 2016	US 2016/0300960 A1 paragraphs [0022]-[0033], fig. 1-4 DE 102016105041 A1 CN 106057912 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/872(2006.01)i; H01L 29/47(2006.01)i; H01L 29/861(2006.01)i; H01L 29/868(2006.01)i FI: H01L29/86 301D; H01L29/86 301F; H01L29/91 F; H01L29/91 K; H01L29/91 D; H01L29/48 D; H01L29/48 M; H01L29/48 F		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L29/872; H01L29/47; H01L29/861; H01L29/868 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で利用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2019-036593 A（株式会社タムラ製作所，株式会社ノベルクリスタルテクノロ ジー） 07.03.2019（2019-03-07） 段落0038-0064，図2	1-5
A	WO 2020/013242 A1（株式会社FLOSFIA） 16.01.2020（2020-01-16） 段落0037-0038，0040，図1,3	1-5
A	WO 2019/003861 A1（三菱電機株式会社） 03.01.2019（2019-01-03） 段落0031-0053，図1,2	1-5
A	JP 2017-135175 A（豊田合成株式会社） 03.08.2017（2017-08-03） 段落0035-0049，0240，図1	1-5
A	JP 2016-201448 A（トヨタ自動車株式会社，株式会社デンソー，株式会社豊田中央研 究所） 01.12.2016（2016-12-01） 段落0013-0024，図1-4	1-5
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に 公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若し くは他の特別な理由を確立するために引用する文献（理由を 付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の 後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵 触するものではなく、発明の原理又は理論の理解のために引 用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性 又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献 との、当業者にとって自明である組合せによって進歩性がな いと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 20.03.2023		国際調査報告の発送日 04.04.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 恩田 和彦 5F 5896 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/000365

引用文献			公表日	パテントファミリー文献	公表日
JP	2019-036593	A	07.03.2019	US 2020/0168711 A1 段落0057-0083, 図2 WO 2019/031204 A1 EP 3667737 A1 CN 111033758 A	
WO	2020/013242	A1	16.01.2020	US 2021/0320179 A1 段落0076-0077, 0079, 図1, 3 EP 3823044 A1 CN 112424950 A	
WO	2019/003861	A1	03.01.2019	US 2020/0185541 A1 段落0053-0076, 図1, 2 DE 112018003362 T5 CN 110809826 A	
JP	2017-135175	A	03.08.2017	(ファミリーなし)	
JP	2016-201448	A	01.12.2016	US 2016/0300960 A1 段落0022-0033, 図1-4 DE 102016105041 A1 CN 106057912 A	