

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-35925
(P2019-35925A)

(43) 公開日 平成31年3月7日(2019.3.7)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/3233 (2016.01)	G09G 3/3233	3K107
G09G 3/20 (2006.01)	G09G 3/20 612U	5C080
HO1L 51/50 (2006.01)	G09G 3/20 624B	5C380
	G09G 3/20 611A	
	G09G 3/20 624C	
審査請求 未請求 請求項の数 8 OL (全 15 頁) 最終頁に続く		

(21) 出願番号	特願2017-159014 (P2017-159014)	(71) 出願人	514188173 株式会社 J O L E D 東京都千代田区神田錦町三丁目23番地
(22) 出願日	平成29年8月22日 (2017.8.22)	(74) 代理人	110001357 特許業務法人つばさ国際特許事務所
		(72) 発明者	石井 宏明 東京都千代田区神田錦町三丁目23番地 株式会社 J O L E D 内
		(72) 発明者	磯部 鉄平 神奈川県藤沢市辻堂新町3丁目3番1号 ソニーエンジニアリング株式会社内
		Fターム(参考)	3K107 AA01 BB01 CC02 CC14 CC31 FF04 HH04 HH05
		最終頁に続く	

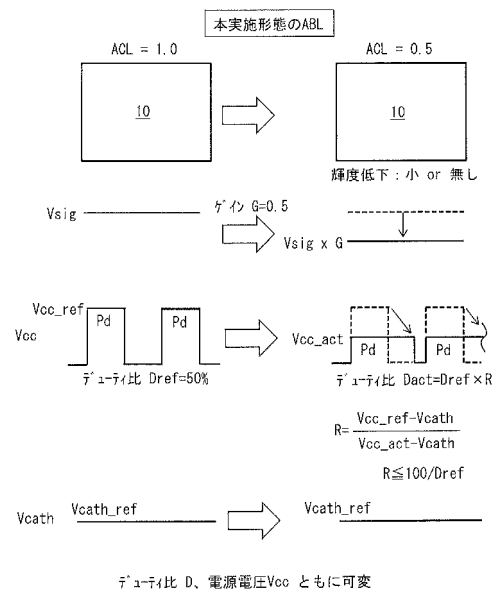
(54) 【発明の名称】 輝度制御装置、発光装置および輝度制御方法

(57) 【要約】

【課題】消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することの可能な輝度制御装置、発光装置および輝度制御方法を提供する。

【解決手段】本開示の一実施形態の輝度制御装置は、画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御部を備えている。この輝度制御部は、映像信号に基づいて、自発光素子のアノード側の第1電圧源から出力される第1電圧と、自発光素子のカソード側の第2電圧源から出力される第2電圧との電位差と、自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御部を備え、

前記輝度制御部は、映像信号に基づいて、前記自発光素子のアノード側の第 1 電圧源から出力される第 1 電圧と、前記自発光素子のカソード側の第 2 電圧源から出力される第 2 電圧との電位差と、前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する

輝度制御装置。

【請求項 2】

前記輝度制御部は、前記映像信号に基づいて、前記電位差を初期電位差よりも小さくするとともに、前記デューティ比を、初期デューティ比よりも大きくする

請求項 1 に記載の輝度制御装置。

【請求項 3】

前記輝度制御部は、1 フレーム画像あたりの消費電力を基準消費電力としたときに、前記画素アレイ部の前記 1 フレーム画像あたりの消費電力が前記基準消費電力を超えない範囲内で、前記デューティ比を制御する

請求項 2 に記載の輝度制御装置。

【請求項 4】

各前記画素は、前記自発光素子と、前記自発光素子に流れる駆動電流を制御する駆動トランジスタと、前記映像信号に基づく信号電圧を前記駆動トランジスタのゲートに書き込む書き込みトランジスタとを有し、

前記輝度制御部は、前記電位差を波高値とする前記デューティ比の前記電圧パルスを、前記駆動トランジスタおよび前記自発光素子を含む電流経路に印加させる

請求項 1 または請求項 2 に記載の輝度制御装置。

【請求項 5】

前記輝度制御部は、前記信号電圧が前記映像信号に応じた値よりも小さな値となるように前記映像信号を補正することにより前記駆動電流を制限する A B L (自動輝度制限: Automatically Brightness Limit) を行うときに、前記電位差と、前記デューティ比とを動的に制御する

請求項 4 に記載の輝度制御装置。

【請求項 6】

前記輝度制御部は、前記 A B L を行っていないときの 1 フレーム画像あたりの消費電力を基準消費電力としたときに、前記画素アレイ部の前記 1 フレーム画像あたりの消費電力が前記基準消費電力を超えない範囲内で前記デューティ比を制御する

請求項 5 に記載の輝度制御装置。

【請求項 7】

画素ごとに電流駆動型の自発光素子を有する画素アレイ部と、

前記画素アレイ部の発光輝度を制御する輝度制御部と

を備え、

前記輝度制御部は、映像信号に基づいて、前記自発光素子のアノード側の第 1 電圧源から出力される第 1 電圧と、前記自発光素子のカソード側の第 2 電圧源から出力される第 2 電圧との電位差と、前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する

発光装置。

【請求項 8】

画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御方法であって、

映像信号に基づいて、前記自発光素子のアノード側の第 1 電圧源から出力される第 1 電圧と、前記自発光素子のカソード側の第 2 電圧源から出力される第 2 電圧との電位差と、

10

20

30

40

50

前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御すること

を含む

輝度制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、輝度制御装置、発光装置および輝度制御方法に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、画素の発光素子として、流れる電流値に応じて発光輝度が変化する電流駆動型の光学素子、例えば有機EL素子を用いた表示装置が開発され、商品化が進められている（例えば、特許文献1参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2016-99468号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、上記表示装置において、消費電力の増大を抑えるために電流を小さくした場合、発光輝度が低下してしまう。発光輝度の低下量によっては、表示品質に悪影響を及ぼす。従って、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することの可能な輝度制御装置、発光装置および輝度制御方法を提供することが望ましい。

【課題を解決するための手段】

【0005】

本開示の一実施形態の輝度制御装置は、画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御部を備えている。この輝度制御部は、映像信号に基づいて、自発光素子のアノード側の第1電圧源から出力される第1電圧と、自発光素子のカソード側の第2電圧源との電位差と、自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する。

【0006】

本開示の一実施形態の発光装置は、画素ごとに電流駆動型の自発光素子を有する画素アレイ部と、画素アレイ部の発光輝度を制御する輝度制御部とを備えている。この輝度制御部は、映像信号に基づいて、自発光素子のアノード側の第1電圧源から出力される第1電圧と、自発光素子のカソード側の第2電圧源との電位差と、自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する。

【0007】

本開示の一実施形態の輝度制御方法は、画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御するものである。この輝度制御方法は、映像信号に基づいて、自発光素子のアノード側の第1電圧源から出力される第1電圧と、自発光素子のカソード側の第2電圧源との電位差と、自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御することを含む。

【発明の効果】

【0008】

本開示の一実施形態の輝度制御装置、発光装置および輝度制御方法によれば、映像信号に基づいて、上記電位差と、上記デューティ比とを動的に制御するようにしたので、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。なお、上記内容は本開示の一例である。本開示の効果は、上述したものに限らず、他の異なる効果であってもよいし、更に他の効果を含んでいてもよい。

10

20

30

40

50

【図面の簡単な説明】

【0009】

【図1】本開示の一実施の形態に係る表示装置の概略構成例を表す図である。

【図2】図1の各画素の回路構成例を表す図である。

【図3】図1のコントローラの機能ブロックの一例を表す図である。

【図4】図1のコントローラで行われる信号処理の一例を表す図である。

【図5】図1のコントローラにおける、映像信号に基づく出力電圧制御の手順の一例を表す図である。

【図6】従来のコントローラにおける、映像信号に基づく電圧源の制御の一例を表す図である。

10

【図7】図1のコントローラの機能ブロックの一変形例を表す図である。

【発明を実施するための形態】

【0010】

以下、本開示を実施するための形態について、図面を参照して詳細に説明する。以下に説明する実施の形態は、いずれも本開示の好ましい一具体例を示すものである。したがって、以下の実施の形態で示される数値、形状、材料、構成要素、構成要素の配置位置及び接続形態などは、一例であって本開示を限定する主旨ではない。よって、以下の実施の形態における構成要素のうち、本開示の最上位概念を示す独立請求項に記載されていない構成要素については、任意の構成要素として説明される。なお、各図は、模式図であり、必ずしも厳密に図示されたものではない。また、各図において、実質的に同一の構成に対しては同一の符号を付しており、重複する説明は省略又は簡略化する。

20

【0011】

< 1. 実施の形態 >

[構成]

図1は、本開示の一実施の形態に係る表示装置1の断面構成の一例を表したものである。図2は、表示装置1に設けられた各画素11の回路構成の一例を表したものである。表示装置1は、例えば、表示パネル10、コントローラ20、ドライバ30および電源回路40を備えている。表示装置1は、本開示の「発光装置」の一具体例に相当する。コントローラ20は、本開示の「輝度制御部」の一具体例に相当する。ドライバ30は、例えば、表示パネル10の外縁部分に実装されている。コントローラ20および電源回路40は、例えば、FPC(Flexible printed circuits)を介して表示パネル10と連結された基板上に実装されている。表示パネル10は、行列状に配置された複数の画素11を含む画素アレイ部10Aを有している。コントローラ20およびドライバ30は、外部から入力された映像信号Dinおよび同期信号Tinに基づいて、表示パネル10(複数の画素11)を駆動する。電源回路40は、ドライバ30および表示パネル10に所定の電圧を供給する。

30

【0012】

(表示パネル10)

表示パネル10は、コントローラ20およびドライバ20によって各画素11がアクティブマトリクス駆動されることにより、外部から入力された映像信号Dinおよび同期信号Tinに基づく画像を表示する。表示パネル10は、例えば、行方向に延在する複数の走査線WSLと、列方向に延在する複数の信号線DTL、複数の電源線DSLおよび複数のカソード線CTLと、行列状に配置された複数の画素11とを有している。なお、複数のカソード線CTLの代わりに、画素アレイ部10A全体に形成されたカソードシートが設けられていてもよい。この場合、以下の説明において、カソード線CTLをカソードシートに読み替えるものとする。

40

【0013】

走査線WSLは、各画素11の選択に用いられるものであり、各画素11を所定の単位(例えば画素行)ごとに選択する選択パルスPwを各画素11に供給するためのものである。信号線DTLは、映像信号Dinに基づいた信号電圧Vsigの、各画素11への供

50

給に用いられるものである。各信号線DTLは、後述の水平セレクタ31の出力端に接続されている。各画素列には、例えば、複数の信号線DTLが1本ずつ、割り当てられている。各走査線WSLは、後述のライトスキャナ32の出力端に接続されている。各画素行には、例えば、複数の走査線WSLが1本ずつ、割り当てられている。

【0014】

電源線DSLは、電源回路40から出力される電源電圧Vcc（第1電圧）を各画素11（後述の有機電界発光素子11B）に供給するためのものである。カソード線CTLは、電源回路40から出力されるカソード電圧Vcath（第2電圧）を各画素11（後述の有機電界発光素子11B）に供給するためのものである。各電源線DSLおよび各カソード線CTLは、電源回路40の出力端に接続されている。

10

【0015】

画素アレイ部10Aに設けられた複数の画素11は、例えば、赤色光を発する複数の画素11、緑色光を発する複数の画素11および青色光を発する複数の画素11で構成されている。なお、複数の画素11は、例えば、さらに、他の色（例えば、白色や、黄色など）を発する複数の画素11を含んで構成されていてもよい。

【0016】

各画素11は、例えば、画素回路11Aと、電流駆動型の自発光素子である有機電界発光素子11Bとを有している。

【0017】

画素回路11Aは、有機電界発光素子11Bの発光・消光を制御する。画素回路11Aは、後述の書込走査によって各画素11に書き込んだ電圧を保持する機能を有している。画素回路11Aは、例えば、駆動トランジスタTr1、書込トランジスタTr2および保持容量Csを含んで構成されている。

20

【0018】

書込トランジスタTr2は、駆動トランジスタTr1のゲートに対する、映像信号Dinもしくは映像信号Doutに対応した信号電圧Vsigの印加を制御する。具体的には、書込トランジスタTr2は、信号線DTLの電圧をサンプリングするとともに、サンプリングにより得られた電圧を駆動トランジスタTr1のゲートに書き込む。書込トランジスタTr2は、信号線DTLの電圧をサンプリングすることにより、信号電圧Vsigを波高値とするデータパルスを生成し、生成したデータパルスを駆動トランジスタTr1のゲートに印加する。

30

【0019】

駆動トランジスタTr1は、有機電界発光素子11Bに直列に接続されている。駆動トランジスタTr1は、有機電界発光素子11Bを駆動する。駆動トランジスタTr1は、書込トランジスタTr2によってサンプリングされた電圧の大きさに応じて有機電界発光素子11Bに流れる電流（駆動電流）を制御する。

【0020】

保持容量Csは、駆動トランジスタTr1のゲート-ソース間に所定の電圧を保持するものである。保持容量Csは、所定の期間中に駆動トランジスタTr1のゲート-ソース間電圧Vgsを一定に保持する役割を有する。なお、画素回路11Aは、上述の2Tr1Cの回路に対して各種容量やトランジスタを付加した回路構成となっていてよいし、上述の2Tr1Cの回路構成とは異なる回路構成となっていてよい。

40

【0021】

各信号線DTLは、後述の水平セレクタ31の出力端と、書込トランジスタTr2のソースまたはドレインとに接続されている。各走査線WSLは、後述のライトスキャナ32の出力端と、書込トランジスタTr2のゲートとに接続されている。各電源線DSLは、電源回路40の出力端と、駆動トランジスタTr1のソースまたはドレインに接続されている。各カソード線CTLは、の出力端と、有機電界発光素子11Bのカソードに接続されている。

【0022】

50

書込トランジスタ $T r 2$ のゲートは、走査線 $W S L$ に接続されている。書込トランジスタ $T r 2$ のソースまたはドレインが信号線 $D T L$ に接続されている。書込トランジスタ $T r 2$ のソースおよびドレインのうち信号線 $D T L$ に未接続の端子が駆動トランジスタ $T r 1$ のゲートに接続されている。駆動トランジスタ $T r 1$ のソースまたはドレインが電源線 $D S L$ に接続されている。駆動トランジスタ $T r 1$ のソースおよびドレインのうち電源線 $D S L$ に未接続の端子が有機電界発光素子 $1 1 B$ のアノードに接続されている。保持容量 $C s$ の一端が駆動トランジスタ $T r 1$ のゲートに接続されている。保持容量 $C s$ の他端が駆動トランジスタ $T r 1$ のソースおよびドレインのうち有機電界発光素子 $1 1 B$ 側の端子に接続されている。有機電界発光素子 $1 1 B$ のカソードがカソード線 $C T L$ に接続されている。

10

【 0 0 2 3 】

(ドライバ 3 0)

ドライバ 3 0 は、例えば、水平セクタ 3 1 およびライトスキャナ 3 2 を有している。水平セクタ 3 1 は、例えば、コントローラ 2 0 から入力された制御信号に応じて、アナログの信号電圧 ($V s i g \times G$) を、各信号線 $D T L$ に印加する。 G は輝度レベルを調整するためのゲインである。ライトスキャナ 3 2 は、例えば、コントローラ 2 0 から入力された制御信号に応じて、アナログの選択パルス $P w$ を各走査線 $W S L$ に印加する。水平セクタ 3 1 およびライトスキャナ 3 2 は、信号電圧 ($V s i g \times G$) を、各信号線 $D T L$ を介して書込トランジスタ $T r 2$ のソースまたはドレインに印加するとともに、選択パルス $P w$ を、走査線 $W S L$ を介して書込トランジスタ $T r 2$ のゲートに印加することにより、信号電圧 $V s i g$ を波高値とするデータパルスを駆動トランジスタ $T r 1$ のゲートに書き込む。

20

【 0 0 2 4 】

(電源回路 4 0)

電源回路 4 0 は、電源電圧 $V c c$ およびカソード電圧 $V c a t h$ を各画素に印加する。電源回路 4 0 は、電位差 $V (= V c c - V c a t h)$ を各画素に印加する。具体的には、電源回路 4 0 は、電位差 $V (= V c c - V c a t h)$ を、各画素における、駆動トランジスタ $T r 1$ および有機電界発光素子 $1 1 B$ を含む電流経路 $P i$ に印加する。電源回路 4 0 は、例えば、電源電圧 $V c c$ を電源線 $D S L$ に出力する電圧源 4 0 A (第 1 電圧源) と、カソード電圧 $V c a t h$ をカソード線 $C T L$ に出力する電圧源 4 0 B (第 2 電圧源) とを有している。電圧源 4 0 A および電圧源 4 0 B の少なくとも一方が、コントローラ 2 0 から入力された制御信号に応じて、電圧値を変化させることができるようになっている。電圧源 4 0 A および電圧源 4 0 B の少なくとも一方が、コントローラ 2 0 から入力された制御信号に応じて、電圧値を変化させることができるようになっている。電圧源 4 0 A は、例えば、コントローラ 2 0 から入力された制御信号に応じて、波高値が $V c c _ a c t$ で、デューティ比 D が $D a c t (= D r e f \times R)$ のアナログの電圧パルス $P d$ を電源線 $D S L$ に出力する。 $V c c _ a c t$ は、電源電圧 $V c c$ の初期値 ($V c c _ r e f$) よりも低い電源電圧である。 $V c c _ r e f$ は、デューティ比 D の制御を行わないときの電源電圧 $V c c$ に等しい電源電圧である。 $D a c t$ は、デューティ比 D の初期値 ($D r e f$) よりも大きな値のデューティ比である。 $D r e f$ は、デューティ比 D の制御を行わないときのデューティ比 D に等しいデューティ比である。 R は、デューティ比補正係数であり、例えば、 $(V c c _ r e f - V c a t h) / (V c c _ a c t - V c a t h)$ となっている。

30

40

【 0 0 2 5 】

(コントローラ 2 0)

次に、コントローラ 2 0 について説明する。図 3 は、コントローラ 2 0 の機能ブロックの一例を表したものである。図 4 は、コントローラ 2 0 で行われる信号処理の一例を表したものである。コントローラ 2 0 は、画素アレイ部 1 0 A の発光輝度を制御する。コントローラ 2 0 は、映像信号 $D i n$ に基づいて、電位差 $V (= V c c - V c a t h)$ と、電圧パルス $P d$ のデューティ比 D とを動的に制御することにより、画素アレイ部 1 0 A の発

50

光輝度を制御する。コントローラ 20 は、上記の発光輝度の制御において、信号電圧 V_{sig} が映像信号 D_{in} に応じた値よりも小さな値となるように映像信号 D_{in} を補正することにより駆動電流を制限する ABL (自動輝度制限: Automatically Brightness Limit) を行う。コントローラ 20 は、例えば、ゲイン算出部 21、乗算部 22、電圧制御部 23、デューティ比算出部 24 およびタイミング制御部 25 を有している。ABL は、例えば、ゲイン算出部 21 および乗算部 22 によって行われる。

【0026】

ゲイン算出部 21 は、例えば、入力されたデジタルの映像信号 D_{in} から、平均輝度 (平均映像信号レベル) に準ずる平均電流 (ACL (Average Current Level)) を算出する。ゲイン算出部 21 は、さらに、例えば、算出した ACL に基づいて、ゲイン G を算出する。ゲイン算出部 21 は、例えば、ACL の値に応じたりミット値をメモリに記憶しており、メモリから読み出したリミット値と、算出により得られた ACL (算出 ACL) とを対比して、算出 ACL がリミット値を超えている場合に、算出 ACL がリミット値となるようなゲイン G を算出する。ゲイン算出部 21 は、例えば、算出 ACL を乗算部 22 に出力する。

10

【0027】

乗算部 22 は、映像信号 D_{in} に対して、ゲイン算出部 21 から入力されたゲイン G を乗算することにより、輝度調整 (ABL) のなされた映像信号 D_{out} を生成する。乗算部 22 は、得られた映像信号 D_{out} を水平セクタ 31 および電圧制御部 23 に出力する。

20

【0028】

電圧制御部 23 は、映像信号 D_{out} に基づいて、電位差 $V (= V_{cc} - V_{cath})$ 、電源電圧 V_{cc} 、またはカソード電圧 V_{cath} を制御する。電圧制御部 23 は、例えば、電圧源 40A および電圧源 40B の少なくとも一方の出力を制御することにより、電位差 V 、電源電圧 V_{cc} 、またはカソード電圧 V_{cath} を制御する。電圧制御部 23 は、例えば、映像信号 D_{out} に基づいて、電位差 V を初期の (あらかじめ設定された) 電位差 V_{ref} よりも小さくする。電圧制御部 23 は、例えば、フレーム画像における映像信号 D_{out} のピーク値を検出し、検出したピーク値に応じた電位差 V を算出する。電圧制御部 23 は、例えば、映像信号 D_{out} のピーク値と、電位差 V との対応関係を記述した関数もしくはテーブルを有しており、この関数もしくはテーブルに基づいて、上記ピーク値に応じた電位差 V を算出する。電圧制御部 23 は、算出した電位差 V についての情報をデューティ比算出部 24 に出力する。電圧制御部 23 は、さらに、電源回路 40 に対しては、算出した電位差 V を生成するための制御信号を出力する。

30

【0029】

なお、電圧制御部 23 が映像信号 D_{out} に基づく制御を電圧源 40A に対してだけ行う場合には、例えば、検出したピーク値に応じた電源電圧 V_{cc} を算出してもよい。この場合、電圧制御部 23 は、例えば、映像信号 D_{out} のピーク値と電源電圧 V_{cc} との対応関係を記述した関数もしくはテーブルを有しており、この関数もしくはテーブルに基づいて、上記ピーク値に応じた電源電圧 V_{cc} を算出する。電圧制御部 23 は、算出した電源電圧 V_{cc} についての情報をデューティ比算出部 24 に出力する。電圧制御部 23 は、さらに、電源回路 40 に対しては、算出した電源電圧 V_{cc} を生成するための制御信号を出力する。

40

【0030】

また、電圧制御部 23 が映像信号 D_{out} に基づく制御を電圧源 40B に対してだけ行う場合には、例えば、検出したピーク値に応じたカソード電圧 V_{cath} を算出してもよい。この場合、電圧制御部 23 は、例えば、映像信号 D_{out} のピーク値とカソード電圧 V_{cath} との対応関係を記述した関数もしくはテーブルを有しており、この関数もしくはテーブルに基づいて、上記ピーク値に応じたカソード電圧 V_{cath} を算出する。電圧制御部 23 は、算出したカソード電圧 V_{cath} についての情報をデューティ比算出部 24 に出力する。電圧制御部 23 は、さらに、電源回路 40 に対しては、算出したカソード

50

電圧 V_{cath} を生成するための制御信号を出力する。

【0031】

デューティ比算出部 24 は、電圧制御部 23 から入力された信号（電位差 V 、電源電圧 V_{cc} もしくはカソード電圧 V_{cath} についての情報）に基づいて、電圧パルス Pd のデューティ比 D を動的に制御する。デューティ比算出部 24 は、電圧制御部 23 から入力された信号（電位差 V 、電源電圧 V_{cc} もしくはカソード電圧 V_{cath} についての情報）に基づいて、デューティ比 D を、初期のデューティ比 D_{ref} よりも大きくする。デューティ比 D が初期のデューティ比 D_{ref} のときの、表示パネル 10 の 1 フレーム画像あたりの消費電力を基準消費電力としたときに、デューティ比算出部 24 は、例えば、表示パネル 10 の 1 フレーム画像あたりの消費電力が基準消費電力を超えない範囲内で、
デューティ比 D を制御することが好ましい。デューティ比算出部 24 は、例えば、電圧制御部 23 から入力された信号（電位差 V 、電源電圧 V_{cc} もしくはカソード電圧 V_{cath} についての情報）に基づいて得られたデューティ比 D_{act} についての情報をタイミング制御部 25 に出力する。

10

【0032】

デューティ比算出部 24 は、例えば、表示パネル 10 の 1 フレーム画像あたりの消費電力が ABL を行っていないとき（またはゲイン $G = 1.0$ のとき）の基準消費電力を超えない範囲内でデューティ比 D を制御する。

【0033】

ここで、コントローラ 20 が上記 ABL を行う場合であって、かつ、電圧制御部 23 が映像信号 $Dout$ に基づく制御を電圧源 40A に対してだけ行うときには、デューティ比算出部 24 は、例えば、図 4 に示したように、新たなデューティ比 D_{act} を、以下の式 (1)、(2) を用いて算出する。

20

【0034】

$D_{act} = D_{ref} \times R$... 式 (1)

$R = (V_{cc_ref} - V_{cath}) / (V_{cc_act} - V_{cath})$... 式 (2)

D_{act} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A に対してだけ行われているときの電圧パルス Pd のデューティ比 D (デューティ比の補正值)

R : デューティ比補正係数

D_{ref} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A, 40B に対して行われな
いときの電圧パルス Pd のデューティ比 (デューティ比の初期値)

30

V_{cc_ref} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A, 40B に対して行
われな
いときの電圧源 40A の出力電圧 (電圧源 40A の出力電圧の初期値)

V_{cc_act} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A に対してだけ行われ
ているときの電圧源 40A の出力電圧 (電圧源 40A の出力電圧の補正值)

【0035】

コントローラ 20 が上記 ABL を行う場合であって、かつ、電圧制御部 23 が映像信号 $Dout$ に基づく制御を電圧源 40B に対してだけ行うときには、デューティ比算出部 24 は、例えば、新たなデューティ比 D_{act} を、以下の式 (1)、(3) を用いて算出する。

40

【0036】

$D_{act} = D_{ref} \times R$... 式 (1)

$R = (V_{cc} - V_{cath_ref}) / (V_{cc} - V_{cath_act})$... 式 (3)

D_{act} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40B に対してだけ行われている
ときの電圧パルス Pd のデューティ比 D (デューティ比の補正值)

D_{ref} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A, 40B に対して行われな
いときの電圧パルス Pd のデューティ比 (デューティ比の初期値)

R : デューティ比補正係数

V_{cath_ref} : 映像信号 $Dout$ に基づく電圧制御が電圧源 40A, 40B に対し
て行われ
ないときの電圧源 40B の出力電圧 (電圧源 40B の出力電圧の初期値)

50

V c a t h _ a c t : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 B に対してだけ行われているときの電圧源 4 0 B の出力電圧 (電圧源 4 0 B の出力電圧の補正值)

【 0 0 3 7 】

コントローラ 2 0 が上記 A B L を行う場合であって、かつ、電圧制御部 2 3 が映像信号 D o u t に基づく制御を電圧源 4 0 A , 4 0 B の双方に対して行うときには、デューティ比算出部 2 4 は、例えば、新たなデューティ比 D a c t を、以下の式 (1) , (4) を用いて算出する。

【 0 0 3 8 】

D a c t = D r e f × R ... 式 (1)

$R = (V c c _ r e f - V c a t h _ r e f) / (V c c _ a c t - V c a t h _ a c t)$... 式 (4) 10

D a c t : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対して行われているときの電圧パルス P d のデューティ比 D (デューティ比の補正值)

D r e f : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対して行われな
いときの電圧パルス P d のデューティ比 (デューティ比の初期値)

R : デューティ比補正係数

V c c _ r e f : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対して行
われな
いときの電圧源 4 0 A の出力電圧 (電圧源 4 0 A の出力電圧の初期値)

V c c _ a c t : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対して行
われている
ときの電圧源 4 0 A の出力電圧 (電圧源 4 0 A の出力電圧の補正值) 20

V c a t h _ r e f : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対
して行われ
ないときの電圧源 4 0 B の出力電圧 (電圧源 4 0 B の出力電圧の初期値)

V c a t h _ a c t : 映像信号 D o u t に基づく電圧制御が電圧源 4 0 A , 4 0 B に対
して行われ
ているときの電圧源 4 0 B の出力電圧 (電圧源 4 0 B の出力電圧の補正值)

【 0 0 3 9 】

次に、映像信号 D o u t に基づく電圧源 4 0 の出力電圧制御の手順について説明する。

図 5 は、映像信号 D o u t に基づく電圧源 4 0 の出力電圧制御の手順の一例を表したものである。

【 0 0 4 0 】

まず、コントローラ 2 0 (ゲイン算出部 2 1 および乗算部 2 2) は、映像信号 D i n に
基づいて A C L を算出する (ステップ S 1 0 1) 。つぎに、コントローラ 2 0 は、A C L
がリミット値を超えているか否か判定する (ステップ S 1 0 2) 。その結果、A C L がリ
ミット値を超えていない場合、コントローラ 2 0 は、A B L を行わないか、またはゲイン
G = 1 . 0 とする (ステップ S 1 0 3) 。続いて、コントローラ 2 0 は、映像信号 D i n
または映像信号 D o u t に基づいて、電位差 V 、電源電圧 V c c またはカソード電圧 V
c a t h と、電圧パルス P d のデューティ比 D とを動的に制御する (ステップ S 1 0 4) 30

。具体的には、コントローラ 2 0 は、映像信号 D i n または映像信号 D o u t に基づいて
、電位差 V を電位差 V の初期値 (電位差 V o) よりも小さくするか、電源電圧 V c
c を電源電圧 V c c の初期値 (電源電圧 V c c _ r e f) よりも小さくするか、または、
カソード電圧 V c a t h をカソード電圧 V c a t h の初期値 (カソード電圧 V c a t h
_ r e f) よりも大きくする。さらに、コントローラ 2 0 は、映像信号 D i n または映像
信号 D o u t に基づいて、デューティ比 D をデューティ比 D の初期値 (デューティ比 D r
e f) よりも大きくする。このとき、コントローラ 2 0 は、例えば、表示パネル 1 0 の 1
フレーム画像あたりの消費電力が基準消費電力を超えない範囲内で、デューティ比 D を制
御することが好ましい。 40

【 0 0 4 1 】

一方、A C L がリミット値を超えている場合には、コントローラ 2 0 は、A B L を行い
、映像信号 D o u t (= D i n × G) を算出する (ステップ S 1 0 5) 。図 4 には、ゲイ
ン G を 0 . 5 とした場合が例示されている。続いて、コントローラ 2 0 は、映像信号 D o
u t に基づいて、電位差 V 、電源電圧 V c c またはカソード電圧 V c a t h と、電圧パ 50

ルス P_d のデューティ比 D とを動的に制御する (ステップ $S104$)。具体的には、コントローラ 20 は、映像信号 $Dout$ に基づいて、電位差 V を電位差 V の初期値 (電位差 V_0) よりも小さくするか、電源電圧 V_{cc} を電源電圧 V_{cc} の初期値 (電源電圧 V_{cc_ref}) よりも小さくするか、または、カソード電圧 V_{cath} をカソード電圧 V_{cath} の初期値 (電カソード電圧 V_{cath_ref}) よりも大きくする。さらに、コントローラ 20 (デューティ比算出部 24) は、映像信号 $Dout$ に基づいて、デューティ比 D をデューティ比 D の初期値 (デューティ比 D_{ref}) よりも大きくする。このとき、コントローラ 20 は、例えば、表示パネル 10 の 1 フレーム画像あたりの消費電力が基準消費電力を超えない範囲内で、デューティ比 D を制御することが好ましい。

【0042】

次に、タイミング制御部 25 について説明する。タイミング制御部 25 は、同期信号 Tin に基づいて、タイミング制御信号 $Tout$ を生成し、ドライバ 30 に供給する。具体的には、タイミング制御部 25 は、デューティ比算出部 24 から入力されたデューティ比 D についての情報と、同期信号 Tin とに基づいて、タイミング制御信号 $Tout$ を生成し、ドライバ 30 および電源回路 40 に供給する。タイミング制御部 25 は、例えば、デューティ比算出部 24 から入力されたデューティ比 D についての情報と、同期信号 Tin とに基づいて、選択パルス Pw の生成に必要な制御信号を生成し、ライトスキャナ 32 に出力する。タイミング制御部 25 は、例えば、デューティ比算出部 24 から入力されたデューティ比 D についての情報と、同期信号 Tin とに基づいて、電圧パルス Pd の生成に必要な制御信号を生成し、電源回路 40 に出力する。

【0043】

[効果]

次に、比較例を参照しつつ、本実施の形態に係る表示装置 1 の効果について説明する。図 6 は、比較例に係るコントローラで行われる信号処理の一例を表したものである。比較例では、信号電圧の波高値がゲイン G によって変化するだけであり、選択パルスのデューティ比 D 、電源電圧 V_{cc} およびカソード電圧 V_{cath} が固定値となっており、映像信号 $Dout$ に基づいて変化しない。そのため、 ABL による発光輝度の低下量が大きくなってしまふ。

【0044】

一方、本実施の形態では、映像信号 Din または映像信号 $Dout$ に基づいて、有機電界発光素子 $11B$ のアノード側の電圧源 $40A$ から出力される電源電圧 V_{cc} と、有機電界発光素子 $11B$ のカソード側の電圧源 $40B$ から出力されるカソード電圧 V_{cath} との電位差 V と、電圧パルス Pd のデューティ比 D とが動的に制御される。これにより、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。

【0045】

また、本実施の形態では、映像信号 Din または映像信号 $Dout$ に基づいて、電位差 V が初期の電位差 V_{ref} よりも小さく設定されるとともに、デューティ比 D が初期のデューティ比 D_{ref} よりも大きく設定される。これにより、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。

【0046】

また、本実施の形態では、表示パネル 10 の 1 フレーム画像あたりの消費電力を基準消費電力としたときに、表示パネル 10 の 1 フレーム画像あたりの消費電力が基準消費電力を超えない範囲内で、デューティ比 D が制御される。これにより、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。

【0047】

また、本実施の形態では、映像信号 Din に基づいて調整された電位差 V を波高値とする、デューティ比 D が $Dact$ の電圧パルス Pd が、駆動トランジスタ $Tr1$ および有機電界発光素子 $11B$ を含む電流経路 Pi に印加される。これにより、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。

【0048】

10

20

30

40

50

また、本実施の形態では、ABLを行うときに、電位差 V と、デューティ比 D とが動的に制御される。これにより、ABLによって生じた電流マージンを活用して、消費電力の増大を抑えつつ、発光輝度の低下を緩和もしくは防止することができる。

【0049】

< 2 . 変形例 >

次に、上記実施の形態に係る表示装置 1 の変形例について説明する。

【0050】

上記実施の形態では、ABLを行う回路（ゲイン算出部 2 1 および乗算部 2 2 ）が設けられていたが、例えば、図 7 に示したように、ABLを行う回路（ゲイン算出部 2 1 および乗算部 2 2 ）が省略されていてもよい。このようにした場合には、消費電力を上げずに、発光輝度を上げることができる。

10

【0051】

以上、実施の形態および適用例を挙げて本開示を説明したが、本開示は実施の形態等に限定されるものではなく、種々変形が可能である。なお、本明細書中に記載された効果は、あくまで例示である。本開示の効果は、本明細書中に記載された効果に限定されるものではない。本開示が、本明細書中に記載された効果以外の効果を持っていてもよい。

【0052】

また、例えば、本開示は以下のような構成を取ることができる。

(1)

画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御部を備え、

20

前記輝度制御部は、映像信号に基づいて、前記自発光素子のアノード側の第 1 電圧源から出力される第 1 電圧と、前記自発光素子のカソード側の第 2 電圧源から出力される第 2 電圧との電位差と、前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する

輝度制御装置。

(2)

前記輝度制御部は、前記映像信号に基づいて、前記電位差を初期電位差よりも小さくするとともに、前記デューティ比を、初期デューティ比よりも大きくする

(1) に記載の輝度制御装置。

30

(3)

前記輝度制御部は、1 フレーム画像あたりの消費電力を基準消費電力としたときに、前記画素アレイ部の前記 1 フレーム画像あたりの消費電力が前記基準消費電力を超えない範囲内で、前記デューティ比を制御する

(2) に記載の輝度制御装置。

(4)

各前記画素は、前記自発光素子と、前記自発光素子に流れる駆動電流を制御する駆動トランジスタと、前記映像信号に基づく信号電圧を前記駆動トランジスタのゲートに書き込む書き込みトランジスタとを有し、

前記輝度制御部は、前記電位差を波高値とする前記デューティ比の前記電圧パルスを、前記駆動トランジスタおよび前記自発光素子を含む電流経路に印加させる

40

(1) または (2) に記載の輝度制御装置。

(5)

前記輝度制御部は、前記信号電圧が前記映像信号に応じた値よりも小さな値となるように前記映像信号を補正することにより前記駆動電流を制限する ABL（自動輝度制限：Automatically Brightness Limit）を行うときに、前記電位差と、前記デューティ比とを動的に制御する

(4) に記載の輝度制御装置。

(6)

前記輝度制御部は、前記 ABL を行っていないときの 1 フレーム画像あたりの消費電力

50

を基準消費電力としたときに、前記画素アレイ部の前記1フレーム画像あたりの消費電力が前記基準消費電力を超えない範囲内で前記デューティ比を制御する

(5)に記載の輝度制御装置。

(7)

画素ごとに電流駆動型の自発光素子を有する画素アレイ部と、
前記画素アレイ部の発光輝度を制御する輝度制御部と
を備え、

前記輝度制御部は、映像信号に基づいて、前記自発光素子のアノード側の第1電圧源から出力される第1電圧と、前記自発光素子のカソード側の第2電圧源から出力される第2電圧との電位差と、前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御する

10

発光装置。

(8)

画素ごとに電流駆動型の自発光素子を有する画素アレイ部の発光輝度を制御する輝度制御方法であって、

映像信号に基づいて、前記自発光素子のアノード側の第1電圧源から出力される第1電圧と、前記自発光素子のカソード側の第2電圧源から出力される第2電圧との電位差と、前記自発光素子の発光・消光を制御するための電圧パルスのデューティ比とを動的に制御すること

を含む

20

輝度制御方法。

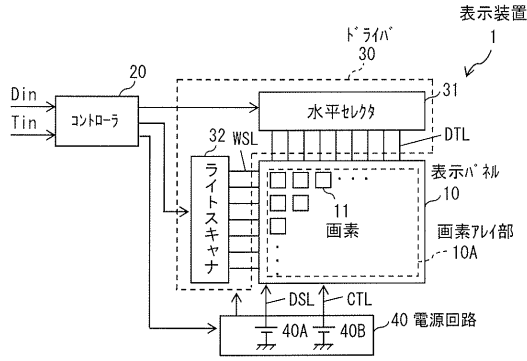
【符号の説明】

【0053】

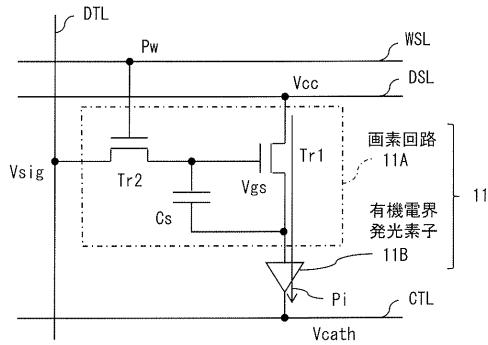
1...表示装置、10...表示パネル、10A...画素アレイ部、11...画素、20...コントローラ、21...ゲイン算出部、22...乗算部、23...電圧制御部、24...デューティ比算出部、25...タイミング制御部、30...ドライバ、31...水平セクタ、32...ライトスキャナ、40...電源回路、40A, 40B...電圧源、Cs...保持容量、CTL...カソード線、D, Dact, Dref...デューティ比、Din, Dout...映像信号、DSL...電源線、DTL...信号線、G...ゲイン、Pd...電圧パルス、Pi...電流経路、Pw...選択パルス、R...デューティ比補正係数、Tin...同期信号、Tr1...駆動トランジスタ、Tr2...選択トランジスタ、Vcc, Vcc_ref, Vcc_act...電源電圧、Vcath, Vcath_ref...カソード電圧、Vgs...ゲート-ソース間電圧、Vsig...信号電圧、WSL...選択線。

30

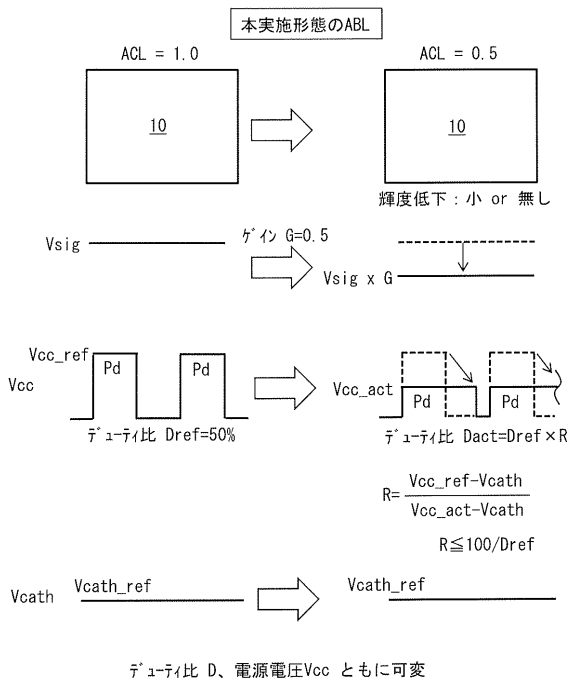
【図1】



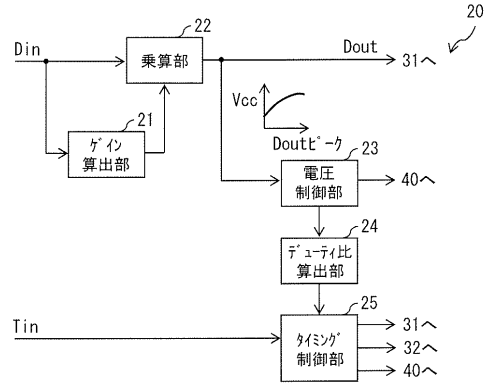
【図2】



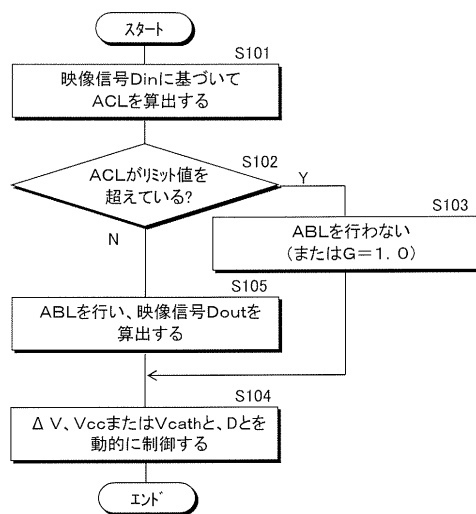
【図4】



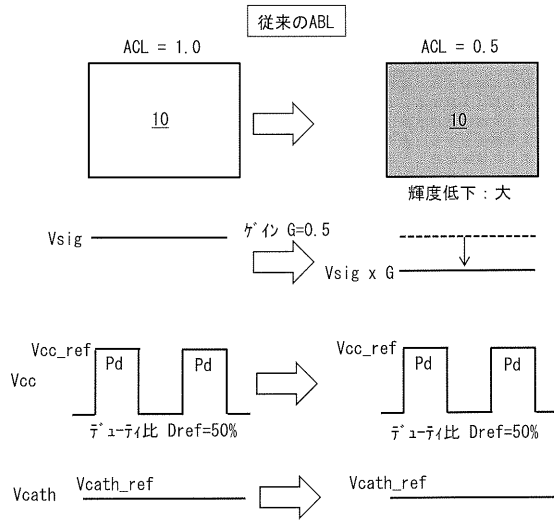
【図3】



【図5】

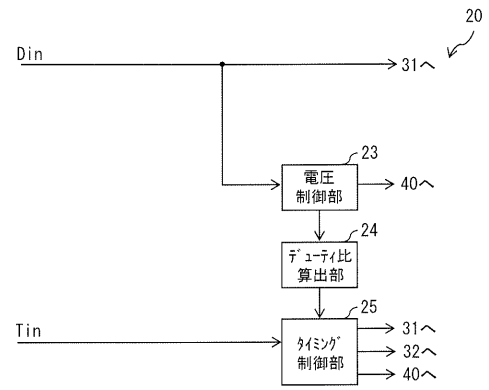


【 図 6 】



デューティ比 D、電源電圧Vccともに固定

【 図 7 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 5 B 33/14

A

Fターム(参考) 5C080 AA06 BB05 CC03 DD01 DD26 FF03 FF11 FF12 GG09 HH09
JJ02 JJ03 JJ04 JJ07
5C380 AA01 AB06 AB34 AB36 AB37 BA01 BA45 CA12 CB01 CB18
CC02 CC27 CC33 CC41 CC62 CD012 CE08 CF19 DA02 DA19
DA35 FA11 FA12