

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7562529号
(P7562529)

(45)発行日 令和6年10月7日(2024.10.7)

(24)登録日 令和6年9月27日(2024.9.27)

(51)国際特許分類		F I	
H 0 1 L	21/338 (2006.01)	H 0 1 L	29/80 G
H 0 1 L	29/812 (2006.01)	H 0 1 L	29/80 U
H 0 1 L	29/778 (2006.01)	H 0 1 L	29/80 H
H 0 1 L	21/337 (2006.01)	H 0 1 L	29/80 C
H 0 1 L	29/808 (2006.01)	H 0 1 L	21/28 3 0 1 B
請求項の数 15 (全27頁) 最終頁に続く			
(21)出願番号	特願2021-529962(P2021-529962)	(73)特許権者	000116024
(86)(22)出願日	令和2年6月19日(2020.6.19)		ローム株式会社
(86)国際出願番号	PCT/JP2020/024238		京都府京都市右京区西院溝崎町 2 1 番地
(87)国際公開番号	WO2021/002225	(74)代理人	100135389
(87)国際公開日	令和3年1月7日(2021.1.7)		弁理士 臼井 尚
審査請求日	令和5年2月6日(2023.2.6)	(74)代理人	100168044
(31)優先権主張番号	特願2019-122873(P2019-122873)		弁理士 小淵 景太
(32)優先日	令和1年7月1日(2019.7.1)	(72)発明者	阿久津 稔
(33)優先権主張国・地域又は機関	日本国(JP)		京都市右京区西院溝崎町 2 1 番地 ロー
			ム株式会社内
		審査官	西村 治郎
最終頁に続く			

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】

【請求項 1】

窒化物半導体からなる電子走行層と、厚さ方向において互いに反対側を向く素子主面および素子裏面と、前記素子主面に配置されたゲート電極、ソース電極、およびドレイン電極と、を有する半導体素子と、
前記ドレイン電極が接合されている第 1 リードと、
前記ソース電極が接合されている第 2 リードと、
前記第 1 リードに対して、前記第 2 リードとは反対側に配置されている第 3 リードと、
前記第 2 リードに接続し、かつ、前記素子裏面側に、前記厚さ方向視において前記半導体素子に重なるように配置されている接続リードと、
を備え、
前記接続リードは、
金属板であり、スイッチングの対象である主電流が流れ、
前記厚さ方向視において前記半導体素子に重なる第 1 板状部と、
前記第 2 リードと前記第 1 板状部とに接続する第 2 板状部と、
前記第 3 リードと前記第 1 板状部とに接続する第 3 板状部と、
を備えている、
半導体装置。

【請求項 2】

前記第 2 板状部および前記第 3 板状部は、前記厚さ方向に平行である、請求項 1 に記載

の半導体装置。

【請求項 3】

前記接続リードは、前記素子裏面に接触している、請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記半導体素子は、前記素子裏面に配置され、かつ、前記ソース電極と電氣的に接続された裏面電極をさらに備え、

前記接続リードには、前記裏面電極が接合されている、請求項 3 に記載の半導体装置。

【請求項 5】

前記半導体素子を覆う封止樹脂をさらに備え、

前記接続リードの一部は、前記封止樹脂から露出している、請求項 1 ないし 4 のいずれかに記載の半導体装置。

【請求項 6】

前記封止樹脂は、前記厚さ方向において互いに反対側を向く樹脂主面および樹脂裏面と、前記樹脂主面および前記樹脂裏面に繋がる樹脂側面とを有する、請求項 5 に記載の半導体装置。

【請求項 7】

前記第 2 リードは、前記樹脂主面および前記樹脂裏面から露出していない、請求項 6 に記載の半導体装置。

【請求項 8】

前記第 1 リードおよび前記第 3 リードの一部は、前記樹脂裏面から露出している、請求項 6 または 7 に記載の半導体装置。

【請求項 9】

前記第 3 リードは、前記第 1 リードとは反対側を向き、かつ、前記樹脂側面から露出する第 3 端面を備え、

前記第 3 端面と前記樹脂側面とは、互いに面一である、請求項 6 ないし 8 のいずれかに記載の半導体装置。

【請求項 10】

前記第 1 リードに対して、前記第 2 リードと同じ側に配置され、かつ、前記ゲート電極が接合されている第 4 リードをさらに備えている、請求項 6 ないし 9 のいずれかに記載の半導体装置。

【請求項 11】

前記第 4 リードは、前記第 1 リードとは反対側を向き、かつ、前記樹脂側面から露出する第 4 端面を備え、

前記第 4 端面と前記樹脂側面とは、互いに面一である、請求項 10 に記載の半導体装置。

【請求項 12】

前記第 1 リードは、前記厚さ方向視において前記第 2 リード側に向かって延びる複数の第 1 延出部を備え、

前記第 2 リードは、前記厚さ方向視において前記第 1 リード側に向かって延び、かつ、前記複数の第 1 延出部の間に配置される第 2 延出部を備え、

前記半導体素子は、前記第 1 延出部および前記第 2 延出部によって支持されている、請求項 5 ないし 11 のいずれかに記載の半導体装置。

【請求項 13】

前記第 2 リードは、前記厚さ方向視において前記第 1 リード側に向かって延びる複数の第 2 延出部を備え、

前記第 1 リードは、前記厚さ方向視において前記第 2 リード側に向かって延び、かつ、前記複数の第 2 延出部の間に配置される第 1 延出部を備え、

前記半導体素子は、前記第 1 延出部および前記第 2 延出部によって支持されている、請求項 5 ないし 11 のいずれかに記載の半導体装置。

【請求項 14】

前記第 1 リードは、前記第 1 延出部を 2 個以上備えており、
前記第 2 リードは、前記第 2 延出部を 2 個以上備えており、
前記第 1 延出部と前記第 2 延出部とは、前記第 1 延出部が延びる方向と前記厚さ方向とに直交する方向において、交互に配置されている、請求項 1 2 または 1 3 に記載の半導体装置。

【請求項 1 5】

前記第 1 延出部および前記第 2 延出部は、前記封止樹脂に覆われている、請求項 1 2 なし 1 4 のいずれかに記載の半導体装置。

【発明の詳細な説明】

【技術分野】

10

【0 0 0 1】

本開示は、半導体装置に関する。

【背景技術】

【0 0 0 2】

窒化ガリウム (GaN) などの III-V 族窒化物半導体 (以下では、「窒化物半導体」と記載する場合がある) を用いた HEMT (High Electron Mobility Transistor: 高電子移動度トランジスタ) である半導体素子が開発されている。HEMT をパッケージ化した半導体装置が、特許文献 1 に開示されている。

【0 0 0 3】

当該半導体装置は、半導体素子が搭載され、ソース電極に導通したソース用リード、ドレイン電極に導通したドレイン用リード、ゲート電極に導通したゲート用リード、および、半導体素子と各リードを覆う封止樹脂を備えている。各リードの一部は、それぞれ封止樹脂から露出して、回路基板に実装するための端子になっている。当該半導体装置においては、スイッチングの対象である主電流が、ドレイン用リードから入力されてドレイン電極に流れ、HEMT 内をドレイン電極からソース電極に流れ、ソース電極からソース用リードに流れて出力される。この電流経路の長さに応じて、インダクタンスが増加する。当該インダクタンスは、半導体装置のスイッチング性能に影響を及ぼす可能性がある。

20

【先行技術文献】

【特許文献】

【0 0 0 4】

30

【文献】特開 2 0 1 5 - 8 4 3 1 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 5】

上記した事情に鑑み、本開示は、インダクタンスを低減できる半導体装置を提供することを一の課題とする。

【課題を解決するための手段】

【0 0 0 6】

本開示によって提供される半導体装置は、窒化物半導体からなる電子走行層と、厚さ方向において互いに反対側を向く素子主面および素子裏面と、前記素子主面に配置されたゲート電極、ソース電極、およびドレイン電極と、を有する半導体素子と、前記ドレイン電極が接合されている第 1 リードと、前記ソース電極が接合されている第 2 リードと、前記第 2 リードに接続し、かつ、前記素子裏面側に、前記厚さ方向視において前記半導体素子に重なるように配置されている接続リードとを備え、前記接続リードにはスイッチングの対象である主電流が流れる。

40

【発明の効果】

【0 0 0 7】

本開示によれば、主電流が第 1 リードから入力されてドレイン電極に流れ、半導体素子内をドレイン電極からソース電極に流れ、ソース電極から第 2 リードに流れ、第 2 リードから接続リードを流れる。ドレイン電極が第 1 リードに接合され、ソース電極が第 2 リー

50

ドに接合されているので、ボンディングワイヤで接続された場合と比較して、インダクタンスは低減される。また、接続リードは、素子裏面側に半導体素子に重なるように配置されており、第1リードから第2リードまでの電流経路とは反対方向に主電流が流れる。第1リードから第2リードまでの電流経路を流れる主電流により発生する磁場と、接続リードを流れる主電流により発生する磁場とが打ち消し合うので、発生するインダクタンスは低減される。

【0008】

本開示のその他の特徴および利点は、添付図面を参照して以下に行う詳細な説明によって、より明らかとなる。

【図面の簡単な説明】

10

【0009】

【図1】第1実施形態にかかる半導体装置を示す斜視図である。

【図2】図1に示す半導体装置の平面図である。

【図3】図1に示す半導体装置の平面図である。

【図4】図1に示す半導体装置の正面図である。

【図5】図1に示す半導体装置の底面図である。

【図6】図1に示す半導体装置の右側面図である。

【図7】図1のV I I - V I I線に沿う断面図である。

【図8】半導体素子を示す平面図である。

【図9】半導体素子を示す模式的な断面図である。

20

【図10】第2実施形態にかかる半導体装置を示す断面図である。

【図11】第3実施形態にかかる半導体装置を示す断面図である。

【図12】第4実施形態にかかる半導体装置を示す断面図である。

【図13】第5実施形態にかかる半導体装置を示す断面図である。

【図14】第5実施形態にかかる半導体装置を示す正面図である。

【図15】第6実施形態にかかる半導体装置を示す断面図である。

【図16】第7実施形態にかかる半導体装置を示す平面図である。

【図17】第7実施形態にかかる半導体装置を示す右側面図である。

【図18】第8実施形態にかかる半導体装置を示す平面図である。

【図19】第9実施形態にかかる半導体装置を示す平面図である。

30

【図20】第10実施形態にかかる半導体装置を示す平面図である。

【図21】第11実施形態にかかる半導体装置を示す底面図である。

【図22】第12実施形態にかかる半導体装置を示す底面図である。

【発明を実施するための形態】

【0010】

以下、本開示の好ましい実施の形態を、添付図面を参照して具体的に説明する。

【0011】

図1～図9に基づき、本開示の第1実施形態にかかる半導体装置A1について説明する。半導体装置A1は、複数のリード1～5、接続リード6、半導体素子7、および封止樹脂8を備えている。

40

【0012】

図1は、半導体装置A1を示す斜視図である。図2および図3は、半導体装置A1を示す平面図である。図2においては、理解の便宜上、封止樹脂8および接続リード6を透過して、封止樹脂8の外形を想像線（二点鎖線）で示している。図3においては、さらに半導体素子7を透過している。図4は、半導体装置A1を示す正面図である。図5は、半導体装置A1を示す底面図である。図6は、半導体装置A1を示す右側面図である。図7は、図1のV I I - V I I線に沿う断面図である。図8は、半導体素子7を示す平面図である。図9は、半導体素子7を示す模式的な断面図である。

【0013】

これらの図に示す半導体装置A1は、様々な機器の回路基板に表面実装される装置であ

50

る。半導体装置 A 1 の厚さ方向視の形状は矩形状である。説明の便宜上、半導体装置 A 1 の厚さ方向を z 方向とし、z 方向に直交する半導体装置 A 1 の一方の辺に沿う方向（図 2 における左右方向）を x 方向、z 方向および x 方向に直交する方向（図 2 における上下方向）を y 方向とする。z 方向が本開示の「厚さ方向」に相当する。半導体装置 A 1 の大きさは特に限定されず、本実施形態においては、たとえば x 方向寸法が 1 ~ 10 mm 程度、y 方向寸法が 1 ~ 20 mm 程度、z 方向寸法が 0.3 ~ 3 mm 程度である。

【0014】

複数のリード 1 ~ 5 は、半導体素子 7 を支持するとともに、半導体素子 7 と導通している。リード 1 ~ 5 は、金属からなり、好ましくは Cu および Ni のいずれか、またはこれらの合金や 42 アロイなどからなる。本実施形態においては、リード 1 ~ 5 が、Cu からなる場合を例に説明する。リード 1 ~ 5 の厚さは、たとえば 0.08 ~ 1 mm であり、本実施形態においては 0.5 mm 程度である。リード 1 ~ 5 は、たとえば、金属板にエッチング加工を施すことで形成されている。なお、リード 1 ~ 5 は、金属板に打ち抜き加工や折り曲げ加工等を施すことにより形成されてもよい。以降の説明においては、リード 1 ~ 5 を個別に説明する場合は、第 1 リード 1、第 2 リード 2、第 3 リード 3、第 4 リード 4、および第 5 リード 5 と記載する。なお、まとめて示す場合は、リード 1 ~ 5 のように記載する。

【0015】

図 3 に示すように、第 1 リード 1 は、半導体装置 A 1 の y 方向の略中央に配置され、x 方向の全体に広がっている。第 2 リード 2 と第 3 リード 3 とは、y 方向において、第 1 リード 1 を挟んで互いに反対側に、それぞれ第 1 リード 1 から離間して配置されている。第 2 リード 2 は、y 方向の一方側（図 3 においては下側）の端部であり、かつ、x 方向の略中央に配置されている。第 3 リード 3 は、y 方向の他方側（図 3 においては上側）の端部に配置され、x 方向の全体に広がっている。第 4 リード 4 および第 5 リード 5 は、y 方向において、第 1 リード 1 に対して第 2 リード 2 と同じ側（図 3 においては下側）に、それぞれ第 1 リード 1 から離間して配置されている。つまり、z 方向視において、第 3 リード 3 と、第 2 リード 2、第 4 リード 4、および第 5 リード 5 とは、第 1 リード 1 を挟んで互いに反対側に配置されている。また、第 4 リード 4 および第 5 リード 5 は、x 方向において、第 2 リード 2 を挟んで互いに反対側に、それぞれ第 2 リード 2 から離間して配置されている。第 4 リード 4 は、y 方向の一方側の端部であり、かつ、x 方向の一方側（図 3 においては左側）の端部に配置されている。第 5 リード 5 は、y 方向の一方側の端部であり、かつ、x 方向の他方側（図 3 においては右側）の端部に配置されている。第 1 リード 1 は、z 方向視寸法が、他のリード 2 ~ 5 に比べて大きい。z 方向視寸法は、第 3 リード 3、第 2 リード 2 の順に小さくなり、第 4 リード 4 および第 5 リード 5 が同程度であって最小である。

【0016】

第 1 リード 1 は、端子部 110、連結部 120、および延出部 130 を備えている。

【0017】

端子部 110 は、z 方向視において、x 方向に長い矩形状である。端子部 110 は、端子部主面 111 および端子部裏面 112 を有する。端子部主面 111 および端子部裏面 112 は、z 方向において互いに反対側を向いている。端子部主面 111 は、図 4、図 6 および図 7 の上方を向く面である。端子部主面 111 は、半導体素子 7 の一部が接合される面である。端子部裏面 112 は、図 4、図 6 および図 7 の下方を向く面である。端子部裏面 112 は、封止樹脂 8 から露出して、裏面端子になる。なお、端子部 110 は、端子部 110 の一部が端子部裏面 112 から z 方向に凹んだ裏面側凹部を、たとえばハーフエッチング処理により形成されてもよい。

【0018】

連結部 120 は、端子部 110 に繋がっており、z 方向視矩形状である。連結部 120 は、端子部 110 の x 方向の一方端面に 1 個配置されている。また、連結部 120 は、端子部 110 の x 方向の他方端面にも 1 個配置されている。つまり、連結部 120 は、合計

10

20

30

40

50

2個配置されている。各連結部120は、連結部主面121、連結部裏面122、および連結部端面123を有する。連結部主面121および連結部裏面122は、z方向において互いに反対側を向いている。連結部主面121は、図4、図6および図7の上方を向く面である。連結部主面121と端子部主面111とは、面一になっている。連結部裏面122は、図4、図6および図7の下方を向く面である。連結部120の厚さ(z方向の寸法)は、端子部110の厚さの半分同程度である。連結部120は、たとえばハーフエッチング処理により形成される。連結部端面123は、連結部主面121および連結部裏面122を繋ぐ面であり、x方向外側を向いている。連結部端面123は、封止樹脂8から露出している(図1および図6参照)。

【0019】

延出部130は、端子部110に繋がっており、z方向視においてy方向に長い矩形形状である。延出部130は、端子部110のy方向の一方端面(図3における下方の端面)から、y方向に延びている。つまり、延出部130は、端子部110から第2リード2側に向かって延びている。本実施形態では、延出部130は、x方向に等間隔で並んで、3個配置されている。つまり、第1リード1は、z方向視において、全体として歯状に形成されている。各延出部130は、延出部主面131および延出部裏面132を有する。延出部主面131および延出部裏面132は、z方向において互いに反対側を向いている。延出部主面131は、図4、図6および図7の上方を向く面である。延出部主面131は、半導体素子7の一部が接合される面である。延出部主面131と端子部主面111とは、面一になっている。したがって、端子部主面111、連結部主面121、および延出部主面131は、面一の一体となった面になっている(図3参照)。延出部裏面132は、図4、図6および図7の下方を向く面である。延出部130の厚さ(z方向の寸法)は、端子部110の厚さの半分同程度である。延出部130は、たとえばハーフエッチング処理により形成される。延出部130は、全体が封止樹脂8に覆われており、封止樹脂8から露出していない。延出部130が、本開示の「第1延出部」に相当する。

【0020】

第2リード2は、支持部210および延出部230を備えている。

【0021】

支持部210は、z方向視において、x方向に長い矩形形状である。支持部210は、支持部主面211、支持部裏面212、および支持部端面213を有する。支持部主面211および支持部裏面212は、z方向において互いに反対側を向いている。支持部主面211は、図4、図6および図7の上方を向く面である。支持部主面211は、半導体素子7の一部が接合される面である。支持部裏面212は、図4、図6および図7の下方を向く面である。支持部210の厚さ(z方向の寸法)は、第1リード1の端子部110の厚さの半分同程度である。支持部210は、たとえばハーフエッチング処理により形成される。支持部主面211および支持部裏面212は、封止樹脂8から露出していない。支持部端面213は、支持部主面211および支持部裏面212を繋ぐ面であり、y方向外側(図3においては下側)を向いている。支持部端面213は、封止樹脂8から露出している(図1および図4参照)。

【0022】

延出部230は、支持部210に繋がっており、z方向視においてy方向に長い矩形形状である。延出部230は、支持部210のy方向の他方端面(図3における上方の端面)から、y方向に延びている。つまり、延出部230は、支持部210から第1リード1側に向かって延びている。本実施形態では、延出部230は、x方向に並んで2個配置されている。つまり、第2リード2は、z方向視において、全体として歯状に形成されている。また、各延出部230は、第1リード1の延出部130の間に配置されている。つまり、延出部130と延出部230とは、x方向において交互に配置されている。各延出部230は、延出部主面231および延出部裏面232を有する。延出部主面231および延出部裏面232は、z方向において互いに反対側を向いている。延出部主面231は、図4、図6および図7の上方を向く面である。延出部主面231は、半導体素子7の一部

が接合される面である。延出部主面 2 3 1 と支持部主面 2 1 1 とは、面一になっている。延出部裏面 2 3 2 は、図 4、図 6 および図 7 の下方を向く面である。延出部裏面 2 3 2 と支持部裏面 2 1 2 とは、面一になっている。つまり、延出部 2 3 0 の厚さ（z 方向の寸法）は、支持部 2 1 0 の厚さと同程度である。延出部 2 3 0 は、たとえばハーフエッチング処理により形成される。延出部 2 3 0 は、全体が封止樹脂 8 に覆われており、封止樹脂 8 から露出していない。延出部 2 3 0 が、本開示の「第 2 延出部」に相当する。

【0023】

第 3 リード 3 は、端子部 3 1 0 および連結部 3 2 0 を備えている。

【0024】

端子部 3 1 0 は、z 方向視において、x 方向に長い矩形状である。端子部 3 1 0 は、端子部主面 3 1 1、端子部裏面 3 1 2、および端子部端面 3 1 3 を有する。端子部主面 3 1 1 および端子部裏面 3 1 2 は、z 方向において互いに反対側を向いている。端子部主面 3 1 1 は、図 4、図 6 および図 7 の上方を向く面である。端子部主面 3 1 1 は、半導体素子 7 の一部が接合される面である。端子部裏面 3 1 2 は、図 4、図 6 および図 7 の下方を向く面である。端子部裏面 3 1 2 は、封止樹脂 8 から露出して、裏面端子になる。端子部 3 1 0 の厚さ（z 方向の寸法）は、第 1 リード 1 の端子部 1 1 0 の厚さと同程度である。なお、端子部 3 1 0 は、端子部 3 1 0 の一部が端子部裏面 3 1 2 から z 方向に凹んだ裏面側凹部を、たとえばハーフエッチング処理により形成されてもよい。端子部端面 3 1 3 は、端子部主面 3 1 1 および端子部裏面 3 1 2 を繋ぐ面であり、y 方向外側（図 3 においては上側）、すなわち、第 1 リード 1 とは反対側を向いている。端子部端面 3 1 3 は、封止樹脂 8 から露出して端子になる。端子部端面 3 1 3 が、本開示の「第 3 端面」に相当する。

【0025】

連結部 3 2 0 は、端子部 3 1 0 に繋がっており、z 方向視矩形状である。連結部 3 2 0 は、端子部 3 1 0 の x 方向の一方端面に 1 個配置されている。また、連結部 3 2 0 は、端子部 3 1 0 の x 方向の他方端面にも 1 個配置されている。つまり、連結部 3 2 0 は、合計 2 個配置されている。各連結部 3 2 0 は、連結部主面 3 2 1、連結部裏面 3 2 2、および連結部端面 3 2 3 を有する。連結部主面 3 2 1 および連結部裏面 3 2 2 は、z 方向において互いに反対側を向いている。連結部主面 3 2 1 は、図 4、図 6 および図 7 の上方を向く面である。連結部主面 3 2 1 と端子部主面 3 1 1 とは、面一になっている。連結部裏面 3 2 2 は、図 4、図 6 および図 7 の下方を向く面である。連結部 3 2 0 の厚さ（z 方向の寸法）は、端子部 3 1 0 の厚さの半分同程度である。連結部 3 2 0 は、たとえばハーフエッチング処理により形成される。連結部端面 3 2 3 は、連結部主面 3 2 1 および連結部裏面 3 2 2 を繋ぐ面であり、x 方向外側を向いている。連結部端面 3 2 3 は、封止樹脂 8 から露出している（図 1 および図 6 参照）。

【0026】

第 4 リード 4 は、端子部 4 1 0 および連結部 4 2 0 を備えている。

【0027】

端子部 4 1 0 は、z 方向視において、x 方向に長い矩形状である。端子部 4 1 0 は、端子部主面 4 1 1、端子部裏面 4 1 2 および端子部端面 4 1 3 を有する。端子部主面 4 1 1 および端子部裏面 4 1 2 は、z 方向において互いに反対側を向いている。端子部主面 4 1 1 は、図 4、図 6 および図 7 の上方を向く面である。端子部主面 4 1 1 は、半導体素子 7 の一部が接合される面である。端子部裏面 4 1 2 は、図 4、図 6 および図 7 の下方を向く面である。端子部裏面 4 1 2 は、封止樹脂 8 から露出して、裏面端子になる。端子部 4 1 0 の厚さ（z 方向の寸法）は、第 1 リード 1 の端子部 1 1 0 の厚さと同程度である。なお、端子部 4 1 0 は、端子部 4 1 0 の一部が端子部裏面 4 1 2 から z 方向に凹んだ裏面側凹部を、たとえばハーフエッチング処理により形成されてもよい。端子部端面 4 1 3 は、端子部主面 4 1 1 および端子部裏面 4 1 2 を繋ぐ面であり、y 方向外側（図 3 においては下側）、すなわち、第 1 リード 1 とは反対側を向いている。端子部端面 4 1 3 は、封止樹脂 8 から露出して端子になる。端子部端面 4 1 3 が、本開示の「第 4 端面」に相当する。

【0028】

10

20

30

40

50

連結部 4 2 0 は、端子部 4 1 0 に繋がっており、z 方向視において x 方向に長い矩形状である。連結部 4 2 0 は、端子部 4 1 0 の x 方向の一方端面（図 3 における左側の端面）に 1 個配置されている。連結部 4 2 0 は、連結部主面 4 2 1、連結部裏面 4 2 2、および連結部端面 4 2 3 を有する。連結部主面 4 2 1 および連結部裏面 4 2 2 は、z 方向において互いに反対側を向いている。連結部主面 4 2 1 は、図 4、図 6 および図 7 の上方を向く面である。連結部主面 4 2 1 と端子部主面 4 1 1 とは、面一になっている。連結部裏面 4 2 2 は、図 4、図 6 および図 7 の下方を向く面である。連結部 4 2 0 の厚さ（z 方向の寸法）は、端子部 4 1 0 の厚さの半分同程度である。連結部 4 2 0 は、たとえばハーフエッチング処理により形成される。連結部端面 4 2 3 は、連結部主面 4 2 1 および連結部裏面 4 2 2 を繋ぐ面であり、x 方向外側を向いている。連結部端面 4 2 3 は、封止樹脂 8 から露出している。

10

【0029】

第 5 リード 5 は、端子部 5 1 0 および連結部 5 2 0 を備えている。

【0030】

端子部 5 1 0 は、z 方向視において、x 方向に長い矩形状である。端子部 5 1 0 は、端子部主面 5 1 1、端子部裏面 5 1 2 および端子部端面 5 1 3 を有する。端子部主面 5 1 1 および端子部裏面 5 1 2 は、z 方向において互いに反対側を向いている。端子部主面 5 1 1 は、図 4、図 6 および図 7 の上方を向く面である。端子部主面 5 1 1 は、半導体素子 7 の一部が接合される面である。端子部裏面 5 1 2 は、図 4、図 6 および図 7 の下方を向く面である。端子部裏面 5 1 2 は、封止樹脂 8 から露出して、裏面端子になる。端子部 5 1 0 の厚さ（z 方向の寸法）は、第 1 リード 1 の端子部 1 1 0 の厚さと同程度である。なお、端子部 5 1 0 は、端子部 5 1 0 の一部が端子部裏面 5 1 2 から z 方向に凹んだ裏面側凹部を、たとえばハーフエッチング処理により形成されてもよい。端子部端面 5 1 3 は、端子部主面 5 1 1 および端子部裏面 5 1 2 を繋ぐ面であり、y 方向外側（図 3 においては下側）を向いている。端子部端面 5 1 3 は、封止樹脂 8 から露出して端子になる。

20

【0031】

連結部 5 2 0 は、端子部 5 1 0 に繋がっており、z 方向視において x 方向に長い矩形状である。連結部 5 2 0 は、端子部 5 1 0 の x 方向の他方端面（図 3 における右側の端面）に 1 個配置されている。連結部 5 2 0 は、連結部主面 5 2 1、連結部裏面 5 2 2、および連結部端面 5 2 3 を有する。連結部主面 5 2 1 および連結部裏面 5 2 2 は、z 方向において互いに反対側を向いている。連結部主面 5 2 1 は、図 4、図 6 および図 7 の上方を向く面である。連結部主面 5 2 1 と端子部主面 5 1 1 とは、面一になっている。連結部裏面 5 2 2 は、図 4、図 6 および図 7 の下方を向く面である。連結部 5 2 0 の厚さ（z 方向の寸法）は、端子部 5 1 0 の厚さの半分同程度である。連結部 5 2 0 は、たとえばハーフエッチング処理により形成される。連結部端面 5 2 3 は、連結部主面 5 2 1 および連結部裏面 5 2 2 を繋ぐ面であり、x 方向外側を向いている。連結部端面 5 2 3 は、封止樹脂 8 から露出している（図 1 および図 6 参照）。

30

【0032】

半導体素子 7 は、半導体装置 A 1 の電氣的機能を発揮する要素である。半導体素子 7 は、窒化物半導体を用いた半導体素子であり、本実施形態では、窒化ガリウム（GaN）を用いた HEMT である。半導体素子 7 は、素子本体 7 0、ドレイン電極 7 1、ソース電極 7 2、ゲート電極 7 3、7 4、および裏面電極 7 5 を備えている。半導体素子 7 は、ゲート電極 7 3、7 4 に印加される電圧信号に応じて、ドレイン電極 7 1 からソース電極 7 2 に流れる主電流を、流れる状態と流れない状態とで切り替える。つまり、半導体素子 7 は、主電流のスイッチングを行う。

40

【0033】

素子本体 7 0 は、素子主面 7 a および素子裏面 7 b を備えている。図 4、図 6 および図 7 に示すように、素子主面 7 a および素子裏面 7 b は、z 方向において互いに反対側を向いている。素子主面 7 a は、図 4、図 6 および図 7 の上方を向く面である。素子裏面 7 b は、図 4、図 6 および図 7 の下方を向く面である。また、素子本体 7 0 は、図 9 に示すよ

50

うに、基板 701、バッファ層 702、第 1 窒化物半導体層 703、第 2 窒化物半導体層 704、第 3 窒化物半導体層 705、保護膜 706、配線 709、および導電部 707 を備えている。配線 709 は、配線 709a、709b、709c を含んでいる。

【0034】

基板 701 は、たとえば低抵抗の Si 基板である。基板 701 の厚さ (z 方向の寸法) は、250 ~ 400 μm 程度である。バッファ層 702 は、基板 701 上に形成された窒化物半導体膜の多層バッファ層によって構成されている。本実施形態では、バッファ層 702 は、基板 701 に接する AlN 膜からなる第 1 バッファ層と、当該第 1 バッファ層に積層された AlGaIn 膜からなる第 2 バッファ層とによって構成されている。第 2 バッファ層は、AlN 膜と GaN 膜が交互に多重積層された超格子構造などでもよい。第 1 窒化物半導体層 703 は、バッファ層 702 上にエピタキシャル成長により積層された GaN 層からなり、電子走行層を構成している。第 2 窒化物半導体層 704 は、第 1 窒化物半導体層 703 上にエピタキシャル成長により積層された AlGaIn 層からなり、電子供給層を構成している。バッファ層 702、第 1 窒化物半導体層 703 および第 2 窒化物半導体層 704 を合わせた厚さ (z 方向の寸法) は、2 μm 程度であり、基板 701 の厚さに比べて薄い。第 1 窒化物半導体層 703 の第 2 窒化物半導体層 704 との界面に近い位置に発生する二次元電子ガス (2DEG: 2 Dimensional Electron Gas) が通電経路に用いられる。

10

【0035】

第 3 窒化物半導体層 705 は、第 2 窒化物半導体層 704 上にエピタキシャル成長により積層された p 型 GaN 層からなる。第 3 窒化物半導体層 705 上に、配線 709a が形成されている。保護膜 706 は、たとえば SiN 膜からなり、第 2 窒化物半導体層 704、第 3 窒化物半導体層 705、配線 709a を覆う。配線 709a の一部は、保護膜 706 から露出して、ゲート電極 73、74 に接続している。ゲート電極 73、74 は、半導体素子 7 のゲート電極として機能する。保護膜 706 上には、配線 709b、709c が形成されている。配線 709b、709c は、互いに離間して配置され、それぞれの一部が保護膜 706 を貫通して第 2 窒化物半導体層 704 に接している。配線 709b は、第 3 窒化物半導体層 705 および配線 709a を覆うように形成され、ソース電極 72 に接続している。ソース電極 72 は半導体素子 7 のソース電極として機能する。配線 709c は、配線 709b に隣接して形成され、ドレイン電極 71 に接続している。ドレイン電極 71 は、半導体素子 7 のドレイン電極として機能する。

20

30

【0036】

図 8 に示すように、ドレイン電極 71、ソース電極 72、ゲート電極 73、およびゲート電極 74 は、素子主面 7a に配置されている。各電極 71 ~ 74 は、互いに離間しており、リード 1 ~ 5 の配置に応じて配置されている。ドレイン電極 71 は、素子主面 7a の y 方向の一方側 (図 8 における下側) に配置され、x 方向の全体に広がっている。ドレイン電極 71 は、帯状部 711 および 3 個の延出部 712 を有する。帯状部 711 は、z 方向視において x 方向に長い矩形状であり、素子主面 7a の y 方向の一方端に配置されている。各延出部 712 は、帯状部 711 の x 方向における両端および中心から y 方向にそれぞれ延び、z 方向視において y 方向に長い矩形状である。ソース電極 72 は、素子主面 7a の y 方向の他方側 (図 8 における上側) で、x 方向の中央に配置されている。ソース電極 72 は、帯状部 721 および 2 個の延出部 722 を有する。帯状部 721 は、z 方向視において x 方向に長い矩形状であり、素子主面 7a の y 方向の他方端に配置されている。各延出部 722 は、帯状部 721 の x 方向における両端から y 方向にそれぞれ延び、z 方向視において y 方向に長い矩形状である。各延出部 722 は、延出部 712 の間に配置されている。つまり、延出部 712 と延出部 722 とは、x 方向において交互に配置されている。ゲート電極 73 は、素子主面 7a の y 方向の他方側で、x 方向の一方側 (図 8 における左側) に配置されている。ゲート電極 73 は、z 方向視において x 方向に長い矩形状である。ゲート電極 74 は、素子主面 7a の y 方向の他方側で、x 方向の他方側 (図 8 における右側) に配置されている。ゲート電極 74 は、z 方向視において x 方向に長い矩

40

50

状である。なお、各電極 7 1 ~ 7 4 の配置および形状は限定されず、リード 1 ~ 5 の配置および形状と連動して設計される。

【 0 0 3 7 】

裏面電極 7 5 は、基板 7 0 1 の裏面（バッファ層 7 0 2 が形成される面とは反対側を向く面）に形成されており、素子裏面 7 b に配置されている。

【 0 0 3 8 】

導電部 7 0 7 は、たとえばビアホールであり、第 2 窒化物半導体層 7 0 4、第 1 窒化物半導体層 7 0 3、およびバッファ層 7 0 2 を貫通して基板 7 0 1 まで達している。導電部 7 0 7 は、保護膜 7 0 6 を貫通した配線 7 0 9 b に接して導通しており、基板 7 0 1 を介して裏面電極 7 5 にも導通している。したがって、ソース電極 7 2 と裏面電極 7 5 とは導通して同電位になる。なお、導電部 7 0 7 は、基板 7 0 1 も貫通して裏面電極 7 5 まで達してもよい。また、後述するように、ソース電極 7 2 と裏面電極 7 5 とは、第 2 リード 2 および接続リード 6 を介して導通し、同電位になるので、半導体素子 7 は、導電部 7 0 7 を備えなくてもよい。

【 0 0 3 9 】

半導体素子 7 は、第 1 リード 1、第 2 リード 2、第 4 リード 4、および第 5 リード 5 にフリップチップボンディングされている。つまり、半導体素子 7 は、素子主面 7 a をリード 1、2、4、5 の各主面に向けて、図示しない導電性接合材を介して、リード 1、2、4、5 に接合されている。半導体素子 7 は、z 方向視において、第 1 リード 1 の延出部 1 3 0 および第 2 リード 2 の延出部 2 3 0 に重なり、第 1 リード 1 の端子部 1 1 0、第 2 リード 2 の支持部 2 1 0、第 4 リード 4 の端子部 4 1 0、および第 5 リード 5 の端子部 5 1 0 のそれぞれ一部ずつに重なるように配置されている。つまり、半導体素子 7 は、延出部 1 3 0 および延出部 2 3 0 と、端子部 1 1 0、支持部 2 1 0、端子部 4 1 0、および端子部 5 1 0 のそれぞれ一部ずつとによって支持されている。

【 0 0 4 0 】

ドレイン電極 7 1 は、第 1 リード 1 に接合されている。より具体的には、ドレイン電極 7 1 の帯状部 7 1 1 は第 1 リード 1 の端子部主面 1 1 1 に接合され、ドレイン電極 7 1 の各延出部 7 1 2 は、それぞれ、第 1 リード 1 の延出部主面 1 3 1 に接合されている。これにより、第 1 リード 1 は、半導体素子 7 のドレイン電極 7 1 に電氣的に接続されて、半導体素子 7 のドレイン端子として機能する。ソース電極 7 2 は、第 2 リード 2 に接合されている。より具体的には、ソース電極 7 2 の帯状部 7 2 1 は第 2 リード 2 の支持部主面 2 1 1 に接合され、ソース電極 7 2 の各延出部 7 2 2 は、それぞれ、第 2 リード 2 の延出部主面 2 3 1 に接合されている。また、後述するように、第 2 リード 2 は、接続リード 6 によって第 3 リード 3 に電氣的に接続されている。これにより、第 3 リード 3 は、半導体素子 7 のソース電極 7 2 に電氣的に接続されて、半導体素子 7 のソース端子として機能する。ゲート電極 7 3 は、第 4 リード 4 の端子部主面 4 1 1 に接合されている。これにより、第 4 リード 4 は、半導体素子 7 のゲート電極 7 3 に電氣的に接続され、半導体素子 7 のゲート端子として機能する。また、ゲート電極 7 4 は、第 5 リード 5 の端子部主面 5 1 1 に接合されている。これにより、第 5 リード 5 は、半導体素子 7 のゲート電極 7 4 に電氣的に接続され、半導体素子 7 のゲート端子として機能する。

【 0 0 4 1 】

接続リード 6 は、第 2 リード 2 と第 3 リード 3 とを電氣的に接続し、主電流の電流経路となる部材である。接続リード 6 は、金属板からなり、好ましくは Cu および Ni のいずれか、またはこれらの合金や 4 2 アロイなどからなる。本実施形態においては、接続リード 6 が、Cu からなる場合を例に説明する。接続リード 6 の厚さは、たとえば 0 . 0 8 ~ 1 mm であり、本実施形態においては 0 . 5 mm 程度である。接続リード 6 は、たとえば、金属板に打ち抜き加工および折り曲げ加工等を施すことにより形成されている。接続リード 6 は、第 1 板部 6 1、第 2 板部 6 2、および第 3 板部 6 3 を有する。

【 0 0 4 2 】

図 1 に示すように、第 1 板部 6 1 は、略矩形板状であり、z 方向に直交するように、半

10

20

30

40

50

導体素子 7 の素子裏面 7 b 側に配置されている。第 1 板部 6 1 は、z 方向視において、一部が半導体素子 7 に重なっている。また、第 1 板部 6 1 は、z 方向視において、第 1 リード 1、第 2 リード 2、および第 3 リード 3 に重なっている。半導体素子 7 は、z 方向視において、第 1 板部 6 1 と、第 1 リード 1 および第 2 リード 2 とによって挟まれている。第 1 板部 6 1 は、第 1 板部主面 6 1 a および第 1 板部裏面 6 1 b を有する。第 1 板部主面 6 1 a および第 1 板部裏面 6 1 b は、z 方向において互いに反対側を向いている。第 1 板部主面 6 1 a は、図 4、図 6 および図 7 の上方を向く面である。第 1 板部主面 6 1 a は、封止樹脂 8 から露出している。第 1 板部裏面 6 1 b は、図 4、図 6 および図 7 の下方を向く面である。第 1 板部裏面 6 1 b は、半導体素子 7 の素子裏面 7 b に接触しており、図示しない導電性接合材を介して素子裏面 7 b に接合されている。素子裏面 7 b に形成されている裏面電極 7 5 は、導電性接合材を介して第 1 板部裏面 6 1 b に接合されている。第 1 板部 6 1 は、y 方向の各端部で、第 2 板部 6 2 および第 3 板部 6 3 に繋がっている。第 1 板部 6 1 の第 2 板部 6 2 と繋がる端部の x 方向の寸法は第 2 板部 6 2 の x 方向の寸法に一致し、第 1 板部 6 1 の第 3 板部 6 3 と繋がる端部の x 方向の寸法は第 3 板部 6 3 の x 方向の寸法に一致している。

【0043】

第 2 板部 6 2 は、略矩形板状であり、z 方向および x 方向に平行になるように、半導体素子 7 の y 方向の一方側（図 6 および図 7 においては左側）に配置されている。第 2 板部 6 2 の z 方向の一方端（図 6 および図 7 における上方端）は、第 1 板部 6 1 に接続している。第 1 板部 6 1 と第 2 板部 6 2 とは直交している。第 2 板部 6 2 の z 方向の他方端（図 6 および図 7 における下方端）は、図示しない導電性接合材を介して、第 2 リード 2 の支持部主面 2 1 1 に接続している。第 2 板部 6 2 と第 2 リード 2 とは直交している。第 2 板部 6 2 は、封止樹脂 8 に覆われており、樹脂側面 8 3 から露出していない。

【0044】

第 3 板部 6 3 は、略矩形板状であり、z 方向および x 方向に平行になるように、半導体素子 7 の y 方向の他方側（図 6 および図 7 においては右側）に配置されている。第 3 板部 6 3 の z 方向の一方端（図 6 および図 7 における上方端）は、第 1 板部 6 1 に接続している。第 1 板部 6 1 と第 3 板部 6 3 とは直交している。第 3 板部 6 3 の z 方向の他方端（図 6 および図 7 における下方端）は、図示しない導電性接合材を介して、第 3 リード 3 の端子部主面 3 1 1 に接続している。第 3 板部 6 3 と第 3 リード 3 とは直交している。第 3 板部 6 3 は、封止樹脂 8 に覆われており、樹脂側面 8 3 から露出していない。

【0045】

半導体素子 7 が導通状態のとき、半導体装置 A 1 の内部には、図 7 の破線矢印に示すように電流が流れる。すなわち、電流は、ドレイン端子である第 1 リード 1 から入力されて、第 1 リード 1 から半導体素子 7 のドレイン電極 7 1 に流れる。そして、電流は、半導体素子 7 の内部において、ドレイン電極 7 1 からソース電極 7 2 に流れる。半導体素子 7 の内部においては、電流はさまざまな方向に流れるが、各電流が打ち消し合って、総合的にみると、図 7 の半導体素子 7 の内部に示す破線矢印の方向に流れる。ソース電極 7 2 から出力された電流は、第 2 リード 2 および接続リード 6 を流れ、ソース端子である第 3 リード 3 から出力される。

【0046】

封止樹脂 8 は、各リード 1 ~ 5 および接続リード 6 の一部ずつと、半導体素子 7 とを覆っている。封止樹脂 8 は、たとえば黒色のエポキシ樹脂からなる。

【0047】

封止樹脂 8 は、樹脂主面 8 1、樹脂裏面 8 2 および樹脂側面 8 3 を有する。樹脂主面 8 1 と樹脂裏面 8 2 とは、z 方向において互いに反対側を向いている。樹脂主面 8 1 は、図 4、図 6 および図 7 の上方を向く面であり、樹脂裏面 8 2 は、図 4、図 6 および図 7 の下方を向く面である。樹脂側面 8 3 は、樹脂主面 8 1 および樹脂裏面 8 2 を繋ぐ面であり、x 方向または y 方向を向いている。

【0048】

10

20

30

40

50

本実施形態においては、第１リード１の連結部端面１２３と、第２リード２の支持部端面２１３と、第３リード３の端子部端面３１３および連結部端面３２３と、第４リード４の端子部端面４１３および連結部端面４２３と、第５リード５の端子部端面５１３および連結部端面５２３とが、封止樹脂８の樹脂側面８３と互いに面一である。また、第１リード１の端子部裏面１１２と、第３リード３の端子部裏面３１２と、第４リード４の端子部裏面４１２と、第５リード５の端子部裏面５１２とが、封止樹脂８の樹脂裏面８２と互いに面一である。また、接続リード６の第１板部主面６１ａが、封止樹脂８の樹脂主面８１と互いに面一である。

【００４９】

次に、半導体装置Ａ１の製造方法の一例について、以下に説明する。

10

【００５０】

まず、リードフレームを用意する。リードフレームは、各リード１～５となる板状の材料である。リードフレームのうち、第１リード１の連結部１２０および延出部１３０と、第２リード２の支持部２１０および延出部２３０と、第３リード３の連結部３２０と、第４リード４の連結部４２０と、第５リード５の連結部５２０となる領域は、たとえばハーフエッチング処理によって、他の領域より、厚さ（ｚ方向の寸法）を薄く形成されている。本実施形態においては、リードフレームの母材は、Ｃｕからなる。

【００５１】

次いで、リードフレームの所定の位置に、半導体素子７を導電性接合材によって、フリップチップボンディングする。次いで、別途形成された接続リード６を、半導体素子７に跨るように配置し、導電性接合材によって、リードフレームのうち第２リード２および第３リード３になる領域と、半導体素子７の素子裏面７ｂとに接合する。

20

【００５２】

次いで、樹脂材料を硬化させることにより、半導体素子７、リードフレームの一部、および接続リード６の一部を覆う封止樹脂を形成する。次いで、リードフレームおよび封止樹脂を、切断線に沿って切断する。これにより、半導体装置Ａ１となる個片が形成される。以上の工程を経ることにより、上述した半導体装置Ａ１が得られる。

【００５３】

次に、半導体装置Ａ１の作用効果について説明する。

【００５４】

30

本実施形態によると、半導体素子７が導通状態のとき、スイッチングの対象である主電流は、ドレイン端子である第１リード１から入力されて、第１リード１から半導体素子７のドレイン電極７１に流れ、半導体素子７の内部において、ドレイン電極７１からソース電極７２に流れる。そして、ソース電極７２から出力された主電流は、第２リード２および接続リード６を流れ、ソース端子である第３リード３から出力される。半導体素子７はフリップチップボンディングされ、ドレイン電極７１が第１リード１に接合され、ソース電極７２が第２リード２に接合されている。したがって、ボンディングワイヤで接続された場合と比較して、電流経路が短縮されるので、インダクタンスは低減される。また、接続リード６は、第１板部６１が半導体素子７の素子裏面７ｂ側でｚ方向視において一部が半導体素子７に重なるように配置されており、第２リード２と第３リード３とに接続している。したがって、接続リード６には、第１リード１から第２リード２までの電流経路とは反対方向に主電流が流れる。第１リード１から第２リード２までの電流経路を流れる主電流により発生する磁場と、接続リード６を流れる主電流により発生する磁場とが打ち消し合うので、発生するインダクタンスは低減される。

40

【００５５】

また、本実施形態によると、接続リード６の第１板部６１は、第１板部裏面６１ｂが半導体素子７の素子裏面７ｂに接合されており、第１板部主面６１ａが封止樹脂８から露出している。つまり、第１板部６１は、半導体素子７から発生する熱を放熱する放熱板として機能する。これにより、半導体素子７の温度上昇が抑制される。また、接続リード６は、半導体素子７から発生するノイズの遮蔽板としても機能する。これにより、半導体装置

50

A 1 から放射されるノイズは低減される。

【 0 0 5 6 】

また、本実施形態によると、第 1 リード 1 が延出部 1 3 0 を備え、第 2 リード 2 が延出部 2 3 0 を備えている。これにより、半導体素子 7 は適切に支持され、ドレイン電極 7 1 と第 1 リード 1、および、ソース電極 7 2 と第 2 リード 2 の導通がより確実に行われる。また、延出部 1 3 0 および延出部 2 3 0 は、樹脂裏面 8 2 から露出していない。これにより、半導体装置 A 1 を実装するときに、はんだペーストによって延出部 1 3 0 と延出部 2 3 0 とが繋がることなく、第 1 リード 1 と第 2 リード 2 との短絡が防止される。

【 0 0 5 7 】

なお、本実施形態では、半導体素子 7 が H E M T である場合について説明したが、これ

10

【 0 0 5 8 】

また、本実施形態では、第 1 板部裏面 6 1 b が半導体素子 7 の素子裏面 7 b に接合されている場合について説明したが、これに限られない。第 1 板部裏面 6 1 b は、素子裏面 7 b に接合されていなくてもよいし、素子裏面 7 b との間に封止樹脂 8 が充填されていてもよい。

【 0 0 5 9 】

図 1 0 に基づき、本開示の第 2 実施形態にかかる半導体装置 A 2 について説明する。図 1 0 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して

20

【 0 0 6 0 】

図 1 0 は、半導体装置 A 2 を示す断面図であり、第 1 実施形態における図 7 に対応する図である。

【 0 0 6 1 】

本実施形態にかかる半導体装置 A 2 は、接続リード 6 の形状が半導体装置 A 1 と異なる。第 2 実施形態にかかる接続リード 6 は、第 2 板部 6 2 および第 3 板部 6 3 が、z 方向に対して傾斜している。

【 0 0 6 2 】

本実施形態においても、半導体素子 7 がフリップチップボンディングされているので、インダクタンスは低減される。また、接続リード 6 には、第 1 リード 1 から第 2 リード 2 までの電流経路とは反対方向に主電流が流れるので、発生する磁場が打ち消し合って、発生するインダクタンスは低減される。したがって、本実施形態においても、第 1 実施形態と同様の効果を奏することができる。

30

【 0 0 6 3 】

図 1 1 に基づき、本開示の第 3 実施形態にかかる半導体装置 A 3 について説明する。図 1 1 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して

【 0 0 6 4 】

図 1 1 は、半導体装置 A 3 を示す断面図であり、第 1 実施形態における図 7 に対応する図である。

40

【 0 0 6 5 】

本実施形態にかかる半導体装置 A 3 は、第 1 板部主面 6 1 a が封止樹脂 8 の樹脂主面 8 1 から露出しない点で、半導体装置 A 1 と異なる。第 3 実施形態にかかる接続リード 6 は、全体が封止樹脂 8 によって覆われている。

【 0 0 6 6 】

本実施形態においても、半導体素子 7 がフリップチップボンディングされているので、インダクタンスは低減される。また、接続リード 6 には、第 1 リード 1 から第 2 リード 2 までの電流経路とは反対方向に主電流が流れるので、発生する磁場が打ち消し合って、発生するインダクタンスは低減される。また、接続リード 6 は半導体素子 7 から発生するノ

50

イズの遮蔽板として機能するので、半導体装置 A 1 から放射されるノイズは低減される。

【0067】

図12に基づき、本開示の第4実施形態にかかる半導体装置 A 4 について説明する。図12において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【0068】

図12は、半導体装置 A 4 を示す断面図であり、第1実施形態における図7に対応する図である。

【0069】

本実施形態にかかる半導体装置 A 4 は、接続リード6の第2板部62および第3板部63が樹脂側面83から露出している点で、半導体装置 A 1 と異なる。

10

【0070】

本実施形態においても、第1実施形態と同様の効果を奏することができる。また、本実施形態によると、接続リード6の第2板部62および第3板部63も樹脂側面83から露出しているので、放熱性がさらに向上する。

【0071】

図13および図14に基づき、本開示の第5実施形態にかかる半導体装置 A 5 について説明する。図13および図14において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【0072】

20

図13は、半導体装置 A 5 を示す断面図であり、第1実施形態における図7に対応する図である。図14は、半導体装置 A 5 を示す正面図であり、第1実施形態における図4に対応する図である。

【0073】

本実施形態にかかる半導体装置 A 5 は、接続リード6と第2リード2および第3リード3との接続方法が異なる点で、半導体装置 A 1 と異なる。

【0074】

第5実施形態にかかる接続リード6は、第2板部62および第3板部63を備えておらず、第1板部61だけである。接続リード6と第2リード2および第3リード3とは、それぞれ2個の柱状部65によって接続されている。柱状部65は、接続リード6と第2リード2および第3リード3とを接続する導電体である。本実施形態では、柱状部65は、z方向に直交する断面が矩形の角柱形状である。なお、柱状部65の形状は限定されず、たとえば円柱形状などであってもよい。柱状部65のz方向の一方端(図13および図14における上方端)は、図示しない導電性接合材を介して、第1板部61に接続している。柱状部65のz方向の他方端(図13および図14における下方端)は、図示しない導電性接合材を介して、第2リード2の支持部主面211または第3リード3の端子部主面311に接続している。本実施形態では、柱状部65は、たとえばCuからなる。なお、柱状部65の材料や形成方法、形状、個数は限定されない。

30

【0075】

本実施形態においても、第1実施形態と同様の効果を奏することができる。なお、本実施形態においては、接続リード6と第2リード2および第3リード3とが柱状部65によって接続される場合について説明したが、これに限られない。接続リード6と第2リード2および第3リード3とは、たとえばボンディングワイヤなどのその他の導電部材によって接続されてもよい。

40

【0076】

図15に基づき、本開示の第6実施形態にかかる半導体装置 A 6 について説明する。図15において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【0077】

図15は、半導体装置 A 6 を示す断面図であり、第1実施形態における図7に対応する

50

図である。

【 0 0 7 8 】

本実施形態にかかる半導体装置 A 6 は、ソース端子がドレイン端子（第 1 リード 1 ）とは反対側を向く面に配置されている点で、半導体装置 A 1 と異なる。

【 0 0 7 9 】

第 6 実施形態にかかる半導体装置 A 6 は、第 2 リード 2 を備えていない。また、第 6 実施形態にかかる接続リード 6 は、第 3 板部 6 3 を備えていない。接続リード 6 の第 1 板部 6 1 は、第 1 板部主面 6 1 a から z 方向に突出した突出面 6 1 c を備えている。第 1 板部主面 6 1 a は、封止樹脂 8 によって覆われている。一方、突出面 6 1 c は封止樹脂 8 から露出し、樹脂主面 8 1 と互いに面一になっている。封止樹脂 8 から露出した突出面 6 1 c が、ソース端子になる。

10

【 0 0 8 0 】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。さらに、本実施形態によると、第 2 リード 2 が配置されていないので、y 方向の寸法を小さくすることができる。

【 0 0 8 1 】

図 1 6 および図 1 7 に基づき、本開示の第 7 実施形態にかかる半導体装置 A 7 について説明する。図 1 6 および図 1 7 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【 0 0 8 2 】

図 1 6 は、半導体装置 A 7 を示す平面図であり、第 1 実施形態における図 3 に対応する図である。図 1 6 においては、理解の便宜上、封止樹脂 8、接続リード 6、および半導体素子 7 を透過して、封止樹脂 8 の外形を想像線（二点鎖線）で示している。図 1 7 は、半導体装置 A 7 を示す右側面図であり、第 1 実施形態における図 6 に対応する図である。

20

【 0 0 8 3 】

本実施形態にかかる半導体装置 A 7 は、ゲート端子（第 4 リード 4 および第 5 リード 5 ）とソース端子（第 3 リード 3 ）の形状が、半導体装置 A 1 と異なる。

【 0 0 8 4 】

第 7 実施形態にかかる第 3 リード 3 は、端子部端面 3 1 3 から y 方向に突出する突出部 3 1 4 を備えている。突出部 3 1 4 は、z 方向視において x 方向に長い矩形状である。突出部 3 1 4 は、端子部 3 1 0 の y 方向外側を向く端面に、x 方向に等間隔で並んで 4 個配置されている。なお、突出部 3 1 4 の個数は限定されない。

30

【 0 0 8 5 】

また、第 7 実施形態においては、第 4 リード 4 の端子部端面 4 1 3 および第 5 リード 5 の端子部端面 5 1 3 が、樹脂側面 8 3 と面一ではなく、樹脂側面 8 3 から突出している。

【 0 0 8 6 】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。なお、第 4 リード 4 の端子部端面 4 1 3 および第 5 リード 5 の端子部端面 5 1 3 は、樹脂側面 8 3 から凹んでいてもよい。また、これらの各端面は、平坦であってもよいし、湾曲していてもよいし、凹凸が形成されていてもよい。また、これらの各端面の形状も限定されない。また、第 3 リード 3 の端子部端面 3 1 3 が樹脂側面 8 3 に覆われ、突出部 3 1 4 が樹脂側面 8 3 から露出してもよい。また、第 3 リード 3 が突出部 3 1 4 を備えず、端子部端面 3 1 3 が樹脂側面 8 3 に覆われてもよい。

40

【 0 0 8 7 】

図 1 8 に基づき、本開示の第 8 実施形態にかかる半導体装置 A 8 について説明する。図 1 8 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【 0 0 8 8 】

図 1 8 は、半導体装置 A 8 を示す平面図であり、第 1 実施形態における図 2 に対応する図である。図 1 8 においては、理解の便宜上、封止樹脂 8 および接続リード 6 を透過して

50

、封止樹脂 8 の外形を想像線（二点鎖線）で示している。

【 0 0 8 9 】

本実施形態にかかる半導体装置 A 8 は、半導体素子 7 のドレイン電極 7 1 およびソース電極 7 2 の形状と、第 1 リード 1 および第 2 リード 2 の形状とが、半導体装置 A 1 と異なる。

【 0 0 9 0 】

第 8 実施形態においては、第 1 リード 1 が延出部 1 3 0 を 2 個備え、第 2 リード 2 が延出部 2 3 0 を 1 個備えている。また、ドレイン電極 7 1 は延出部 7 1 2 を 2 個備え、ソース電極 7 2 は延出部 7 2 2 を 1 個備えている。

【 0 0 9 1 】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。なお、第 1 リード 1 の延出部 1 3 0 の数、および、第 2 リード 2 の延出部 2 3 0 の数は限定されない。たとえば、延出部 1 3 0 が 1 個で、延出部 2 3 0 が 2 個であってもよい。ドレイン電極 7 1 の形状（延出部 7 1 2 の数も含む）およびソース電極 7 2 の形状（延出部 7 2 2 の数も含む）は、それぞれ、第 1 リード 1 の延出部 1 3 0 および第 2 リード 2 の延出部 2 3 0 の数および配置に応じて設計される。

【 0 0 9 2 】

図 1 9 に基づき、本開示の第 9 実施形態にかかる半導体装置 A 9 について説明する。図 1 9 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【 0 0 9 3 】

図 1 9 は、半導体装置 A 9 を示す平面図であり、第 1 実施形態における図 2 に対応する図である。図 1 9 においては、理解の便宜上、封止樹脂 8 および接続リード 6 を透過して、封止樹脂 8 の外形を想像線（二点鎖線）で示している。

【 0 0 9 4 】

本実施形態にかかる半導体装置 A 9 は、半導体素子 7 のドレイン電極 7 1 およびソース電極 7 2 の形状と、第 1 リード 1 および第 2 リード 2 の形状とが、半導体装置 A 1 と異なる。

【 0 0 9 5 】

第 9 実施形態においては、第 1 リード 1 が延出部 1 3 0 を備えておらず、第 2 リード 2 が延出部 2 3 0 を備えていない。また、ドレイン電極 7 1 は延出部 7 1 2 を備えておらず、ソース電極 7 2 は延出部 7 2 2 を備えていない。つまり、半導体素子 7 は、第 1 リード 1 の端子部 1 1 0 の一部、第 2 リード 2 の支持部 2 1 0 の一部、第 4 リード 4 の端子部 4 1 0 の一部、および第 5 リード 5 の端子部 5 1 0 の一部だけで支持されている。また、ドレイン電極 7 1 は、帯状部 7 1 1 だけで第 1 リード 1 の端子部主面 1 1 1 に接合され、ソース電極 7 2 は、帯状部 7 2 1 だけで第 2 リード 2 の支持部主面 2 1 1 に接合されている。

【 0 0 9 6 】

本実施形態においても、半導体素子 7 がフリップチップボンディングされているので、インダクタンスは低減される。また、接続リード 6 には、第 1 リード 1 から第 2 リード 2 までの電流経路とは反対方向に主電流が流れるので、発生する磁場が打ち消し合って、発生するインダクタンスは低減される。また、接続リード 6 は半導体素子 7 から発生する熱を放熱する放熱板として機能するので、半導体素子 7 の温度上昇が抑制される。また、接続リード 6 は半導体素子 7 から発生するノイズの遮蔽板として機能するので、半導体装置 A 1 から放射されるノイズは低減される。

【 0 0 9 7 】

図 2 0 に基づき、本開示の第 1 0 実施形態にかかる半導体装置 A 1 0 について説明する。図 2 0 において、先述した半導体装置 A 1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【 0 0 9 8 】

図 2 0 は、半導体装置 A 1 0 を示す平面図であり、第 1 実施形態における図 2 に対応す

10

20

30

40

50

る図である。図 20 においては、理解の便宜上、封止樹脂 8 および接続リード 6 を透過して、封止樹脂 8 の外形を想像線（二点鎖線）で示している。

【0099】

本実施形態にかかる半導体装置 A10 は、半導体素子 7 のドレイン電極 71 およびソース電極 72 の形状が、半導体装置 A1 と異なる。

【0100】

第 10 実施形態においては、ドレイン電極 71 は帯状部 711 を備えておらず、ソース電極 72 は帯状部 721 を備えていない。つまり、ドレイン電極 71 は、延出部 712 だけで第 1 リード 1 の延出部主面 131 および端子部主面 111 に接合され、ソース電極 72 は、延出部 722 だけで第 2 リード 2 の延出部主面 231 および支持部主面 211 に接合されている。

10

【0101】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。

【0102】

図 21 に基づき、本開示の第 11 実施形態にかかる半導体装置 A11 について説明する。図 21 において、先述した半導体装置 A1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

【0103】

図 21 は、半導体装置 A11 を示す底面図であり、第 1 実施形態における図 5 に対応する図である。

20

【0104】

本実施形態にかかる半導体装置 A11 は、第 2 リード 2 の支持部裏面 212 が封止樹脂 8 の樹脂裏面 82 から露出し、支持部裏面 212 と樹脂裏面 82 とが互いに面一である点で、半導体装置 A1 と異なる。なお、半導体装置 A11 が回路基板に表面実装される際に、第 2 リード 2 は、ソース端子として回路基板の配線に接合されない。

【0105】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。

【0106】

図 22 に基づき、本開示の第 12 実施形態にかかる半導体装置 A12 について説明する。図 22 において、先述した半導体装置 A1 と同一または類似の要素には同一の符号を付して、重複する説明を省略する。

30

【0107】

図 22 は、半導体装置 A12 を示す底面図であり、第 1 実施形態における図 5 に対応する図である。

【0108】

本実施形態にかかる半導体装置 A12 は、第 1 リード 1 の延出部裏面 132 が封止樹脂 8 の樹脂裏面 82 から露出し、延出部裏面 132 と樹脂裏面 82 とが互いに面一である点で、半導体装置 A1 と異なる。なお、第 2 リード 2 の延出部裏面 232 は樹脂裏面 82 から露出しないので、半導体装置 A12 が回路基板に表面実装される際に、はんだペーストによって延出部 130 と延出部 230 とが繋がることなく、第 1 リード 1 と第 2 リード 2 との短絡が防止される。

40

【0109】

本実施形態においても、第 1 実施形態と同様の効果を奏することができる。また、本実施形態によると、延出部裏面 132 が樹脂裏面 82 から露出しているので、半導体装置 A12 が回路基板に表面実装された場合に、延出部裏面 132 を介して放熱することができる。したがって、放熱性がさらに向上する。なお、本実施形態では、第 1 リード 1 の延出部裏面 132 が樹脂裏面 82 から露出し、第 2 リード 2 の延出部裏面 232 が樹脂裏面 82 から露出しない場合について説明したが、第 2 リード 2 の延出部裏面 232 が樹脂裏面 82 から露出し、第 1 リード 1 の延出部裏面 132 が樹脂裏面 82 から露出しない場合も同様である。

50

【 0 1 1 0 】

本開示にかかる半導体装置は、先述した実施形態に限定されるものではない。本開示にかかる半導体装置の各部の具体的な構成は、種々に設計変更自在である。

【 0 1 1 1 】

〔 付記 1 〕

窒化物半導体からなる電子走行層と、厚さ方向において互いに反対側を向く素子主面および素子裏面と、前記素子主面に配置されたゲート電極、ソース電極、およびドレイン電極と、を有する半導体素子と、

前記ドレイン電極が接合されている第 1 リードと、

前記ソース電極が接合されている第 2 リードと、

前記第 2 リードに接続し、かつ、前記素子裏面側に、前記厚さ方向視において前記半導体素子に重なるように配置されている接続リードと、

を備え、
前記接続リードにはスイッチングの対象である主電流が流れる、
半導体装置。

〔 付記 2 〕

前記接続リードは、前記素子裏面に接触している、付記 1 に記載の半導体装置。

〔 付記 3 〕

前記半導体素子は、前記素子裏面に配置され、かつ、前記ソース電極と電氣的に接続された裏面電極をさらに備え、

前記接続リードには、前記裏面電極が接合されている、付記 2 に記載の半導体装置。

〔 付記 4 〕

前記半導体素子を覆う封止樹脂をさらに備え、

前記接続リードの一部は、前記封止樹脂から露出している、付記 1 ないし 3 のいずれかに記載の半導体装置。

〔 付記 5 〕

前記封止樹脂は、前記厚さ方向において互いに反対側を向く樹脂主面および樹脂裏面と、前記樹脂主面および前記樹脂裏面に繋がる樹脂側面とを有する、付記 4 に記載の半導体装置。

〔 付記 6 〕

前記第 2 リードは、前記樹脂主面および前記樹脂裏面から露出していない、付記 5 に記載の半導体装置。

〔 付記 7 〕

前記接続リードは、金属板である、付記 5 または 6 に記載の半導体装置。

〔 付記 8 〕

前記接続リードは、前記厚さ方向視において前記半導体素子に重なる第 1 板状部と、前記第 2 リードと前記第 1 板状部とに接続する第 2 板状部と、
を備えている、付記 7 に記載の半導体装置。

〔 付記 9 〕

前記第 1 リードに対して、前記第 2 リードとは反対側に配置されている第 3 リードをさらに備え、

前記接続リードは、前記第 3 リードと前記第 1 板状部とに接続する第 3 板状部をさらに備えている、付記 8 に記載の半導体装置。

〔 付記 1 0 〕

前記第 2 板状部および前記第 3 板状部は、前記厚さ方向に平行である、付記 9 に記載の半導体装置。

〔 付記 1 1 〕

前記第 1 リードおよび前記第 3 リードの一部は、前記樹脂裏面から露出している、付記 9 または 1 0 に記載の半導体装置。

〔 付記 1 2 〕

10

20

30

40

50

前記第 3 リードは、前記第 1 リードとは反対側を向き、かつ、前記樹脂側面から露出する第 3 端面を備え、

前記第 3 端面と前記樹脂側面とは、互いに面一である、付記 9 ないし 11 のいずれかに記載の半導体装置。

〔付記 13〕

前記第 1 リードに対して、前記第 2 リードと同じ側に配置され、かつ、前記ゲート電極が接合されている第 4 リードをさらに備えている、付記 5 ないし 12 のいずれかに記載の半導体装置。

〔付記 14〕

前記第 4 リードは、前記第 1 リードとは反対側を向き、かつ、前記樹脂側面から露出する第 4 端面を備え、

前記第 4 端面と前記樹脂側面とは、互いに面一である、付記 13 に記載の半導体装置。

〔付記 15〕

前記第 1 リードは、前記厚さ方向視において前記第 2 リード側に向かって延びる複数の第 1 延出部を備え、

前記第 2 リードは、前記厚さ方向視において前記第 1 リード側に向かって延び、かつ、前記複数の第 1 延出部の間に配置される第 2 延出部を備え、

前記半導体素子は、前記第 1 延出部および前記第 2 延出部によって支持されている、付記 4 ないし 14 のいずれかに記載の半導体装置。

〔付記 16〕

前記第 2 リードは、前記厚さ方向視において前記第 1 リード側に向かって延びる複数の第 2 延出部を備え、

前記第 1 リードは、前記厚さ方向視において前記第 2 リード側に向かって延び、かつ、前記複数の第 2 延出部の間に配置される第 1 延出部を備え、

前記半導体素子は、前記第 1 延出部および前記第 2 延出部によって支持されている、付記 4 ないし 14 のいずれかに記載の半導体装置。

〔付記 17〕

前記第 1 リードは、前記第 1 延出部を 2 個以上備えており、

前記第 2 リードは、前記第 2 延出部を 2 個以上備えており、

前記第 1 延出部と前記第 2 延出部とは、前記第 1 延出部が延びる方向と前記厚さ方向とに直交する方向において、交互に配置されている、付記 15 または 16 に記載の半導体装置。

〔付記 18〕

前記第 1 延出部および前記第 2 延出部は、前記封止樹脂に覆われている、付記 15 ないし 17 のいずれかに記載の半導体装置。

【符号の説明】

【0112】

A1～A12：半導体装置

1：第 1 リード

110：端子部

111：端子部主面

112：端子部裏面

120：連結部

121：連結部主面

122：連結部裏面

123：連結部端面

130：延出部

131：延出部主面

132：延出部裏面

2：第 2 リード

10

20

30

40

50

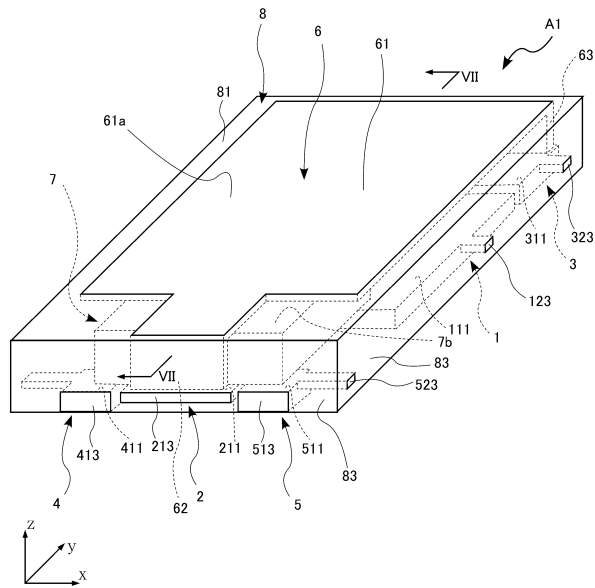
2 1 0	: 支持部	
2 1 1	: 支持部主面	
2 1 2	: 支持部裏面	
2 1 3	: 支持部端面	
2 3 0	: 延出部	
2 3 1	: 延出部主面	
2 3 2	: 延出部裏面	
3	: 第 3 リード	
3 1 0	: 端子部	
3 1 1	: 端子部主面	10
3 1 2	: 端子部裏面	
3 1 3	: 端子部端面	
3 1 4	: 突出部	
3 2 0	: 連結部	
3 2 1	: 連結部主面	
3 2 2	: 連結部裏面	
3 2 3	: 連結部端面	
4	: 第 4 リード	
4 1 0	: 端子部	
4 1 1	: 端子部主面	20
4 1 2	: 端子部裏面	
4 1 3	: 端子部端面	
4 2 0	: 連結部	
4 2 1	: 連結部主面	
4 2 2	: 連結部裏面	
4 2 3	: 連結部端面	
5	: 第 5 リード	
5 1 0	: 端子部	
5 1 1	: 端子部主面	
5 1 2	: 端子部裏面	30
5 1 3	: 端子部端面	
5 2 0	: 連結部	
5 2 1	: 連結部主面	
5 2 2	: 連結部裏面	
5 2 3	: 連結部端面	
6	: 接続リード	
6 1	: 第 1 板部	
6 1 a	: 第 1 板部主面	
6 1 b	: 第 1 板部裏面	
6 1 c	: 突出面	40
6 2	: 第 2 板部	
6 3	: 第 3 板部	
6 5	: 柱状部	
7	: 半導体素子	
7 1	: ドレイン電極	
7 1 1	: 帯状部	
7 1 2	: 延出部	
7 2	: ソース電極	
7 2 1	: 帯状部	
7 2 2	: 延出部	50

- 7 3 , 7 4 : ゲート電極
 7 5 : 裏面電極
 7 0 : 素子本体
 7 a : 素子主面
 7 b : 素子裏面
 7 0 1 : 基板
 7 0 2 : バッファ層
 7 0 3 : 第 1 窒化物半導体層
 7 0 4 : 第 2 窒化物半導体層
 7 0 5 : 第 3 窒化物半導体層
 7 0 6 : 保護膜
 7 0 7 : 導電部
 7 0 9 , 7 0 9 a ~ 7 0 9 c : 配線
 8 : 封止樹脂
 8 1 : 樹脂主面
 8 2 : 樹脂裏面
 8 3 : 樹脂側面

【図面】

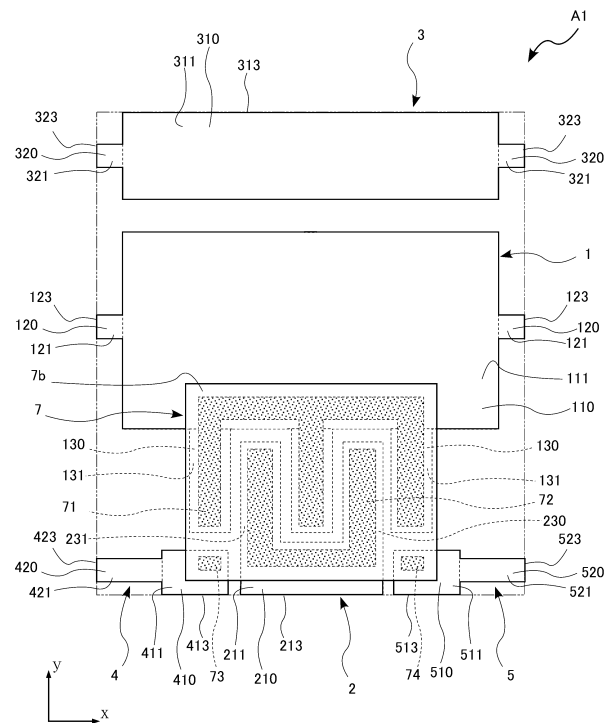
【図 1】

FIG.1



【図 2】

FIG.2



10

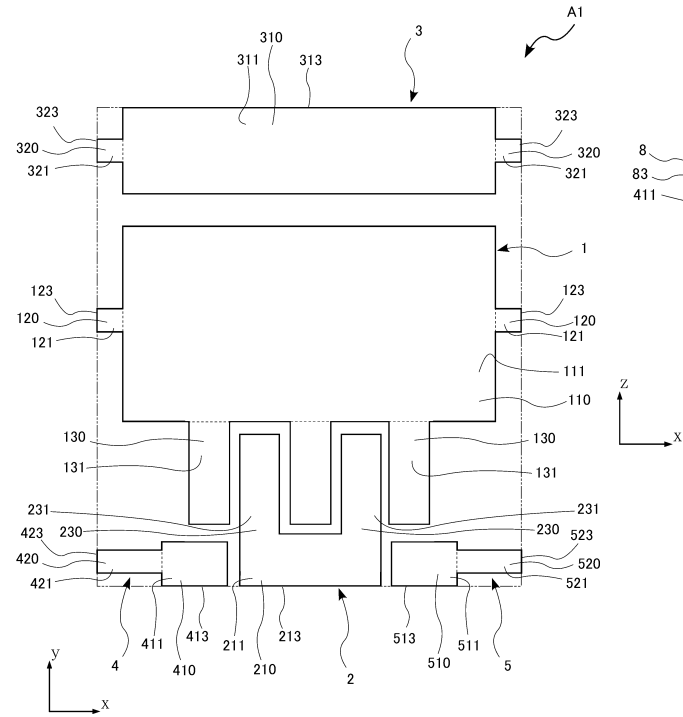
20

30

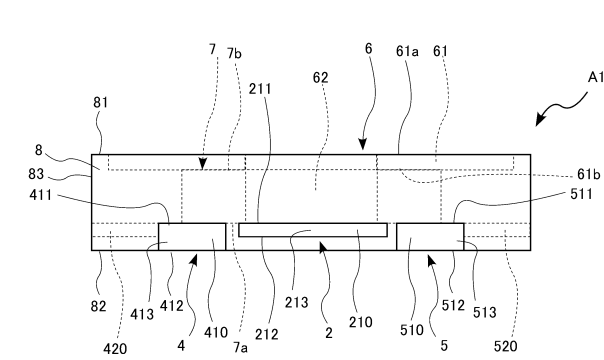
40

50

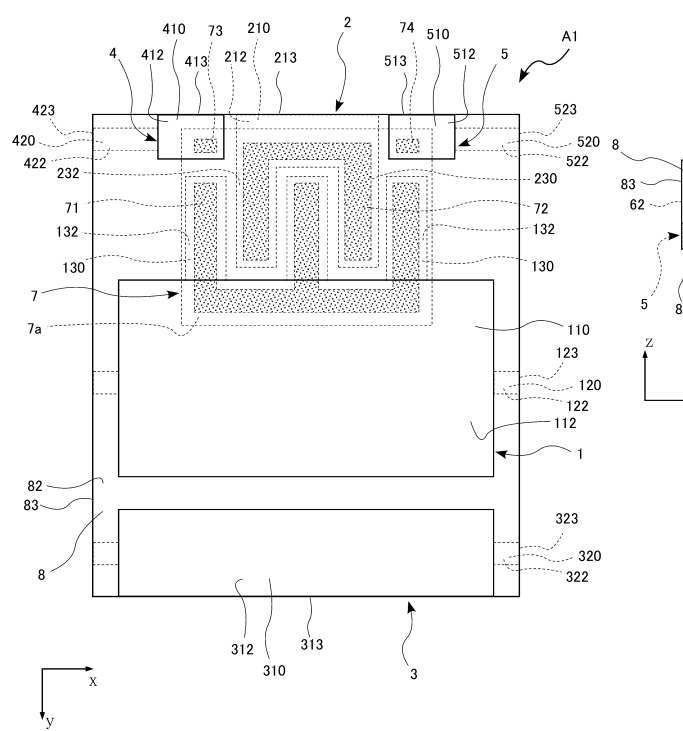
【図 3】
FIG.3



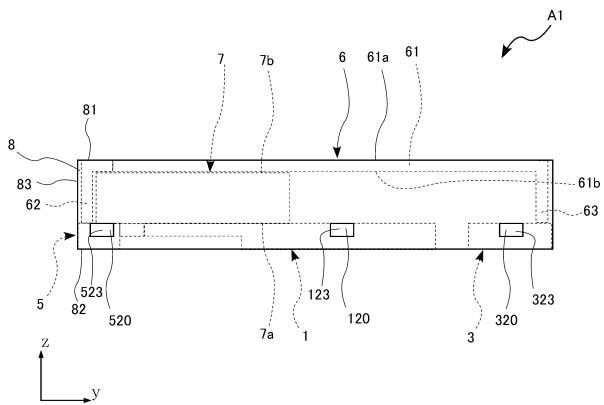
【図 4】
FIG.4



【図 5】
FIG.5



【図 6】
FIG.6



10

20

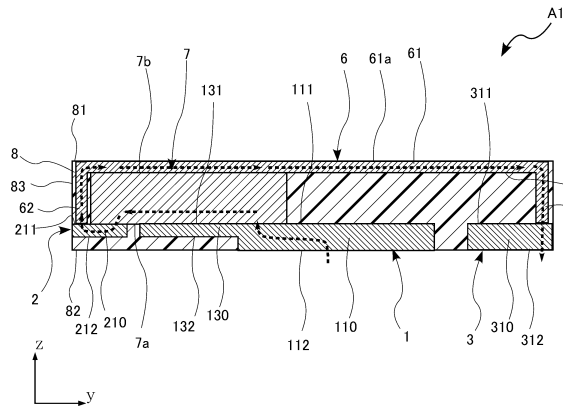
30

40

50

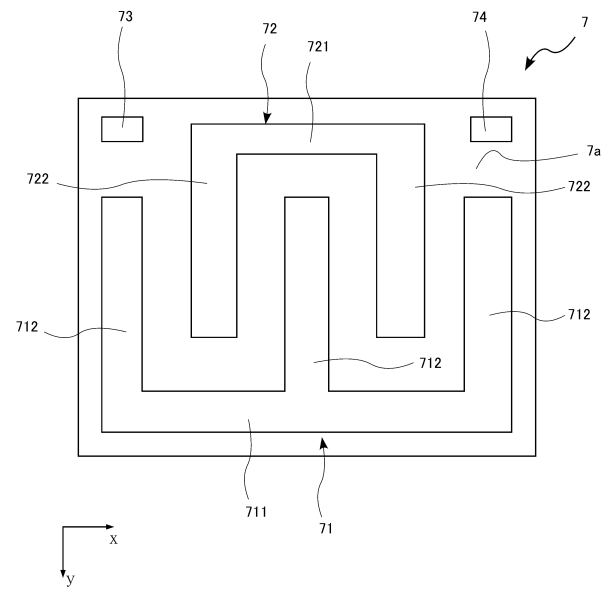
【 図 7 】

FIG.7



【 図 8 】

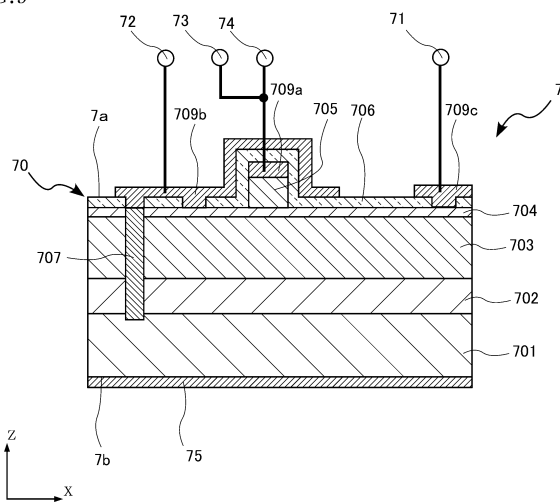
FIG.8



10

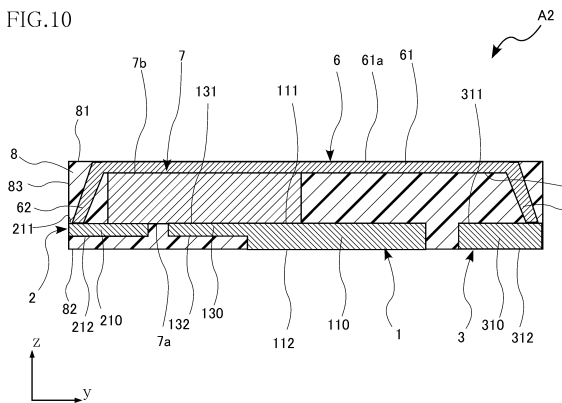
【 図 9 】

FIG.9



【 図 1 0 】

FIG.10

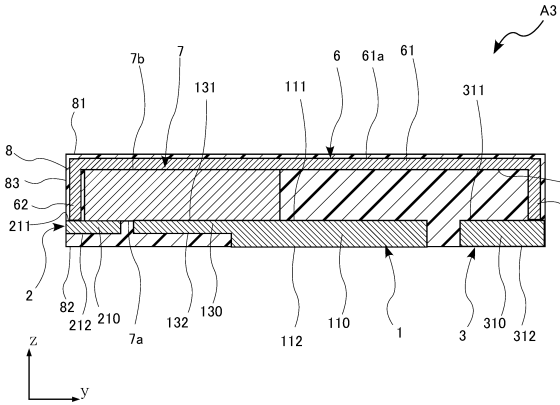


20

30

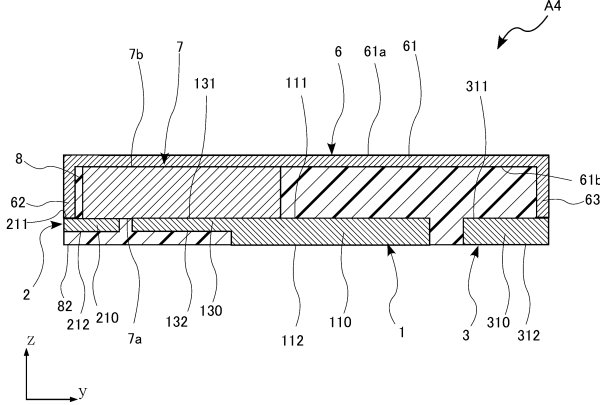
【図 1 1】

FIG.11



【図 1 2】

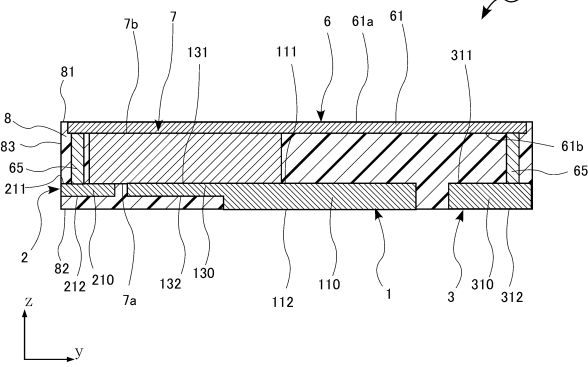
FIG.12



10

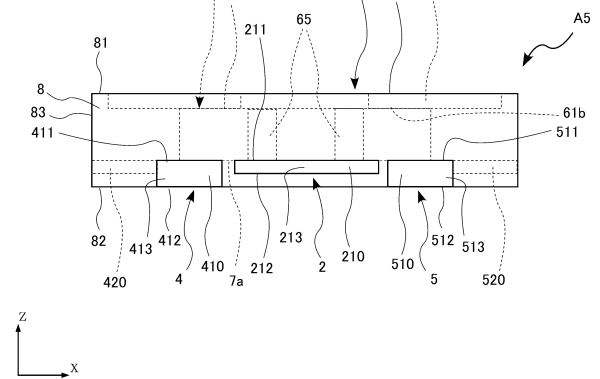
【図 1 3】

FIG.13



【図 1 4】

FIG.14



20

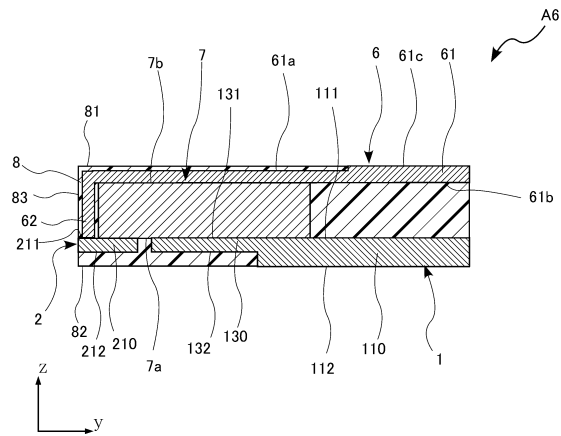
30

40

50

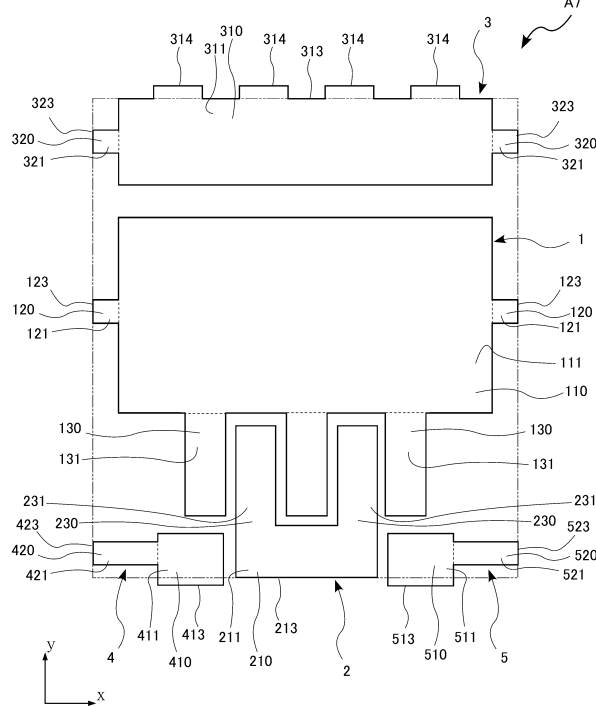
【図 15】

FIG.15



【図 16】

FIG.16

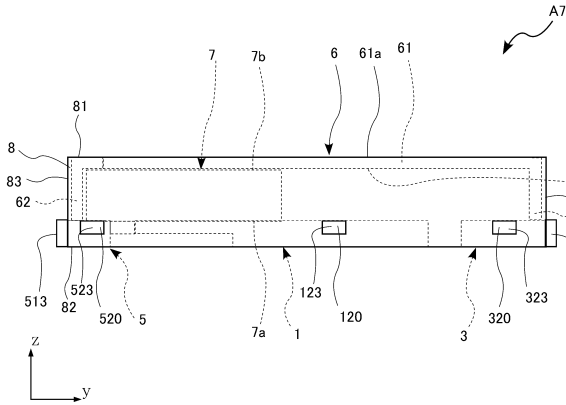


10

20

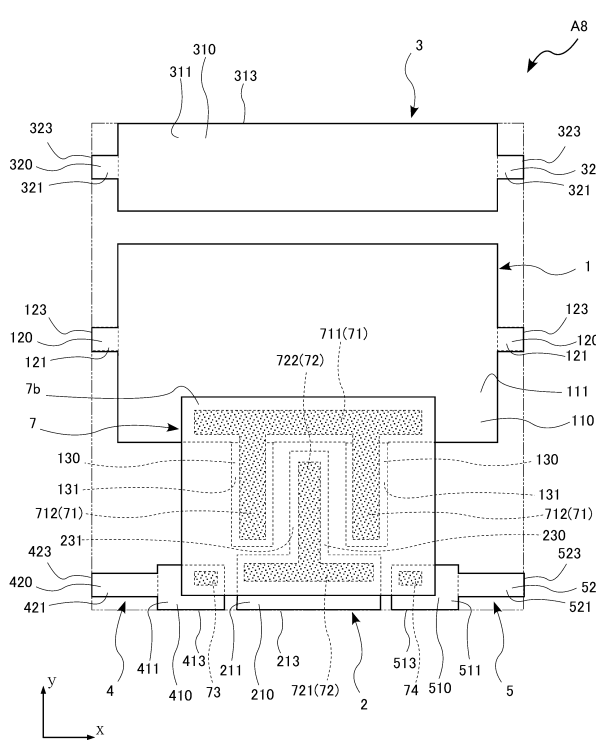
【図 17】

FIG.17



【図 18】

FIG.18



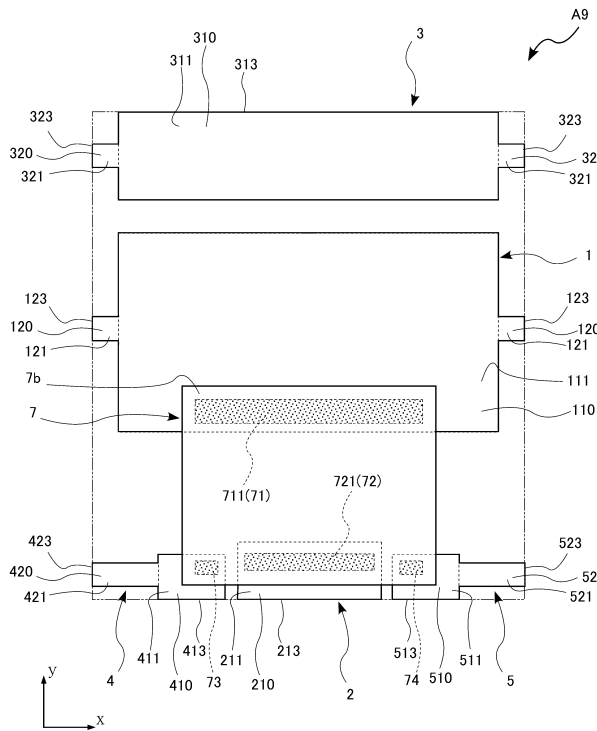
30

40

50

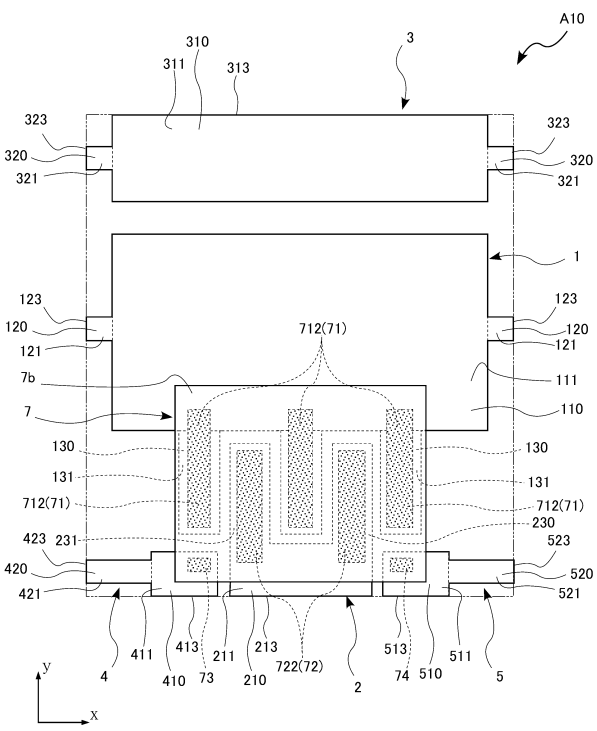
【図 19】

FIG.19



【図 20】

FIG.20

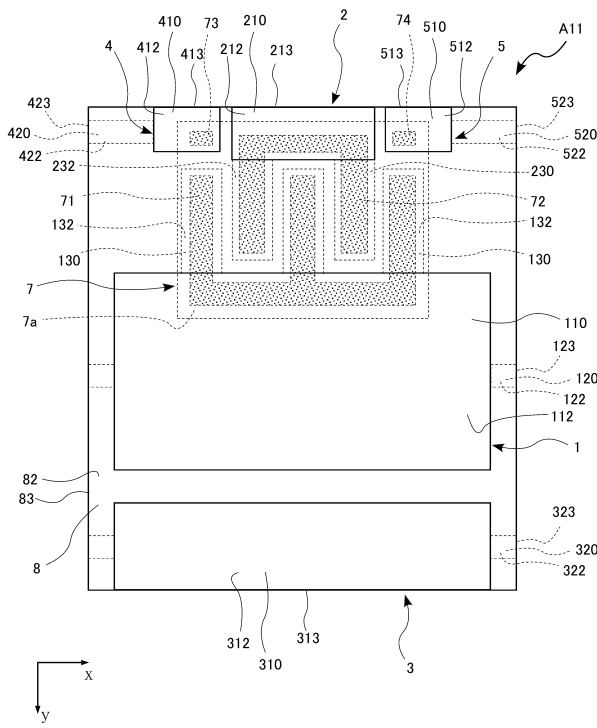


10

20

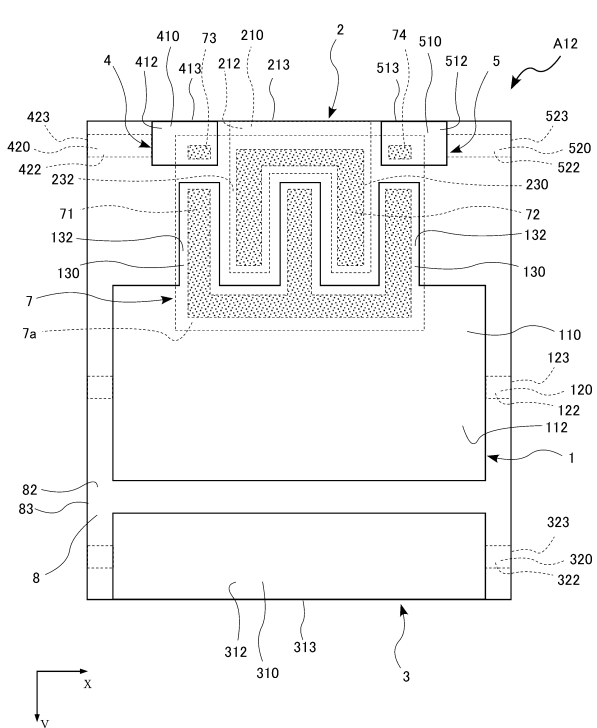
【図 21】

FIG.21



【図 22】

FIG.22



30

40

50

フロントページの続き

(51)国際特許分類	F I		
H 0 1 L 21/28 (2006.01)	H 0 1 L	29/44	L
H 0 1 L 29/41 (2006.01)	H 0 1 L	29/50	J
H 0 1 L 29/417 (2006.01)	H 0 1 L	23/48	P
H 0 1 L 23/48 (2006.01)			

(56)参考文献	特開 2 0 1 8 - 0 8 2 0 1 1 (J P , A)
	特開 2 0 1 8 - 0 5 6 5 3 8 (J P , A)
	特開 2 0 1 5 - 2 1 6 3 4 6 (J P , A)
	特開 2 0 1 8 - 1 1 3 4 2 9 (J P , A)
	特開 2 0 1 3 - 2 2 2 7 8 1 (J P , A)

(58)調査した分野	(Int.Cl. , D B 名)
	H 0 1 L 2 1 / 2 8
	H 0 1 L 2 1 / 3 3 7
	H 0 1 L 2 1 / 3 3 8
	H 0 1 L 2 3 / 4 8
	H 0 1 L 2 9 / 4 1
	H 0 1 L 2 9 / 4 1 7
	H 0 1 L 2 9 / 7 7 8
	H 0 1 L 2 9 / 8 0