

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4800352号
(P4800352)

(45) 発行日 平成23年10月26日(2011.10.26)

(24) 登録日 平成23年8月12日(2011.8.12)

(51) Int. Cl.		F I			
H03G	3/30	(2006.01)	H03G	3/30	B
H03G	3/20	(2006.01)	H03G	3/20	A
H04B	1/16	(2006.01)	H03G	3/20	E
			H03G	3/30	E
			H04B	1/16	R

請求項の数 10 (全 15 頁)

(21) 出願番号 特願2008-194932 (P2008-194932)
 (22) 出願日 平成20年7月29日(2008.7.29)
 (65) 公開番号 特開2010-34855 (P2010-34855A)
 (43) 公開日 平成22年2月12日(2010.2.12)
 審査請求日 平成22年8月26日(2010.8.26)

(73) 特許権者 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町2番2号
 (74) 代理人 110000338
 特許業務法人原謙三国際特許事務所
 (72) 発明者 滝 海
 大阪府大阪市阿倍野区長池町2番2号
 シャープ株式会社内
 審査官 安井 雅史

最終頁に続く

(54) 【発明の名称】 自動利得制御回路、チューナ、テレビ受信機およびセットトップボックス

(57) 【特許請求の範囲】

【請求項1】

入力信号を増幅または減衰させる複数の信号増減手段を備え、各信号増減手段の選択 / 非選択により前記入力信号の利得が制御される利得制御手段と、

前記利得制御手段の利得を検出する利得測定手段と、

予め定められた目標利得と前記利得測定手段によって検出された利得とを比較する比較手段と、

前記比較手段の比較結果に基づいて前記信号増減手段の選択 / 非選択を行う切換選択手段とを備え、

選択される信号増減手段の組み合わせ毎に、順位が割り当てられ、

前記入力信号の周波数が所定の周波数の場合、前記利得制御手段の利得が前記順位に対して線形性を有するように設定され、

前記切換選択手段は、前記比較手段による比較結果において、前記利得測定手段によって検出された利得が前記目標利得よりも大きい場合、選択する信号増減手段の組み合わせの順位を下げるように構成されている自動利得制御回路であって、

前記周波数が変化することにより前記利得制御手段の利得が前記順位に対して非線形となる場合、前記利得制御手段の利得と線形関係を満たさない順位の組み合わせに係る信号増減手段を前記切換選択手段が選択しないように制限する選択制限手段を備えることを特徴とする自動利得制御回路。

【請求項2】

前記入力信号は、高周波信号であることを特徴とする請求項 1 に記載の自動利得制御回路。

【請求項 3】

前記複数の信号増減手段は、互いに並列接続されている複数の増幅器であり、
各増幅器には、スイッチ手段が接続されており、

前記切換選択手段は、各スイッチ手段を ON / OFF 制御することにより、前記増幅器の選択 / 非選択を行うことを特徴とする請求項 1 または 2 に記載の自動利得制御回路。

【請求項 4】

前記複数の信号増減手段は、単一の増幅器および複数の減衰器であり、

各減衰器は互いに並列接続されるとともに、前記増幅器の出力端子に接続されており、

各減衰器には、スイッチ手段が接続されており、

前記切換選択手段は、各スイッチ手段を ON / OFF 制御することにより、前記減衰器の選択 / 非選択を行うことを特徴とする請求項 1 または 2 に記載の自動利得制御回路。

【請求項 5】

前記複数の信号増減手段は、互いに並列接続された複数の増幅器および減衰器であり、
各増幅器および各減衰器には、スイッチ手段が接続されており、

前記切換選択手段は、各スイッチ手段を ON / OFF 制御することにより、前記増幅器および減衰器の選択 / 非選択を行うことを特徴とする請求項 1 または 2 に記載の自動利得制御回路。

【請求項 6】

周波数選択手段と周波数変換手段とを備え、

請求項 1 から 5 のいずれか 1 項に記載の自動利得制御回路が、前記周波数選択手段と前記周波数変換手段との間に設けられていることを特徴とするチューナ。

【請求項 7】

周波数選択手段と周波数変換手段とを備え、

請求項 1 から 5 のいずれか 1 項に記載の自動利得制御回路が、前記周波数変換手段の後段に設けられていることを特徴とするチューナ。

【請求項 8】

周波数選択手段と周波数変換手段とを備え、

請求項 1 から 5 のいずれか 1 項に記載の自動利得制御回路が、前記周波数選択手段と前記周波数変換手段との間、および前記周波数変換手段の後段に設けられていることを特徴とするチューナ。

【請求項 9】

請求項 6 から 8 のいずれか 1 項に記載のチューナを備えるテレビ受信機。

【請求項 10】

請求項 6 から 8 のいずれか 1 項に記載のチューナを備えるセットトップボックス。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、チューナ等に適用される自動利得制御回路に関するものである。

【背景技術】

【0002】

従来のフィードバック型 RF - VGA の AGC 制御について、図 11 ~ 図 14 に基づいて説明する。

【0003】

図 11 は、従来の自動利得制御回路 101 の構成を示すブロック図である。自動利得制御回路 101 は、VGA 2、切換選択部 3、切換順位設定部 4、ゲイン測定部 5、加減算部 6 および判定部 7 を備えている。また、自動利得制御回路 101 の外部には、目標ゲイン設定部 8 が設けられている。VGA 2 には、自動利得制御回路 101 の入力端子 IN からの高周波信号が入力される。

10

20

30

40

50

【 0 0 0 4 】

図 1 2 に示すように、V G A 2 は、4 つのアンプ 2 1 a ~ 2 1 d、および 4 つのスイッチ 2 2 a ~ 2 2 d を備えている。アンプ 2 1 a とスイッチ 2 2 a、アンプ 2 1 b とスイッチ 2 2 b、アンプ 2 1 c とスイッチ 2 2 c、およびアンプ 2 1 d とスイッチ 2 2 d は、それぞれ互いに直列接続されており、アンプ 2 1 a とスイッチ 2 2 a との直列回路、アンプ 2 1 b とスイッチ 2 2 b との直列回路、アンプ 2 1 c とスイッチ 2 2 c との直列回路、およびアンプ 2 1 d とスイッチ 2 2 d との直列回路は、互いに並列接続されている。

【 0 0 0 5 】

図 1 1 に示す切換選択部 3 は、スイッチ 2 2 a ~ 2 2 d の O N / O F F を制御することにより、各アンプ 2 1 a ~ 2 1 d の選択 / 非選択を行う。これにより V G A 2 に入力される高周波信号の利得が制御される。

10

【 0 0 0 6 】

切換順位設定部 4 は、レジスタで構成され、後述する切換順位を示すレジスタ値を切換選択部 3 に出力する。切換選択部 3 は、切換順位設定部 4 からの制御信号に基づいて、スイッチ 2 2 a ~ 2 2 d の O N / O F F を制御する。

【 0 0 0 7 】

目標ゲイン設定部 8 には、図 1 3 (a) に示すデータテーブルが記憶されている。データテーブルでは、切換選択部 3 によるスイッチ 2 2 a ~ 2 2 d の O N / O F F 制御の組み合わせ毎に、切換順位が割り当てられている。スイッチ 2 2 a ~ 2 2 d の O N / O F F 制御の組み合わせは、高周波信号の周波数が通常レベルの場合におけるアンプ 2 1 a ~ 2 1 d のゲインに基づいており、切換順位が大きくなるほど V G A 2 のゲインを示す目標ゲインが大きくなるように設定されている。すなわち、図 1 3 (b) に示すように、V G A 2 のゲインを示す目標ゲインが切換順位に対して線形性を有するように設定されている。

20

【 0 0 0 8 】

例えば、V G A 2 の目標ゲインを 5 . 0 d B としている場合、切換順位設定部 4 は、目標ゲイン 5 . 0 d B に対応する切換順位「 5 」を示すレジスタ値を切換選択部 3 に出力する。これに対し、切換選択部 3 は、目標ゲイン設定部 8 に記憶されているデータテーブルを参照して、切換順位「 5 」に対応する O N / O F F 制御を行う。これにより、切換選択部 3 は、アンプ 2 1 a およびアンプ 2 1 d を選択し、V G A 2 のゲインが 5 . 0 d B となるように制御する。

30

【 0 0 0 9 】

また、図 1 1 に示すゲイン測定部 5 は、V G A 2 からの出力信号と入力端子 I N からの高周波信号とを検出し、V G A 2 の実際のゲインを示すデジタル値を加減算部 6 に出力する。

【 0 0 1 0 】

上記のように、V G A 2 の目標ゲインが 5 . 0 d B である場合、目標ゲイン設定部 8 は加減算部 6 に目標ゲイン 5 . 0 d B に対応するデジタル値「 5 」を出力する。

【 0 0 1 1 】

加減算部 6 は、目標ゲイン設定部 8 からのデジタル値から、ゲイン測定部 5 からのデジタル値を減じた値を判定部 7 に出力する。判定部 7 は、加減算部 6 の出力値が「 0 」または負の値であれば、「 0 」を切換順位設定部 4 に出力する。また、加減算部 6 の出力値が正の値であれば、当該正の値を切換順位設定部 4 に出力する。このように、加減算部 6 および判定部 7 により、目標ゲイン設定部 8 からのデジタル値とゲイン測定部 5 からのデジタル値とが比較され、実際の V G A 2 のゲインが目標ゲインを超えているか否かが判断される。

40

【 0 0 1 2 】

切換順位設定部 4 は、判定部 7 からの出力が「 0 」の場合、切換選択部 3 に出力するレジスタ値を「 5 」のまま維持する。したがって、切換選択部 3 によるスイッチ 2 2 a ~ 2 2 d の O N / O F F 制御の組み合わせは変化しない。

【 0 0 1 3 】

50

一方、例えばVGA2の目標ゲインを5.0 dBから4.0 dBに変更した場合、目標ゲイン設定部8は加減算部6に目標ゲイン4.0 dBに対応するデジタル値「4」を出力する。このときゲイン測定部5からの出力は「5」であるので、加減算部6は「1」を判定部7に出力し、判定部7は、「1」をそのまま切換順位設定部4に出力する。すなわち、判定部7からの出力が正の値になるので、切換順位設定部4は、出力するレジスタ値を「1」減じて、切換順位「4」を示すレジスタ値を切換選択部3に出力する。

【0014】

切換選択部3は、目標ゲイン設定部8に記憶されているデータテーブルを参照して、切換順位「4」に対応するON/OFF制御を行う。これにより、アンプ21dのみが選択され、VGA2のゲインが目標ゲインである4.0 dBとなるように制御される。

10

【0015】

なお、上記のフィードバック型AGC制御と同様の技術は、下記の特許文献1~4にも開示されている。

【特許文献1】特開2000-201039号公報(2000年7月18日公開)

【特許文献2】特開2005-192060号公報(2005年7月1日公開)

【特許文献3】特開平11-355078号公報(1999年12月24日公開)

【特許文献4】特表2005-502233号公報(2005年1月20日公表)

【発明の開示】

【発明が解決しようとする課題】

【0016】

20

しかしながら、VGA2に設けられているアンプ21a~21dのゲインは、入力される高周波の周波数によって変化する。例えば、高周波信号の周波数が変化して、図12に示すアンプ21a~21cのゲインが1.0 dBから1.6 dBに変化し、アンプ21dのゲインが4.0 dBから4.4 dBに変化した場合、図14(a)および(b)に示すように、VGA2の実際のゲインである実質ゲインのゲイン特性は、非線形領域をもったゲイン特性となってしまう。

【0017】

例えば、目標ゲインを5.0 dBに設定し、図11に示す切換順位設定部4のレジスタ値が「5」である状態において、高周波信号の周波数の変化により、アンプ21a~21cのゲインが1.6 dBに変化し、アンプ21dのゲインが4.4 dBに変化すると、図14(a)に示すように、VGA2の実際のゲインは6.0 dBとなる。この場合、判定部7からの出力が「1」となるので、切換順位設定部4のレジスタ値が1減じて「4」となる。これに応じて、切換選択部3は、切換順位「4」に対応するスイッチ22a~22dのON/OFF制御を行い、VGA2のゲインが4.4 dBとなる。これにより、判定部7からの出力が「0」となり、切換順位設定部4のレジスタ値は「4」で維持され、VGA2のゲインは4.4 dBのまま推移する。

30

【0018】

この場合、目標ゲインが5.0 dBであるため、目標ゲインとの差は0.6 dBとなるが、切換順位「3」に対応する実質ゲインは4.8 dBであるため、切換順位を「3」とした場合よりも、実質ゲインと目標ゲインとの差が大きくなってしまう。また、切換順位設定部4が出力するレジスタ値が「4」の状態において、さらに目標ゲインを下げることで加減算部6および判定部7の出力が正の値になった場合、切換順位設定部4は、レジスタ値を「3」に下げることとなるが、図14(a)に示すように、実質ゲインは4.8 dBに一旦上昇してしまう。

40

【0019】

このように、高周波信号の周波数の変化により、切換順位と実質ゲインとが非線形関係になると、VGA2のゲインを適切に制御できなくなり、入力周波数によってVGA2からの出力信号レベルに大きなバラツキが生じてしまうという問題を生じる。

【0020】

本発明は、上記の問題点に鑑みてなされたものであり、その目的は、入力信号の周波数

50

の変化による出力信号レベルのバラツキを抑えることができる自動利得制御回路を実現することにある。

【課題を解決するための手段】

【0021】

本発明に係る自動利得制御回路は、上記課題を解決するために、入力信号を増幅または減衰させる複数の信号増減手段を備え、各信号増減手段の選択/非選択により前記入力信号の利得が制御される利得制御手段と、前記利得制御手段の利得を検出する利得測定手段と、予め定められた目標利得と前記利得測定手段によって検出された利得とを比較する比較手段と、前記比較手段の比較結果に基づいて前記信号増減手段の選択/非選択を行う切換選択手段とを備え、選択される信号増減手段の組み合わせ毎に、順位が割り当てられ、前記入力信号の周波数が所定の周波数の場合、前記利得制御手段の利得が前記順位に対して線形性を有するように設定され、前記切換選択手段は、前記比較手段による比較結果において、前記利得測定手段によって検出された利得が前記目標利得よりも大きい場合、選択する信号増減手段の組み合わせの順位を下げるように構成されている自動利得制御回路であって、前記周波数が変化することにより前記利得制御手段の利得が前記順位に対して非線形となる場合、前記利得制御手段の利得と線形関係を満たさない順位の組み合わせに係る信号増減手段を前記切換選択手段が選択しないように制限する選択制限手段を備えることを特徴としている。

10

【0022】

上記の構成によれば、入力信号の利得は、利得制御手段に設けられる各信号増減手段の選択/非選択により制御され、各信号増減手段の選択/非選択は切換選択手段によって行われる。また、前記利得制御手段の利得を検出する利得測定手段と、予め定められた目標利得と前記利得測定手段によって検出された利得とを比較する比較手段とが設けられており、切換選択手段は、比較手段の比較結果に基づいて各信号増減手段の選択/非選択を行う。

20

【0023】

また、選択される信号増減手段の組み合わせ毎に、順位が割り当てられており、入力信号の周波数が所定の周波数の場合、利得制御手段の利得が順位に対して線形性を有するように設定されている。さらに、切換選択手段は、比較手段による比較結果において、利得測定手段によって検出された利得が目標利得よりも大きい場合、すなわち、利得制御手段の実際の利得が目標利得よりも大きい場合、選択する信号増減手段の組み合わせの順位を下げるように構成されている。したがって、上記所定の入力周波数では、切換選択手段が、選択する信号増減手段の組み合わせの順位を下げると、利得制御手段の利得も下がるように制御される。

30

【0024】

ここで、信号増減手段は、入力信号の周波数の変化により利得または減衰率が変化するので、利得制御手段の利得が順位に対して非線形となる場合がある。これに対し、選択制限手段が、利得制御手段の利得と線形関係を満たさない順位の組み合わせに係る信号増減手段を切換選択手段が選択しないように制限するので、利得制御手段の利得が順位に対して実質的に線形性を保つことができる。したがって、入力信号の周波数の変化による出力信号レベルのバラツキを抑えることができる自動利得制御回路を実現できるという効果を奏する。

40

【0025】

本発明に係る自動利得制御回路では、前記入力信号は、高周波信号であってもよい。

【0026】

本発明に係る自動利得制御回路では、前記複数の信号増減手段は、互いに並列接続されている複数の増幅器であり、各増幅器には、スイッチ手段が接続されており、前記切換選択手段は、各スイッチ手段をON/OFF制御することにより、前記増幅器の選択/非選択を行う構成であってもよい。

【0027】

50

上記の構成によれば、選択される増幅器の利得の和が利得制御手段の利得となる。

【0028】

本発明に係る自動利得制御回路では、前記複数の信号増減手段は、単一の増幅器および複数の減衰器であり、各減衰器は互いに並列接続されるとともに、前記増幅器の出力端子に接続されており、各減衰器には、スイッチ手段が接続されており、前記切換選択手段は、各スイッチ手段をON/OFF制御することにより、前記減衰器の選択/非選択を行う構成であってもよい。

【0029】

上記の構成によれば、増幅器の利得から、選択される減衰器の減衰率の和を差し引いた値が、利得制御手段の利得となる。

10

【0030】

本発明に係る自動利得制御回路では、前記複数の信号増減手段は、互いに並列接続された複数の増幅器および減衰器であり、各増幅器および各減衰器には、スイッチ手段が接続されており、前記切換選択手段は、各スイッチ手段をON/OFF制御することにより、前記増幅器および減衰器の選択/非選択を行う構成であってもよい。

【0031】

上記の構成によれば、選択される増幅器の利得と選択される減衰器の減衰率との和が利得制御手段の利得となる。

【0032】

本発明に係るチューナは、周波数選択手段と周波数変換手段とを備え、前記自動利得制御回路が、前記周波数選択手段と前記周波数変換手段との間に設けられていることを特徴としている。

20

【0033】

本発明に係るチューナは、周波数選択手段と周波数変換手段とを備え、前記自動利得制御回路が、前記周波数変換手段の後段に設けられていてもよい。

【0034】

上記の構成によれば、出力レベルの安定したチューナを実現することができる。

【0035】

本発明に係るチューナは、周波数選択手段と周波数変換手段とを備え、前記自動利得制御回路が、前記周波数選択手段と前記周波数変換手段との間、および前記周波数変換手段の後段に設けられていることが好ましい。

30

【0036】

上記の構成によれば、さらに出力レベルの安定したチューナを実現することができる。

【0037】

本発明に係るテレビ受信機およびセットトップボックスは、前記チューナを備えている。

【0038】

上記の構成によれば、受信性能が良好なテレビ受信機やセットトップボックスを実現することができる。

【発明の効果】

40

【0039】

本発明に係る自動利得制御回路は、以上のように、入力信号を増幅または減衰させる複数の信号増減手段を備え、各信号増減手段の選択/非選択により前記入力信号の利得が制御される利得制御手段と、前記利得制御手段の利得を検出する利得測定手段と、予め定められた目標利得と前記利得測定手段によって検出された利得とを比較する比較手段と、前記比較手段の比較結果に基づいて前記信号増減手段の選択/非選択を行う切換選択手段とを備え、選択される信号増減手段の組み合わせ毎に、順位が割り当てられ、前記入力信号の周波数が所定の周波数の場合、前記利得制御手段の利得が前記順位に対して線形性を有するように設定され、前記切換選択手段は、前記比較手段による比較結果において、前記利得測定手段によって検出された利得が前記目標利得よりも大きい場合、選択する信号増

50

減手段の組み合わせの順位を下げるように構成されている自動利得制御回路であって、前記周波数が変化することにより前記利得制御手段の利得が前記順位に対して非線形となる場合、前記利得制御手段の利得と線形関係を満たさない順位の組み合わせに係る信号増減手段を前記切換選択手段が選択しないように制限する選択制限手段を備えているので、入力信号の周波数の変化による出力信号レベルのバラツキを抑えることができる自動利得制御回路を実現できるという効果を奏する。

【発明を実施するための最良の形態】

【0040】

〔実施形態1〕

本発明の第1の実施形態について図1および図2に基づいて説明すると以下の通りである。

10

【0041】

図1は、本実施形態に係る自動利得制御回路1の構成を示すブロック図である。自動利得制御回路1は、図11に示す自動利得制御回路101において、さらにSKIPPER9を備える構成である。SKIPPER9は、特許請求の範囲に記載の選択制限手段に相当する構成であり、入力される高周波信号の周波数に応じて、切換選択部3が所定の切換順位に係るスイッチ22a~22dのON/OFF制御を行わないように、切換順位設定部4のレジスタ値を制御する機能を有している。

【0042】

例えば、高周波信号の周波数の変化により、アンプ21a~21cのゲインが1.6dBに変化し、アンプ21dのゲインが4.4dBに変化した場合、図14に示すように、実質ゲインは切換順位に対して非線形となる。ここで、SKIPPER9は、切換順位設定部4がレジスタ値「4」を出力しないように制限する。これにより、切換選択部3は、実質ゲインと線形関係を満たさない切換順位（以下「非線形順位」とする）「4」に対応するON/OFF制御を行わないように制御される。

20

【0043】

図2(a)は、切換順位「4」に対応するON/OFF制御が制限されている場合における、切換順位、スイッチ22a~22dのON/OFF制御の組み合わせ、および実質ゲインを示すテーブルであり、図2(b)は、切換順位と実質ゲインとの関係を示すグラフである。このように、SKIPPER9が切換順位設定部4に対しレジスタ値「4」をSKIPさせることにより、実質ゲインは切換順位に対して線形性を保つことができる。

30

【0044】

換言すると、非線形順位は、実質ゲインが切換順位に対して単調増加している場合に、対応する実質ゲインが下位の切換順位に対応する実質ゲインよりも小さい線形順位、と表現することもできる。また、非線形順位は、実質ゲインが切換順位に対して単調減少している場合に、対応する実質ゲインが下位の切換順位に対応する実質ゲインよりも大きい線形順位、と表現することもできる。

【0045】

例えば、切換順位設定部4がレジスタ値「5」を出力している状態において判定部7から正の値の信号が入力されると、SKIPPER9は、切換順位設定部4がレジスタ値「4」をSKIPしてレジスタ値「3」を出力するように、切換順位設定部4を制御する。これにより、切換選択部3は切換順位「3」に対応するON/OFF制御を行うので、実質ゲインは4.8dBに制御される。すなわち、従来の自動利得制御回路101のように、切換順位設定部4がレジスタ値「5」を出力している状態において判定部7から正の値の信号が入力されるとレジスタ値「4」を出力する場合に比べ、実質ゲインと目標ゲインとの差を小さくすることができる。

40

【0046】

なお、図13に示すように、実質ゲインが切換順位に対して線形性を有している場合は、SKIPPER9は、切換順位設定部4に対してレジスタ値の出力制限を行わない。SKIPPER9には、実質ゲインが切換順位に対して非線形となる高周波信号の周波数範

50

囲（以下「非線形範囲」とする）のデータが格納されている。当該データに基づき、SKIPPER 9は、入力周波数が非線形範囲にある場合のみ、切換順位設定部4に対し非線形順位に対応するレジスタ値を出力しないように制御する。

【0047】

さらに、入力周波数によって非線形順位が異なる場合、SKIPPER 9には、入力周波数の範囲と非線形順位との対応関係を示すデータも格納される。これらの非線形範囲および非線形順位のデータは、回路設計段階において、入力周波数に対するゲイン特性を含む電気特性をデータ化することによりあらかじめ把握できる。

【0048】

このように、SKIPPER 9は、切換選択部3が入力周波数の変化により非線形ポイントとなる切換順位に対応するON/OFF制御を行わないように制限するので、実質ゲインと目標ゲインとの差を小さくすることができ、入力周波数の変化によるVGA2の出力信号レベルのバラツキを抑えることができる。

【0049】

なお図12に示すように、VGA2は、アンプ21a~21dにそれぞれ直列接続されたスイッチ22a~22dをON/OFF制御することによりアンプ21a~21dの選択/非選択を行う構成であるが、これに限定されない。例えば、各アンプ21a~21dと電源線との間にスイッチを配置し、各スイッチをON/OFF制御してもよい。このように、各アンプ21a~21dの動作自体を制御することで、アンプ21a~21dの選択/非選択を行ってもよい。

【0050】

〔実施形態2〕

本発明の第2の実施形態について図3~図7に基づいて説明すると以下の通りである。実施形態1では、VGAはアンプで構成される場合について説明したが、本実施形態では、VGAがアンプとアッテネータ(ATT)とで構成される場合について説明する。

【0051】

図3は、本実施形態に係るVGA2aの構成を示す回路図である。VGA2aは、1つのアンプ21e、4つのスイッチ22a~22dおよび4つのATT23a~23dを備えている。ATT23aとスイッチ22a、ATT23bとスイッチ22b、ATT23cとスイッチ22c、およびATT23dとスイッチ22dは、それぞれ互いに直列接続されており、ATT23aとスイッチ22aとの直列回路、ATT23bとスイッチ22bとの直列回路、ATT23cとスイッチ22cとの直列回路、およびATT23dとスイッチ22dとの直列回路は、アンプ21eの出力端子とVGA2aの出力端子との間で互いに並列接続されている。

【0052】

高周波信号の周波数が通常レベルの場合、ATT23a~23cの減衰率(ロス)は-1.0dBであり、ATT23dのロスは-4.0dBである。また、アンプ21eのゲインは、入力周波数にかかわらず10.0dBである。実施形態1の場合と同様、各スイッチ22a~22dは、図1に示す切換選択部3によってON/OFF制御され、アンプ21eとATT23a~23dとの総合利得がVGA2aのゲインとなる。

【0053】

図4(a)は、図1に示す目標ゲイン設定部8に記憶されるデータテーブルを示している。これにより、図4(b)に示すように、入力周波数が通常レベルの場合、目標ゲインは切換順位に対して線形性を有している。

【0054】

ここで、入力周波数の変化により、ATT23a~23cのロスが-1.6dBに変化し、ATT23dのロスが-4.4dBに変化したとすると、図5(a)および(b)に示すように、実質ゲインは切換順位に対して非線形となる。この場合、切換順位「5」が非線形順位となるので、図1に示すSKIPPER 9は、切換選択部3が切換順位「5」に対応するON/OFF制御を行わないように、切換順位設定部4に対しレジスタ値「5

10

20

30

40

50

」を出力しないように制御する。

【 0 0 5 5 】

これにより、図 6 (a) および (b) に示すように、実質ゲインが切換順位に対して線形性を保つことができるので、入力周波数の変化による V G A 2 a の出力信号レベルのバラツキを抑えることができる。

【 0 0 5 6 】

続いて、V G A の他の変形例について説明する。

【 0 0 5 7 】

図 7 は、本実施形態に係る V G A 2 b の構成を示す回路図である。V G A 2 b は、4 つのアンプ 2 1 f ~ 2 1 i、8 つのスイッチ 2 2 a ~ 2 2 h、および 4 つの A T T 2 3 e ~ 2 3 h を備えている。アンプ 2 1 f とスイッチ 2 2 a、アンプ 2 1 g とスイッチ 2 2 b、アンプ 2 1 h とスイッチ 2 2 c、アンプ 2 1 i とスイッチ 2 2 d、A T T 2 3 e とスイッチ 2 2 e、A T T 2 3 f とスイッチ 2 2 f、A T T 2 3 g とスイッチ 2 2 g、および A T T 2 3 i とスイッチ 2 2 i は、それぞれ互いに直列接続されており、アンプ 2 1 f とスイッチ 2 2 a との直列回路、アンプ 2 1 g とスイッチ 2 2 b との直列回路、アンプ 2 1 h とスイッチ 2 2 c との直列回路、アンプ 2 1 i とスイッチ 2 2 d との直列回路、A T T 2 3 e とスイッチ 2 2 e との直列回路、A T T 2 3 f とスイッチ 2 2 f との直列回路、A T T 2 3 g とスイッチ 2 2 g との直列回路、および A T T 2 3 i とスイッチ 2 2 i との直列回路は、互いに並列接続されている。各スイッチ 2 2 a ~ 2 2 h は、図 1 に示す切換選択部 3 によって O N / O F F 制御され、アンプ 2 1 f ~ 2 1 i および A T T 2 3 e ~ 2 3 h の総合利得が V G A 2 b のゲインとなる。

【 0 0 5 8 】

ここで、所定の入力周波数において、スイッチ 2 2 a ~ 2 2 h の O N / O F F 制御の組み合わせ毎に割り当てられている切換順位と V G A 2 b のゲインとが線形関係にある場合、入力周波数の変化により切換順位と V G A 2 b のゲインとが非線形になると、図 1 に示す S K I P P E R 9 は、切換選択部 3 が非線形順位に対応する O N / O F F 制御を行わないように、切換順位設定部 4 に対し非線形順位を示すレジスタ値を出力しないように制御する。

【 0 0 5 9 】

これにより、V G A 2 b のゲインが切換順位に対して線形性を保つことができ、入力周波数の変化による V G A 2 b の出力信号レベルのバラツキを抑えることができる。

【 0 0 6 0 】

〔実施形態 3〕

本発明の第 3 の実施形態について図 8 ~ 図 1 0 に基づいて説明すると以下の通りである。本実施形態では、本発明に係る自動利得制御回路を受信機のチューナに用いた例について説明する。

【 0 0 6 1 】

図 8 は、本実施形態に係るチューナ 3 0 の構成を示すブロック図である。チューナ 3 0 は、ハイパスフィルタ 3 1、A T T 3 2、3 つの A G C アンプ 3 3 a ~ 3 3 c、3 つのバンドパスフィルタ 3 4 a ~ 3 4 c、ミキサ 3 5 および発信器 3 6 を備えており、さらに、本発明に係る自動利得制御回路 1 を備えている。図 8 では、自動利得制御回路 1 は、バンドパスフィルタ 3 4 a とバンドパスフィルタ 3 4 b との間に設けられているが、これに限定されず、バンドパスフィルタ 3 4 a とミキサ 3 5 との段間に設けられていけばよい。

【 0 0 6 2 】

これにより、出力レベルの安定したチューナを実現することができる。

【 0 0 6 3 】

図 9 は、本実施形態の変形例に係るチューナ 4 0 の構成を示すブロック図である。チューナ 4 0 は、図 8 に示すチューナ 3 0 において、自動利得制御回路 1 および A G C アンプ 3 3 c の位置を入れ替えた構成である。このように、自動利得制御回路 1 をミキサ 3 5 の後段に設けてもよい。

10

20

30

40

50

【 0 0 6 4 】

図 1 0 は、本実施形態の他の変形例に係るチューナ 5 0 の構成を示すブロック図である。チューナ 5 0 は、図 8 に示すチューナ 3 0 において、A G C アンプ 3 3 c の代わりに自動利得制御回路 1 を設けた構成である。このように、本発明に係る自動利得制御回路 1 を、バンドパスフィルタ 3 4 a とミキサ 3 5 との段間およびミキサ 3 5 の後段の両方に設けてもよい。これにより、さらにチューナの出力レベルをさらに安定させることができる。

【 0 0 6 5 】

また、これらのチューナを、テレビ受信機やセットトップボックスに設けることにより、テレビ受信機やセットトップボックスの受信性能を向上させることができる。

【 0 0 6 6 】

〔実施形態の総括〕

上記の各実施形態では、自動利得制御回路に高周波信号が入力される構成であったが、これに限定されず、中間周波信号などの他の周波数の信号であってもよい。

【 0 0 6 7 】

本発明は上記の各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

【 0 0 6 8 】

本発明に係る自動利得制御回路は、テレビ受信機やセットトップボックス等に好適に適用できる。

【図面の簡単な説明】

【 0 0 6 9 】

【図 1】本発明の第 1 の実施形態に係る自動利得制御回路の構成を示すブロック図である。

【図 2】(a) は、S K I P P E R によって切換選択部の O N / O F F 制御が制限されている場合における、切換順位、スイッチの O N / O F F 制御の組み合わせ、および実質ゲインを示すテーブルであり、(b) は、当該テーブルにおける切換順位と実質ゲインとの関係を示すグラフである。

【図 3】本発明の第 2 の実施形態に係る V G A の構成を示す回路図である。

【図 4】(a) は、上記自動利得制御回路の目標ゲイン設定部に記憶されるデータテーブルであり、(b) は、当該データテーブルにおける切換順位と目標ゲインとの関係を示すグラフである。

【図 5】(a) は、図 3 に示す V G A のアンプのゲインが変化した場合における、切換順位、スイッチの O N / O F F 制御の組み合わせ、および実質ゲインを示すテーブルであり、(b) は、当該テーブルにおける切換順位と実質ゲインとの関係を示すグラフである。

【図 6】(a) は、S K I P P E R によって切換選択部の O N / O F F 制御が制限されている場合における、切換順位、スイッチの O N / O F F 制御の組み合わせ、および実質ゲインを示すテーブルであり、(b) は、当該テーブルにおける切換順位と実質ゲインとの関係を示すグラフである。

【図 7】本発明の第 2 の実施形態の変形例に係る V G A の構成を示す回路図である。

【図 8】本発明の第 3 の実施形態に係るチューナの構成を示すブロック図である。

【図 9】本発明の第 3 の実施形態の変形例に係るチューナの構成を示すブロック図である。

【図 1 0】本発明の第 3 の実施形態の他の変形例に係るチューナの構成を示すブロック図である。

【図 1 1】従来の自動利得制御回路の構成を示すブロック図である。

【図 1 2】上記自動利得制御回路の V G A の構成を示す回路図である。

【図 1 3】(a) は、外部の目標ゲイン設定部に記憶されるデータテーブルであり、(b) は、当該データテーブルにおける切換順位と目標ゲインとの関係を示すグラフである。

10

20

30

40

50

【図14】(a)は、図12に示すVGAのアンプのゲインが変化した場合における、切換順位、スイッチのON/OFF制御の組み合わせ、および実質ゲインを示すテーブルであり、(b)は、当該テーブルにおける切換順位と実質ゲインとの関係を示すグラフである。

【符号の説明】

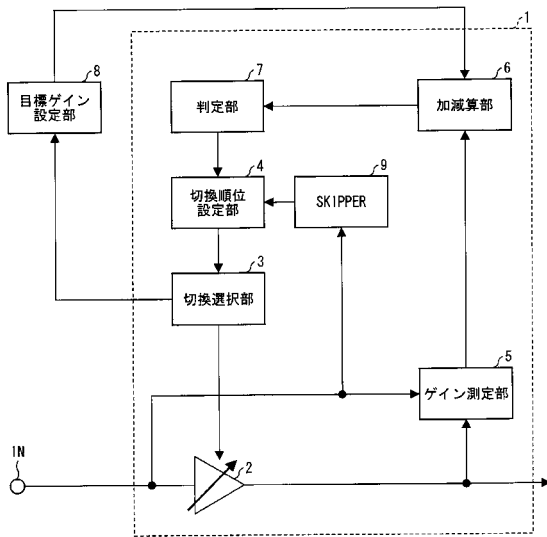
【0070】

- 1 自動利得制御回路
- 2、2 a、2 b VGA (利得制御手段)
- 3 切換選択部 (切換選択手段)
- 4 切換順位設定部 (切換選択手段)
- 5 ゲイン測定部 (利得測定手段)
- 6 加減算部 (比較手段)
- 7 判定部 (切換選択手段)
- 9 SKIPPER (選択制限手段)
- 21 a ~ 21 i アンプ (増幅器、信号増減手段)
- 22 a ~ 22 h スイッチ (スイッチ手段)
- 23 a ~ 23 h ATT (減衰器、信号増減手段)
- 30、40、50 チューナ
- 34 a バンドパスフィルタ (周波数選択手段)
- 35 ミキサ (周波数変換手段)

10

20

【図1】

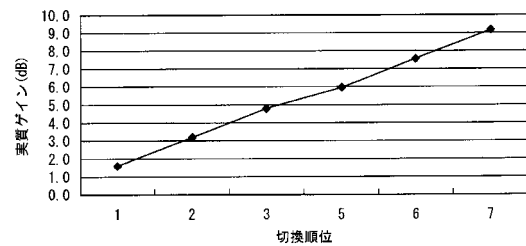


【図2】

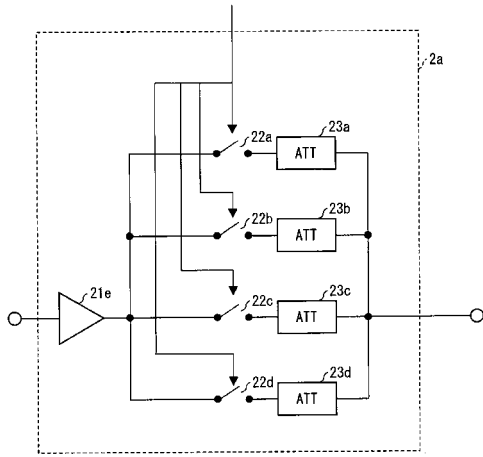
(a)

切換順位	スイッチ22a	スイッチ22b	スイッチ22c	スイッチ22d	実質ゲイン
1	ON	OFF	OFF	OFF	1.6
2	ON	ON	OFF	OFF	3.2
3	ON	ON	ON	OFF	4.8
5	ON	OFF	OFF	ON	6.0
6	ON	ON	OFF	ON	7.6
7	ON	ON	ON	ON	9.2

(b)



【図3】

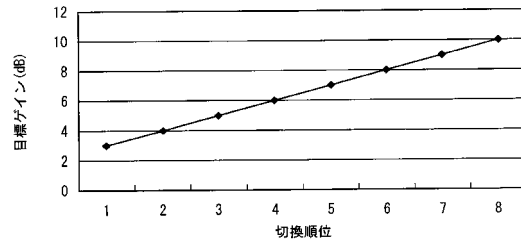


【図4】

(a)

切換順位	ATT23a	ATT23b	ATT23c	ATT23d	目標ゲイン
1	ON	ON	ON	ON	3
2	OFF	ON	ON	ON	4
3	OFF	OFF	ON	ON	5
4	OFF	OFF	OFF	ON	6
5	ON	ON	ON	OFF	7
6	ON	ON	OFF	OFF	8
7	ON	OFF	OFF	OFF	9
8	OFF	OFF	OFF	OFF	10

(b)

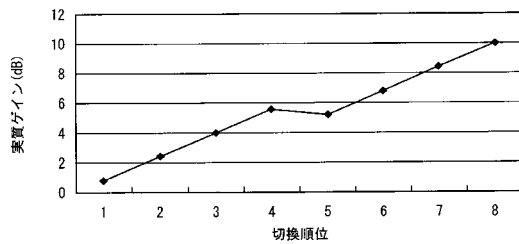


【図5】

(a)

切換順位	ATT23a	ATT23b	ATT23c	ATT23d	実質ゲイン
1	ON	ON	ON	ON	0.8
2	OFF	ON	ON	ON	2.4
3	OFF	OFF	ON	ON	4.0
4	OFF	OFF	OFF	ON	5.6
5	ON	ON	ON	OFF	5.2
6	ON	ON	OFF	OFF	6.8
7	ON	OFF	OFF	OFF	8.4
8	OFF	OFF	OFF	OFF	10.0

(b)

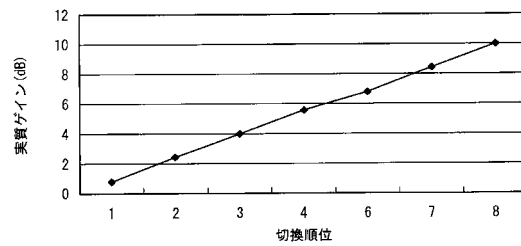


【図6】

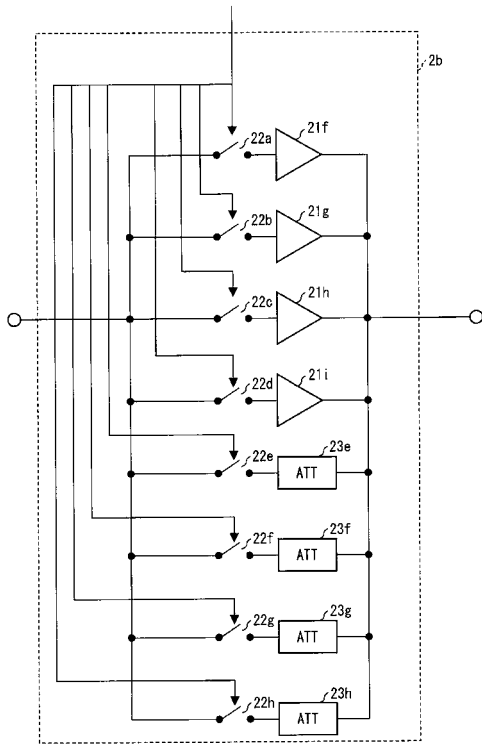
(a)

切換順位	ATT23a	ATT23b	ATT23c	ATT23d	実質ゲイン
1	ON	ON	ON	ON	0.8
2	OFF	ON	ON	ON	2.4
3	OFF	OFF	ON	ON	4.0
4	OFF	OFF	OFF	ON	5.6
6	ON	ON	OFF	OFF	6.8
7	ON	OFF	OFF	OFF	8.4
8	OFF	OFF	OFF	OFF	10.0

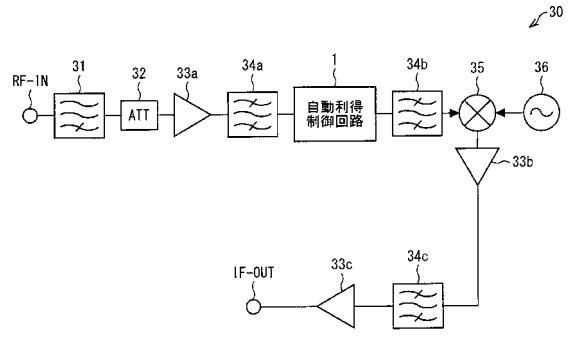
(b)



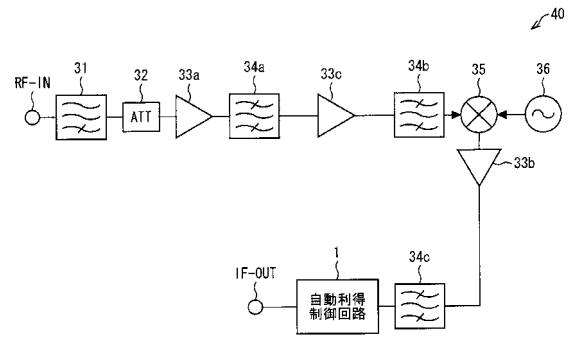
【図7】



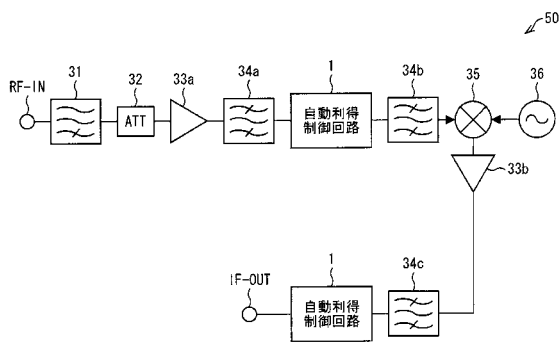
【図8】



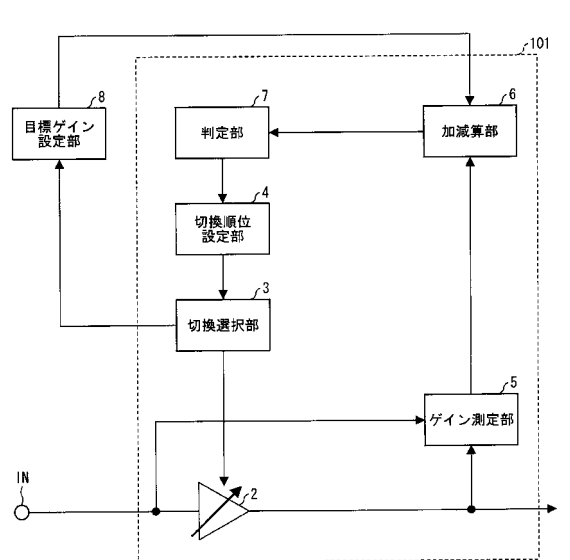
【図9】



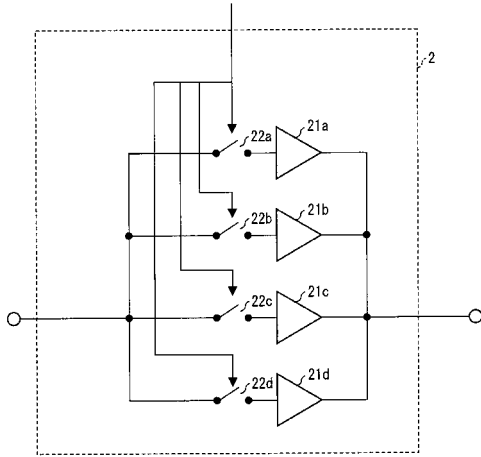
【図10】



【図11】



【図12】

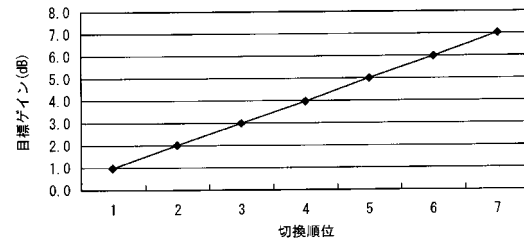


【図13】

(a)

切換順位	アンプ21a	アンプ21b	アンプ21c	アンプ21d	目標ゲイン
1	ON	OFF	OFF	OFF	1.0
2	ON	ON	OFF	OFF	2.0
3	ON	ON	ON	OFF	3.0
4	OFF	OFF	OFF	ON	4.0
5	ON	OFF	OFF	ON	5.0
6	ON	ON	OFF	ON	6.0
7	ON	ON	ON	ON	7.0

(b)

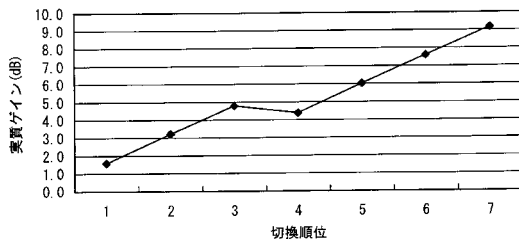


【図14】

(a)

切換順位	スイッチ22a	スイッチ22b	スイッチ22c	スイッチ22d	実質ゲイン
1	ON	OFF	OFF	OFF	1.6
2	ON	ON	OFF	OFF	3.2
3	ON	ON	ON	OFF	4.8
4	OFF	OFF	OFF	ON	4.4
5	ON	OFF	OFF	ON	6.0
6	ON	ON	OFF	ON	7.6
7	ON	ON	ON	ON	9.2

(b)



フロントページの続き

- (56)参考文献 特開2000-201039(JP,A)
特開2006-270164(JP,A)
特開2002-050971(JP,A)
特開2002-076949(JP,A)
特開2002-094335(JP,A)
特開2003-289229(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03G 3/30
H03G 3/20
H04B 1/16