

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年4月17日 (2008.4.17)

【公開番号】特開2005-340800(P2005-340800A)

【公開日】平成17年12月8日 (2005.12.8)

【年通号数】公開・登録公報2005-048

【出願番号】特願2005-130163(P2005-130163)

【国際特許分類】

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

H 0 1 L 21/3213 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 51/05 (2006.01)

【F I】

H 0 1 L 21/88 A

H 0 1 L 21/88 C

H 0 1 L 29/78 6 1 2 C

H 0 1 L 29/28

【手続補正書】

【提出日】平成20年2月28日 (2008.2.28)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】配線及びその作製方法、半導体装置及びその作製方法

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の傾斜面を有する下部テーパ部と、第 2 の傾斜面を有する上部テーパ部と、を有する側面を有し、

下面と前記第 1 の傾斜面のなす第 1 の角度は、前記下面と前記第 2 の傾斜面のなす第 2 の角度よりも大きいことを特徴とする配線。

【請求項 2】

基板と、

前記基板上に形成された半導体素子と、

前記半導体素子上に形成された第 1 の絶縁膜と、

前記第 1 の絶縁膜上に形成された配線と、

前記配線上に形成された第 2 の絶縁膜と、を有し、

前記配線は、第 1 の傾斜面を有する下部テーパ部と、第 2 の傾斜面を有する上部テーパ部と、に有する側面を有し、

前記基板表面と前記第 1 の傾斜面のなす第 1 の角度は、前記基板表面と前記第 2 の傾斜面のなす第 2 の角度よりも大きいことを特徴とする半導体装置。

【請求項 3】

導電層上にマスクパターンを形成し、
第 1 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 1 の加工を施し、
第 2 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 2 の加工を施し、
前記マスクパターンを除去し、
前記第 2 のエッチングは、前記第 1 のエッチングと比較して、前記導電層に対する前記マスクパターンの選択比が大きい条件で行うことを特徴とする配線の作製方法。

【請求項 4】

導電層上にマスクパターンを形成し、
第 1 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 1 の加工を施し、
前記導電層の表面に、前記導電層の酸化物を形成し、
第 2 のエッチングを行うことによって、前記酸化物をエッチングするとともに、前記導電層及び前記マスクパターンに第 2 の加工を施し、
前記マスクパターンを除去し、
前記第 2 のエッチングは、前記第 1 のエッチングと比較して、前記導電層に対する前記マスクパターンの選択比が大きい条件で行うことを特徴とする配線の作製方法。

【請求項 5】

請求項 3 又は請求項 4 において、
前記第 1 の加工によって、前記導電層の断面形状を凸型にすることを特徴とする配線の作製方法。

【請求項 6】

半導体素子上に設けられた第 1 の絶縁膜上に、導電層を形成し、
導電層上にマスクパターンを形成し、
第 1 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 1 の加工を施し、
第 2 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 2 の加工を施し、
前記第 1 及び第 2 のエッチングによって、前記導電層は配線に加工され、
前記マスクパターンを除去し、
前記配線の上に第 2 の絶縁膜を形成し、
前記第 2 のエッチングは、前記第 1 のエッチングと比較して、前記導電層に対する前記マスクパターンの選択比が大きい条件で行うことを特徴とする半導体装置の作製方法。

【請求項 7】

半導体素子上に設けられた第 1 の絶縁膜上に、導電層を形成し、
導電層上にマスクパターンを形成し、
第 1 のエッチングを行うことによって、前記導電層及び前記マスクパターンに第 1 の加工を施し、
前記導電層の表面に、前記導電層の酸化物を形成し、
第 2 のエッチングを行うことによって、前記酸化物をエッチングするとともに、前記導電層及び前記マスクパターンに第 2 の加工を施し、
前記第 1 及び第 2 のエッチングによって、前記導電層は配線に加工され、
前記マスクパターンを除去し、
前記配線の上に第 2 の絶縁膜を形成し、
前記第 2 のエッチングは、前記第 1 のエッチングと比較して、前記導電層に対する前記マスクパターンの選択比が大きい条件で行うことを特徴とする半導体装置の作製方法。

【請求項 8】

請求項 6 又は請求項 7 において、
前記配線を形成した後であって、前記第 2 の絶縁膜を形成する前に、前記配線を洗浄す

ることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 6 乃至請求項 8 のいずれか一項において、

前記第 1 の加工によって、前記導電層の断面形状を凸型にすることを特徴とする半導体装置の作製方法。