

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4610075号
(P4610075)

(45) 発行日 平成23年1月12日 (2011. 1. 12)

(24) 登録日 平成22年10月22日 (2010. 10. 22)

(51) Int. Cl.

H03F 3/08 (2006.01)

F I

H03F 3/08

請求項の数 6 (全 7 頁)

(21) 出願番号	特願2000-369557 (P2000-369557)	(73) 特許権者	000116024
(22) 出願日	平成12年12月5日 (2000. 12. 5)		ローム株式会社
(65) 公開番号	特開2002-171142 (P2002-171142A)		京都府京都市右京区西院溝崎町 2 1 番地
(43) 公開日	平成14年6月14日 (2002. 6. 14)	(74) 代理人	100085501
審査請求日	平成19年12月5日 (2007. 12. 5)		弁理士 佐野 静夫
		(72) 発明者	小倉 勝也
			京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
		(72) 発明者	鐘堂 健三
			京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
		審査官	宮本 秀一

最終頁に続く

(54) 【発明の名称】 受光装置

(57) 【特許請求の範囲】

【請求項 1】

ゲート及びドレインが接続された第 1 の電界効果トランジスタと、該第 1 の電界効果トランジスタのドレインに接続されることによって該第 1 の電界効果トランジスタのドレイン－ソース間に入射光の強度に応じた電流を供給する光電変換部とン、
オフセット部と、該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレイン－ソース間に生成する電圧と該オフセット部で得られた電圧との和がゲート－ソース間に印加される第 2 の電界効果トランジスタと、該第 2 の電界効果トランジスタのドレインに反転入力端子が接続されるとともに非反転入力端子に所定の直流電圧が入力される差動増幅器および該差動増幅器の出力端子と反転入力端子間の負帰還路に接続されることにより該第 2 の電界効果トランジスタのドレイン電流が流れる抵抗とを持つ電流電圧変換部と、を備えることを特徴とする受光装置。

【請求項 2】

該オフセット部はその正極が該第 1 の電界効果トランジスタのソースに接続されるとともに、該第 2 の電界効果トランジスタのソースが該オフセット部の負極に接続され、該第 2 の電界効果トランジスタのゲートに該第 1 の電界効果トランジスタのゲートが接続されるこ

10

20

とにより、

該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレインソース間に生成する電圧と該オフセット部で得られた電圧との和が該第 2 の電界効果トランジスタのゲートソース間に印加されることを特徴とする請求項 1 記載の受光装置。

【請求項 3】

基準電圧からみて該オフセット部で得られた電圧から該第 1 の電界効果トランジスタのドレインソース間に生成する電圧を減じた電圧を該第 2 の電界効果トランジスタのソースに印加すると共に、該第 2 の電界効果トランジスタのゲートに基準電圧からみて該オフセット部で得られた電圧の 2 倍の電圧の第 2 のオフセット部を接続することにより、

該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレインソース間に生成する電圧と該オフセット部で得られた電圧との和が該第 2 の電界効果トランジスタのゲートソース間に印加されることを特徴とする請求項 1 記載の受光装置。

10

【請求項 4】

基準電圧から該オフセット部で得られた電圧および該第 1 の電界効果トランジスタのドレインソース間に生成する電圧を減じた電圧を該第 2 の電界効果トランジスタのソースに印加すると共に、該第 2 の電界効果トランジスタのゲートに基準電圧を印加することにより、

該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレインソース間に生成する電圧と該オフセット部で得られた電圧との和が該第 2 の電界効果トランジスタのゲートソース間に印加されることを特徴とする請求項 1 記載の受光装置。

20

【請求項 5】

反転入力端が前記第 1 の電界効果トランジスタのドレインに接続し、非反転入力端が前記オフセット部の正極に接続し、出力が前記第 1 の電界効果トランジスタのソース及び前記第 2 の電界効果トランジスタのソースに接続する第 2 の差動増幅器を備えることにより、

該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレインソース間に生成する電圧と該オフセット部で得られた電圧との和が該第 2 の電界効果トランジスタのゲートソース間に印加されることを特徴とする請求項 3 記載の受光装置。

【請求項 6】

反転入力端が前記第 1 の電界効果トランジスタのドレインに接続し、非反転入力端が基準電圧に接続し、出力が前記オフセット部の負極に接続する第 2 の差動増幅器を備え、前記オフセット部は正極が前記第 1 の電界効果トランジスタのソースに接続され、負極が前記第 2 の電界効果トランジスタのソースに接続されることにより、

30

該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレインソース間に生成する電圧と該オフセット部で得られた電圧との和が該第 2 の電界効果トランジスタのゲートソース間に印加されることを特徴とする請求項 4 記載の受光装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、デジタルカメラやビデオカメラ等に用いる光信号を電気信号に変換する受光装置に関するものである。

40

【0002】

【従来の技術】

従来の受光装置の回路図を図 4 に示す。フォトダイオード 1 は、アノードがグラウンド GND に接続されており、カソードが演算増幅器 2 の反転入力端子（－）に接続されている。演算増幅器 2 は、非反転入力端子（＋）には所定の直流電圧 V_{ref} が印加されており、出力端子が抵抗 3 を介して反転入力端子（－）に接続されている。そして、演算増幅器 2 の出力端子が外部端子 OUT に接続されている。

【0003】

フォトダイオード 1 には入射光の強度に応じた光電流 I_{PD} が図 4 に矢印で示す方向に

50

流れる。そして、この光電流 I_{PD} は、演算増幅器 2 の出力端子から抵抗 3 を介して流れると見なすことができる。また、演算増幅器 2 には負帰還がかかっているため、演算増幅器 2 の非反転入力端子 (+) と反転入力端子 (-) との電圧は等しいと見なすことができる。したがって、外部端子 OUT に発生する電圧 V_O は、抵抗 3 の抵抗値を R とすると、

$$V_O = I_{PD} \cdot R + V_{ref}$$

となる。

【0004】

【発明が解決しようとする課題】

しかしながら、上記構成の受光装置では、受光感度を良くするためには、抵抗 3 の抵抗値を大きくしなければならず、集積化する場合には、チップサイズが大きくなるとともに、時定数が大きくなって周波数特性が悪化するという問題を招く。特に、本構成の受光装置を 1 つの画素として多数有する画像装置の場合、チップサイズの増大を抑える必要がある。

10

【0005】

そこで、本発明は、チップサイズの増大を抑えながら、周波数特性の悪化を伴うことなく、受光感度を向上させることができるようにした受光装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記の目的を達成するため、本発明の受光装置では、ゲート及びドレインが接続された第 1 の電界効果トランジスタと、該第 1 の電界効果トランジスタのドレインに接続されることによって該第 1 の電界効果トランジスタのドレイン—ソース間に入射光の強度に応じた電流を供給する光電変換部と、オフセット部と、該光電変換部から供給される電流により該第 1 の電界効果トランジスタのドレイン—ソース間に生成する電圧と該オフセット部で得られた電圧との和がゲート—ソース間に印加される第 2 の電界効果トランジスタと、該第 2 の電界効果トランジスタのドレインに反転入力端子が接続されるとともに非反転入力端子に所定の直流電圧が入力される差動増幅器および該差動増幅器の出力端子と反転入力端子間の負帰還路に接続されることにより該第 2 の電界効果トランジスタのドレイン電流が流れる抵抗を持つ電流電圧変換部と、を備えている。

20

【0007】

この構成により、上記オフセット部の電圧を適切に設定しておけば、入射光の強度に応じて光電変換部に発生する光電流よりも大きな値の電流が電流／電圧変換部の抵抗に流れる。

30

【0008】

【発明の実施の形態】

以下に、本発明の実施形態を図面を参照しながら説明する。本発明の第 1 実施形態である受光装置の回路図を図 1 に示す。尚、同図に示す全ての構成要素が 1 チップに集積化されている。フォトダイオード 1 は、カソードが電源電圧 V_{CC} に接続されており、アノードが n チャネルの MOS 型の電界効果トランジスタ 4 のドレインに接続されている。

【0009】

演算増幅器 2 は、非反転入力端子 (+) に所定の直流電圧 V_{ref} が印加されており、反転入力端子 (-) が n チャネルの MOS 型の電界効果トランジスタ 5 のドレインに接続されており、出力端子が外部端子 OUT に接続されている。演算増幅器 2 の反転入力端子 (-) と出力端子とが抵抗 3 を介して接続されている。

40

【0010】

トランジスタ 4 は、ドレインがフォトダイオード 1 のアノードに接続されており、ソースはオフセット電圧 V_{OS} の電源 7 の + 電極側に接続されており、ゲート—ドレイン間が短絡されている。電源 7 の - 電極側はグランド GND に接続されている。

【0011】

トランジスタ 5 は、ゲートがフォトダイオード 1 のアノードとトランジスタ 4 のドレイン

50

との接続中点に接続されており、ソースがグランド GND に接続されており、ドレインが演算増幅器 2 の反転入力端子 (－) と抵抗 3 との接続中点に接続されている。

【0012】

以上の構成により、外部端子 OUT に発生する電圧 V_O は、トランジスタ 5 のドレイン電流を I_D 、抵抗 3 の値を R とすると、

$$V_O = I_D \cdot R + V_{ref}$$

となる。

【0013】

このようにして、トランジスタ 5 のゲートには、入射光の強度に応じてフォトダイオード 1 に流れる光電流 I_{PD} がゲートドレイン間が短絡されたトランジスタ 4 のドレインーソース間を流れることによって生成する電圧 V_{PD} とオフセット電圧 V_{OS} との和が印加される。

10

【0014】

したがって、オフセット電圧 V_{OS} の値を適切に設定しておけば、光電流 I_{PD} よりも大きな値の電流をトランジスタ 5 のドレイン電流 I_D として得ることができる。これにより、抵抗 3 の値を大きくすることなく、すなわち、チップサイズの増大、及び、周波数特性の悪化を伴うことなく、受光感度を向上させることができる。

【0016】

本発明の第 2 実施形態である受光装置の回路図を図 2 に示す。尚、同図に示す全ての構成要素が 1 チップに集積化されている。フォトダイオード 1 は、カソードが電源電圧 V_{CC} に接続されており、アノードが n チャネルの MOS 型の電界効果トランジスタ 4 のドレイン、及び、演算増幅器 6 の反転入力端子 (－) に接続されている。

20

【0017】

演算増幅器 2 は、非反転入力端子 (+) に所定の直流電圧 V_{ref} が印加されており、反転入力端子 (－) が n チャネルの MOS 型の電界効果トランジスタ 5 のドレインに接続されており、出力端子が外部端子 OUT に接続されている。演算増幅器 2 の反転入力端子 (－) と出力端子とが抵抗 3 を介して接続されている。

【0018】

トランジスタ 4 は、ドレインがフォトダイオード 1 のアノードと演算増幅器 6 の非反転入力端子 (+) との接続中点に接続されており、ソースが演算増幅器 6 の出力端子、及び、トランジスタ 5 のソースに接続されており、ゲートドレイン間が短絡されている。

30

【0019】

トランジスタ 5 は、ゲートがオフセット電圧 V_{OS} の 2 倍の電源 8 の + 電極側に接続されており、ドレインが演算増幅器 2 の反転入力端子 (－) と抵抗 3 との接続中点に接続されており、ソースがトランジスタ 4 のソース及び演算増幅器 6 の出力端子に接続されている。電源 8 の - 電極側はグランドに接続されている。

【0020】

演算増幅器 6 は、非反転入力端子 (+) がオフセット電圧 V_{OS} の電源 7 の + 電極側に接続されており、反転入力端子 (－) がフォトダイオード 1 のアノード、及び、トランジスタ 4 のドレインに接続されており、出力端子がトランジスタ 4 のソース及びトランジスタ 5 のソースに接続されている。電源 7 の - 電極側はグランド GND に接続されている。

40

【0021】

本発明の第 3 実施形態である受光装置の回路図を図 3 に示す。尚、同図に示す全ての構成要素が 1 チップに集積化されている。この第 3 実施形態では、上記第 2 実施形態において、演算増幅器 6 の非反転入力端子 (+) に接続されていたオフセット電源をなくすとともに、トランジスタ 4 のソースにオフセット電圧 V_{OS} の電源 7 の + 電極側を接続し、この電源 7 の - 電極側をトランジスタ 5 のソース、及び、演算増幅器 6 の出力端子に接続し、トランジスタ 5 のゲートをグランド GND に接続した構成である。

【0022】

これらの第 2、第 3 実施形態においても、トランジスタ 5 のゲートーソース間には、入

50

射光の強度に応じてフォトダイオード1に流れる光電流 I_{PD} がゲートードレイン間が短絡されたトランジスタ4のドレインソース間を流れることによって生成する電圧 V_{PD} とオフセット電圧 V_{OS} との和が印加されるので、オフセット電圧 V_{OS} の値を適切に設定しておけば、光電流 I_{PD} よりも大きな値の電流がトランジスタ5のドレイン電流 I_D として得られるようになり、チップサイズの増大、周波数特性の悪化を伴うことなく、受光感度を向上させることができる。

【0023】

【発明の効果】

以上説明したように、本発明の受光装置によれば、入射光の強度に応じて光電変換部に発生する光電流よりも大きな値の電流を電流／電圧変換部の抵抗に流すことができるので、受光感度を向上させるにあたって上記抵抗の値を大きくすることによるチップサイズの増大を抑えながら、周波数特性の悪化を伴うことなく、受光感度を向上させることができるようになる。また、第1及び第2の実施形態の受光装置を用いた画像装置では、オフセット電圧源を共通化することができ、チップサイズの増大がさらに少なくて済むようになる。

10

【図面の簡単な説明】

【図1】 本発明の第1実施形態である受光装置の回路図である。

【図2】 本発明の第2実施形態である受光装置の回路図である。

【図3】 本発明の第3実施形態である受光装置の回路図である。

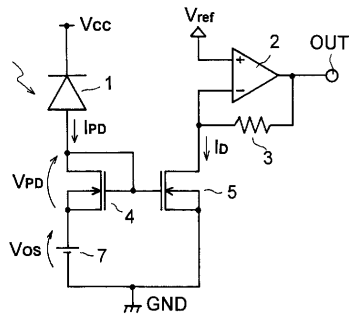
【図4】 従来の受光装置の回路図である。

20

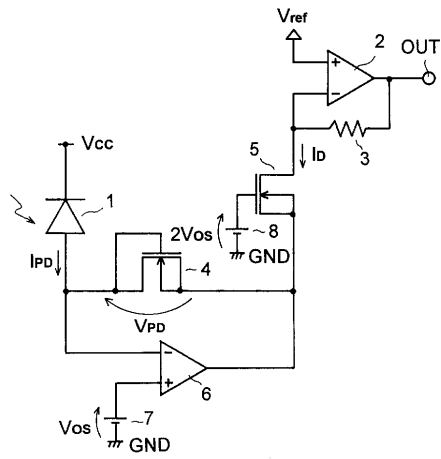
【符号の説明】

- 1 フォトダイオード
- 2 演算増幅器
- 3 抵抗
- 4 nチャネルのMOS型の電界効果トランジスタ
- 5 nチャネルのMOS型の電界効果トランジスタ
- 6 演算増幅器
- 7 電源
- 8 電源

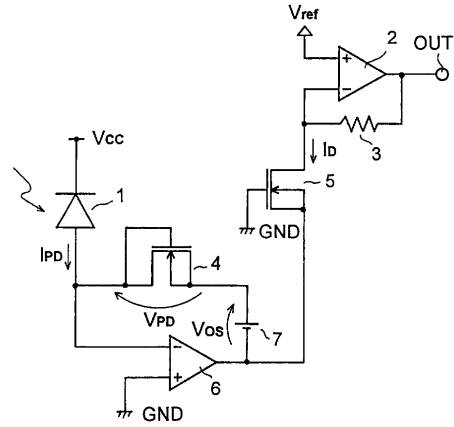
【図 1】



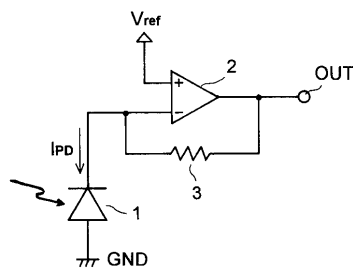
【図 2】



【図 3】



【図 4】



フロントページの続き

- (56)参考文献 特開平02-166814 (JP, A)
特開平04-174566 (JP, A)
特開2000-323949 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H03F 1/00- 3/45、 3/50- 3/52、
3/62- 3/64、 3/68- 3/72、
H04B 1/18- 1/24、 10/00-10/28、
H04J 14/00-14/08