(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년07월21일
(11) 등록번호 10-1051204
(24) 등록일자 2011년07월15일

(51) Int. Cl.
H01L 29/786 (2006.01) *H01L 29/772* (2006.01)
(21) 출원번호 10-2008-7008191
(22) 출원일자(국제출원일자) 2006년09월05일
심사청구일자 2008년04월04일
(85) 번역문제출일자 2008년04월04일
(65) 공개번호 10-2008-0053355
(43) 공개일자 2008년06월12일
(86) 국제출원번호 PCT/JP2006/317936
(87) 국제공개번호 WO 2007/029844
국제공개일자 2007년03월15일
(30) 우선권주장
JP-P-2005-00258263 2005년09월06일 일본(JP)
JP-P-2006-00221552 2006년08월15일 일본(JP)
(56) 선행기술조사문헌
JP17033172 A*
WO2005015643 A1*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
캐논 가부시끼가이샤
일본 도쿄도 오오따꾸 시모마루꼬 3쪼메 30방 2고
(72) 발명자
이와사끼, 다쯔야
일본 146-8501 도쿄도 오오따꾸 시모마루꼬 3쪼메 30-2 캐논가부시끼가이샤 내
(74) 대리인
장수길, 박충범

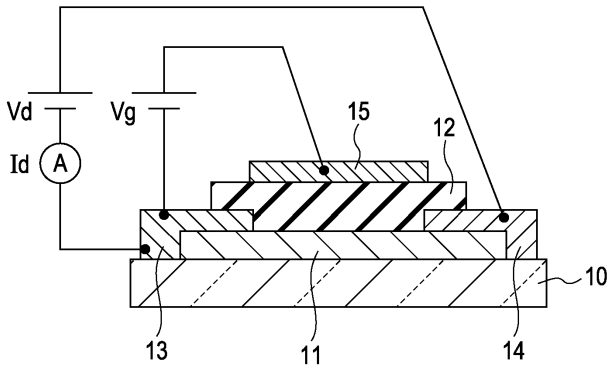
전체 청구항 수 : 총 9 항 심사관 : 김도균

(54) 아몰퍼스 산화물막을 채널층에 이용한 전계 효과트랜지스터, 아몰퍼스 산화물막을 채널층에 이용한 전계효과 트랜지스터의 제조 방법 및 아몰퍼스 산화물막의 제조방법

(57) 요 약

수소(또는 중수소)를 함유하는 아몰퍼스 산화물이 트랜지스터의 채널층에 적용된다. 따라서, 양호한 TFT 특성을 갖는 박막 트랜지스터가 실현될 수 있으며, 양호한 TFT 특성은 작은 히스테리시스, 노멀리-오프 동작, 높은 ON/OFF 비, 높은 포화 전류 등을 포함한다. 또한, 아몰퍼스 산화물로 이루어진 채널층을 제조하는 방법으로서, 수소 가스와 산소 가스를 함유하는 분위기에서 성막이 수행되어, 아몰퍼스 산화물의 캐리어 농도가 제어될 수 있다.

대 표 도 - 도1A



특허청구의 범위

청구항 1

전계 효과 트랜지스터로서,

Ga-In-Zn 산화물, Sn-In-Zn 산화물, In-Zn-Ga-Mg 산화물, In-Sn 산화물, In-Ga 산화물 및 In-Zn 산화물로부터 선택된 하나의 물질을 함유하는 아몰퍼스 산화물막의 채널층

을 포함하며,

상기 아몰퍼스 산화물막에서는, 전자 캐리어 농도가 증가함에 따라 전자 이동도가 증가하며,

상기 아몰퍼스 산화물막은 10^{16} 내지 $10^{20}/cm^3$의 범위의 농도의 수소 원자를 함유하는 전계 효과 트랜지스터.

청구항 2

제1항에 있어서,

상기 수소 원자를 함유하는 아몰퍼스 산화물막의 조성은, 수소를 제외한 이하의 식:

$[(Sn_{1-x}M4_x)O_2]_a[(In_{1-y}M3_y)_2O_3]_b[Zn_{1-z}M2_zO]_c$

으로 표현되며,

여기서, $0 \leq x \leq 1$, $0 \leq y < 1$, $0 \leq z < 1$, $0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$ 및 $a+b+c=1$이며,

M4는 Sn보다 원자번호가 작은 4족 원소(Si, Ge, 또는 Zr)이며,

M3는 In보다 원자번호가 작은 3족 원소(B, Al, Ga, 또는 Y) 또는 Lu이며,

M2는 Zn보다 원자번호가 작은 2족 원소(Mg 또는 Ca)인 전계 효과 트랜지스터.

청구항 3

제1항에 있어서,

상기 아몰퍼스 산화물막에 함유된 수소 원자의 농도는 10^{17} 내지 $10^{19}/cm^3$ 범위에 있는 전계 효과 트랜지스터.

청구항 4

제1항에 있어서,

상기 아몰퍼스 산화물막은, 산소를 제외한 20 내지 70 원자%가 In인 In-Zn 산화물을 함유하는 전계 효과 트랜지스터.

청구항 5

제1항에 있어서,

상기 아몰퍼스 산화물막은, 산소를 제외한 20 내지 80 원자%가 In인 In-Sn 산화물을 함유하는 전계 효과 트랜지스터.

청구항 6

Ga-In-Zn 산화물, Sn-In-Zn 산화물, In-Zn-Ga-Mg 산화물, In-Sn 산화물, In-Ga 산화물 및 In-Zn 산화물로부터 선택된 하나의 물질을 함유하고, 전계 효과 트랜지스터의 채널층으로 이용되는 아몰퍼스 산화물막의 제조 방법으로서,

기판을 성막 장치 내에 배치하는 단계; 및

수소 가스와 산소 가스가 상기 성막 장치 내에 각각 0.001 내지 0.01 Pa와 0.008 내지 0.5 Pa의 분압으로 도입되면서, 스퍼터링 방법에 의해 상기 기판 상에 아몰퍼스 산화물막을 형성하는 단계

를 포함하는 아몰퍼스 산화물막의 제조 방법.

청구항 7

전계 효과 트랜지스터의 제조 방법으로서,

게이트 전극을 형성하는 단계;

게이트 절연층을 형성하는 단계;

소스 전극 및 드레인 전극을 형성하는 단계; 및

수소 가스와 산소 가스가 성막 장치 내에 각각 0.001 내지 0.01 Pa과 0.008 내지 0.5 Pa의 분압으로 도입되면서, 스퍼터링 방법에 의해 Ga-In-Zn 산화물, Sn-In-Zn 산화물, In-Zn-Ga-Mg 산화물, In-Sn 산화물, In-Ga 산화물 및 In-Zn 산화물로부터 선택된 하나의 물질을 함유하는 아몰퍼스 산화물의 채널층을 형성하는 단계

를 포함하는 전계 효과 트랜지스터의 제조 방법.

청구항 8

제7항에 있어서,

수소를 함유한 분위기 내에서 플라즈마 처리 또는 이온 주입에 의해 상기 아몰퍼스 산화물로 형성된 채널층에 함유된 수소량을 증가시키는 단계

를 더 포함하는 전계 효과 트랜지스터의 제조 방법.

청구항 9

Ga-In-Zn 산화물, Sn-In-Zn 산화물, In-Zn-Ga-Mg 산화물, In-Sn 산화물, In-Ga 산화물 및 In-Zn 산화물로부터 선택된 하나의 물질을 함유하고, 전계 효과 트랜지스터의 채널층으로 이용되는 아몰퍼스 산화물막의 제조 방법으로서,

기판을 성막 장치 내에 배치하는 단계;

스퍼터링 방법에 의해 상기 기판 상에 상기 아몰퍼스 산화물막을 형성하는 단계; 및

수소를 함유한 분위기 내에서 플라즈마 처리 또는 이온 주입에 의해 상기 아몰퍼스 산화물막에 수소를 도입하는 단계

를 포함하는 아몰퍼스 산화물막의 제조 방법.

명 세 서

기 술 분 야

[0001] 본 발명은 아몰퍼스 산화물로 이루어지는 채널층을 가지며, 디스플레이 디바이스 등에 응용가능한 트랜지스터 특성을 갖는 전계 효과 트랜지스터에 관한 것이다.

배 경 기 술

[0002] 전계 효과 트랜지스터(이하, 어떤 경우에는 FET라 칭함)는 게이트 전극, 소스 전극 및 드레인 전극을 구비한다. 또한, 전계 효과 트랜지스터는 게이트 전극에 전압을 인가함으로써, 채널층에 흐르는 전류, 즉, 소스 전극과 드레인 전극 간에 흐르는 전류를 제어하는 능동 소자이다. 특히, 세라믹, 글래스, 또는 플라스틱의 절연 기판 상에 형성된 박막을 채널층으로서 이용하는 FET를 박막 트랜지스터(이하, 일부의 경우 "TFT"라 칭함)라 한다.

[0003] TFT는 유리하게는 박막을 형성하는 기술을 이용함으로써 비교적 큰 기판 상에 용이하게 형성될 수 있으며, 그 결과, 액정 표시 소자 등의 플랫 패널 디스플레이의 스위칭 소자 및 구동 소자로서 널리 사용되어 왔다. 즉, 능동 매트릭스형 액정 표시 장치(ALCD)에 있어서, 글래스 기판 상에 형성된 해당 TFT를 이용하여 각 화상 픽셀의 온/오프 동작이 수행된다. 또한, 고성능 유기 LED 디스플레이(OLED)에 있어서, TFT에 의해 픽셀 전류의 효율적인 제어가 수행될 것으로 기대되고 있다. 또한, TFT로 구성된 구동 회로가 화상 영역 주변의 기판 상에 형

성되는 보다 고성능의 액정 표시 디바이스가 실현되어 있다.

[0004] 현재 가장 널리 사용되고 있는 TFT는 다결정 실리콘막 또는 아몰퍼스 실리콘막을 채널층 재료로서 이용한다. 전술한 TFT는 MIS-FET(Metal-Insulator-Semiconductor Field Effect Transistor)라 한다. 픽셀 구동기로는 아몰퍼스 실리콘 TFT가 사용되며, 구동기 및 제어기의 주변 회로로는 고성능 다결정 실리콘 TFT가 실제로 사용되고 있다.

[0005] 그러나, 지금까지 개발되어온, 아몰퍼스 실리콘 TFT 및 다결정 실리콘 TFT를 포함하는 TFT는, 디바이스 형성에 고온 프로세스가 요구되어, 플라스틱 판 또는 필름 등의 기판상에 TFT를 형성하는 것이 어려웠다.

[0006] 한편, 최근에는, LCD 또는 OLED의 구동 회로로서 폴리머 판 또는 필름 상에 TFT를 형성함으로써, 플렉시블 디스플레이를 실현하고자 하는 개발이 활발하게 수행되어 왔다. 플라스틱 필름 등의 위에 형성될 수 있는 재료로서, 저온에서 형성될 수 있는 유기 반도체막이 주목되어 왔다.

[0007] 예를 들어, 유기 반도체막으로서, 펜타신(pentacene) 등의 연구와 개발이 구현되어 왔다. 상술된 유기 반도체들은 모두 방향족환(aromatic ring)을 가지며, 결정화되는 경우, 방향족환의 적층 방향으로 높은 캐리어 이동도가 달성될 수 있다. 예를 들어, 펜타신을 활성층으로서 이용하는 경우, 캐리어 이동도가 약 0.5 $cm^2(Vs)^{-1}$이며, 아몰퍼스 Si-MOSFET와 대략 동등한 것으로 보고되고 있다.

[0008] 그러나, 펜타신 등의 유기 반도체는 열적 안정성이 낮고(<150℃), 독성(발암성)을 가지고 있다는 결점이 있어, 오늘날까지 실용적인 디바이스가 실현되지 못하고 있다.

[0009] 또한, 최근에는, TFT의 채널층에 적용될 수 있는 재료로서, 산화물 재료가 주목되기 시작했다.

[0010] 예를 들어, 주로 ZnO으로 구성된 투명전도성 다결정 산화물 박막을 채널층으로서 이용한 TFT의 개발이 활발하게 행해지고 있다. 상기 박막은 비교적 저온에서 형성될 수 있어서, 플라스틱 판 또는 필름 등의 기판 상에 형성될 수 있다. 그러나, 주로 ZnO으로 구성된 화합물은 실온에서 안정한 아몰퍼스 상으로 형성될 수는 없지만, 다결정 상으로 형성되어 있어서, 다결정 입자 계면에서의 산란으로 인해 전자 이동도가 증가될 수 없다. 또한, 다결정 입자의 형상 및 이들 사이의 접속이 성막 방법에 의해 크게 변화되어, TFT의 특성이 흩어진다.

[0011] 최근에는, In-Ga-Zn-O-계의 아몰퍼스 산화물을 이용한 박막 트랜지스터가 보고되고 있다(K. Nomura et al, Nature Vol. 432, p.488 내지 492, Nov. 2004). 이 트랜지스터는 실온에서 플라스틱이나 글래스 기판상에 형성될 수 있다. 또한, 약 6 내지 9의 전계 효과 이동도에서, 노멀리-오프(normally-off) 형의 트랜지스터 특성이 얻어질 수 있다. 또한, 이 트랜지스터는 가시광에 투명하다는 장점이 있다.

[0012] 본 발명의 발명자가 아몰퍼스 In-Ga-Zn-O-계의 산화물을 이용한 박막 트랜지스터를 연구한 경우, 조성이나 제조 조건에 따라서 다르지만, TFT의 트랜지스터 특성(Id-Vg 특성)의 히스테리시스가 일부 경우에서 발생되었다.

[0013] 예를 들어, 디스플레이 장치의 픽셀 회로로서 상기 TFT가 사용되는 경우, 상술된 바와 같은 히스테리시스의 발생은 구동될 유기 LED 또는 액정 등의 동작에 변이를 야기하며, 그 결과, 디스플레이 장치의 화질이 열화된다.

발명의 상세한 설명

[0014] 본 발명에 따르면, 트랜지스터의 채널에 이용되는 산화물 재료를 적절하게 설계함으로써, 상기 히스테리시스가 저감된다.

[0015] 또한, 아몰퍼스 산화물 재료가 TFT의 채널층에 이용되는 경우, 전자 캐리어 농도가 (대략, 10^{14} 내지 $10^{18}/cm^3$의 범위 등의) 소망의 범위로 설정된다. 또한, 트랜지스터 특성의 재현성과 균일성을 확보하기 위하여, 전자 캐리어 농도를 정밀하게 제어하는 제어 수단이 제공된다.

[0016] 또한, 트랜지스터의 채널에 이용되는 산화물 재료를 형성하는 방법을 적절하게 설계함으로써, 본 발명은 소망하는 전자 캐리어 농도를 갖는 박막을 양호한 제어로 형성하는 방법을 제공한다.

[0017] 본 발명의 일 양태에 따른 전계 효과 트랜지스터는 아몰퍼스 산화물막을 포함하는 채널층을 포함하며, 아몰퍼스 산화물막은 수소 또는 중수소(deuterium)를 포함한다.

[0018] 먼저, 아몰퍼스 산화물막에 포함되는 수소 또는 중수소의 농도는 10^{16} 내지 $10^{20}/cm^3$의 범위 또는 10^{17} 내지 $10^{19}/cm^3$의 범위로 설정된다.

[0019] 또한, 수소 또는 중수소를 포함하는 아몰퍼스 산화물막의 수소를 제외한 조성은, $[(Sn_{1-x}M4_x)O_2]_a \cdot [(In_{1-y}M3_y)_2O_3]_b \cdot [Zn_{1-z}M2_zO]]_c$ 으로 표현되며, 여기서, $0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq z \leq 1$, $0 \leq a < 1$, $0 \leq b < 1$, $0 \leq c < 1$ 및 $a+b+c=1$이며, M4는 Sn보다 원자번호가 작은 4족 원소(Si, Ge, 또는 Zr)이며, M3는 In보다 원자번호가 작은 3족 원소(B, Al, Ga, 또는 Y)이며, M2는 Zn보다 원자번호가 작은 2족 원소(Mg 또는 Ca)이다. 특히, M3는 Ga를 포함한다.

[0020] 또한, 본 발명의 또 다른 양태에 따르면, 전계 효과 트랜지스터의 채널층에 이용되는 아몰퍼스 산화물막의 제조 방법으로서, 기판을 성막 장치 내에 배치하는 단계; 및 수소 원자를 함유하는 가스(수증기를 제외)와 산소 가스를 성막 장치 내에 각각 소정의 분압으로 도입하면서, 기판 상에 아몰퍼스 산화물막을 형성하는 단계를 포함하는 아몰퍼스 산화물막의 제조 방법이 제공된다.

[0021] 특히, 성막 방법은 스퍼터링 방법에 의해 수행되며, 막 형성중의 산소 분압이 0.01Pa 이상으로 설정된다.

[0022] 또한, 본 발명의 또 다른 양태에 따르면, 기판 상에 형성되어, 전계 효과 트랜지스터의 채널층에 이용되는 아몰퍼스 산화물막을 제조하는 제조 장치로서, 성막 챔버; 성막 챔버 내부를 배기하기 위한 배기 수단; 기판을 성막 챔버 내에 유지하기 위한 기판 유지 수단; 기판 유지 수단에 대향하여 배치된 재료원; 재료원의 재료를 증발시키기 위한 에너지원; 성막 챔버 내에 수소 가스를 공급하는 수단; 및 성막 챔버 내에 산소 가스를 공급하는 수단을 포함하는 아몰퍼스 산화물막의 제조 장치가 제공된다.

[0023] 본 발명의 다른 특징들이 첨부 도면을 참조하여 이하의 바람직한 실시예의 설명으로부터 명확하게 될 것이다.

실 시 예

[0034] 이하, 첨부 도면을 참조하여 본 발명의 실시예들을 상세하게 설명한다.

[0035] 도 1A 및 도 1B는 본 발명에 따른 박막 전계 효과 트랜지스터인 박막 트랜지스터의 실시예를 각각 도시한 단면도이다. 도 1A는 게이트 절연막(12)과 게이트 전극(15)이 순서대로 반도체 채널층(11)에 형성되는 상부 게이트 구조를 도시하는 단면도이다. 도 1B는 게이트 절연막(12)과 반도체 채널층(11)이 순서대로 게이트 전극(15) 상에 형성되는 하부 게이트 구조를 도시하는 단면도이다. 채널층과 절연막 간의 계면과 전극과의 위치관계로부터, 도 1A에 도시된 구조를 스태거(stagger) 구조라 하며, 도 1B에 나타낸 구조를 역 스태거(inverted stagger) 구조라 한다.

[0036] 도 1A에 도시된 바와 같이, 기판(10) 상에 형성된 반도체 채널층(11) 상에 소스 전극(13), 드레인 전극(14), 게이트 절연막(12), 게이트 전극(15)이 순차적으로 형성되어, 상부 게이트 구조(스태거 구조)를 갖는 전계 효과 트랜지스터가 형성된다. 또한, 도 1B에 도시된 바와 같이, 기판(10) 상에 형성된 게이트 전극(15) 상에 게이트 절연막(12), 반도체 채널층(11), 소스 전극(13) 및 드레인 전극(14)이 순차적으로 형성되어, 하부 게이트 구조(역 스태거 구조)를 갖는 전계 효과 트랜지스터가 형성된다.

[0037] 도 1A 및 도 1B에 도시된 전계 효과 트랜지스터는 각각 게이트 전극(15), 소스 전극(13) 및 드레인 전극(14)을 갖는 3단자 디바이스이다. 상기 전계 효과 트랜지스터는 게이트 전극에 전압 Vg를 인가함으로써, 채널층을 통해, 즉, 소스 전극과 드레인 전극 사이에 흐르는 전류 Id가 제어되는 기능을 갖는 능동 디바이스이다.

[0038] 본 발명에 있어서, TFT 구조는 상기 구조에 한하지 않으며, 임의의 상부 게이트 또는 하부 게이트 구조, 즉, 임의의 스태거 또는 역 스태거 구조가 사용될 수 있다.

[0039] 도 2A 및 도 2B는 본 발명의 전계 효과 트랜지스터(TFT)의 전형적인 특성을 도시한다. TFT의 특성은, 실시예 1에서 설명되는 구조를 가지며, 본 명세서에서 설명되는 제조 방법에 의해 형성되는 전계 효과 트랜지스터로부터 얻어진다. 소스와 드레인 전극 사이에 대략 5V의 전압 Vd가 인가될 경우에, 게이트 전압 Vg가 0V 과 5V 사이에서 온/오프되는 경우, 소스와 드레인 전극 사이에 흐르는 전류 Id가 (온/오프 사이에서) 제어될 수 있다. 도 2A는 다양한 Vg 값에서의 Id-Vg 특성을 도시하며, 도 2B는 6V의 전압 Vd에서 Id-Vg의 특성(전달 특성)을 도시한다.

[0040] 본 실시예의 TFT의 채널층은 수소 또는 중수소를 포함하는 아몰퍼스 산화물막으로 형성된다.

[0041] 도 3A 및 도 3B를 참조하여, 채널층에 수소를 첨가하여 얻어지는 효과, 즉, 히스테리시스의 저감에 대하여 설명한다. 도 3A 및 도 3B는 각각 비교예 1과 실시예 1에서 얻어지는 TFT의 전달 특성을 나타낸다. 즉, 실시예 1에서는 채널층에 수소가 첨가되었으며, 비교예 1에서는 채널층에 수소가 첨가되지 않았다.

[0042] 히스테리시스는 TFT 전달 특성의 평가를 위하여 Vd를 고정하면서 Vg를 (상하로) 스윕하는 경우, 도 3A에 도시된 바와 같이 상하 스윕(sweep)에 의해 Id의 값이 달라지는 것을 의미한다. 소정의 Vg에서 Id의 값은 상하 스윕 사이에서 크게 변하는 경우에 히스테리시스가 크기 때문에, 작은 히스테리시스를 갖는 디바이스가 Id를 정확하게 제어하기에 바람직하다.

[0043] 수소가 포함되지 않은 경우, 히스테리시스 특성은 도 3A에 도시된 바와 같고, 본 발명에 따른 수소를 포함하는 채널층이 사용되는 경우, 도 3B에 도시된 작은 히스테리시스를 갖는 디바이스가 얻어질 수 있다.

[0044] 수소를 함유한 산화물이 채널층에 적용되는 경우 히스테리시스가 저감되는 이유는 물리적인 관점에서 명확하게 알려진 바 없다. 하나의 추정되는 이유로서는, 수소를 첨가함으로써 아몰퍼스 박막 중의 국소적인 구조의 무질서가 완화되어, 그 결과, 캐리어가 잘 트랩되지 않는(깊은 트랩의 수가 감소된) 아몰퍼스 구조가 실현되는 것이 생각된다. 또한, 채널층에 수소를 첨가함으로써, 채널층과 절연층 계면에서의 구조적 무질서가 완화되어, 그 결과, 캐리어가 잘 트랩되지 않는 채널층과 절연층 간의 계면이 실현되는 것으로 해석될 수도 있다.

[0045] 히스테리시스의 평가를 위하여, 소스-드레인 전압 Vd를 대략 5 내지 30V 사이의 적절한 값으로 고정하면서, 게이트 전압 Vg의 값을 -10 내지 30V 사이의 범위에서 (상하로) 스윕함으로써, Id(소스 드레인 전류)가 측정된다. 이러한 측정에 있어서, 트랜지스터 특성이 포화 영역에 있게 되는 전압은 Vd로 간주되며, Vg는 온과 오프 상태 사이에서 스윕된다. 그러나, Vg와 Vd의 값은 트랜지스터의 특성 및 트랜지스터 구조 등에 의존하여 판정될 수 있으므로, Vg 및 Vd가 항상 상기 범위에 한정되는 것은 아니다.

[0046] 히스테리시스의 크기는 상승 스윕의 Id-Vg 곡선과 하강 스윕의 Id-Vg 곡선의 차이에 의해 평가될 수 있다. 예를 들어, 상승 스윕의 Id-Vg 곡선과 하강 스윕의 Id-Vg 곡선으로부터 얻어지는 루프의 면적이 이 평가에 사용될 수 있다. 그 면적이 작은 경우, 히스테리시스가 작다고 할 수 있다. 또한, 히스테리시스의 크기는 차분 △Vt = |Vtu - Vtd|를 이용하여 평가될 수 있는데, 여기서, Vtu는 상승 스윕 Id-Vg 곡선으로부터 추정되는 임계 전압이며, Vtd는 하강 스윕의 Id-Vg 곡선으로부터 추정되는 임계 전압이다. 이하, 이 △Vt를 임계 시프트량이라 한다. △Vt가 작다는 것은 히스테리시스가 작다는 것을 나타낸다.

[0047] 그 채널층에 대하여 수소를 함유한 산화물을 이용하는 박막 트랜지스터에 의해, 본 발명에 따르면, 작은 △Vt를 갖는 박막 트랜지스터가 실현될 수 있다.

[0048] 본 발명의 박막 트랜지스터의 임계 시프트량은 소자 구조, 채널 재료, 평가 조건 등에 의존하므로, 예를 들어, 디바이스에 인가되는 전압은 소정의 조건 하에서 일정한 값으로 설정되는 것이 바람직하다. 본 발명의 박막 트랜지스터의 평가의 일례로서, 일정한 10V의 Vg 하에서 100 mV/sec의 스윕 속도로 -5 내지 15 V의 범위에서 Vg가 (상하로) 스윕되는 경우 얻어지는 임계 시프트량을 이용하여 평가가 수행될 수 있다. 특히, 상기 평가 조건하에서, 임계 시프트량은 2V 이하, 바람직하게는, 1V 이하, 더 바람직하게는, 0.5V 이하로 감소될 수 있다.

[0049] 요구되는 히스테리시스의 정도는, 박막 트랜지스터의 응용, 사용되는 회로 구조 등에 의존한다. 예를 들어, 액정 디스플레이 및 전기영동 디스플레이 응용에 있어서, 요구사항은 비교적 낮지만, 유기 EL 디스플레이 디바이스, 산술 회로 등에 있어서는, 더 높은 정도(더 작은 히스테리시스)가 요구된다. 예를 들어, 유기 EL 디스플레이 디바이스 응용예의 경우, 임계 시프트량은 바람직하게는 2V 이하, 더 바람직하게는 1V 이하이다. 또한, 고성능 유기 EL 디스플레이 디바이스에 있어서, 임계 시프트량은 바람직하게는 0.5V 이하이다.

[0050] (수소 농도 및 전자 캐리어 농도)

[0051] 또한, 아몰퍼스 산화물로 이루어진 채널층을 갖는 박막 트랜지스터를 조사하였다. 양호한 TFT 특성을 얻기 위해서, 채널층으로서 0.0001 내지 0.1 S/cm의 범위의 전기 전도성을 갖는 반절연성 아몰퍼스 산화물막을 사용하는 것이 적당하였다. 전술한 전기 전도성을 얻기 위하여, 채널층의 재료 조성에 따라서 다르지만, 약 10^{14} 내지 $10^{18}/cm^3$ 의 전자 캐리어 농도를 갖는 아몰퍼스 산화물막을 형성하는 것이 바람직하다.

[0052] 전기 전도성이 0.1 S/cm를 초과하는 경우, 노멀리-오프 트랜지스터를 형성하고, 큰 온/오프 비를 갖는 트랜지스터를 형성하는 것이 어려워 진다. 극단적인 경우, 게이트 전압이 인가될지라도, 소스와 드레인 전극 간의 전류의 흐름과 정지가 제어될 수 없어서, 트랜지스터 동작(스위칭)이 얻어질 수 없다.

[0053] 한편, 절연 재료가 사용되는 경우, 즉, 전기 전도성이 0.0001 S/cm 미만인 경우, ON 전류를 증가시키는 것이 어려워 진다. 극단적인 경우, 게이트 전압이 인가될지라도, 소스와 드레인 전극 간의 전류의 흐름과 정지가 제어될 수 없어서, 트랜지스터 동작이 얻어질 수 없다.

[0054] 산화물의 전기 전도성과 전자 캐리어 농도를 제어하기 위해서는, 성막 중에 산소 분압이 제어되었다. 즉, 산소 분압을 제어함으로써, 주로 박막 내의 산소 결핍량이 제어되어, 이에 의해 전자 캐리어 농도가 제어된다. 도 4는 In-Ga-Zn-O-계의 산화물 박막이 스퍼터링 방법에 의해 형성되는 경우의 캐리어 농도의 산소 분압 의존성의 일례를 도시한 그래프이다. 실제로, 산소 분압이 높은 정확도로 제어되는 경우, 10^{14} 내지 $10^{18}/cm^3$의 캐리어 농도를 갖는 반절연성 아몰퍼스 산화물막이 얻어지며, 이에 따라 얻어진 박막이 채널층에 적용되는 경우, 양호한 TFT가 형성될 수 있다. 도 4에 도시된 바와 같이, 통상적으로, 약 0.005 Pa의 산소 분압에서 성막이 수행되는 경우, 반절연성 박막이 얻어질 수 있다. 산소 분압이 0.01 Pa를 초과하는 경우, 절연막이 형성되지만, 다른 한편으로는, 분압이 0.001 Pa미만인 경우, 과도하게 높은 전기 전도성을 갖는 막이 형성되므로, 이에 의해 형성되는 막은 채널층에 적용되지 않는 것이 바람직하다. 그러나, 도 4에 도시된 바와 같이, 캐리어 농도는 산소 분압의 변화에 따라서 매우 민감하게 변화하므로, 성막 조건의 미세한 변화에 의해서 특성이 크게 영향을 받으며, 결과적으로, TFT 특성의 재현성을 얻기가 어려워지는 경향이 있다.

[0055] 본 발명에 따르면, 수소(또는 중수소)의 첨가에 의해 전자 캐리어 농도가 제어된다. 본 발명의 발명자들에 의해 수행된 심도 깊은 연구에 의하여, 수소를 아몰퍼스 산화물막에 첨가함으로써 전자 캐리어의 량이 제어될 수 있음을 발견하였다.

[0056] 예를 들어, 약 $10^{18}/cm^3$의 전자 캐리어 농도를 실현하기 위해서는, 성막 중의 산소 분압과 재료 조성에 따라서 다르지만, 대략 10^{18} 내지$10^{20}/cm^3$의 농도를 갖도록 수소가 첨가될 수 있다. 이러한 경우, 수소 도펀트 량을 제어함으로써 전자 캐리어 농도의 제어가 수행될 수 있다. 또한, 수소 도펀트 량과 산소 결핍량에 의해 전자 캐리어 농도가 제어될 수 있다.

[0057] 따라서, 양호한 특성을 갖는 TFT를 형성하기 위해서는, 첨가되는 수소의 농도가 10^{16} 내지 $10^{20}/cm^3$의 범위로 제어되는 것이 바람직하다. 산소 분압과 재료 조성에 따라서 다르지만, 전술한 수소의 첨가에 의해서, 약 10^{14} 내지 $10^{18}/cm^3$의 전자 캐리어 농도를 가지며, TFT 채널층으로서 사용되기에 적합한 산화물 박막이 실현될 수 있다.

[0058] 특히, 수소 농도를 $10^{19}/cm^3$ 이하로 설정하는 경우, 노멀리-오프 동작과 큰 온/오프 비의 트랜지스터가 실현될 수 있다. 또한, 수소 농도는 $10^{17}/cm^3$ 이상으로 설정되는 것이 바람직하며, $10^{17}/cm^3$ 이상의 수소 농도에 의해서, 트랜지스터의 히스테리시스가 더욱 효과적으로 감소될 수 있다.

[0059] 수소 농도는, 예를 들어, SIMS(secondary ion mass spectrometry)에 의해 평가될 수 있다. 평가 장치에 따라서 다르지만, 검출 한계는 대략 $10^{17}/cm^3$이다. 검출 한계 미만의 영역에서는, 수소 농도가 수소 첨가에 대한 프로세스 파라미터(후술하는 성막 시의 수소 분압 또는 이온 주입량)와 박막 내의 수소 농도와의 선형성의 가정에 기초한 외삽(extrapolation)에 의해 간접적으로 획득될 수 있다.

[0060] 본 발명의 수소를 함유한 아몰퍼스 산화물로 이루어지는 채널층의 조성 성분은, 이하의 수식(수소를 제외)으로 표현된다:

[0061] $[(Sn_{1-x}M4_x)O_2]a \cdot [(In_{1-y}M3_y)_2O_3]b \cdot [(Zn_{1-z}M2_zO)]c$

[0062] 여기서, $0 \le x \le 1$, $0 \le y \le 1$, $0 \le z \le 1$, $0 \le a < 1$, $0 \le b < 1$, $0 \le c < 1$ 및 $a+b+c=1$이며,

[0063] M4는 Sn보다 원자번호가 작은 4족 원소(Si, Ge, 또는 Zr)이며,

[0064] M3는 In보다 원자번호가 작은 3족 원소(B, Al, Ga, 또는 Y)이며,

[0065] M2는 Zn보다 원자번호가 작은 2족 원소(Mg 또는 Ca)이다.

[0066] 전술한 조성 성분 중에서, 특히, $[(In_{1-y}Ga_y)_2O_3]b \cdot [(ZnO)]c$, 여기서, $0 \le y \le 1$, $0 < b < 1$, $0 < c < 1$ 및 $[(SnO_2)]a \cdot [(In_2O_3)]b \cdot [(ZnO)]c$, 여기서, $0 \le a \le 1$, $0 < b < 1$, $0 < c < 1$인 것이 바람직하다.

[0067] 예를 들어, 본 발명에 따른 수소를 함유한 아몰퍼스 산화물막은 이하의 조성에 의해 실현될 수 있다. 즉, Ga_2O_3, In_2O_3 및 ZnO를 세 점으로 하는 삼각형의 내부에 위치되는 2차 조성 또는 3차 조성을 갖거나, SnO_2, In_2O_3 및 ZnO를 세 점으로 하는 삼각형의 내부에 위치하는 2차 조성 또는 3차 조성을 갖는다. 특정 조성 범위의 3차 조성의 일부는 어떠한 경우에는 결정화될 수 있다. 특히, 1차 조성은 결정화되기 때문에 바람직하지 않다. 예를

들어, 상기 3개의 화합물 중 2개를 함유한 2차 조성(상기 삼각형의 한 변에 위치된 조성) 중에서, 20 내지 70 원자%의 In을 함유하는 In-Zn-O-계 조성이 아몰퍼스막을 형성할 수 있다. 또한, Sn-In-O-계 조성에 대해, 20 내지 80 원자%의 In을 함유하는 조성으로부터 아몰퍼스막이 형성될 수 있다.

[0068] 본 발명에서 설명하는 바와 같이, 아몰퍼스 산화물막에 수소 원자가 첨가되는 경우, 실온에서 아몰퍼스 막이 더 안정화될 수 있다. 따라서, 광범위한 3차 조성 범위에서 아몰퍼스 산화물이 형성될 수 있다.

[0069] (제조 방법)

[0070] 본 발명에 따른 수소를 함유한 특정의 아몰퍼스 산화물을 형성하기 위한 방법으로서, 예를 들어;

[0071] (1) 막 형성 중에 수소 원자를 함유한 가스(수증기를 제외)를 성막 장치 내에 소정의 분압으로 도입하면서 막을 형성하는 방법;

[0072] (2) 수소를 함유한 재료원을 이용하여 막을 형성하는 방법;

[0073] (3) 막을 형성한 다음에, 이온 주입 또는 수소 플라즈마 처리에 의해 수소를 그 내부에 첨가하는 방법을 언급할 수 있다.

[0074] 전술한 것 중에서, 수소 농도의 제어성 면에서는, 이온 주입을 이용하는 (3)의 방법이 바람직하다. 그러나, 막 형성 후에 이온 주입을 수행하기 때문에, 단계 수가 양호하지 못하게 증가되고, 막 두께 방향으로 수소 농도의 분포가 양호하지 않게 발생된다. 한편, (2)의 방법은 막 형성 공정으로서 간단하지만, 수소를 함유하는 재료원이 쉽게 마련될 수 없으며, 막 내의 수소 농도가 쉽게 제어될 수 없다. 막 내의 수소 농도가 막 형성 분위기에서 수소 분압에 의해 제어되는 (1)의 방법에 의하면, 제어성이 우수하고, 또한, 제조 공정도 비교적 간단하다. 따라서, 수소를 함유한 가스에서 막이 형성되는 (1)의 방법을 사용하는 것이 가장 바람직하다.

[0075] (1)의 방법에서 사용되는 수소를 함유한 가스로서는, 예를 들어, 수소 가스, 중수소 가스 및 탄화수소 가스가 언급될 수 있다. 가스 분압의 제어성과 가스의 안전성을 고려하면, 특히, 아르곤에 의해 희석된 수소 가스를 사용하는 것이 바람직하다.

[0076] 또한, (3)의 방법의 이온 주입에 사용되는 이온 종류로는, 예를 들어, H^+ 이온, H^- 이온, D^+ 이온 (중수소 이온) 및 H_2^+ 이온(수소 분자 이온)이 언급될 수 있다.

[0077] 아몰퍼스 산화물막을 형성하는 방법으로서는, 스퍼터링법(SP 법), 펄스 레이저 성막법(PLD 법), 또는 전자빔 성막법 등의 기상법을 사용하는 것이 바람직하다. 전술한 기상법 중에서는, 대량 생산성 면에서는, SP 법을 사용하는 것이 적합하다. 그러나, 막 형성 방법은 전술한 것에 한하지 않는다. 기판의 온도에 있어서, 가열이 반드시 의도적으로 수행될 필요는 없어, 대략 실온에서 기판이 유지될 수 있다.

[0078] 전자 캐리어 농도가 낮은 아몰퍼스 산화물막이 수소 분위기에서 가열 처리되는 경우, 산소 결핍도가 증가되어, 전자 캐리어 농도가 증가될 수 있지만, 고온 가열 처리는 불리한 것으로 알려져 있다. 또한, 캐리어 농도를 정확하게 제어하는 것은 어렵다.

[0079] 전술한 바와 같이, 예를 들어, 수소를 함유한 가스에서 수행된 막 형성에 의해, 또는 막 형성 후에 수행된 이온 주입에 의해, 전자 캐리어 농도가 아몰퍼스 산화물막 내의 수소 농도에 의해 제어된다. 따라서, 10^{14} 내지 $10^{18}/cm^3$의 전자 캐리어 농도를 갖는 반절연성 아몰퍼스 산화물막이 재현가능하게 얻어질 수 있다. 전술한 바와 같이 수소를 함유한 아몰퍼스 산화물이 박막 트랜지스터의 채널층에 적용되는 경우, 작은 히스테리시스를 갖는 트랜지스터가 재현가능하게 형성될 수 있다.

[0080] 본 발명에 따른 트랜지스터에 있어서, 게이트 절연막(12)의 재료로서는, 우수한 절연 특성을 갖는 한 임의의 재료가 사용될 수 있다. 예를 들어, 게이트 절연막(12)으로서, Al_2O_3, Y_2O_3, HfO_2, 또는 상기 화합물 중 적어도 2개의 화합물을 함유하는 혼합물이 사용될 수 있다. 그 결과, 소스와 드레인 전극 간 및 드레인과 게이트 전극 간의 누설 전류가 약 10^{-7}A로 감소될 수 있다.

[0081] 또한, 소스 전극(13), 드레인 전극(14) 및 게이트 전극(15)의 재료로서, 양호한 전기 전도성을 가지며, 채널층에 전기 접속 가능한 한, 임의의 재료가 사용될 수 있다. 예를 들어, In_2O_3:Sn, ZnO 등으로 이루어지는 투명 도전막, 또는 Au, Pt, Al, Ni 등으로 이루어지는 금속막이 사용될 수 있다.

[0082] 기판(10)으로서, 예를 들어, 글래스 기판, 플라스틱 기판, 또는 플라스틱 막이 사용될 수 있다.

[0083] 전술한 채널층과 게이트 절연막이 가시광에 투명하기 때문에, 상기 전극과 기판의 재료로서 투명 재료가 사용되는 경우, 투명 박막 트랜지스터가 형성될 수 있다.

[0084] 지금까지, 예로써 In-Ga-Zn을 함유한 아몰퍼스 산화물이 설명되었지만, Sn, In 및 Zn 중 적어도 하나를 함유하는 아몰퍼스 산화물도 본 발명의 채널층에 적용될 수 있다.

[0085] 또한, 아몰퍼스 산화물의 구성 요소 중 적어도 하나로서 Sn이 선택되는 경우, Sn은 $Sn_{1-x}M4_x$ (여기서, 0<x<1, M4는 Sn보다 작은 원자 번호를 갖는 4족 원소 (Si, Ge, 또는 Zr))로 대체될 수 있다.

[0086] 또한, 아몰퍼스 산화물의 구성 요소중 적어도 하나로서 In이 선택되는 경우, In은 $In_{1-y}M3_y$ (여기서, 0<y<1, M3은 Lu 또는 In 보다 작은 원자 번호를 갖는 3족 원소 (B, Al, Ga 또는 Y))로 대체될 수 있다.

[0087] 또한, 아몰퍼스 산화물의 구성 요소 중 적어도 하나로서 Zn이 선택되는 경우, Zn은 $Zn_{1-z}M2_z$ (여기서, 0<z<1, M2는 Zn 보다 작은 원자 번호를 갖는 2족 원소 (Mg 또는 Ca))로 대체될 수 있다.

[0088] 본 발명에 적용될 수 있는 아몰퍼스 산화물로는, 예를 들어, Ga-In-Zn 산화물, Sn-In-Zn 산화물, In-Zn-Ga-Mg 산화물, In 산화물, In-Sn 산화물, In-Ga 산화물, In-Zn 산화물 및 Zn-Ga 산화물이 언급될 수 있다. 물론, 구성 요소들 간의 조성비는 항상 1 대 1일 필요는 없다. 또한, Zn 또는 Sn 자체만으로 아몰퍼스 상을 형성하는 것은 어려울 수 있으나, In이 함유되는 경우, 아몰퍼스 상이 쉽게 형성될 수 있다. 예를 들어, In-Zn-계 시스템의 경우, 금속 소자에 대하여 대략 20 내지 70 원자%의 In을 함유하는 조성 하에서 아몰퍼스 막이 형성된다. Sn-In-계 시스템의 경우, 금속 소자에 대하여 대략 20 내지 80 원자%의 In을 함유하는 조성 하에서 아몰퍼스 막이 형성된다. Sn-In-Zn계의 경우, 금속 소자에 대하여 대략 15 원자% 이상의 In을 함유하는 조성 하에서 아몰퍼스막이 형성된다.

[0089] 또한, 박막에 대략 0.5도의 낮은 입사각에서 X선 회절 측정이 수행되는 경우, 명확한 회절 피크가 검출되지 않기 때문에(즉, 할로우 패턴이 관측되기 때문에), 아몰퍼스 상이 확인될 수 있다. 본 발명에 있어서, 전계 효과 트랜지스터의 채널층으로서 전술한 재료가 사용되는 경우, 채널층 또한 미세 결정을 포함할 수 있다.

[0090] 또한, 본 발명의 또 다른 실시예는 전계 효과 트랜지스터의 채널층에 사용되는 아몰퍼스 산화물막 제조 방법에 관한 것으로서, 본 방법은 이하의 제1 및 제2 단계를 포함한다.

[0091] 제1 단계는 성막 장치에 기판을 배치하는 단계이다.

[0092] 제2 단계는 수소 원자를 함유하는 가스(수증기를 제외)와 산소 가스를 각각 소정의 분압으로 성막 장치에 공급하면서, 기판 상에 아몰퍼스 산화물막을 형성하는 단계이다.

[0093] 도 4를 참조하여 앞서 설명한 바와 같이, 산소 분압에 의해서만 전기 전도성과 캐리어 농도를 제어하려고 의도된 경우, 산소 분압에 따라서 전도성이 급격하게 변하는 좁은 영역에서 전기 전도성이 제어되어야 한다.

[0094] 본 발명에서와 같이, 수소 등의 수소 원자를 함유하는 가스가 사용되는 경우, 예를 들어, 산소 분압은 0.008 Pa 이상, 바람직하게는, 0.01 Pa이상으로 설정된다. 수소 원자를 함유하는 가스의 분압을 조절함으로써 아몰퍼스 산화물막의 전도성이 제어될 수 있다.

[0095] 일례로서 설명한 상기 범위에서는, 예를 들어, 대략 0.005 Pa의 산소 분압의 영역과 비교하여, 캐리어 농도의 산소 분압 의존성이 그리 높지 않다.

[0096] 수소 분압에 의해서도 캐리어 농도가 조절될 수 있으며, 또한, 캐리어 농도의 수소 분압 의존성은 산소 분압 의존성에 비하여 낮으므로, 결과적으로 성막 분위기의 제어성이 개선될 수 있다.

[0097] 산소 분압의 상한은, 예를 들어, 0.1 Pa이다. 상한은 0.05 내지 0.5 Pa의 범위에서 선택적으로 설정될 수 있다.

[0098] 바람직한 수소 분압은 또한 산소 분압에 의존하지만, 예를 들어, 0.001 내지 0.01 Pa범위일 수 있다.

[0099] 또한, 일부 경우에 산소 및 수소 분압의 제어가 어려워 질 수 있으므로 수증기는 사용하지 않는 것이 바람직하다.

[0100] 수소가 성막 단계 중 산화물 막에 함유되는 것이 항상 필수적인 것은 아니다. 성막 후에 수행되는 단계에서 수

소를 첨가함으로써 산화물 막에 수소가 포함될 수 있다.

[0101] 특정한 수소 첨가 방법으로서, 예를 들어, 이온 주입 또는 수소를 함유하는 플라즈마 처리가 언급될 수 있다.

[0102] <실시예 1>

[0103] 본 예에서는, 도 1A에 도시된 상부 게이트 TFT가 형성되었다. 본 예에서, 채널층은 수소 함유 분위기에서 스퍼터링법에 의해 형성되는 In-Ga-Zn-O-계의 아몰퍼스 산화물이었다.

[0104] 먼저, 글래스 기판(Corning사 제조의 Corning #1737 글래스) 상에, 채널층으로서 수소를 함유한 아몰퍼스 산화물막이 형성되었다.

[0105] 본 예에서, 아르곤, 산소 및 수소 가스를 함유한 혼합 가스 분위기에서 고주파 스퍼터링에 의해서 수소를 함유하는 In-Ga-Zn-O-계의 아몰퍼스 산화물막이 형성되었다.

[0106] 도 5에 도시된 바와 같은 스퍼터링 장치가 사용되었다. 본 도면에서, 참조 번호 51은 샘플, 참조 번호 52는 타겟, 참조 번호 53은 진공 펌프, 참조 번호 54는 진공 게이지, 참조 번호 55는 기판 홀더, 참조 번호 56은 각각의 가스 도입 시스템에 제공되는 가스 유량(gas flow-rate) 컨트롤러, 참조 번호 57은 압력 컨트롤러, 참조 번호 58은 성막 챔버를 지칭한다.

[0107] 진공 펌프(53)는 성막 챔버(58) 내부를 배기하기 위하여 사용되었다. 기판 홀더(55)는 성막 챔버(58) 내에 기판을 유지하는데 사용되었으며, 산화물막이 기판 상에 형성되었다. 재료원(타겟)(52)은 기판 홀더(55)에 대향하도록 배치되었다. 또한, 스퍼터링 성막 장치에는, 재료원의 재료를 증발시키는 에너지원(고주파 전기 소스, 도시되지 않음), 성막 챔버(58)에 수소 가스를 공급하기 위한 수단 및 성막 챔버(58)에 산소 가스를 공급하는 수단이 제공되었다.

[0108] 가스 도입 시스템으로서는, 아르곤, 아르곤과 산소의 혼합 가스($Ar:O_2$ = 80:20) 및 아르곤과 수소의 혼합 가스($Ar:H_2$ = 98:2) 용의 3개 라인이 제공되었다. 각각의 가스 유량을 개별적으로 제어하는 가스 유량 컨트롤러(56)와 펌핑 속도를 제어하는 압력 컨트롤러(57)에 의해, 소정의 가스 분위기가 성막 챔버(58) 내에서 얻어질 수 있다.

[0109] 본 예에 있어서, 아르곤과 산소의 혼합 가스 및 아르곤과 수소의 혼합 가스가 사용되었지만, 순수한 수소 및 순수한 산소가 사용될 수도 있다. 또한, 본 예에 있어서, 아르곤, 아르곤과 산소의 혼합 가스 및 아르곤과 수소의 혼합 가스 용의 3개 라인에 의해 가스 도입이 수행되었지만, 아르곤, 산소 및 수소의 혼합 가스용의 1개 라인에 의해서 또는 아르곤과 산소의 혼합 가스 및 아르곤과 수소의 혼합 가스용의 2개의 라인에 의해서 가스 도입이 수행될 수 있다.

[0110] 본 예에서는, 타겟(재료원)으로서, $InGaO_3(ZnO)$의 2인치 다결정 소결재가 사용되었으며, 입력 RF 전력은 100W로 설정되었다. 성막 분위기에서, 총 압력은 0.4 Pa로 설정되었고, 가스 유량비로서, $Ar:O_2:H_2$ = 100:4:1이 만족되었다. 성막 속도는 12 nm/min이었다. 또한, 기판 온도는 가열되지 않았으며, 25℃의 실온 부근에 유지되었다.

[0111] 이렇게 형성된 막을 그레이징(grazing) 입사 X-선 회절(박막법, 입사각 0.5°)에 의해 평가한 경우, 명확한 회절 피크는 관찰되지 않았고, 따라서, 형성된 In-Zn-Ga-O-계 막은 아몰퍼스막인 것으로 이해되었다.

[0112] 또한, 스펙트로일립소메트릭(spectroellipsometric) 측정 및 분석에서는, 박막의 평균 자승 조도(Rrms: mean square roughness)가 약 0.5 nm였으며, 막 두께는 대략 60 nm였다. 형광 x-ray(XRF) 분석에 의한 결과에 따르면, 박막의 금속 조성비는 In:Ga:Zn = 39:37:24 였다.

[0113] 또한, SIMS를 이용한 조성 분석에 의해, 박막 내의 수소 농도는 4×10^{18} ($1/cm^3$)로 추정되었다.

[0114] 또한, 전기 전도성은 대략 10^{-1} S/cm였으며, 전자 캐리어 농도와 전자 이동도는 각각 약 $4\times10^{16}/cm^3$ 및 2 $cm^2/V\cdot sec$인 것으로 추정되었다. 또한, 흡광 스펙트로메트릭 분석으로부터, 형성된 아몰퍼스 산화물막의 에너지 밴드갭은 약 3 eV인 것으로 추정되었다.

[0115] 다음, 포토리소그래픽법과 리프트-오프법에 의해, 드레인 전극(14) 및 소스 전극(13)이 패터닝으로 형성하였다. 각각의 전극 재료는 Au이며, 그 두께는 30 nm 였다.

[0116] 다음, 포토리소그래픽법과 리프트-오프법에 의해, 게이트 절연막(12)이 패터닝으로 형성되었다. 게이트 절연막으로는, 150 nm의 두께를 갖는 Y_2O_3 막이 전자빔 증착법에 의해 형성되었다. 또한, Y_2O_3 막의 비유전율은 약 15였다.

[0117] 다음, 포토리소그래픽법과 리프트-오프법에 의해서, 게이트 전극(15)이 형성되었다. 채널 길이와 채널 폭은 각각 50㎛ 및 200㎛ 였다. 전극 재료는 Au였으며, 두께는 30 nm 였다.

[0118] <비교예 1>

[0119] 채널층 형성 시에, 수소는 공급되지 않았으며, 아르곤과 산소만이 공급되어, TFT가 형성되었다. 성막 분위기에서, 총 압력은 0.4 Pa였으며, 이 경우의 가스 유량비로서, $Ar:O_2$는 100:1로 설정되어, 산소 분압은 0.004 Pa였다. 성막 속도는 14 nm/min이었다. 또한, 기판 온도는 가열되지 않고, 25℃의 실온 부근에 유지되었다.

[0120] 도 4는 산소 분압이 변경되는 경우 얻어지는, 전술한 바와 같은 아몰퍼스 산화물 박막의 전기 전도성의 변화를 도시한 그래프이다. 도면에 도시된 바와 같이, TFT 형성을 위해 사용되는 산소 분압의 범위에서, 산소 분압의 미소한 변화에 따라 전기 전도성이 크게 변화하므로, 산소 분압은 정밀하게 제어되어야 한다.

[0121] (TFT의 특성 평가)

[0122] 도 2A 및 도 2B는 실온에서 측정된 TFT 의 전류-전압 특성을 각각 도시한 그래프이다. 도 2A는 Id-Vd 특성을 도시하며, 도 2B는 Id-Vg 특성을 도시한다. 도 2A에 도시된 바와 같이, 일정한 게이트 전압 Vg를 인가하면서 소스와 드레인 전극 간의 전류 Id의 드레인 전압 Vd 의존성을 측정하였을 때, 약 6V의 드레인 전압 Vd에서 Id가 포화(핀치-오프)되는 통상의 반도체 트랜지스터 거동이 나타났다. 전달 특성을 측정한 경우, 4V의 드레인 전압 Vd에서 게이트 전압 Vg의 임계치는 약 -0.5V였다. 또한, 게이트 전압 Vg가 10V인 경우, 약 1.0×10^{-5} A의 전류 Id가 흘렀다.

[0123] 트랜지스터의 ON/OFF비는 10^6 이상이었다. 또한, 출력 특성으로부터 전자의 전계효과 이동도가 산출되는 경우, 포화 영역에서 약 $8cm^2(Vs)^{-1}$의 전계 효과 이동도가 얻어졌다. 이렇게 형성된 디바이스가 가시 광선으로 조사되어, 전술한 바와 마찬가지의 방법으로 측정되었지만, 트랜지스터 특성의 변화는 전혀 관측되지 않았다.

[0124] 또한, 본 실시예의 TFT의 히스테리시스는 비교예의 TFT보다 더 작았다. 도 3A 및 도 3B는 각각 비교예와 본 실시예의 Id-Vg 관계를 도시한 그래프이다. Id-Vg 관계는 TFT 특성 중 하나이다. 도면에 도시된 바와 같이, 채널층에 수소를 첨가함으로써, TFT의 히스테리시스가 감소될 수 있다.

[0125] 또한, 비교예의 경우와 비교하여, 본 실시예에서는 TFT가 재현가능하게 형성될 수 있으며, 형성되는 디바이스의 특성의 변동이 감소하는 경향이 있다. 비교예와 비교하여, 본 실시예에서는 높은 산소 분압에서 성막이 수행될 수 있기 때문에, TFT가 재현가능하게 형성되는 것으로 생각된다. 또한, 수소 함유 분위기에서 채널층이 형성될 수 있기 때문에, 산소 분압의 미소한 변화로 인한 TFT 특성의 변화가 저감되어, 특성의 변동이 저감되는 것으로 생각된다.

[0126] 실제로, 비교예에서의 산소 분압은 약 5 mPa이며, 본 실시예에서는 약 0.015 Pa였다. 도 4에 도시된 바와 같이, 비교예에서는, 스퍼터링법으로 수소를 첨가하지 않고서 산소 분압이 제어된다. 이어서, TFT 채널층에 적합한 전자 캐리어 농도를 갖는 박막이 형성된다. 따라서, 산소 분압이 약 5 mPa의 압력으로 설정되어야 한다. 전술한 바와 같이, 이러한 조건하에서 산소 분압의 변화로 캐리어 농도가 민감하게 변하므로, 성막 조건의 미소한 변화에 의해 특성이 크게 영향을 받을 수 있어서, 결과적으로 양호한 TFT 특성을 재현가능하게 얻는 것은 어렵게 되는 경향이 있다.

[0127] 한편, 본 실시예에서는, 수소의 첨가로 전자 캐리어 농도가 제어된다. 본 실시예에서는, 수소의 첨가 외에도, 산소 분압으로 0.01 Pa이상의 압력이 사용된다. 도 4에 도시된 바와 같이, 수소를 첨가하지 않고 이러한 산소 분압(>0.01 Pa)에서 형성되는 막은 절연 재료이므로, 전자 결핍과 전자 캐리어 농도가 충분하게 저감된다. 본 실시예에서는, 비교적 높은 산소 분압의 수소 함유 분위기에서 막이 형성된다. 전술한 방법에 의해서, 산소 분압의 미소한 변화에 의해 특성이 크게 영향을 받지 않으므로, 소망하는 전자 캐리어 농도가 얻어질 수 있다. 따라서, 특성 변동이 적은 트랜지스터가 재현가능하게 형성될 수 있다.

[0128] 또한, 성막 분위기에서 상이한 수소 분압으로 아몰퍼스 산화물막이 얻어지고, 수소를 함유한 아몰퍼스 산화물막의 전자 이동도와 전자 캐리어 농도가 측정된 때, 수소 분압이 증가함에 따라서, 캐리어 농도와 전자 이동도가

증가하는 경향이 있다. 정공 이동도 측정에 의해 평가가 수행되었다.

[0129] 통상의 화합물에서는, 캐리어 농도가 증가함에 따라서, 캐리어들 간의 산란 등으로 인해 전자 이동도가 감소되지만, 본 발명의 수소를 함유한 아몰퍼스 산화물에서는, 전자 캐리어 농도가 증가함에 따라서, 전자 이동도 또한 증가한다. 이러한 현상의 물리적 메카니즘은 잘 이해되고 있지는 않다.

[0130] 게이트 전극에 전압이 인가되는 때에, 상기 아몰퍼스 산화물 채널층에 전자가 주입되므로, 소스와 드레인 전극 간에 전류가 흘러, 그 사이의 영역이 ON 상태가 된다. 본 발명의 아몰퍼스 산화물막에서는, 전자 캐리어 농도가 증가함에 따라서 전자 이동도가 증가하기 때문에, 트랜지스터가 ON 상태인 경우, 전류가 더 증가될 수 있다. 즉, 포화 전류와 ON/OFF 비가 더 증가될 수 있다.

[0131] 비교적 높은 전계 효과 이동도를 갖는 본 발명의 전계 효과 트랜지스터는, 예를 들어, 유기 발광 다이오드의 동작 회로에 적용될 것으로 기대된다.

[0132] <실시예 2>

[0133] 본 실시예에서는, 박막 트랜지스터의 채널층에 사용되는 수소를 함유한 아몰퍼스 산화물막에 대하여 설명한다. 먼저, 아몰퍼스 산화물의 절연 박막이 석영 기판 상에 형성되었다.

[0134] 아몰퍼스 산화물의 성막 방법은 실시예 1에 설명된 바에 따라서 수행되었다. 타겟(재료원)은 $InGaO_3(ZnO)$이며, 성막 분위기의 총 압력은 0.3 Pa였다. 이 단계에서, 가스 유량비는 $Ar:O_2$ = 95:5로 설정되었으므로, 산소 분압은 0.015 Pa에 상당하였다. 또한, 수소 가스는 공급되지 않았다. 막 두께는 약 400 nm로 설정되었다. 이렇게 형성된 박막의 저항이 4 단자법(four prove method)으로 측정되는 경우, 전도성이 측정 한도(0.0001 S/cm 이하)보다 크지 않으므로, 박막이 절연막이라는 것이 확인되었다.

[0135] 다음, 상기 아몰퍼스 산화물 박막에 대하여 수소 이온 주입이 행해졌다. 이 이온 주입에서는, H+(양자)이 이온 종류로서 이용되었으며, 가속 전압은 20 kV였다. 1×10^{12} 내지 1×10^{16} ($1/cm^2$)의 범위에서 면적당 다양한 조사량을 갖는 샘플이 준비되었다.

[0136] 1×10^{16}($1/cm^2$)의 량의 수소 이온으로 조사되는 샘플에 대하여 SIMS에 의해 깊이 방향으로 조성 분석이 수행되었으며, 그 결과가 도 7에 도시되어 있다. 수직축(임의의 축)은 수소 농도를 나타내며, 수평축은 깊이를 나타낸다. 그 결과, 표면으로부터 약 200 nm의 깊이에서 피크를 갖는 깊이 프로파일이 얻어졌다. 또한, 박막 내의 수소 농도는 약 2×10^{20} ($1/cm^3$)였다.

[0137] 예를 들어, 1×10^{13} ($1/cm^2$)의 면적당 조사량을 갖는 샘플에 있어서, 그 수소 농도는 SIMS의 검출 한도보다 크지 않으므로, 정량적 측정이 수행될 수 없지만, 상기 결과를 이용하여, 대략 2×10^{17} ($1/cm^3$)으로 추정될 수 있다.

[0138] 도 6은 아몰퍼스 InGaZnO 박막에 주입되는 수소 이온의 량과 저항율 사이의 관계를 도시한 그래프이다. 본 그래프에서, 수평축은 상기 방법에 의해 추정되는 수소 이온 주입량을 나타내며, 수직축은 저항율을 대수 표시로 나타낸다. 전술한 바와 같이, 아몰퍼스 산화물막에 수소를 첨가함으로써 전기 전도성이 제어될 수 있는 것으로 이해된다. 특히, 약 10^{18} ($1/cm^3$)의 수소 농도에서 전기 전도성이 크게 변하는 것으로 이해된다. 즉, 약 10^{18} ($1/cm^3$)의 농도를 갖도록 절연성 In-Ga-Zn 산화물에 수소를 주입하는 경우, 반도체 재료가 얻어질 수 있다.

[0139] 1×10^{15} ($1/cm^2$)의 면적당 수소 이온의 량으로 주입된 샘플의 정공 이동도가 평가되는 경우, 캐리어의 극성은 부극성이며, 정공 이동도는 9 $cm^2/V\cdot sec$이며, 캐리어 농도는 6×10^{18} ($1/cm^3$) 였다.

[0140] 전술한 바와 같이, 아몰퍼스 산화물 반도체가 박막 트랜지스터의 활성층에 적용되는 경우, 경험적인 측면에서, 0.0001 내지 0.1 S/cm의 전기 전도성을 갖는 반도체 산화물막이 형성되는 것이 바람직하다. 따라서, 본 실시예의 성막 방법에서, 수소 이온 주입량은 약 10^{18} ($1/cm^3$)로 설정되는 것이 바람직하다.

[0141] 이온 주입을 이용한 방법에 있어서, 본 실시예에 따르면, 이온 조사량(조사 시간)에 의해 수소 함유량과 캐리어 농도가 정밀하게 제어될 수 있다. 따라서, 본 방법이 박막 트랜지스터의 형성에 적용되는 경우, 채널층의 캐리어 농도와 저항율이 정밀하게 제어될 수 있으며, 그 결과, 디바이스가 재현가능하게 형성될 수 있다는 장점이 얻어질 수 있다.

[0142] <실시예 3>

[0143] 본 실시예에서는, 도 1A에 도시된 상부 게이트 TFT가 형성되었다. 이러한 경우, 펄스 레이저 성막법(PLD 법)에 의해 형성되는 In-Ga-Zn-O-계 아몰퍼스 산화물에서 수소 또는 중수소의 이온 주입에 의해 수소(또는 중수소)를 함유한 아몰퍼스 산화물의 채널층이 형성되었다.

[0144] 먼저, 글래스 기판(Corning사 제조의 Corning #1737) 상에 In-Zn-Ga-O-계의 아몰퍼스 산화물막이 PLD법에 의해 형성되었다.

[0145] 타겟으로서 $InGaO_3(ZnO)_4$의 다결정 소결재가 사용되었으며, In-Zn-Ga-O-계의 아몰퍼스 산화물막이 성막되었다. 성막 중의 산소 분압은 7 Pa였다. KrF 엑시머 레이저의 전력은 1.5×10^{-3} mJ/cm^2/펄스였으며, 펄스폭은 20 nsec, 반복 주파수는 10 Hz였다. 또한, 기판 온도는 가열되지 않고, 25℃의 상온 부근에서 유지되었다.

[0146] 형광 x-선(XRF) 분석 결과에 따르면, 박막의 금속 조성비로서, In:Ga:Zn = 0.97:1.01:4가 만족되었다. 또한, 스펙트로일립소메트릭(spectroellipsometric) 측정에 의한 패턴 분석의 결과에 따르면, 평균 자승 조도(Rrms)는 약 0.6 nm 이며, 막 두께는 약 100 nm였다. 또한, 전기 전도성은 10^{-3} S/cm 이하였으며(측정 한도 이하), 따라서, 박막은 절연막이었다.

[0147] 다음, 수소(또는 중수소) 이온이 아몰퍼스 산화물 박막에 주입되었다.

[0148] 이온 종류로는, H^+(양자)가 사용되었으며, 가속 전압은 10 kV였다. 1×10^{11} 내지 1×10^{15} (1/cm^2) 범위의 다양한 조사량을 갖는 샘플이 준비되었다. 또한, 중수소(D^+)로 이온 주입된 샘플이 또한 준비되었다. 수소 농도의 평가를 위하여 SIMS에 의한 조성 분석이 수행되는 경우, 2×10^{14} (1/cm^2)의 이온량으로 조사된 샘플은 약 1×10^{19}(1/cm^3)의 수소 농도를 가졌다. 따라서, 예를 들어, 2×10^{12} (1/cm^2)의 이온량으로 조사된 샘플의 수소 농도는 검출 한도 이하이므로, 측정이 수행될 수 없지만, 약 1×10^{17} (1/cm^3)로 수소 농도가 추정될 수 있다.

[0149] 이렇게 형성된 막을 그레이징(grazing) 입사 X-선 회절(박막법, 입사각 0.5°)에 의해 평가한 경우, 명확한 회절 피크는 관찰되지 않았고, 따라서, 형성된 In-Zn-Ga-O-계 막은 아몰퍼스막인 것으로 이해되었다.

[0150] 본 실시예의 이하의 박막 트랜지스터에서는, 2×10^{13} (1/cm^2)의 이온 조사량의 아몰퍼스 산화물이 사용되었다. 수소 농도는 약 1×10^{18} (1/cm^3)인 것으로 추정된다. 또한, 막은 약 10^{-2} S/cm의 전기 전도성을 갖는 반절연성 막이었다.

[0151] 포토리소그래피법과 리프트-오프법에 의해, 패터닝으로 드레인 전극(14)과 소스 전극(13)이 형성되었다. 각각의 전극 재료는 Au였으며, 그 두께는 30 nm였다.

[0152] 다음, 포토리소그래피법과 리프트-오프법에 의해서, 패터닝으로 게이트 절연막(12)이 형성되었다. 게이트 절연막에 있어서, 150 nm의 두께를 갖는 HfO_2 막이 레이저 증착법으로 형성되었다.

[0153] 또한, 포토리소그래피법과 리프트-오프법에 의해서, 게이트 전극(15)이 형성되었다. 전극 재료는 Au였으며, 두께는 50 nm로 설정되었다. 채널 길이와 채널 폭은 각각 50 ㎛ 및 200 ㎛였다.

[0154] <비교예 2>

[0155] 도 1A에 도시된 상부 게이트 TFT가 채널층의 형성을 제외하고 실시예 2와 마찬가지의 방법으로 형성되었다. 6 Pa의 산소 분압에서 PLD법에 의해서 채널층이 형성되었다. 또한, 수소 및 중수소의 이온 주입은 행해지지 않았다. 산소 분압이 실시예보다는 낮기 때문에, 산소 결핍으로 인하여 반절연성 아몰퍼스 산화물막이 형성되었다.

[0156] (TFT의 특성 평가)

[0157] 본 실시예의 박막 트랜지스터는 약 6V의 전압 Vd에서 포화(핀치-오프)가 발생하는 전형적인 반도체 트랜지스터 거동을 나타내었다. 트랜지스터의 ON/OFF 비는 10^6 이상이었으며, 전계 효과 이동도는 약 7 cm^2 $(Vs)^{-1}$이었다. 수소가 이온 주입되는 경우와 중수소가 이온 주입되는 경우 간에는, 큰 차이가 관찰되지 않았다.

[0158] 또한, 실시예 2의 TFT는 비교예 2의 TFT에 비하여 작은 히스테리시스를 가졌다. 또한, 복수의 디바이스가 형성되는 경우의 실시예 2의 특성의 변동은 비교예 2에 비하여 더 작아지는 경향이 있다. 본 실시예에서는 비교예

에서보다 더 높은 산소 분압에서 성막이 수행되므로 TFT가 재현가능하게 형성될 수 있는 것으로 상정된다. 또한, 채널층 형성시의 산소 분압의 미소한 변화로 인해 TFT 특성이 거의 변하지 않기 때문에, TFT 간의 특성 변동이 저감되는 것으로 생각된다.

[0159] 또한, 채널층의 수소 농도가 낮은 경우, 히스테리시스를 저감시키는 효과는 줄어들게 되며, 수소 농도가 높은 경우, ON/OFF 비는 감소하는 경향이 있다. 따라서, 수소 농도는 10^{17} 내지 10^{19} ($1/cm^3$)의 범위에 설정되는 것이 바람직하다. 수소 이온 주입량을 변화시켜 수소를 함유한 아몰퍼스 산화물막의 전자 이동도와 전자 캐리어 농도가 평가되는 경우, 캐리어 농도 및 전자 이동도 모두 수소 주입량의 증가에 따라서 증가하는 경향이 있음을 발견하였다.

[0160] 통상의 화합물에서는, 캐리어 농도가 증가함에 따라서, 캐리어 사이의 산란 등의 이유로 전자 이동도가 감소되지만, 본 발명에 사용되는 수소를 함유한 아몰퍼스 산화물에서는, 전자 캐리어 농도가 증가함에 따라서, 전자 이동도가 증가한다. 그러나, 그 물리적 메카니즘은 잘 이해되고 있지는 않다.

[0161] 게이트 전극에 전압이 인가되는 경우, 상기 아몰퍼스 산화물 채널층에 전자가 주입되므로, 소스와 드레인 전극 사이에 전류가 흘러, 그 사이의 영역이 ON 상태가 된다. 본 발명의 아몰퍼스 산화물막에서는, 전자 캐리어 농도가 증가함에 따라서, 전자 이동도가 증가하기 때문에, 트랜지스터가 ON 상태에 있게 되는 경우, 전류가 더 증가할 수 있다. 즉, 포화 전류와 ON/OFF 비가 더 증가될 수 있다.

[0162] 비교적 높은 필드 효과 이동도를 갖는 본 발명의 전계 효과 트랜지스터는, 예를 들어, 유기 발광 다이오드의 동작 회로에 적용될 것으로 기대된다.

[0163] <실시예 4>

[0164] 본 실시예에서는, 도 1B에 도시된 하부 게이트 TFT가 형성되었다.

[0165] 먼저, 200 nm의 두께를 갖는 Ta의 게이트 전극이 글래스 기판 상에 스퍼터링으로 형성되었다. 포토리소그래피법과 건식 에칭법에 의해 패터닝이 수행되었다.

[0166] 다음, 플라즈마 CVD법에 의해 250 nm의 두께를 갖는 a-SiN의 절연막이 형성되었다.

[0167] 이어서, 수소를 함유한 아몰퍼스 산화물의 채널층이 형성되었다. 본 실시예에서, 실시예 1에 따라 채널층 형성 방법이 수행되었다. 그러나, 타겟으로서, $In_2O_3(SnO_2)$의 2 인치 다결정 소결재가 사용되었으며, 입력 RF 전력은 100W로 설정되었다. 성막 분위기에서는, 총 압력이 0.4 Pa이며, 성막을 위한 가스 유량비로서, $Ar:O_2:H_2$ = 100:10:1이 만족되었다. 성막 속도는 11 nm/min 이었다. 또한, 기판 온도는 가열되지 않았고, 약 25℃의 실온으로 유지되었다.

[0168] 이렇게 형성된 막을 그레이징 입사 X-선 회절(박막법, 입사각 0.5°)에 의해 평가한 경우, 명확한 회절 피크는 관찰되지 않았고, 따라서, 형성된 In-Sn-O-계의 막은 아몰퍼스막인 것으로 이해되었다. 또한, 형광 x-선(XRF) 분석 결과에 따르면, 금속 조성비로서, In:Sn = 0.95:1의 금속비가 만족되었다.

[0169] (TFT의 특성 평가)

[0170] 본 실시예의 박막 트랜지스터는 작은 히스테리시스를 나타내었으며, 복수의 디바이스가 형성되는 경우, 특성의 변동이 작은 경향이 있다. 또한, 트랜지스터의 ON/OFF 비는 10^6 이상이었으며, 전계 효과 이동도는 약 9 $cm^2(Vs)^{-1}$ 였다.

[0171] <실시예 5>

[0172] 본 실시예에서는, 플라스틱 기판 상에, 도 1A에 도시된 상부 게이트 TFT가 형성되었다. 제조 방법과 구조는 실시예 1과 마찬가지다.

[0173] 그러나, 기판으로서 폴리에틸렌 테레프탈레이트(PET)막이 사용되었다.

[0174] 또한, 본 실시예에서, 채널층을 형성하기 위한 타겟으로서, In_2O_3·ZnO의 2 인치 다결정 소결재가 사용되었으며, 입력 RF 전력은 100W로 설정되었다. 성막 분위기에서, 총 압력은 0.4 Pa였으며, 성막을 위한 가스 유량비로서, $Ar:O_2:H_2$ = 100:6:1을 만족하였다. 성막 속도는 12 nm/min 이었다. 또한, 기판 온도는 가열되지 않았고, 약 25℃의 실온으로 유지되었다.

[0175] 형성된 막을 그레이징(grazing) 입사 X-선 회절(박막법, 입사각 0.5°)에 의해 평가한 경우, 명확한 회절 피크는 관찰되지 않았고, 따라서, 형성된 In-Zn-O-계의 막은 아몰퍼스막인 것으로 이해되었다. 또한, 형광 x-선(XRF) 분석 결과에 따르면, 금속 조성비로서, In:Zn = 1.1:0.9의 금속비가 만족되었다.

[0176] 또한, 소스 전극, 드레인 전극 및 게이트 전극이 In_2O_3:Sn의 투명 전도막으로 형성되었다. 전극의 두께는 100 nm였다.

[0177] (TFT의 특성 평가)

[0178] PET 막 상에 형성된 박막 트랜지스터가 실온에서 측정되었다. 트랜지스터의 ON/OFF 비는 10^3 이상이었다. 또한, 전계 효과 이동도를 산출하면, 약 3 cm^2 $(Vs)^{-1}$ 였다.

[0179] PET 막 상에 형성된 디바이스가 곡률 반경 30 ㎜를 갖도록 굴곡된 후에, 전술한 바와 같이 트랜지스터 특성도 평가되었지만, 트랜지스터 특성에 큰 변화는 관찰되지 않았다. 또한, 가시광의 조사가 수행되어, 전술한 바와 같이 측정이 수행되었지만, 트랜지스터 특성의 변화는 관찰되지 않았다.

[0180] 본 실시예에서 형성된 박막 트랜지스터는 가시광에 대하여 투명하며, 플렉시블 기판 상에 형성되었다.

[0181] 본 발명의 전계 효과 트랜지스터에 따르면, 저온에서 성막이 수행될 수 있고, 그에 따라 형성된 막은 아몰퍼스이므로, PET 막 등의 플렉시블 재료 상에 상기 전계 효과 트랜지스터가 형성될 수 있다. 즉, 이 트랜지스터를 굴곡시키면서 스위칭이 수행될 수 있으며, 트랜지스터는 400 nm 이상의 파장을 갖는 가시광 및 적외광에 대하여 투명하다 (이러한 경우, 트랜지스터는 100%의 광투과성을 가질 필요는 없으나, 실용적으로는 투명할 필요는 있다).

[0182] 따라서, 전계 효과 트랜지스터는 LCD 및/또는 유기 EL 디스플레이 디바이스의 스위칭 소자로서 사용될 수 있다. 또한, 본 발명의 전계 효과 트랜지스터는, 예를 들어, 플렉시블 디스플레이 이외에도 시-스루(see-through) 디스플레이, IC 카드 및 ID 태그 용으로 폭넓게 사용될 수도 있다.

[0183] 본 발명에 따르면, 수소(또는 중수소)를 함유한 아몰퍼스 산화물이 전계 효과 트랜지스터의 채널층에 적용되기 때문에, 작은 히스테리시스를 갖는 박막 전계 효과 트랜지스터가 실현될 수 있다.

[0184] 본 발명의 제조 방법에 따르면, 수소 가스 및 산소 가스를 함유한 분위기에서 성막이 수행되기 때문에, 아몰퍼스 산화물의 캐리어 농도는 매우 정밀하게 제어될 수 있다.

[0185] 또한, 본 발명의 제조 방법에서는, 저온 공정이 수행될 수 있어서, 플라스틱 판 또는 막 등의 기판 상에 전계 효과 트랜지스터가 형성될 수 있다.

[0186] 또한, 본 발명의 제조 방법에 따르면, 전계 효과 트랜지스터가 재현가능하게 형성될 수 있다. 특히, 본 발명의 제조 장치를 사용함으로써, 낮은 전자 캐리어 농도를 갖는 아몰퍼스 산화물이 양호한 제어성으로 형성될 수 있다.

[0187] 실시예들을 참조하여 본 발명을 설명하였지만, 본 발명은 개시된 실시예들에 제한되는 것이 아님을 이해해야 한다. 첨부 청구범위는, 모든 변경예, 등가 구조물 및 기능을 포괄하도록 최광의로 해석되어야 한다.

[0188] 본 출원은, 2005년 9월 6일자로 출원된 일본특허공개공보 제2005-258263호 및 2006년 8월 15일자로 출원된 제2006-221552호의 이익을 주장하며, 본 명세서에 그 전체가 참조로서 포함되고 있다.

도면의 간단한 설명

[0024] 도 1A는 본 발명에 따른 상부 게이트 구조를 갖는 박막 트랜지스터의 단면도.

[0025] 도 1B는 본 발명에 따른 하부 게이트 구조를 갖는 박막 트랜지스터의 단면도.

[0026] 도 2A는 본 발명에 따른 박막 트랜지스터의 트랜지스터 특성을 도시한 그래프.

[0027] 도 2B는 본 발명에 따른 박막 트랜지스터의 전달 특성을 도시한 그래프.

[0028] 도 3A는 비교예에 따른 박막 트랜지스터의 히스테리시스 특성을 도시한 그래프.

[0029] 도 3B는 본 발명의 일례에 따른 박막 트랜지스터의 히스테리시스 특성을 도시한 그래프.

[0030] 도 4는 In-Ga-Zn-O-계의 아몰퍼스 산화물막의 전자 캐리어 농도와 성막 중의 산소 분압 간의 관계를 도시한 그래프.

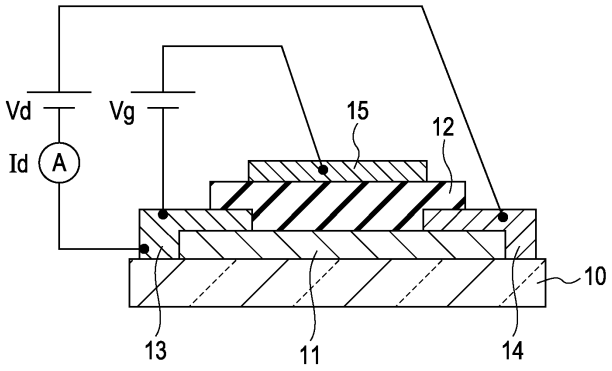
[0031] 도 5는 아몰퍼스 산화물막의 제조 장치의 개략도.

[0032] 도 6은 In-Ga-Zn-O-계의 아몰퍼스 산화물막에 주입되는 수소량과 저항율 간의 관계를 도시한 그래프.

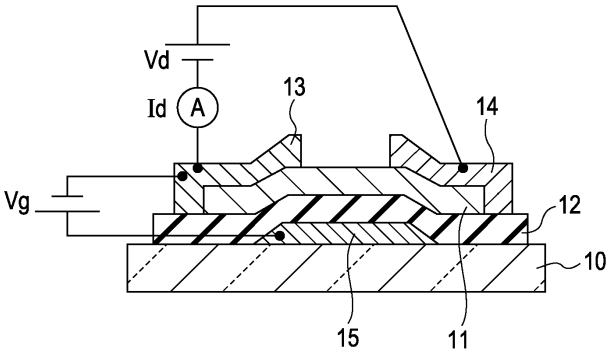
[0033] 도 7은 SIMS에 의해 측정된 깊이 방향의 수소 농도의 프로파일을 도시한 그래프.

도면

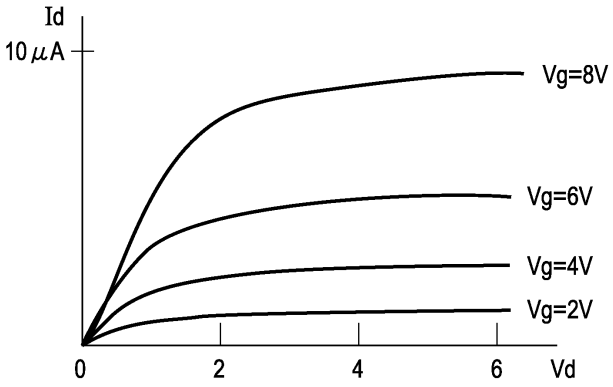
도면1A



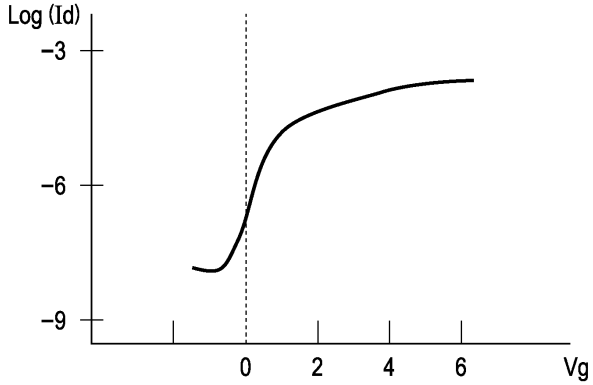
도면1B



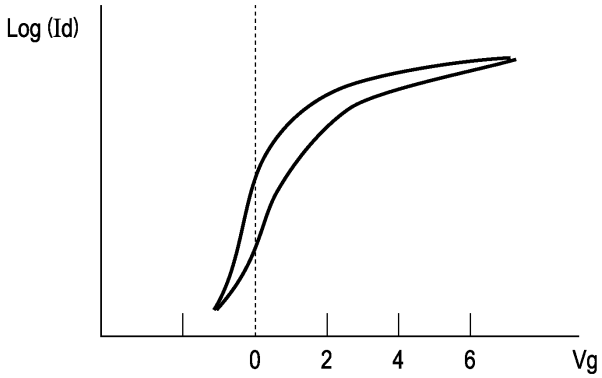
도면2A



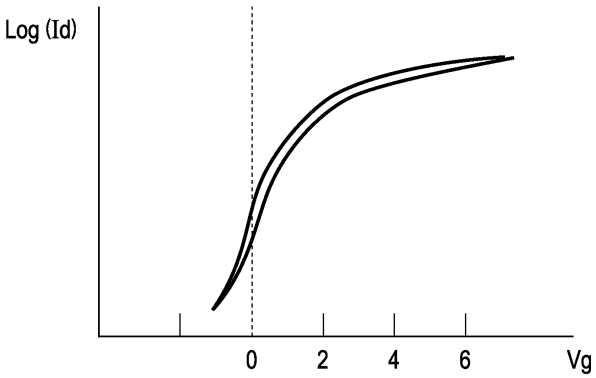
도면2B



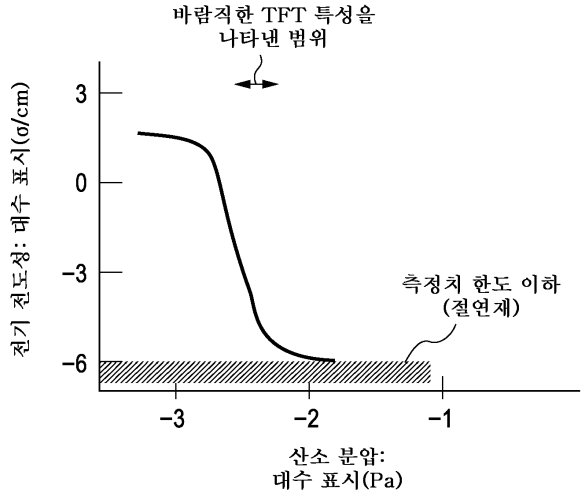
도면3A



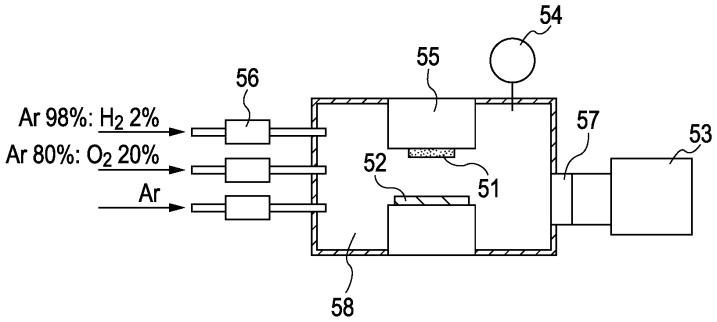
도면3B


Log (Id)
0
2
4
6
Vg

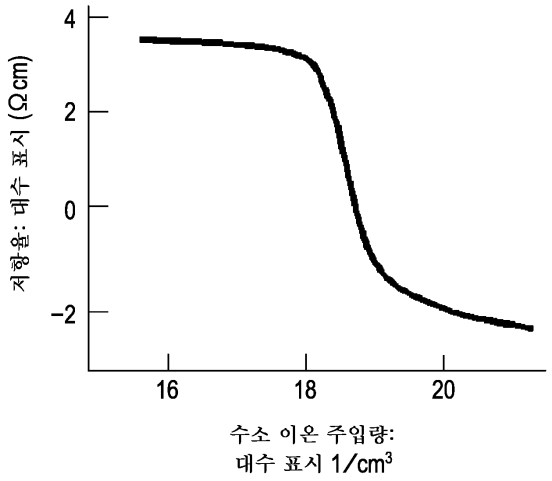
도면4


바람직한 TFT 특성을
나타낸 범위
전기 전도성: 대수 표시(σ/cm)
3
0
-3
-6
측정치 한도 이하
(절연재)
-3
-2
-1
산소 분압:
대수 표시(Pa)

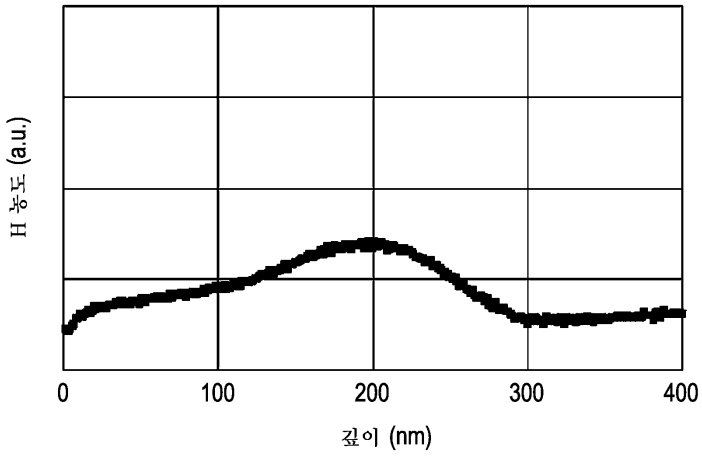
도면5


54
55
56
57
53
Ar 98%: H2 2%
Ar 80%: O2 20%
Ar
52
51
58

도면6


4
2
0
-2
저항율: 대수 표시 (Ωcm)
16
18
20
수소 이온 주입량:
대수 표시 1/cm3

도면7


H 농도 (a.u.)
0
100
200
300
400
깊이 (nm)