

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2007-534062

(P2007-534062A)

(43) 公表日 平成19年11月22日(2007.11.22)

(51) Int. Cl. F I テーマコード (参考)
G06K 7/00 (2006.01) G06K 7/00 L 5B072

審査請求 未請求 予備審査請求 未請求 (全 27 頁)

(21) 出願番号 特願2007-508380 (P2007-508380)
 (86) (22) 出願日 平成17年4月4日(2005.4.4)
 (85) 翻訳文提出日 平成18年12月18日(2006.12.18)
 (86) 国際出願番号 PCT/US2005/011226
 (87) 国際公開番号 W02005/106768
 (87) 国際公開日 平成17年11月10日(2005.11.10)
 (31) 優先権主張番号 10/825,944
 (32) 優先日 平成16年4月16日(2004.4.16)
 (33) 優先権主張国 米国 (US)

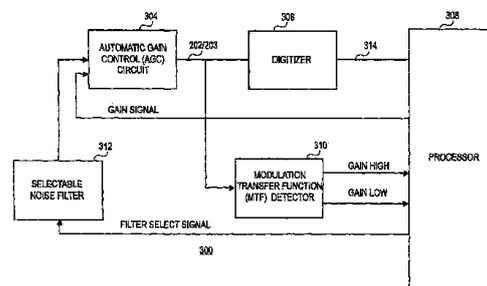
(71) 出願人 502435683
 マイクロスキャン・システムズ・インコー
 ポレーテッド
 アメリカ合衆国・98055・ワシントン
 州・レントン・サウスウエスト 7ティエ
 イチ ストリート・1201
 (74) 代理人 100064621
 弁理士 山川 政樹
 (74) 代理人 100098394
 弁理士 山川 茂樹
 (72) 発明者 コルスタッド, ジェッセ・ジェイ
 アメリカ合衆国・98424・ワシントン
 州・ファイフ・パシネッティ ストリート
 イースト・5717

最終頁に続く

(54) 【発明の名称】 線形自動利得制御 (AGC)、変調伝達関数検出器、および選択可能な雑音フィルタを有するバ
 ーコード・スキャナ

(57) 【要約】

本発明の諸実施形態によれば、バーコードを表すアナ
 ログ信号の利得が、制御ループを使用して制御されるバ
 ーコード・スキャナ・プラットフォームが提供される。
 諸実施形態では、MTF検出器が、アナログ信号の低周
 波数部分(幅広い諸要素、つまり光学焦点が合ってい
 ない諸要素)を表す値(例えば、DC)、およびアナログ
 信号の高周波数部分(狭い諸要素、つまり光学焦点が合
 っている諸要素)を表す第2の値(例えば、DC)を生
 成する。プロセッサは、第1の値および第2の値、なら
 びに基準振幅を使用して、利得IE信号を算出する。プ
 ロセッサは、利得信号をAGC回路に供給し、回路は、
 整合JFETを使用して、その利得信号に対する線形応
 答を供給する。雑音フィルタが、第1の値、第2の値、
 および/またはバーコード・スキャナ・プラットフォー
 ム読み取り率に基づいて有効にされる、または無効にさ
 れることが可能である。



【特許請求の範囲】

【請求項 1】

バーコードを表すアナログ信号に、前記アナログ信号に関する所定の振幅に基づいて利得を与えるステップと、

前記アナログ信号の第 1 の周波数部分の振幅を測定するステップと、

前記アナログ信号の第 2 の周波数部分の振幅を測定するステップを含む方法。

【請求項 2】

前記第 1 の周波数部分内の周波数が、前記第 2 の周波数部分内の周波数より低いと判定するステップをさらに含む請求項 1 に記載の方法。

【請求項 3】

前記第 1 の周波数部分内の周波数が、前記第 2 の周波数部分内の周波数より高いと判定するステップをさらに含む請求項 1 に記載の方法。

【請求項 4】

前記第 1 の周波数部分内の周波数が、前記第 2 の周波数部分内の周波数の範囲内にあると判定するステップをさらに含む請求項 1 に記載の方法。

【請求項 5】

前記アナログ信号の前記第 2 の周波数部分の前記振幅が、前記アナログ信号の第 1 の周波数部分の前記振幅未満であると判定するステップをさらに含む請求項 1 に記載の方法。

【請求項 6】

前記アナログ信号に、前記アナログ信号の前記第 1 の周波数部分の前記振幅に基づいて第 2 の利得を与えるステップをさらに含む請求項 5 に記載の方法。

【請求項 7】

前記アナログ信号に、前記アナログ信号の前記第 2 の周波数部分の前記振幅に基づいて第 2 の利得を与えるステップをさらに含む請求項 5 に記載の方法。

【請求項 8】

前記アナログ信号の前記第 1 の周波数部分の前記振幅が前記アナログ信号の前記第 2 の周波数部分の前記振幅とほぼ等しいと判定するステップをさらに含む請求項 1 に記載の方法。

【請求項 9】

前記アナログ信号に、前記アナログ信号に関する前記所定の振幅に基づいて第 2 の利得を与えるステップをさらに含む請求項 8 に記載の方法。

【請求項 10】

雑音フィルタが OFF であると判定するステップと、

読み取り率が所定の値未満であると判定するステップと、

前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタを ON にするステップとをさらに含む請求項 8 に記載の方法。

【請求項 11】

前記読み取り率が増加したと判定するステップと、

前記増加した読み取り率に応答して、前記雑音フィルタを ON のままにするステップとをさらに含む請求項 10 に記載の方法。

【請求項 12】

前記読み取り率が低下したと判定するステップと、

前記低下した読み取り率に応答して、前記雑音フィルタを OFF にするステップとをさらに含む請求項 10 に記載の方法。

【請求項 13】

バーコードを表すアナログ信号に、前記アナログ信号に関する所定の振幅に基づいて第 1 の利得を与え、前記アナログ信号の第 1 の周波数部分の振幅を測定し、前記アナログ信号の第 2 の周波数部分の振幅を測定する論理を含む装置。

【請求項 14】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項

10

20

30

40

50

13に記載の装置。

【請求項15】

前記第1の周波数部分内の周波数は、前記第2の周波数部分内の周波数の範囲内にある請求項13に記載の装置。

【請求項16】

前記論理は、前記アナログ信号の前記第2の周波数部分の前記振幅が、前記アナログ信号の第1の周波数部分の前記振幅未満であるとさらに判定する請求項13に記載の装置。

【請求項17】

さらに、前記第1の周波数部分内の周波数は、前記第2の周波数部分内の周波数より低い請求項13に記載の装置。

10

【請求項18】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第1の周波数部分の前記振幅に基づいて第2の利得をさらに適用する請求項17に記載の装置。

【請求項19】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第2の周波数部分の前記振幅に基づいて第2の利得をさらに与える請求項17に記載の装置。

【請求項20】

前記論理は、前記アナログ信号の前記第1の周波数部分の前記振幅が、前記アナログ信号の前記第2の周波数部分の前記振幅とほぼ等しいとさらに判定する請求項13に記載の装置。

20

【請求項21】

前記論理は、前記アナログ信号に、前記アナログ信号に関する前記所定の振幅に基づいて第2の利得をさらに与える請求項20に記載の装置。

【請求項22】

前記論理はさらに、雑音フィルタがOFFであると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタをONにする請求項20に記載の装置。

【請求項23】

前記論理は、前記読み取り率が増加したとさらに判定し、前記増加した読み取り率に応答して、前記雑音フィルタをONのままにする請求項22に記載の装置。

30

【請求項24】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に応答して、前記雑音フィルタをOFFにする請求項22に記載の装置。

【請求項25】

第1の利得要素と第2の利得要素において、バーコードを表すアナログ信号に関する所定の振幅に基づく利得信号を受け取り、前記第1の利得要素を、前記第2の利得要素にマッチさせるステップと、

前記第1の利得要素および前記第2の利得要素を使用して、前記利得信号に対する線形応答を生成するステップと、

前記アナログ信号を、演算増幅器のプラス入力に印加するステップと、

40

前記利得信号に対する前記線形応答を、前記演算増幅器のマイナス入力に印加するステップとを含む方法。

【請求項26】

前記利得信号を、前記第1の利得要素と前記第2の利得要素のゲートにおいて受け取る前に、バッファリングするステップをさらに含む請求項25に記載の方法。

【請求項27】

前記アナログ信号を、前記演算増幅器において受け取る前に濾波するステップをさらに含む請求項25に記載の方法。

【請求項28】

バーコードを表すアナログ信号の第1の周波数部分の振幅を表す第1の値を生成するス

50

テップと、

前記アナログ信号の第 2 の周波数部分の振幅を表す第 2 の値を生成するステップとを含む方法。

【請求項 29】

前記アナログ信号に、前記第 1 の値と / または前記第 2 の値に基づいて利得を与えるステップをさらに含む請求項 28 に記載の方法。

【請求項 30】

前記第 1 の周波数部分内の周波数が、前記第 2 の周波数部分内の周波数より低いと判定するステップをさらに含む請求項 28 に記載の方法。

【請求項 31】

前記第 1 の周波数部分内の周波数が、前記第 2 の周波数部分内の周波数より高いと判定するステップをさらに含む請求項 28 に記載の方法。

【請求項 32】

前記第 1 の周波数部分内の前記周波数が、前記第 2 の周波数部分内の周波数の範囲内であると判定するステップをさらに含む請求項 28 に記載の方法。

【請求項 33】

バーコードを表すアナログ信号に関する所定の振幅に基づく利得信号を受け取る第 1 の利得要素と、

前記利得信号を受け取る、前記第 1 の利得要素にマッチした第 2 の利得要素であって、前記第 1 の利得要素と前記第 2 の利得要素の組合せは、前記利得信号に対する線形応答を生成する利得要素と、

前記利得信号に対する前記線形応答を与える回路とを含む装置。

【請求項 34】

前記利得信号を、前記第 1 の利得要素と前記第 2 の利得要素のゲートにおいて受け取る前に、バッファリングする論理をさらに含む請求項 33 に記載の装置。

【請求項 35】

前記論理は、前記アナログ信号を、前記演算増幅器において受け取る前に、さらに濾波する請求項 33 に記載の装置。

【請求項 36】

前記第 1 の利得要素と / または前記第 2 の利得要素はトランジスタである請求項 33 に記載の装置。

【請求項 37】

前記第 1 の利得要素と / または前記第 2 の利得要素は F E T である請求項 36 に記載の装置。

【請求項 38】

前記第 1 の利得要素および / または前記第 2 の利得要素は J F E T、M O S F E T、および / または G a A s F E T である請求項 37 に記載の装置。

【請求項 39】

前記第 1 の利得要素および / または前記第 2 の利得要素は、バイポーラ接合トランジスタ (B J T) である請求項 36 に記載の装置。

【請求項 40】

前記第 1 の利得要素および / または前記第 2 の利得要素は、ヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 39 に記載の装置。

【請求項 41】

前記第 1 の利得要素および / または前記第 2 の利得要素は、真空管である請求項 33 に記載の装置。

【請求項 42】

バーコードを表すアナログ信号の第 1 の周波数部分を表す第 1 の値と、前記アナログ信号の第 2 の周波数部分を表す第 2 の値とを生成する変調伝達関数検出器と、

前記アナログ信号に対する前記第 1 の値、前記第 2 の値、および / または所定の振幅に

10

20

30

40

50

基づいて利得信号を算出し、前記利得信号を利得制御回路に印加し、前記利得制御回路が、前記利得信号に対する線形応答である利得を前記アナログ信号に与えるプロセッサとを含む装置。

【請求項 4 3】

前記アナログ信号内の所定のレンジの周波数を通過させ、前記所定のレンジ外の周波数が通過するのを阻止するフィルタ回路をさらに含む請求項 4 2 に記載の装置。

【請求項 4 4】

前記アナログ信号をデジタル化する論理をさらに含む請求項 4 2 に記載の装置。

【請求項 4 5】

10 応答を有する利得要素において、バーコードを表すアナログ信号に関する所定の振幅に基づく利得信号を受け取るステップと、

前記利得要素応答のマップを使用して、前記利得信号に対する線形応答を生成するステップと、

前記アナログ信号を、演算増幅器のプラス入力に印加するステップと、

前記利得信号に対する前記線形応答を、前記演算増幅器のマイナス入力に印加するステップとを含む方法。

【請求項 4 6】

前記利得信号を、前記第 1 のトランジスタと前記第 2 のトランジスタのゲートにおいて受け取る前に、バッファリングするステップをさらに含む請求項 4 5 に記載の方法。

【請求項 4 7】

20 前記アナログ信号を、前記演算増幅器において受け取る前に濾波するステップをさらに含む請求項 4 5 に記載の方法。

【請求項 4 8】

バーコードを表す第 1 のアナログ信号に関する所定の振幅に基づく利得信号を受け取る、応答を有する利得要素と、

前記利得要素応答との組合せが、前記利得信号に対する線形応答を生成する前記利得要素応答のマップと、

前記線形応答を前記第 1 のアナログ信号に適用して、第 2 のアナログ信号を生成する回路とを含む装置。

【請求項 4 9】

30 前記利得信号を、前記第 1 の利得要素と前記第 2 の利得要素のゲートにおいて受け取る前に、バッファリングする論理をさらに含む請求項 4 8 に記載の装置。

【請求項 5 0】

前記論理は、前記アナログ信号を、前記演算増幅器において受け取る前に、さらに濾波する請求項 4 8 に記載の装置。

【請求項 5 1】

前記利得要素はトランジスタである請求項 4 8 に記載の装置。

【請求項 5 2】

前記利得要素は F E T である請求項 5 1 に記載の装置。

【請求項 5 3】

40 前記利得要素は、J F E T、M O S F E T、および / または G a A s F E T である請求項 5 2 に記載の装置。

【請求項 5 4】

前記利得要素は B J T である請求項 5 1 に記載の装置。

【請求項 5 5】

前記第 1 の利得要素および / または前記第 2 の利得要素は H B J T である請求項 5 4 に記載の装置。

【請求項 5 6】

前記第 1 の利得要素および / または前記第 2 の利得要素は真空管である請求項 4 8 に記載の装置。

【請求項 57】

バーコードを表すアナログ信号の第1の周波数部分の振幅が、前記アナログ信号の第2の周波数部分の振幅とほぼ等しいと判定するステップと、
雑音フィルタがOFFであると判定するステップと、
読み取り率が所定の値未満であると判定するステップと、
前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタをONにするステップとを含む方法。

【請求項 58】

前記読み取り率が増加したと判定するステップと、
前記増加した読み取り率に応答して、前記雑音フィルタをONのままにするステップと
をさらに含む請求項57に記載の方法。 10

【請求項 59】

前記読み取り率が低下したと判定するステップと、
前記低下した読み取り率に応答して、前記雑音フィルタをOFFにするステップとをさらに含む請求項57に記載の方法。

【請求項 60】

バーコードを表すアナログ信号の第1の周波数部分の振幅が、前記アナログ信号の第2の周波数部分の振幅とほぼ等しいと判定し、雑音フィルタがOFFであると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタをONにする論理を含む装置。 20

【請求項 61】

さらに、前記第1の周波数部分内の周波数は、前記第2の周波数部分内の周波数より低い請求項60に記載の装置。

【請求項 62】

前記第1の周波数部分内の周波数は、前記第2の周波数部分内の周波数より高い請求項60に記載の装置。

【請求項 63】

前記第1の周波数部分内の周波数は、前記第2の周波数部分内の周波数の範囲内にある請求項60に記載の装置。

【請求項 64】

前記論理はさらに、前記読み取り率が増加したと判定し、前記増加した読み取り率に応答して、前記雑音フィルタをONのままにする請求項60に記載の装置。 30

【請求項 65】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に応答して、前記雑音フィルタをOFFにする請求項60に記載の装置。

【請求項 66】

第1の利得要素と、前記第1の利得要素にマッチされて、バーコードを表す第1のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する第2の利得要素と、
前記線形応答を前記第1のアナログ信号に適用して、第2のアナログ信号を生成する回路と、 40

前記第2のアナログ信号の第1の周波数部分の振幅を測定し、前記第2のアナログ信号の第2の周波数部分の振幅を測定する回路と、

前記第1の周波数部分の前記振幅が、前記第2の周波数部分の前記振幅とほぼ等しいと判定して、雑音フィルタがOFFであると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタをONにする論理とを含む装置。

【請求項 67】

前記第1の利得要素および/または前記第2の利得要素はトランジスタである請求項66に記載の装置。 50

【請求項 68】

前記第 1 の利得要素および / または前記第 2 の利得要素は F E T である請求項 67 に記載の装置。

【請求項 69】

前記第 1 の利得要素および / または前記第 2 の利得要素は、J F E T、M O S F E T、および / または G a A s F E T である請求項 68 に記載の装置。

【請求項 70】

前記第 1 の利得要素および / または前記第 2 の利得要素はバイポーラ接合トランジスタ (B J T) である請求項 67 に記載の装置。

【請求項 71】

前記第 1 の利得要素および / または前記第 2 の利得要素はヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 70 に記載の装置。

10

【請求項 72】

前記第 1 の利得要素および / または前記第 2 の利得要素は真空管である請求項 66 に記載の装置。

【請求項 73】

さらに、前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より低い請求項 66 に記載の装置。

【請求項 74】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項 66 に記載の装置。

20

【請求項 75】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数の範囲内にある請求項 66 に記載の装置。

【請求項 76】

前記論理は、前記アナログ信号の前記第 2 の周波数部分の前記振幅が、前記アナログ信号の第 1 の周波数部分の前記振幅未満であるとさらに判定する請求項 66 に記載の装置。

【請求項 77】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第 1 の周波数部分の前記振幅に基づいて第 2 の利得をさらに与える請求項 66 に記載の装置。

30

【請求項 78】

前記論理はさらに、前記読み取り率が増加したと判定し、前記増加した読み取り率に回答して、前記雑音フィルタを O N のままにする請求項 66 に記載の装置。

【請求項 79】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に回答して、前記雑音フィルタを O F F にする請求項 66 に記載の装置。

【請求項 80】

応答を有する利得要素と、

前記利得要素との組合せが、バーコードを表す第 1 のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する前記利得要素応答のマップと、

40

前記線形応答を前記第 1 のアナログ信号に適用して、第 2 のアナログ信号を生成する回路と、

前記第 2 のアナログ信号の第 1 の周波数部分の振幅を測定し、前記第 2 のアナログ信号の第 2 の周波数部分の振幅を測定する論理と、

前記第 1 の周波数部分の前記振幅が、前記第 2 の周波数部分の前記振幅とほぼ等しいと判定して、雑音フィルタが O F F であると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタを O N にする論理とを含む装置。

【請求項 81】

前記利得要素はトランジスタである請求項 80 に記載の装置。

50

【請求項 8 2】

前記利得要素は F E T である請求項 8 1 に記載の装置。

【請求項 8 3】

前記利得要素は、J F E T、M O S F E T、および/または G a A s F E T である請求項 8 2 に記載の装置。

【請求項 8 4】

前記利得要素は、バイポーラ接合トランジスタ (B J T) である請求項 8 1 に記載の装置。

【請求項 8 5】

前記利得要素はヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 8 4 に記載の装置。 10

【請求項 8 6】

前記利得要素は真空管である請求項 8 0 に記載の装置。

【請求項 8 7】

さらに、前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より低い請求項 8 0 に記載の装置。

【請求項 8 8】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項 8 0 に記載の装置。

【請求項 8 9】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数の範囲内にある請求項 8 0 に記載の装置。 20

【請求項 9 0】

前記論理は、前記アナログ信号の前記第 2 の周波数部分の前記振幅が、前記アナログ信号の第 1 の周波数部分の前記振幅未満であるとさらに判定する請求項 8 0 に記載の装置。

【請求項 9 1】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第 1 の周波数部分の前記振幅に基づいて第 2 の利得をさらに与える請求項 8 0 に記載の装置。

【請求項 9 2】

前記論理は、前記読み取り率が増加したとさらに判定し、前記増加した読み取り率に 30 応答して、前記雑音フィルタを O N のままにする請求項 8 0 に記載の装置。

【請求項 9 3】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に 30 応答して、前記雑音フィルタを O F F にする請求項 8 0 に記載の装置。

【請求項 9 4】

バーコードを表すアナログ信号に、前記アナログ信号に関する所定の振幅に基づいて第 1 の利得を与え、前記アナログ信号の第 1 の周波数部分の振幅を測定し、前記アナログ信号の第 2 の周波数部分の振幅を測定する論理と、

前記第 1 の周波数部分の前記振幅が、前記第 2 の周波数部分の前記振幅とほぼ等しいと判定して、雑音フィルタが O F F であると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタを O N にする論理とを含む装置。 40

【請求項 9 5】

さらに、前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より低い請求項 9 4 に記載の装置。

【請求項 9 6】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項 9 4 に記載の装置。

【請求項 9 7】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数の範囲内にある 50

請求項 9 4 に記載の装置。

【請求項 9 8】

前記論理は、前記アナログ信号の前記第 2 の周波数部分の前記振幅が、前記アナログ信号の第 1 の周波数部分の前記振幅未満であるとさらに判定する請求項 9 4 に記載の装置。

【請求項 9 9】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第 1 の周波数部分の前記振幅に基づいて第 2 の利得をさらに与える請求項 9 4 に記載の装置。

【請求項 1 0 0】

前記論理はさらに、前記読み取り率が増加したと判定し、前記増加した読み取り率に回答して、前記雑音フィルタを ON のままにする請求項 9 4 に記載の装置。

10

【請求項 1 0 1】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に回答して、前記雑音フィルタを OFF にする請求項 9 4 に記載の装置。

【請求項 1 0 2】

第 1 の利得要素と、前記第 1 の利得要素にマッチされて、バーコードを表す第 1 のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する第 2 の利得要素と、

前記線形応答を前記第 1 のアナログ信号に適用して、第 2 のアナログ信号を生成する回路と、

前記第 2 のアナログ信号の少なくとも一部分の第 1 の周波数部分の振幅を測定し、前記第 2 のアナログ信号の少なくとも一部分の第 2 の周波数部分の振幅を測定する論理とを含む装置。

20

【請求項 1 0 3】

前記第 1 の利得要素および / または前記第 2 の利得要素はトランジスタである請求項 1 0 2 に記載の装置。

【請求項 1 0 4】

前記第 1 の利得要素および / または前記第 2 の利得要素は F E T である請求項 1 0 3 に記載の装置。

【請求項 1 0 5】

前記第 1 の利得要素および / または前記第 2 の利得要素は、 J F E T、 M O S F E T、 および / または G a A s F E T である請求項 1 0 4 に記載の装置。

30

【請求項 1 0 6】

前記第 1 の利得要素および / または前記第 2 の利得要素はバイポーラ接合トランジスタ (B J T) である請求項 1 0 3 に記載の装置。

【請求項 1 0 7】

前記第 1 の利得要素および / または前記第 2 の利得要素はヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 1 0 6 に記載の装置。

【請求項 1 0 8】

前記第 1 の利得要素および / または前記第 2 の利得要素は真空管である請求項 1 0 2 に記載の装置。

40

【請求項 1 0 9】

さらに、前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より低い請求項 1 0 2 に記載の装置。

【請求項 1 1 0】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項 1 0 2 に記載の装置。

【請求項 1 1 1】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数の範囲内にある請求項 1 0 2 に記載の装置。

【請求項 1 1 2】

50

前記論理は、前記アナログ信号の前記第2の周波数部分の前記振幅が、前記アナログ信号の第1の周波数部分の前記振幅未満であるとさらに判定する請求項102に記載の装置。

【請求項113】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第1の周波数部分の前記振幅に基づいて第2の利得をさらに与える請求項102に記載の装置。

【請求項114】

前記論理は、前記アナログ信号の前記第1の周波数部分の前記振幅が、前記アナログ信号の前記第2の周波数部分の前記振幅とほぼ等しいとさらに判定する請求項102に記載の装置。

10

【請求項115】

第1の利得要素と、前記第1の利得要素にマッチされて、バーコードを表す第1のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する第2の利得要素と、

前記線形応答を前記第1のアナログ信号に適用して、第2のアナログ信号を生成する回路と、

前記第2のアナログ信号の第1の周波数部分の振幅が、前記第2のアナログ信号の第2の周波数部分の振幅とほぼ等しいと判定し、雑音フィルタがOFFであると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタをONにする論理とを含む装置。

20

【請求項116】

前記第1の利得要素および/または前記第2の利得要素は、トランジスタである請求項115に記載の装置。

【請求項117】

前記第1の利得要素および/または前記第2の利得要素はFETである請求項116に記載の装置。

【請求項118】

前記第1の利得要素および/または前記第2の利得要素は、JFET、MOSFET、および/またはGaAs FETである請求項117に記載の装置。

【請求項119】

前記第1の利得要素および/または前記第2の利得要素はバイポーラ接合トランジスタ(BJT)である請求項116に記載の装置。

30

【請求項120】

前記第1の利得要素および/または前記第2の利得要素はヘテロ接合バイポーラ接合トランジスタ(HBJT)である請求項119に記載の装置。

【請求項121】

前記第1の利得要素および/または前記第2の利得要素は真空管である請求項115に記載の装置。

【請求項122】

前記論理はさらに、前記読み取り率が増加したと判定し、前記増加した読み取り率に応答して、前記雑音フィルタをONのままにする請求項115に記載の装置。

40

【請求項123】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に応答して、前記雑音フィルタをOFFにする請求項115に記載の装置。

【請求項124】

応答を有する利得要素と、

前記利得要素との組合せが、バーコードを表す第1のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する前記利得要素応答のマップと、

前記線形応答を前記第1のアナログ信号に適用して、第2のアナログ信号を生成する回路と、

50

前記第 2 のアナログ信号の少なくとも一部分の第 1 の周波数部分の振幅を測定し、前記第 2 のアナログ信号の少なくとも一部分の第 2 の周波数部分の振幅を測定する論理とを含む装置。

【請求項 1 2 5】

前記利得要素はトランジスタである請求項 1 2 4 に記載の装置。

【請求項 1 2 6】

前記利得要素は F E T である請求項 1 2 5 に記載の装置。

【請求項 1 2 7】

前記利得要素は、J F E T、M O S F E T、および/または G a A s F E T である請求項 1 2 6 に記載の装置。

10

【請求項 1 2 8】

前記利得要素はバイポーラ接合トランジスタ (B J T) である請求項 1 2 5 に記載の装置。

【請求項 1 2 9】

前記利得要素はヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 1 2 8 に記載の装置。

【請求項 1 3 0】

前記利得要素は真空管である請求項 1 2 4 に記載の装置。

【請求項 1 3 1】

さらに、前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より低い請求項 1 2 4 に記載の装置。

20

【請求項 1 3 2】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数より高い請求項 1 2 4 に記載の装置。

【請求項 1 3 3】

前記第 1 の周波数部分内の周波数は、前記第 2 の周波数部分内の周波数の範囲内にある請求項 1 2 4 に記載の装置。

【請求項 1 3 4】

前記論理は、前記アナログ信号の前記第 2 の周波数部分の前記振幅が、前記アナログ信号の第 1 の周波数部分の前記振幅未満であるとさらに判定する請求項 1 2 4 に記載の装置

30

【請求項 1 3 5】

前記論理は、前記アナログ信号に、前記アナログ信号の前記第 1 の周波数部分の前記振幅に基づいて第 2 の利得をさらに与える請求項 1 2 4 に記載の装置。

【請求項 1 3 6】

前記論理は、前記アナログ信号の前記第 1 の周波数部分の前記振幅が、前記アナログ信号の前記第 2 の周波数部分の前記振幅とほぼ等しいとさらに判定する請求項 1 2 4 に記載の装置。

【請求項 1 3 7】

応答を有する利得要素と、

40

前記利得要素との組合せが、バーコードを表す第 1 のアナログ信号に関する所定の振幅に基づく利得信号に対する線形応答を生成する前記利得要素応答のマップと、

前記線形応答を前記第 1 のアナログ信号に適用して、第 2 のアナログ信号を生成する回路と、

前記第 2 のアナログ信号の第 1 の周波数部分の振幅が、前記第 2 のアナログ信号の第 2 の周波数部分の振幅とほぼ等しいと判定し、雑音フィルタが O F F であると判定し、読み取り率が所定の値未満であると判定し、前記読み取り率が前記所定の値未満であることに応答して、前記雑音フィルタを O N にする論理とを含む装置。

【請求項 1 3 8】

前記利得要素はトランジスタである請求項 1 3 7 に記載の装置。

50

【請求項 139】

前記利得要素は F E T である請求項 138 に記載の装置。

【請求項 140】

前記利得要素は、J F E T、M O S F E T、および/または G a A s F E T である請求項 139 に記載の装置。

【請求項 141】

前記利得要素はバイポーラ接合トランジスタ (B J T) である請求項 138 に記載の装置。

【請求項 142】

前記利得要素はヘテロ接合バイポーラ接合トランジスタ (H B J T) である請求項 141 に記載の装置。 10

【請求項 143】

前記利得要素は真空管である請求項 137 に記載の装置。

【請求項 144】

前記論理はさらに、前記読み取り率が増加したと判定し、前記増加した読み取り率に回答して、前記雑音フィルタを O N のままにする請求項 137 に記載の装置。

【請求項 145】

前記論理はさらに、前記読み取り率が低下したと判定し、前記低下した読み取り率に回答して、前記雑音フィルタを O F F にする請求項 137 に記載の装置。

【発明の詳細な説明】 20

【技術分野】

【0001】

本発明の諸実施形態は、バーコード・スキャナに関し、特に、バーコード・スキャナにおける信号調整に関する。

【背景技術】

【0002】

バーコードは、消費財を識別することを含む多くの用途を有する。商人は、商品にバーコードを付け、例えば、レジでバーコードを走査して、その特定の商品の価格を明らかにする。図 1 は、バーコード走査プラットフォーム 100 の高レベルのブロック図である。プラットフォーム 100 は、光信号 105 を発するスキャナ 104 を使用して走査される 30
バーコード 102 を含む。変調された光信号 107 が、バーコード 102 から反射され、光検出器 - 入力段 106 が、変調された光信号 107 を、バーコード 102 を表すアナログ信号 108 に変換する。信号コンディショナ 110 が、そのアナログ信号 108 を処理して、バーコード 102 を表すデジタル信号 112 を生成する。

【0003】

例示的なバーコード 102 は、異なるコントラストと異なる幅の一連のバー 120 と、スペース 122 を含む。バー 120 とスペース 122 の特定の配置と幅が、コードを形成し、そのコードが復号化されて、プラットフォーム 100 のユーザに意味のある情報を提供する。

【0004】 40

図示される実施形態では、バー 120 はスペース 122 より暗い。バー 120 は、スペース 122 より暗いため、バー 120 は、スペース 122 よりも吸収率が高く、反射率が低い。その結果、バー 120 は、アナログ信号 108 において負のピークを生じさせ、スペースは、アナログ信号 108 において正のピークを生じさせる。

【0005】

光信号 105 は、一般に、バーコードを走査する焦点が合わせられた光学「スポット」であり、スポットのサイズは、バーコード 102 の読み取りに影響を与える。例えば、光学スポット・サイズが、最小のバー 120、または最小のスペース 122 より小さい場合、光信号 105 は、光学「焦点」の範囲内にあると言われ、アナログ信号 108 は、バーコード 102 のかなり良好な表現である。「焦点が合わせられた」信号の 1 つの特性は、 50

最も狭いバー 120 A と最も狭いスペース 122 B に関するアナログ信号 108 における正のピークと負のピークが、より幅広いバー 120 C とより幅広いスペース 122 C の場合と同一の振幅であることである。

【0006】

走査レーザ 104 が、光学焦点から引き離されるにつれ（例えば、バーコード 102 からより遠く、またはバーコード 120 により近く）、光学スポット・サイズは、より大きくなる。より大きい光学スポットでは、光信号 105 のエネルギーが、隣接する複数のバー 120 と複数のスペース 122 にわたって分散されて、利用できるエネルギーのすべてを吸収する特定の 1 つのバー 120 が無いが、または利用できるエネルギーの全てを反射する特定の 1 つのスペースが無くなる。その結果、最も狭いバー（例えば、120 A、120 D）と最も狭いスペース（例えば、122 B）に関する負のピークと正のピークが、より幅広いバー 120 C や幅広いスペース 122 C の場合よりも小さい振幅を有する。

10

【0007】

バーコード走査プラットフォームと焦点ポイントの 1 つの特性は、ときとして、狭いバーと狭いスペースに関連するアナログ信号 108 の部分の振幅が、より幅広いバーとより幅広いスペースに関連するアナログ信号 108 の部分の振幅とは異なる（例えば、より小さい）ことである。これは、光学スポット・サイズが、最も狭いバーと最も狭いスペースより大きい場合によくある。狭いバーと狭いスペースに関連するアナログ信号 108 の部分の振幅と、幅広いバーと幅広いスペースに関連するアナログ信号 108 の部分の振幅との比は、「変調伝達関数」または MTF と呼ばれ、アナログ信号 108 の特性を記述するのに使用される。例えば、MTF が、100 パーセント（100%）より小さい場合、アナログ信号 108 が、バーコード 102 を表すデジタル信号に正確に分解されるのは困難である可能性がある。

20

【0008】

バーコード走査プラットフォームの別の特性は、光学スポット・サイズが、非常に小さくなるにつれ（例えば、焦点ポイントで）、光信号 105 のエネルギーが、バーコード 102 を担持する材料（例えば、紙繊維、木の削り屑、金属ピット、グレインなど）上により集中することである。繊維、グレイン、ピットなど自体が、光信号 105 のエネルギーを吸収および/または反射することを始め、「ペーパー・ノイズ」と一般に呼ばれるものを生じさせる。ペーパー・ノイズは、アナログ信号 108 の信号対雑音比（SNR）を低下させる傾向がある。また、その他の雑音も、プラットフォームに導入される可能性がある。アナログ信号 108 の SNR が低下すると、アナログ信号 108 が、バーコード 102 を表すデジタル信号に正確に分解されるのが困難であろう。

30

【0009】

バーコード走査プラットフォームのさらに別の特性は、アナログ信号 108 が、バーコード 102 を表すデジタル信号に正確に分解されるために、一定の振幅を保持しなければならないことである。自動利得制御回路が、従来、振幅を一定に保つのに使用されていた。しかし、多くの既知の自動利得制御技術は複雑な制御式や高価格の回路を要求する。

【発明を実施するための最良の形態】

【0010】

図面では、同様の符号が、一般に、同一の要素、機能的に類似した要素、および/または構造的に均等の要素を示す。要素が最初に出現する図面は、符号の左端の数字によって示される。

40

【0011】

図 2 は、本発明の実施形態による、バーコード 102 を表すアナログ信号 202、203 とそのアナログ信号 202、203 に関する基準振幅 204（例えば、ピーク、ピーク幅）に関連して、バーコード 102 に対する信号 202、203 の関係を表すグラフである。図示される実施形態では、アナログ信号 202 は、負のピーク群 220（例えば、220 A、220 B、220 C、220 D）と正のピーク群 222（例えば、222 A、222 B、222 C）とを含む、変調された信号である。負のピーク群 220 は、バー 12

50

0を表し、正のピーク群222は、スペース122を表す。アナログ信号203は、負のピーク群230（例えば、230A、230B、230C、230D）と正のピーク群232（例えば、232A、232B、232C）とを含む、変調された信号である。負のピーク群230は、バー120を表し、正のピーク群232は、スペース122を表す。図示される実施形態では、アナログ信号203は、およそ100パーセント（100%）の変調伝達関数を有し、アナログ信号202は、100パーセント（100%）より低い変調伝達関数を有する。

【0012】

バー120Aは、バー120D（例えば、1×要素幅）と同一の幅であり、バー120B（例えば、2×要素幅）より狭い。バー120D、120Bは、バー120C（3×要素幅）より狭い。スペース122B（例えば、1×要素幅）は、スペース122A（例えば、3×要素幅）とスペース122C（例えば、やはり3×要素幅）より狭い。

10

【0013】

例示的なアナログ信号203では、ピーク群230とピーク群232のすべてが、基準振幅204とほぼ等しい振幅を有する。ピーク群230とピーク群232のすべては、ほぼ同一の振幅を有する（例えば、変調伝達関数が、100パーセント（100%）にほぼ等しいために）。ピーク群230とピーク群232の一部のピークは、異なる要素サイズ（例えば、1×、2×、3×）からもたらされる、互いに異なる周期（例えば、基本周波数）を有する。

【0014】

図示される実施形態では、アナログ信号203において、ピーク230A、230D、232Bの周期は、ピーク230B、230C、232A、232Cの周期より短い。ピーク230A、230B、230D、232Bの周期はすべて、ピーク230C、232A、232Cの周期より短い。例示的なアナログ信号203は、100パーセント（100%）にほぼ等しい変調伝達関数を有し、したがって、バーコード102要素120、122のサイズの違いに関わらず、さらに、そのため、関連するピークの周期の違いに関わらず、正のピーク群232と負のピーク群230は、ほぼ等しい振幅を有する。

20

【0015】

例示的なアナログ信号202では、ピーク群220とピーク群222の一部のピークは、基準振幅204とは異なる振幅を有する。ピーク群220とピーク群222の一部のピークは、互いに異なる振幅を有する（例えば、変調伝達関数が、光学スポット焦点および/または電子帯域幅に起因して、100パーセント未満（<100%）であるために）。ピーク群220とピーク群222の一部のピークは、異なる要素サイズ（例えば、1×、2×、3×）からもたらされる、互いに異なる周期（例えば、基準周波数）を有する。

30

【0016】

例示的なアナログ信号202では、ピーク220A、220D、222Bの周期は、ピーク220Bの周期より短い。ピーク220A、220B、220D、222Bの周期は、ピーク220C、222A、222Cの周期より短い。

【0017】

図3は、本発明の実施形態による信号コンディショナ300の高レベルのブロック図であり、コンディショナ300は、ピーク群230とピーク群232、およびピーク群220とピーク群222の一部のピーク、またはすべてのピークを増幅する、または減衰させる制御ループである。また、信号コンディショナ300は、アナログ信号202/203から雑音を選択的に濾波して除くこともできる。

40

【0018】

図示される実施形態における信号コンディショナ300は、デジタイザ306に出力が結合された自動利得制御回路（AGC）回路304を含む。デジタイザ306の出力は、プロセッサ308に結合される。変調伝達関数（MTF）検出器310が、アナログ信号202/203の一部をタップするように結合される。選択可能な雑音フィルタ312が、AGC回路304の入力とプロセッサ308に結合される。

50

【0019】

A G C回路304は、入力に線形応答を与えることができ、したがって、アナログ信号202/203を増幅する、または減衰させる。本発明の諸実施形態によるA G C回路304の実施は、図4および図5に関連して以下により詳細に説明する。

【0020】

デジタイザ306が、アナログ信号202/203を受信し、その信号202/203を、バーコード102を表すデジタル信号314（例えば、方形波）に変換する。一実施形態では、デジタイザ306の性能は、アナログ信号202/203が、基準振幅204の範囲内にある場合に、最適である。デジタイザ306を実施するのに適した回路は、知られている。

10

【0021】

M T F検出器310が、アナログ信号202/203の少なくとも1つの低周波数部分のピーク振幅と、アナログ信号202/203の少なくとも1つの高周波数部分のピーク振幅を検出する。M T F検出器310は、G a i n L o w信号を生成し、この信号は、一実施形態では、アナログ信号202/203における低周波数ピークを表す直流(D C)レベルである。また、M T F検出器は、G a i n H i g h信号も生成し、この信号は、一実施形態では、アナログ信号202/203における高周波数ピークを表すD Cレベルである。もちろん、G a i n L o w信号とG a i n H i g h信号は、アナログ信号202/203における低周波数ピークと高周波数ピークをそれぞれ表す任意の適切な信号でよい。本発明の諸実施形態によるM T F検出器310の実施は、図6に関連して以下

20

【0022】

選択可能な雑音フィルタ312が、A G C回路304の入力に結合されて、アナログ信号202/203の雑音を減衰させ、かつ/または信号対雑音比(S N R)を向上させることが可能である。本発明の諸実施形態による選択可能な雑音フィルタ312の実施は、図5と図7に関連して以下により詳細に説明する。

【0023】

本発明の諸実施形態では、プロセッサ308は、デジタル信号314を復号化することができ、G a i n H i g h信号とG a i n L o w信号を測定して、デジタル値に変換し、デジタル値を測定し、デジタル値を基準振幅204と比較し、アナログ信号202/203が増幅されるべきか、または減衰させられるべきか、またはそのままであるべきかを判定する。本明細書の説明を読んだ後、本発明の諸実施形態によるプロセッサ308をどのように実施するかは、当業者には明白となる。

30

【0024】

図4は、本発明の実施形態による信号コンディショナ300によって実施されるプロセス400を示す流れ図である。プロセス400のオペレーションは、本発明の諸実施形態を理解するのに最も役立つ形で順に実行される複数の別々のブロックとして説明される。しかし、それらのオペレーションが説明される順序は、それらのオペレーションが、必然的に順序依存であること、またはオペレーションが、ブロックが提示される順序で実施されるべきことを意味するものと解釈されてはならない。

40

【0025】

もちろん、プロセス400は、単に例示的なプロセスであり、他のプロセスを使用して、本発明の諸実施形態を実施してもよい。マシン可読命令を担持するマシンアクセス可能な媒体を使用して、マシン（例えば、プロセッサ）がプロセス400を実行するようにさせてもよい。

【0026】

ブロック402で、A G C回路304が、光検出器と入力段106からアナログ信号202/203を受け取り、そのアナログ信号202/203に、基準振幅204に基づいて利得または減衰を与える。一実施形態では、プロセッサ308は、基準振幅204を表す利得信号をA G C回路304に供給し、回路304は、その利得信号を、アナログ信号

50

202 / 203を増幅するため、または減衰させるための基準として使用する。

【0027】

ブロック404で、MTF検出器310が、アナログ信号202 / 203の一部をタップし、アナログ信号202 / 203の少なくとも1つの低周波数部分のピーク振幅を検出し、アナログ信号202 / 203の少なくとも1つの高周波数部分のピーク振幅を検出する。

【0028】

ブロック406で、プロセッサ308が、基準振幅204、Gain High信号とGain Low信号に関連するアルゴリズムに基づいて新たな利得信号を選択し、その新たな利得信号をAGC回路304に加える。一実施形態では、プロセッサ308は、Gain High信号が、Gain Low信号および基準振幅204と比べて不釣り合いに小さいと判定する。その実施形態では、新たな利得信号によって、アナログ信号202 / 203を増幅することを行うよう、AGC回路304に通知する。その際、そのような増幅により、Gain Low信号が、基準振幅204を超えるようになるかどうかに関わらない。

【0029】

代替の実施形態では、Gain Low信号は、Gain High信号とほぼ等しいが、アナログ信号202 / 203は、基準振幅204未満である。その実施形態では、新たな利得信号は、アナログ信号202 / 203を増幅して、その信号202 / 203を基準振幅204の範囲内にするよう、AGC回路304に知らせる。もちろん、他の振幅スキームや減衰スキームも可能であり、本明細書の説明を読んだ後、Gain High値、Gain Low値、基準振幅204値の様々な組合せのために、本発明の諸実施形態をどのように実施するかは、当業者には直ちに認識されよう。

【0030】

ブロック408で、AGC回路304が、アナログ信号202 / 203を増幅する、または減衰させるための基準として新たな利得信号を使用する。

【0031】

図5は、本発明の実施形態によるAGC回路304の概略図である。図示される実施形態では、AGC回路308は、キャパシタC4 (0.1 μ F)、C10 (0.1 μ F)、C15 (39 pF)、C17 (0.1 μ F)、C21 (12 pF)、C22 (30 μ F)、C24 (580 pF)、C30 (100 pF)、演算増幅器U3A (非反転)、演算増幅器U4 (反転)、トランジスタQ4 (補償接合電界効果トランジスタ (JFET))、トランジスタQ7 (電圧制御抵抗器の役割をする利得JFET)、抵抗器R4 (24 Ω)、R8 (5.1 Ω)、R19 (24 Ω)、R21 (10 K Ω)、R24 (24 Ω)、R26 (10 K Ω)、R28 (4.7 K Ω)、R32 (20 K Ω)、R35 (100 K Ω)、R39 (100 K Ω)、R41 (100 K Ω)、R43 (100 K Ω)、R46 (8.2 K Ω)、R47 (10 K Ω)を含む。

【0032】

C21は、雑音をロールオフし、増幅器U3Aに信号安定性を与える高周波数補償フィルタを構成する。C22、R24は、U4とJFET Q7に関するバイアス電圧が、相互に作用して、アナログ信号202 / 203に関する不適切なDC出力オフセットと非対称性をもたらすのを低減させる低周波数DCブロッキング・フィルタを構成する。R19とC10およびR4とC4は、U3Aのための電源 (例えば、5ボルト) フィルタである。R26とJFET Q7の等価抵抗により、U3Aの利得が決まる。JFET Q4とQ7は、整合トランジスタである。R41、R43、C24は、メイン利得JFET Q7のためのバイアス素子である。R35、R39、C17は、調整JFET Q4のための同様のバイアス素子である。R21、R28は、Q7によって見られる、Q4に対する同様のインピーダンスを提供する。U4は、Q7、Q4のゲートを駆動し、プロセッサ308からのアナログ信号で制御される。R47、R46、C30は、所望される正確なJFETゲート制御のための利得調整を可能にする。

10

20

30

40

50

【0033】

プロセッサ308からの利得信号はU4を制御する。U4は、利得信号をバッファリングして、JFET Q7とJFET Q4を駆動する。JFET Q4は、U4の正のフィードバック・パスにある。プロセッサ308からの利得信号に基づき、U4は、JFET Q7にゲート電圧を出力し、JFET Q7は、JFET Q7の特性曲線に従って応答して、等価抵抗をもたらす。U4は、JFET Q4にもゲート電圧を出力し、JFET Q4も、JFET Q4の特性曲線に従って応答して、調整応答をU4に戻す。

【0034】

JFET Q4は、JFET Q7と同様のインピーダンスによって駆動され、負荷がかけられており、JFET Q4は、U4の調整フィードバック・パスにあるため、AGC回路304からの出力は、非常に広いダイナミック・レンジにわたって線形であることが可能である（これにより、非常に幅広い範囲の読み取り距離、例えば、バーコード102に近い読み取り距離と、バーコード102から遠く離れた読み取り距離とすることができ）。実施するのに、複雑な制御式を要求し、しばしば、予測利得調整を制限する既知の他の回路とは異なり、本発明の諸実施形態に従って実施されるAGC回路304は、安価な整合JFETを使用して、利得信号入力に対する応答を線形化する。その結果、プロセッサ308からの利得信号に対するAGC回路304の応答は、予測され、決定論的である。

【0035】

AGC回路304が、アナログ信号202/203を減衰させることが可能な代替の実施形態では、AGC回路304は、R8のすぐ後に結合されたJFET Q7を含む。その実施形態では、JFET Q7ドレインが、アースに結合され、U3Aのプラス入力に分圧電圧を供給する、R8とJFET Q7の等価抵抗の間における電圧分圧器を形成する。

【0036】

本発明のさらに別の実施形態では、AGC回路304は、1つだけのJFET Q7を含み、この実施形態では、回路304の非線形応答（例えば、応答曲線）がプロセッサ308によってマップされる。マップされた値は、格納され（例えば、ルックアップ・テーブルの中に）、プロセッサ308は、マップされた値を使用して、同一の予測利得調整を生成する。

【0037】

本発明の諸実施形態は、JFETであるQ4とQ7に関連して説明されているが、本発明の諸実施形態は、そのように限定されない。例えば、Q4および/またはQ7は、バイポーラ接合トランジスタ（BJT）、MOSFET、真空管、ガリウム・ヒ素（GaAs）FET、ヘテロ接合バイポーラ接合トランジスタ（HBJT）などを含むが、以上には限定されない、任意の適切な利得素子であることが可能である。本明細書の説明を読んだ後、本発明の他の様々な実施形態におけるQ4とQ7をどのように実施するかは、当業者には明白となろう。

【0038】

図4を再び参照する。ブロック404において、MTF検出器310が、アナログ信号202/203の一部分をタップし、アナログ信号202/203の少なくとも1つの周波数部分（例えば、低周波数）のピーク振幅を検出し、アナログ信号202/203の少なくとも1つの他の周波数部分（例えば、高周波数）のピーク振幅を検出することを思い起こされたい。図6は、本発明の実施形態によるMTF検出器310の概略図である。図示される実施形態では、MTF検出器310は、2つの周波数検出回路602、604を含む。一実施形態では、周波数検出回路602は、およそ2、3百キロヘルツから、およそ5、6百キロヘルツまでのレンジにおけるアナログ信号202/203内の高い方の周波数を検出する。別の実施形態では、周波数検出回路604は、およそ数十キロヘルツから、およそ2、3百キロヘルツまでのレンジにおけるアナログ信号202/203内の低い方の周波数を検出する。

10

20

30

40

50

【 0 0 3 9 】

もちろん、本発明の諸実施形態は、バーコードを表すアナログ信号内の2つだけの、または以上の特定の2つだけの周波数範囲を検出することに限定されない。例えば、いくつかの異なる周波数範囲が検出され、プロセッサ308に供給されてもよい(例えば、1つの周波数範囲が、別の周波数範囲内であってもよい)。本明細書の説明を読んだ後、さらなる他の周波数範囲に関して本発明の諸実施形態をどのように実施するかは、当業者には直ちに認識されよう。

【 0 0 4 0 】

図示される実施形態では、周波数検出回路604は、キャパシタC37(580 pF)、C38(0.1 μF)、C39(200 pF)、C41(8.2 pF)、ダイオードD4、D5、D6、増幅器U7A、トランジスタQ8A、抵抗器R51(10 K)、R52(100 K)、R53(120 K)、R54(330)、R55(1 K)、R56(10 K)、R57(1 K)を含む。タップされたアナログ信号202/203は、C37とD5を介して周波数検出回路604に入る。C37、D5は、アナログ信号202/203をアースに整流する。C37、R51、R55は、周波数検出回路604のための信号負荷分離とローエンド・カットオフ周波数を提供する。U7Aは、アナログ信号202/203を増幅する。U7A、D4、D6の組合せは、周波数検出回路604の帯域幅の範囲内に入る、アナログ信号202/203におけるピーク振幅を検出する。

【 0 0 4 1 】

C39とR53は、ホールド時定数を与え、周波数検出回路604の帯域幅の範囲内にあるアナログ信号202/203の諸部分のピーク値に基づく電荷を生じさせる。C39の電荷は、プロセッサ308に送られるGain Low信号である。プロセッサ308は、R54を介してQ8Aのベース上に信号を供給して、C39上の電荷をクリアし、これにより、新たな利得信号が、AGC回路304に送られた後、Gain Low信号をリセットする。

【 0 0 4 2 】

図示される実施形態では、周波数検出回路602は、キャパシタC43(68 pF)、C45(0.015 μF)、C46(200 pF)、C47(8.2 pF)、ダイオードD7、D8、D9、増幅器U7B、トランジスタQ8B、抵抗器R58(10 K)、R59(100)、R60(1 K)、R61(200 K)、R62(330)、R63(10 K)、R64(510)を含む。タップされたアナログ信号202/203は、C43とD7を介して周波数検出回路602に入る。C43とD7は、アナログ信号202/203をアースに整流する。C43、R58、R60は、周波数検出回路602のための信号負荷分離とローエンド・カットオフ周波数を提供する。U7Aは、アナログ信号202/203を増幅する。C45とR59は、周波数検出回路602のためのさらなるローエンド・カットオフ周波数を提供する。U7B、D8、D9の組合せは、周波数検出器回路602の帯域幅の範囲内に入る、アナログ信号202/203におけるピーク振幅を検出する。

【 0 0 4 3 】

C46とR61は、ホールド時定数を与え、周波数検出回路602の帯域幅の範囲内にあるアナログ信号202/203の諸部分のピーク値に基づく電荷を生じさせる。C46の電荷は、プロセッサ308に送られるGain High信号である。プロセッサ308は、R62を介してQ8Bのベース上に信号を供給して、C46上の電荷をクリアし、これにより、新たな利得信号が、AGC回路304に送られた後、Gain High信号をリセットする。

【 0 0 4 4 】

図7は、本発明の実施形態による選択可能な雑音フィルタ312を実施するためのプロセス700を示す流れ図である。プロセス700のオペレーションは、本発明の諸実施形態を理解するのに最も役立つ形で順に実行される複数の別々のブロックとして説明される。しかし、それらのオペレーションが説明される順序は、それらのオペレーションが、必

然的に順序依存であること、またはオペレーションが、ブロックが提示される順序で実施されるべきことを意味するものと解釈されてはならない。

【0045】

もちろん、プロセス700は、単に例示的なプロセスであり、他のプロセスを使用して、本発明の諸実施形態を実施してもよい。マシン可読命令を担持するマシンアクセス可能な媒体を使用して、マシン（例えば、プロセッサ）がプロセス700を実行するようにしてもよい。一実施形態では、ユーザは、プロセス700を手動で実施することができる。

【0046】

ブロック702で、プロセッサ308が、Gain Low信号がGain High信号とほぼ等しいと判定する。

【0047】

ブロック704で、プロセッサ308は、新たな利得信号をAGC回路304に印加し、この利得信号は、基準振幅204の範囲内にアナログ信号202/203を（持って行くように）増幅する/減衰させる/保持するよう、AGC回路304に通知する。

【0048】

ブロック706で、プロセッサ308は、選択可能な雑音フィルタ312が、ONであるか、またはOFFであるかを判定する。

【0049】

選択可能な雑音フィルタ312がOFFである場合、ブロック708で、プロセッサ308は、プラットフォーム100に関する読み取り率が、所定の値未満（例えば、およそ100パーセント未満（<100%））であるかどうかを判定する。本明細書で使用される読み取り率は、試行された読み取りの回数当たりの、アナログ信号202/203の復号化の成功の回数として定義される（例えば、10回の試行された読み取りのうち10回の復号化の成功は、100パーセントの読み取り率である）。読み取り率が、所定の値未満である場合、プロセッサ308は、選択可能な雑音フィルタ312をONにする。

【0050】

ブロック712で、プロセッサ308は、読み取り率が増加したか、または低下したかを判定する。読み取り率が低下した場合、ブロック714で、プロセッサ308は、選択可能な雑音フィルタ312をOFFにする。読み取り率が増加した場合、ブロック716で、プロセッサ308は、選択可能な雑音フィルタ312をONのままとする。

【0051】

ブロック706で、選択可能な雑音フィルタ312がONであるとプロセッサ308が判定した場合、プロセス700は、ブロック712に進んで、読み取り率が増加しているか、または低下しているかを判定する。

【0052】

ブロック708で、読み取り率が所定の値未満ではないとプロセッサ308が判定した場合、プロセスは、ブロック714に進み、プロセッサ308は、選択可能な雑音フィルタ312をOFFのままにする。

【0053】

図5を再び参照すると、選択可能な雑音フィルタ312の概略図が示されている。図示される実施形態では、雑音フィルタ312は、抵抗器R32、R42（1K）、キャパシタC15、金属酸化物半導体電界効果トランジスタ（MOSFET）Q5を含む。R32、R42、C15、MOSFET Q5は、既存の抵抗器R8と組み合わせられて機能して、雑音フィルタ312を形成し、フィルタ312は、アナログ信号202/203内の選択されたレンジの周波数が通過することを許す一方で、望ましくないペーパー周波数と雑音周波数が通過するのを阻止する。

【0054】

図示される実施形態では、MOSFET Q5は、信号コンディショナ300内の回路から雑音フィルタ312を選択する、または選択解除するようにプロセッサ308によって制御されるスイッチである。R42は、プルダウン・レジスタである。R8、C15、

10

20

30

40

50

および R 3 2 により、フィルタの周波数ポイントおよび減衰率が決まる。プロセッサ 3 0 8 からの信号が、M O S F E T Q 5 を O N にするのに十分である場合、選択可能な雑音フィルタ 3 1 2 は、フィルタ 3 1 2 の帯域内の雑音を濾波して除く。一実施形態では、選択可能な雑音フィルタ 3 1 2 は、アナログ信号 2 0 2 / 2 0 3 上の雑音 2 4 0 を濾波して除く。

【 0 0 5 5 】

代替の実施形態では、Q 5 は、信号コンディショナ 3 0 0 内の回路から雑音フィルタ 3 1 2 を選択する、または選択解除するようにプロセッサ 3 0 8 によって制御される J F E T スイッチである。その実施形態では、Q 5 は、雑音フィルタ 3 1 2 の極によって定義されるレンジの周波数にわたる、あるレンジの減衰レベルを提供することができる。

10

【 0 0 5 6 】

本発明の諸実施形態は、特定の周波数と特定の帯域幅を使用して説明されてきたが、本明細書の説明を読んだ後には、異なるフィルタ・カットオフ・ポイントを使用して、本発明の諸実施形態をどのように実施するかが明白となる。さらに、特定のフィルタ・プロファイルは、能動増幅フィルタ、受動フィルタ、および/またはデジタル処理フィルタなどの、他の技術を使用して実現することができる。

【 0 0 5 7 】

本発明の諸実施形態は、ハードウェア、ソフトウェア、またはハードウェアとソフトウェアの組合せを使用して実施されることが可能である。ソフトウェアを使用する実装では、ソフトウェアは、マシンアクセス可能な媒体に格納されてもよい。

20

【 0 0 5 8 】

マシンアクセス可能な媒体には、マシン（例えば、コンピュータ、ネットワーク・デバイス、パーソナル・デジタル・アシスタント、製造ツール、1つまたは複数のプロセッサのセットを有する任意のデバイス、その他）がアクセスすることが可能な形態で情報を提供する（すなわち、格納し、かつ/または伝送する）任意の機構が含まれる。例えば、マシンアクセス可能な媒体には、書き込み可能な媒体と書き込み可能でない媒体（例えば、読取り専用メモリ（R O M ）、ランダム・アクセス・メモリ（R A M ）、磁気ディスク記憶媒体、光記憶媒体、フラッシュ・メモリ・デバイス、その他）ならびに電気形態、光形態、音響形態、またはその他の形態の伝搬される信号（例えば、搬送波、赤外線信号、デジタル信号、その他）が含まれる。

30

【 0 0 5 9 】

以上の説明では、特定のプロセス、材料、およびデバイスなどの、多数の特定の詳細が、本発明の諸実施形態の徹底的な理解をもたらすように提示された。しかし、本発明の諸実施形態は、それらの特定の詳細の1つまたは複数に伴わずに、または他の方法、コンポーネント、その他を使用して実施されることも可能であることが、当業者には認識されよう。その他、周知の構造、または周知のオペレーションは、以上の説明の理解を不明瞭にするのを回避するため、詳細に図示すること、または説明することはしていない。

【 0 0 6 0 】

本明細書全体における「一実施形態」または「実施形態」への言及は、ある実施形態に関連して説明される特定の特徵、構造、プロセス、ブロック、または特性が、本発明の少なくとも1つの実施形態に含まれることを意味する。このため、本明細書全体の様々な箇所における「一実施形態では」または「ある実施形態では」という句の出現は、それらの句がすべて同一の実施形態を指すことを必ずしも意味しない。特定の特徵、構造、または特性は、1つまたは複数の実施形態において任意の適切な形で組み合わせられることが可能である。

40

【 0 0 6 1 】

添付の特許請求の範囲において使用される用語は、本発明の諸実施形態を、明細書および特許請求の範囲において開示される特定の諸実施形態に限定するものと解釈されてはならない。むしろ、本発明の諸実施形態の範囲は、特許請求の範囲の解釈の確立されている諸原則に準じて解釈されるべき、添付の特許請求の範囲によって完全に確定されるべきで

50

ある。

【図面の簡単な説明】

【0062】

【図1】バーコード走査プラットフォームの高レベルのブロック図である。

【図2】本発明の実施形態による、バーコードを表すアナログ信号、およびバーコードに対するそれらの信号の関係を示すグラフである。

【図3】本発明の実施形態による信号コンディショナの高レベルのブロック図である。

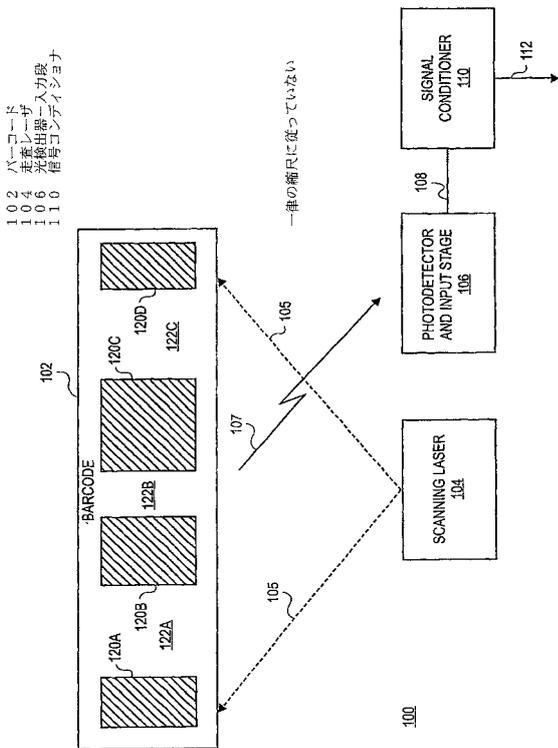
【図4】本発明の実施形態による、図3に示された信号コンディショナを実施するアプローチを示す流れ図である。

【図5】本発明の実施形態による選択可能な雑音フィルタ、および自動利得制御回路の概略図である。

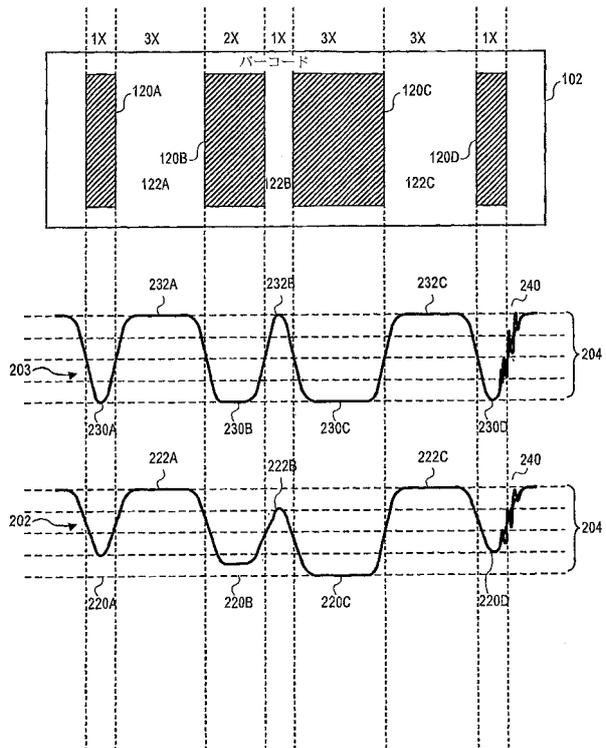
【図6】本発明の実施形態による、図3に示されたMTF検出器の概略図である。

【図7】本発明の実施形態による図3に示された選択可能な雑音フィルタを実施するアプローチを示す流れ図である。

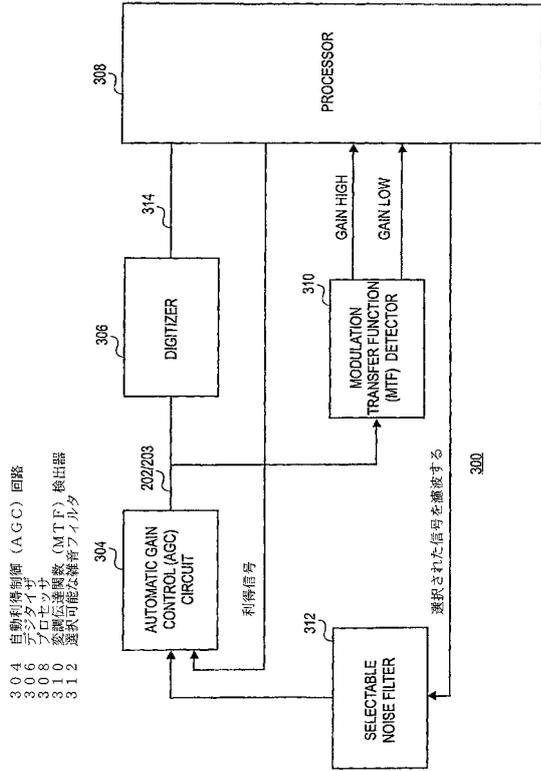
【図1】



【図2】

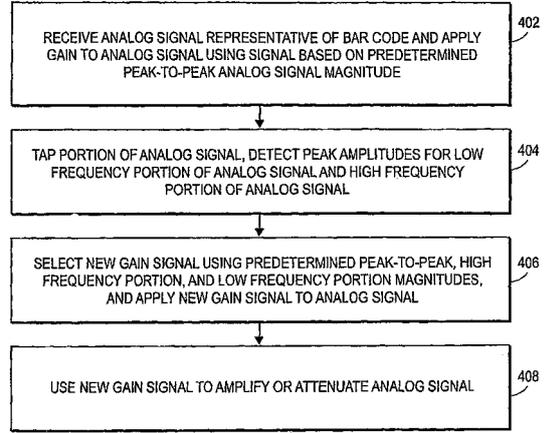


【 図 3 】



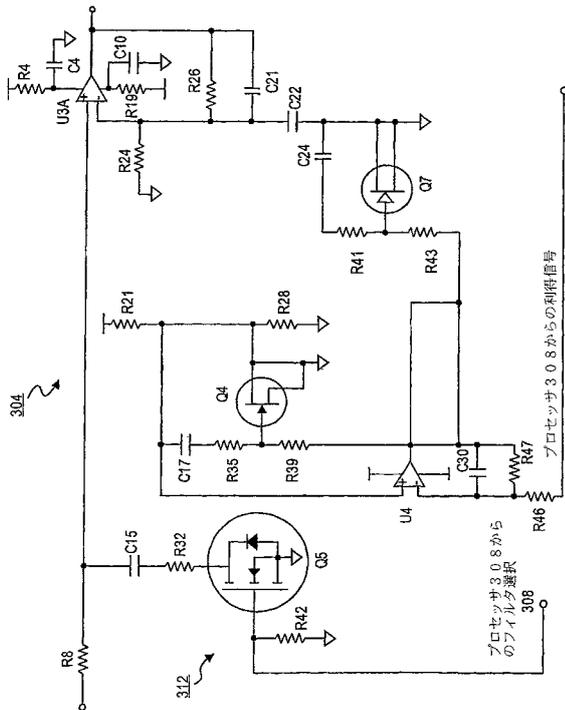
【 図 4 】

- 402 バーコードを表すアナログ信号を受け取り、所定のピークピーク・アナログ信号振幅に基づく信号を使用して、アナログ信号に利得を適用する
- 404 アナログ信号の一部をタップし、アナログ信号の低周波数部分に関するピーク振幅、およびアナログ信号の高周波数部分に関するピーク振幅を検出する
- 406 所定のピークピーク振幅、高周波数部分の振幅、および低周波数部分の振幅を使用して、新たな利得信号を選択し、その新たな利得信号をアナログ信号に適用する
- 408 新たな利得信号を使用して、アナログ信号を増幅する、または減衰させる

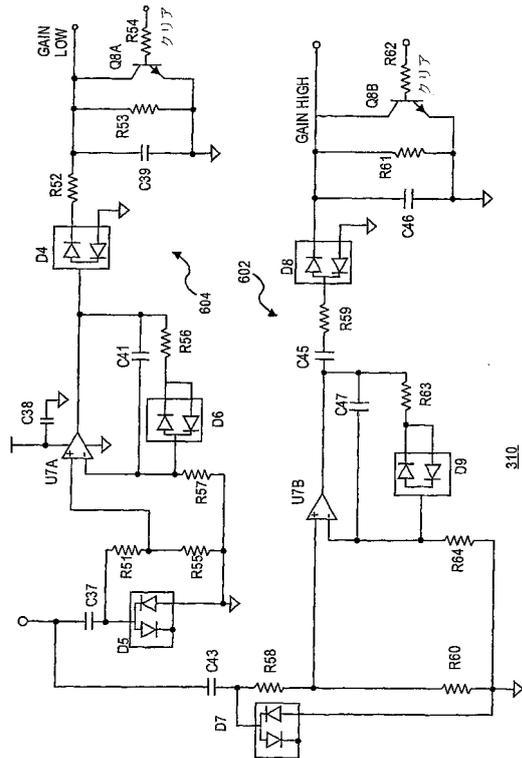


400

【 図 5 】

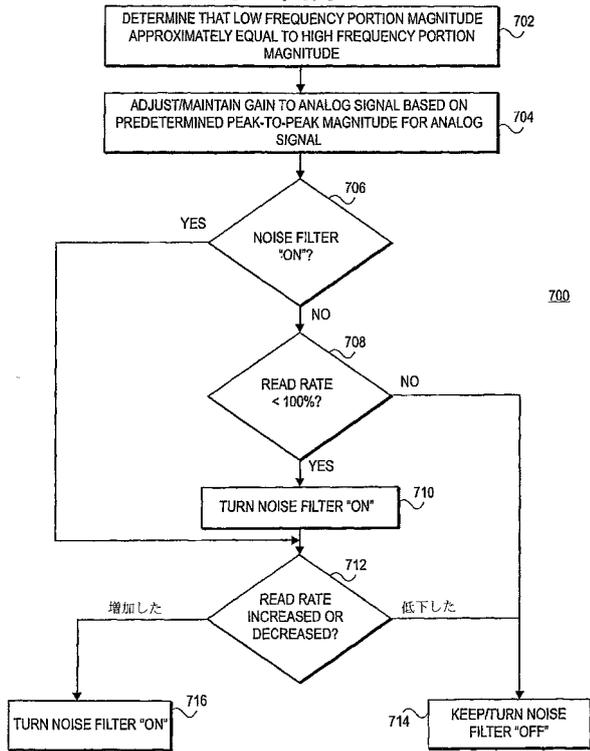


【 図 6 】



【 図 7 】

- 702 低周波数部分の振幅が、高周波数部分の振幅とほぼ等しいと判定する
- 704 アナログ信号に関する所定のピークピーク振幅に基づき、アナログ信号に対する利得を調整/保持する
- 706 雑音フィルタは「ON」か
- 708 読み取り率が100%であるか
- 710 雑音フィルタを「ON」にする
- 712 読み取り率は増加したか、または低下したか
- 714 雑音フィルタを「OFF」に保つ/する
- 716 雑音フィルタを「ON」にする



【 国際調査報告 】

60700260057

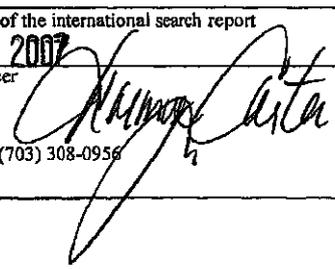


PCT/US2005/011226

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US05/11226

A. CLASSIFICATION OF SUBJECT MATTER IPC: G06K 7/10(2006.01) USPC: 235/462.01-462.45,472.01,472.02,472.03,454,456,455;250/235 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 235/462.01-462.45,472.01,472.02,472.03,454,456,455; 250/235 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) Please See Continuation Sheet		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5,371,361 A (Arends et al.) 6 December, 1994 (06.12.1994), the entire reference	1-9,13-21,28-33,102,109-114
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
"A"	document defining the general state of the art which is not considered to be of particular relevance	"T"
"E"	earlier application or patent published on or after the international filing date	"X"
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y"
"O"	document referring to an oral disclosure, use, exhibition or other means	"&"
"P"	document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search 20 December 2006 (20.12.2006)		Date of mailing of the international search report 13 FEB 2007
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201		Authorized officer Le, Thien Minh  Telephone No. (703) 308-0956

Form PCT/ISA/210 (second sheet) (April 2005)

01.5.2007

PCT/US2005/011226

2

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US05/11226

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:
2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)This International Searching Authority found multiple inventions in this international application, as follows:
Please See Continuation Sheet

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of any additional fees.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-41,45-56,102-114 and 124-136
- Remark on Protest The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

PCT/US2005/011226

3

INTERNATIONAL SEARCH REPORT

International application No.
PCT/US05/11226**BOX III. OBSERVATIONS WHERE UNITY OF INVENTION IS LACKING**

This application contains the following inventions or groups of inventions which are not so linked as to form a single general inventive concept under PCT Rule 13.1. In order for all inventions to be examined, the appropriate additional examination fees must be paid.

Group I, claim(s) 1-41,45-56, 102-114, and 124-136, drawn to a method and an apparatus for gain control, classified in class 235, subclass 462.26.

Group II, claims 42-44, drawn to bar code reading system and associating signal processing circuits, classified in class 235, subclass 462.25.

Group III, claims 57-65, 66-101,115-123, and 137-145, drawn to method of noise control, classified in class 235, subclass 462.29.

The inventions listed as Groups I, Group II, Group III do not relate to a single general inventive concept under PCT Rule 13.1 because, under PCT Rule 13.2, they lack the same or corresponding special technical features for the following reasons:

(i) The method and apparatus for gain control does not require the signal processing circuits and noise control.

(ii) Likewise, the method of noise control and the bar code reading system and processing circuit as disclosed can have different designs, modes of operation, and effects (MPEP § 802.01 and § 806.06). In the instant case, the different inventions can be used in separate systems since each invention has separate utilities.

Continuation of B. FIELDS SEARCHED Item 3:

EAST

search terms: barcode\$1, bar\$1code, amplitude, frequency, signal\$1, portion\$1, part\$1, phase, gain\$1, 125/462.\$ccls., low, high\$1, frequencies, analog, filter

フロントページの続き

(81) 指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72) 発明者 デイヴィス, ブライアン・エル

アメリカ合衆国・98051・ワシントン州・ラヴェンズデイル・サウスイースト レトリート -
カナスケット ロード・30109

Fターム(参考) 5B072 CC24 HH09