

【特許請求の範囲】

【請求項 1】

被観察体を撮像するための固体撮像素子の画素数が異なる各種の電子内視鏡をプロセッサ装置に接続可能に構成し、上記固体撮像素子で得られた信号からアナログ映像信号とデジタル映像信号を形成する電子内視鏡装置において、

上記プロセッサ装置に配置され、上記固体撮像素子の画素数に対応させかつ外部コンピュータ用表示規格に合わせたデジタル映像信号を形成すると共に、このデジタル映像信号をパラレル・シリアル変換し、差動信号として出力する差動信号出力部と、

この差動信号出力部に対し着脱可能に接続され、この差動信号出力部から入力した差動信号に基づいて上記デジタル映像信号の画素数を検出し、この画素数に応じて映像信号をハイビジョンテレビ信号へ変換し出力するハイビジョン方式変換器と、を設けたことを特徴とする電子内視鏡装置。

10

【請求項 2】

上記ハイビジョン方式変換器には、映像を電子的に拡大する電子拡大回路を設け、任意に拡大した映像のハイビジョンテレビ信号を形成することを特徴とする上記請求項 1 記載の電子内視鏡装置。

【請求項 3】

上記差動信号出力部と上記ハイビジョン方式変換器とを、所定の耐圧を維持するためのパルストランス又はコンデンサを用いて構成した差動形回路で接続することを特徴とする上記請求項 1 記載の電子内視鏡装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は電子内視鏡装置、特に固体撮像素子の画素数の異なる各種の電子内視鏡が使用される環境で、ハイビジョンテレビ方式のモニタへも被観察体映像を出力することができる電子内視鏡装置の構成に関する。

【背景技術】

【0002】

電子内視鏡装置は、固体撮像素子である CCD (Charge Coupled Device) 等を電子内視鏡 (電子スコープ) の先端部に搭載しており、この CCD は光源装置からの光の照明に基づいて被観察体を撮像する。そして、この電子内視鏡の CCD で得られた撮像信号をプロセッサ装置へ出力し、このプロセッサ装置で映像処理を施すことにより、被観察体の映像をモニタへ表示したり、静止画等を記録装置へ記録したりできるものである。

30

【0003】

一般に、上記の被観察体映像は、標準テレビジョン方式である NTSC 方式用モニタ (縦横比 3 : 4) に表示されるが、例えば特開平 4 - 253830 号公報に示されるように、走査線数が約 2 倍となる高品位のハイビジョンテレビ (HDTV) 方式のモニタ (縦横比 9 : 16) に被観察体映像を表示することも試みられている。電子内視鏡装置では、CCD の出力信号から通常の NTSC 方式の信号 (アナログ信号) が形成されるので、この NTSC 信号をハイビジョンテレビ信号へ変換することが行われる。

40

【0004】

一方、電子内視鏡装置で得られた被観察体の静止画 (デジタル信号) は、パーソナルコンピュータ (パソコン) 等のファイリング装置で記録媒体に記録し、後にパソコン用モニタへ表示して観察することが行われており、同時に CCD においては高解像度となる高画素数のものが用いられる傾向となっている。

【特許文献 1】特開平 4 - 253830 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

上述のように、近年では固体撮像素子である CCD が高解像度化、高画素数化されてい

50

ることから、ハイビジョンテレビ方式による映像表示においても、従来と比較すると画質が向上した被観察体映像を観察できるという利点があるが、上述のようにNTSC信号をハイビジョンテレビ信号へ変換するのでは、NTSC映像信号の解像度に制限され、高画質化されたCCDの解像度を十分に生かすことができないという問題がある。

【0006】

また、電子内視鏡には上述のように異なる画素数のCCDが搭載されており、このCCD画素数の相違や高画素数化の変遷に対応してハイビジョンテレビ信号への変換回路をプロセッサ装置内に配置し又は更新(交換)するのでは、コスト的に無駄があり、装置が高価になるという問題がある。

更に、医療現場で使用される機器には、EMC(Electro-Magnetic Compatibility)や電気安全性について厳しい規格が要求されており、ハイビジョンテレビ信号への変換のために、パソコン等の専用の大きな装置において上記の医療用の規格が満たされるようにすることも非現実的である。

【0007】

本発明は上記問題点に鑑みてなされたものであり、その目的は、パーソナルコンピュータ等へ供給するためにデジタル処理した映像出力を利用し、画素数の異なる固体撮像素子を搭載する電子内視鏡を接続する場合でも、解像度を低下させることなく、ハイビジョンテレビ方式の映像を簡単な構成かつ低コストにて得ることができる電子内視鏡装置を提供することにある。

【課題を解決するための手段】

【0008】

上記目的を達成するために、請求項1に係る発明は、被観察体を撮像するための固体撮像素子の画素数が異なる各種の電子内視鏡をプロセッサ装置に接続可能に構成し、上記固体撮像素子で得られた信号からアナログ映像信号とデジタル映像信号を形成する電子内視鏡装置において、上記プロセッサ装置に配置され、上記固体撮像素子の画素数に対応させかつ外部コンピュータ用表示規格に合わせたデジタル映像信号を形成すると共に、このデジタル映像信号をパラレル-シリアル変換し、差動信号として出力する差動信号出力部と、この差動信号出力部に対し着脱可能に接続され、この差動信号出力部から入力した差動信号に基づいてデジタル映像信号の画素数を検出し、この画素数に応じて映像信号をハイビジョンテレビ信号へ変換し出力するハイビジョン方式変換器と、を設けたことを特徴とする。

請求項2に係る発明は、上記ハイビジョン方式変換器には、映像を電子的に拡大する電子拡大回路を設け、任意に拡大した映像のハイビジョンテレビ信号を形成することを特徴とする。

請求項3に係る発明は、上記差動信号出力部と上記ハイビジョン方式変換器とを、所定の耐圧を維持するためのパルストランス又はコンデンサを用いて構成した差動形回路で接続することを特徴とする。

【0009】

上記の構成によれば、固体撮像素子であるCCDには各種の画素(ピクセル)数を持つものが存在することから、パーソナルコンピュータ等へ出力するための差動信号出力部(例えばDVI)では、640(水平方向)×480(垂直方向)の画素のVGA(Video Graphics Array)、1024×768画素のXGA(eXtended Graphics Array)、1280×960画素、1280×1024画素のSXGA(Super XGA)等の規格に合わせたデジタル映像信号が形成され、この映像信号がパラレル-シリアル変換された後、差動信号としてパソコン用モニタ等へ出力される。この差動信号であるデジタル映像信号がハイビジョン方式変換器へ供給されると、その映像信号の画素数が検出され、この画素数に応じたハイビジョンテレビ信号が形成される。即ち、CCDの全ての画素情報を生かす形で、ハイビジョン信号が得られる。従って、このハイビジョン方式変換器をプロセッサ装置に接続するだけで、ハイビジョン用モニタで被観察体映像(動画又は静止画)を観察することができ、またこの映像はハイビジョン用記録装置に記録することができる。

【 0 0 1 0 】

上記請求項 2 の発明によれば、差動信号出力部から入力した映像が電子拡大回路によって任意の倍率で拡大された後にハイビジョンテレビ信号に変換されることになり、被観察体映像（動画及び静止画）が観察し易い大きさをハイビジョン用モニタに表示される。

また、上記差動信号の入出力（伝送）回路として、パルストランスやコンデンサを用いた差動形回路があるが、請求項 3 の発明では、このパルストランスやコンデンサの耐圧を電子内視鏡で求められる例えば 4 k V 以上に設定することにより、ハイビジョン方式変換器側（電源）を電子内視鏡（差動信号出力部）側から容易に電氣的に分離することができる。

【 発明の効果 】

10

【 0 0 1 1 】

本発明の電子内視鏡装置のハイビジョン方式変換器によれば、デジタル映像をパーソナルコンピュータ等へ供給するための差動信号出力部出力を利用して、採用される C C D 画素数（解像度）が異なる電子内視鏡を接続する場合でも、C C D が持つ解像度を低下させることなく、ハイビジョンテレビ方式の映像を簡単な構成かつ低コストで形成し、ハイビジョン用モニタや記録装置に出力することが可能となる。また、このビジョン方式変換器を、医療現場で要求される E M C や電気安全性の規格を満たしたアダプター装置とすることにより、医療現場におけるハイビジョン映像の観察が容易になるという利点がある。更には、電子拡大回路を設けることにより、観察し易い大きさの被観察体映像をハイビジョン用モニタに表示させることが可能となる。

20

【 発明を実施するための最良の形態 】

【 0 0 1 2 】

図 1 乃至図 3 には、実施例に係る電子内視鏡装置の構成が示されており、まず図 3 に基づいて全体の構成を説明する。図 3 において、電子内視鏡（電子スコープ）10 には、その先端部に固体撮像素子である C C D 11 が設けられており、この C C D 11 としては、40 万画素、80 万画素、130 万画素等、各種のものが搭載される。また、この C C D 11 から出力された撮像信号をサンプリングする相関二重サンプリング（C D S）回路 12 及び電子内視鏡 10 の識別情報や映像処理情報等を格納するメモリ（E E P R O M）13 等が設けられる。なお、この電子内視鏡 10 には、図示していない光源装置の光がライトガイドを介して供給されており、先端部から照明光を出力することにより被観察体が上記 C C D 11 で撮像される。そして、上述した画素数（若しくはその画素数に対応した C C D の転送方式）の異なる C C D 11 を搭載する各種の電子内視鏡 10 は、プロセッサ装置 16 に着脱自在に接続可能となっている。

30

【 0 0 1 3 】

このプロセッサ装置 16 には、A / D 変換器 17、映像信号に対し各種の信号処理をするための第 1 D S P（デジタル信号プロセッサ）19、第 2 D S P 20 及び第 3 D S P 21、上記 D S P 19、20 の何れかを選択するためのセレクタ（S）18、上記 C C D 11 から第 1 及び第 2 D S P 19、20 までの回路に対し同期信号やタイミング信号を供給するタイミングジェネレータ 22、水晶発振器を有する P L L 回路 23、各種の制御を実行するマイコン 24、上記第 3 D S P 21 等に同期信号やタイミング信号を供給するための同期信号発生回路（S S G）25 が設けられる。

40

【 0 0 1 4 】

また、上記第 3 D S P 21 の後段には、デジタル映像信号を形成するための第 4 D S P 27、そして D V I（Digital Visual Image）回路 28 が設けられており、この D V I 回路 28 は、パソコン用モニタ等へ出力するための表示規格、例えば V G A、X G A、S X G A 等に対応した映像信号を形成し、その後パラレル - シリアル変換し、このシリアル信号を差動信号としてパソコン用モニタやファイリング装置等へ出力する。この D V I は、D D W G（Digital Display Working Group）が設定した高速スピードのディスプレイ用インターフェースで、データフォーマットに T M D S（Transition Minimized Differential Signaling）を採用するものである。一方、上記第 4 D S P 27 には、信号変換回

50

路 29 を介して U S B 出力部 30 や ネット出力部 31 が設けられており、この U S B 出力部 30、ネット出力部 31 からはそれぞれの出力形態に合わせた信号が出力される。更に、上記第 3 D S P 21 の後段には、デジタル処理された映像信号をアナログ信号へ変換するアナログ信号プロセッサ 33、輝度 (Y) 信号と色差 (C) 信号を出力する Y / C 信号出力部 34、R (赤)、G (緑)、B (青) の信号を出力する R G B 出力部 35 が設けられる。

【 0 0 1 5 】

そして、上記の D V I 回路 28 の出力部 (端子) に着脱可能に接続する形で、ハイビジョン方式変換器 37 が設けられ、このハイビジョン方式変換器 37 の出力が H D T V 用モニタや H D T V 用レコーダへ接続される。なお、図 3 の構成においてプロセッサ装置 16 内の回路として説明したものの一部を、電子内視鏡 10 側に配置する構成にすることができる。

10

【 0 0 1 6 】

図 1 には、上記 D V I 回路 28 とハイビジョン方式変換器 37 内の詳細な構成が示されており、D V I 回路 28 では、上述した各表示規格の映像を形成する信号処理部 39 や R G B の信号、同期信号及び制御信号等を送信するための送信部 (エンコーダ / シリアルライザ含む) 40 A、40 B、40 C が設けられる。この D V I 回路 28 は、シリアル伝送ケーブル 41 を介してハイビジョン方式変換器 37 に接続され、このハイビジョン方式変換器 37 には、上記 3 つの送信部 40 A、40 B、40 C に対応した受信部 (エンコーダ / シリアルライザ含む) 42 A、42 B、42 C、I C A (Inter Channel Alignment) 部 43、映像の画素数を検出してハイビジョンテレビ信号を形成する H D T V (ハイビジョンテレビ) 信号変換部 (F P G A - Filed Programmable Gate Array 回路) 44、各種の制御を実行するマイコン 45、入力した映像信号を一時的に記憶するフレームメモリ 46 が設けられる。また、上記 H D T V 信号変換部 44 には、電子拡大回路 47 が接続されると共に、コネクタ 49 との間に、輝度 (Y) 信号、色差信号である P r、P b 信号に対応して D / A 変換器 48 A、48 B、48 C が設けられる。

20

【 0 0 1 7 】

図 2 には、上記 H D T V 信号変換部 44 内の構成が示されており、この H D T V 信号変換部 44 には、水平同期信号 (H)、垂直同期信号 (V)、映像信号及びクロック信号を入力して映像信号の画素数を検出する画素数検出回路 44 a、ハイビジョン映像形成のための同期信号発生回路 44 b、上記フレームメモリ 46 に対し映像信号の書込み及び読出しを制御するメモリコントローラ 44 c、このメモリコントローラ 44 c から出力された R G B 信号をハイビジョン映像である Y、P r、P b 信号に変換する信号変換器 44 d が設けられる。

30

【 0 0 1 8 】

実施例は以上の構成からなり、その作用を図 4 及び図 5 を参照しながら説明する。まず、この電子内視鏡装置では、図 3 の C C D 11 にて被観察体内が撮像され、その撮像信号は C D S 回路 12 にてサンプリングされ、A / D 変換器 17 でデジタル信号へ変換された後に、セレクタ 18 へ供給される。このセレクタ 18 では、接続された電子内視鏡 10 の種類に応じて第 1 D S P 19 と第 2 D S P 20 の何れかを選択する。例えば、電子内視鏡 10 とプロセッサ装置 16 との通信によってマイコン 24 がメモリ 13 内の情報を読み取ることにより、C C D 11 の画素数 (若しくはその画素数に対応した C C D の転送方式) に応じ、第 1 D S P 19 (インターラインスキャンの場合) 又は第 2 D S P 20 (プログレッシブスキャンの場合) を選択する。

40

【 0 0 1 9 】

この第 1 D S P 19 又は第 2 D S P 20 と第 3 D S P 21 では、各種の映像処理が施されることになり、この第 3 D S P 21 の出力は、第 4 D S P 27 とアナログ信号プロセッサ 33 へ供給される。この第 4 D S P 27 では、デジタル出力のための映像信号が形成されており、この映像信号は、信号変換回路 29、U S B 出力部 30 及びネット出力部 31 を介して外部へ出力されると共に、D V I 回路 28 を介してパソコン用モニタ等へ出力す

50

ることができる。一方、上記アナログ信号プロセッサ 33 では、アナログ出力のための映像信号が形成され、Y / C 信号出力部 34 を介して Y 信号と C 信号が出力されると共に、RGB 出力部 35 を介して R, G, B の各色信号が出力される。

【0020】

一方、上記 DVI 回路 28 の出力がハイビジョン方式変換器 37 へ供給されると、このハイビジョン方式変換器 37 ではハイビジョンテレビ信号が形成される。即ち、図 1 に示される DVI 回路 28 の信号処理部 39 によって、CCD 11 の画素数に対応した例えば 640×480 (VGA)、 1024×768 (XGA)、 1280×960 、 1280×1024 (SXGA) 等の表示規格の映像信号が形成される。そして、この信号処理部 39 から出力されたパラレル信号 [B (青), G (緑), R (赤), H (水平同期信号), V (垂直同期信号), C_0 , C_1 , C_2 , C_3 (制御信号) 等] は、送信部 40A ~ 40C でシリアル信号に変換され、ケーブル 41 を介してハイビジョン方式変換器 37 へ出力される。図 1 のように、送信部 40A から送信された B 信号と H, V 等の信号は受信部 42A で、送信部 40B から送信された G 信号とその他の信号は受信部 42B で、送信部 40C から送信された R 信号とその他の信号は受信部 42C で受信される。これらの受信部 42A ~ 42C では、シリアル信号が元のパラレル信号へ変換され、この信号が IC A 回路 43 を介して HDTV 信号変換部 (FPGA) 44 へ供給される。

10

【0021】

この HDTV 信号変換部 44 では、入力された映像信号が図 2 のメモリコントローラ 44c を介してフレームメモリ 46 に格納されると同時に、画素数検出回路 44a にて入力映像信号の画素数が例えば水平同期信号や垂直同期信号によって検出される。即ち、図 4 (A) に示されるように、ハイビジョン方式の水平同期信号 (H) は 1920 画素分、垂直同期信号 (V) は 1080 画素分の長さとなるが、例えば変換器 37 へ入力された映像信号の水平同期信号によって 1024 の水平画素が検出 (カウント) されたとき、又は垂直同期信号によって 768 の垂直画素が検出されたときは、 1024×768 の XGA 規格の映像 (画像) であると判断される。同様に、1280 の水平画素又は 960 の垂直画素が検出されたときは 1280×960 の映像、640 の水平画素又は 480 の垂直画素が検出されたときは 640×480 の VGA 規格の映像、1208 の水平画素又は 1024 の垂直画素が検出されたときは 1280×1024 の SXGA の映像であると判断される。そして、この画素数の検出結果が同期信号発生回路 44b とメモリコントローラ 44c に供給されることにより、メモリコントローラ 44c では画素数に応じてフレームメモリ 46 からの映像信号の読み出し制御が行われる。

20

30

【0022】

例えば、図 4 (B) に示されるように、垂直方向の 1 ~ 156 までは全ての水平画素に黒色を割り当て、垂直方向 157 番目については、水平方向の 449 ~ 1472 において上記 XGA の映像信号を割り当てるようにして、(449, 157)、(1472, 157)、(449, 924)、(1472, 924) の画素で囲まれる範囲の映像信号 (RGB 信号) が読み出される。その他の画素には、黒色が割り当てられる。そして、信号変換器 44d では、RGB 信号が Y, Pr, Pb 信号へ変換され、この Y, Pr, Pb 信号と同期信号が HDTV 用モニタや HDTV 用レコーダへ出力される。このようにして、図 4 (C) に示されるように、HDTV 用モニタには、 1024×768 画素の被観察体映像を中心領域に配置したハイビジョン映像、即ち 1920×1080 i (インターレース) の画素の映像 (フォーマット D₄) が表示される。

40

【0023】

図 5 (A) には、 1280×960 画素の映像が検出された場合のハイビジョン映像が示されており、この場合は、HDTV 用モニタに 1280×960 画素の被観察体映像を中心領域に配置したハイビジョン映像が表示される。また、図 5 (B), (C) には、 640×480 画素の VGA の映像が検出された場合のハイビジョン映像が示されており、この場合は、図 5 (B) に示されるように、フォーマット D₄ によって、 640×480 画素の被観察体映像を中心に配置したハイビジョン映像を表示してもよいが、やや小さく

50

なるので、実施例では、上記メモリコントローラ44cにてフォーマットD₄からフォーマットD₃への変換を行い、図5(C)のように、640×480画素の被観察体映像を中心に配置した1280×720iの画素のフォーマットD₃のハイビジョン映像を表示させている。

【0024】

更に、実施例では、図1に示したように電子拡大回路47が設けられており、この電子拡大回路47によって観察し易い大きさ(画像サイズ)に映像を拡大して表示することができる。例えば、このハイビジョン方式変換器37自体に電子拡大率を任意に設定するスイッチ等を設け(或いはプロセッサ装置や外部機器から電子拡大率を設定できるようにしてもよい)、マイコン45を介して電子拡大回路47の拡大率を制御するように構成する。即ち、電子拡大回路47には、HDTV信号変換部44に供給された各種の画素数の映像信号が供給されており、この映像信号から設定倍率に映像拡大された信号が形成され、この拡大映像信号がHDTV信号変換部44へ戻される。そして、HDTV信号変換部44のメモリコントローラ44cでは、この拡大映像信号をフレームメモリ46に書き込んだ後、上述のようにハイビジョン方式に対応させた信号読出しを行うことにより、ハイビジョンテレビ信号が形成される。この結果、ハイビジョン用モニタには、設定倍率で拡大された被観察体映像が表示されることになり、被観察体の観察を更に容易にすることが可能となる。

【0025】

図6及び図7には、上記DVI回路28と上記ハイビジョン方式変換器37とを接続する差動形回路の構成が示されている。図6はパルストランスを用いたものであり、この例では、図示のようにDVI回路28内の差動形ドライバとして、論理回路52a~52c、トランジスタ53a~53d、例えば4kV以上の耐圧を維持するパルストランス54等を設け、ハイビジョン方式変換器37内の差動形レシーバとして、コンパレータ55a, 55b、トランジスタ56a, 56b等を設ける。また、図7はコンデンサを用いたものであり、この例では、図示のようにDVI回路28内に、差動出力回路57等を設け、ハイビジョン方式変換器37内に、例えば4kV以上の耐圧を維持するコンデンサ58a, 58bと差動入力回路59等を設ける。

【0026】

このような差動形回路によれば、上記パルストランス54やコンデンサ58a, 58bの耐圧を内視鏡装置で求められる4kV以上に設定するので、別途アイソレーション回路を設けることなく差動信号入出力のため回路を利用して、DVI28とハイビジョン方式変換器37とを商用電源等から電気的に分離することができ、電子内視鏡10の安全性を容易に確保することが可能となる。

【図面の簡単な説明】

【0027】

【図1】本発明の実施例に係る電子内視鏡装置のDVI回路及びハイビジョン方式変換器の構成を示す回路ブロック図である。

【図2】図1のハイビジョン方式変換器内におけるHDTV信号変換部の構成を示す図である。

【図3】実施例の電子内視鏡装置の全体構成を示す回路ブロック図である。

【図4】実施例のハイビジョン方式変換器で行われるXGA規格映像信号の画素数検出[図(A)]、ハイビジョンテレビ信号への変換及び表示状態[図(B)], (C)]を示す説明図である。

【図5】実施例のハイビジョン方式変換器で形成される1280×960の映像信号のハイビジョン用モニタでの表示状態[図(A)]及びVGA規格映像信号のハイビジョン用モニタでの表示状態[図(B)], (C)]を示す説明図である。

【図6】実施例のDVI回路とハイビジョン方式変換器を接続する差動形回路としてパルストランスを用いた場合の構成を示す回路図である。

【図7】実施例の差動形回路としてコンデンサを用いた場合の構成を示す回路図である。

10

20

30

40

50

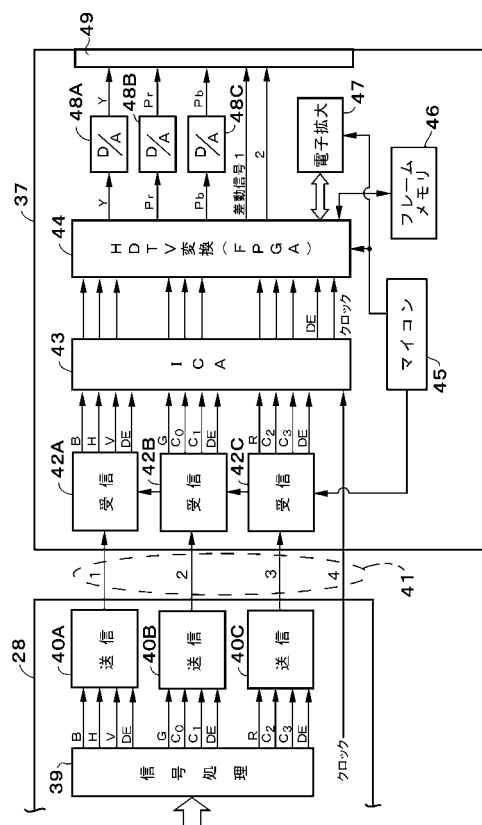
【符号の説明】

【 0 0 2 8 】

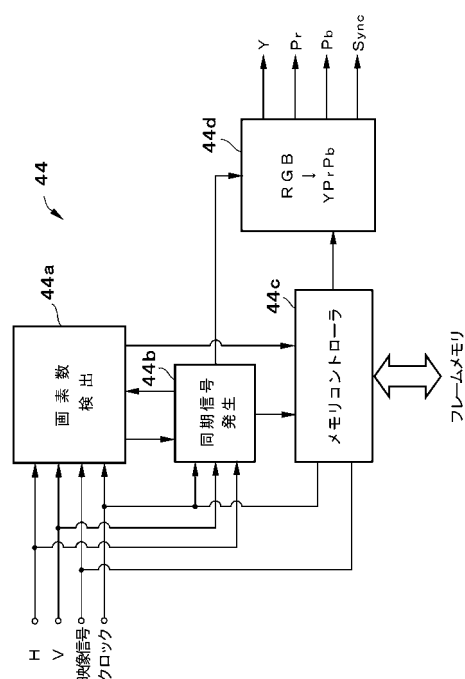
1 0 ... 電子内視鏡、 1 6 ... プロセッサ装置、
2 4 , 4 5 ... マイコン、 2 7 ... 第 4 D S P、
2 8 ... D V I 回路（差動信号出力部）、
3 7 ... ハイビジョン方式変換器、
4 4 ... H D T V（ハイビジョンテレビ）信号変換部、
4 4 a ... 画素数検出回路、
4 4 c ... メモリコントローラ、
4 6 ... フレームメモリ、 4 7 ... 電子拡大回路、
5 4 ... パルスストランス、
5 8 a , 5 8 b ... コンデンサ。

10

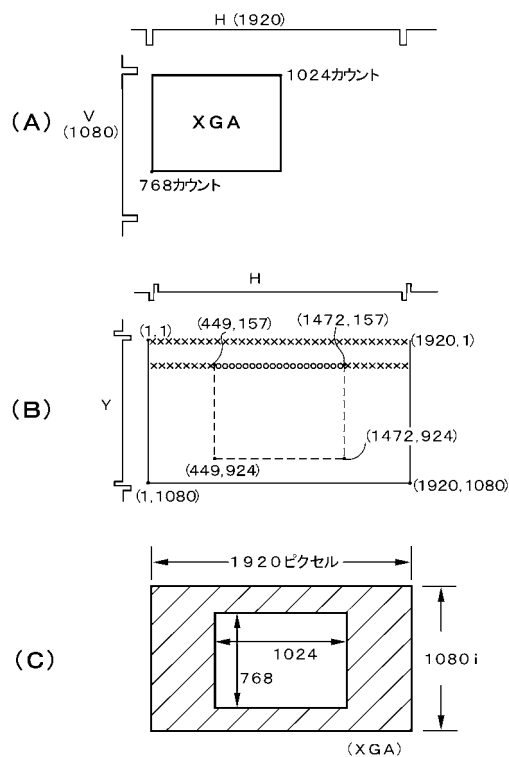
【图 1】



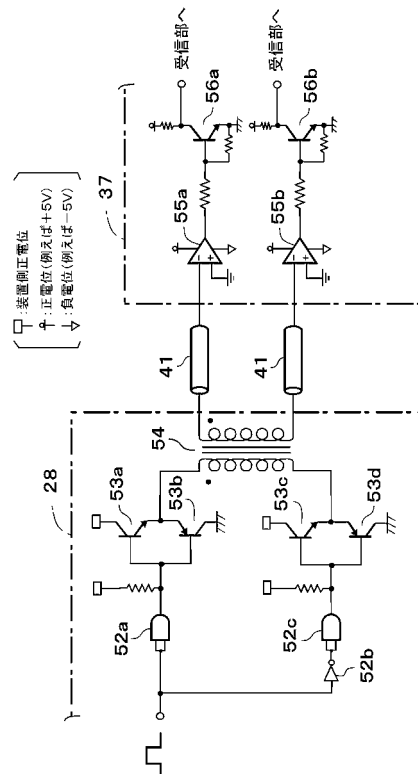
【 圖 2 】



【 图 4 】



【 図 6 】



【図 7】

