



(21)申請案號：108129991

(22)申請日：中華民國 108 (2019) 年 08 月 22 日

(51)Int. Cl. : **G05F3/26 (2006.01)**

G05F3/24 (2006.01)

(30)優先權：2018/09/21 日本

2018-177359

(71)申請人：日商艾普凌科有限公司 (日本) ABLIC INC. (JP)

日本

(72)發明人：佐野稔 SANO, MINORU (JP)

(74)代理人：葉璟宗；卓俊傑

申請實體審查：無 申請專利範圍項數：3 項 圖式數：5 共 20 頁

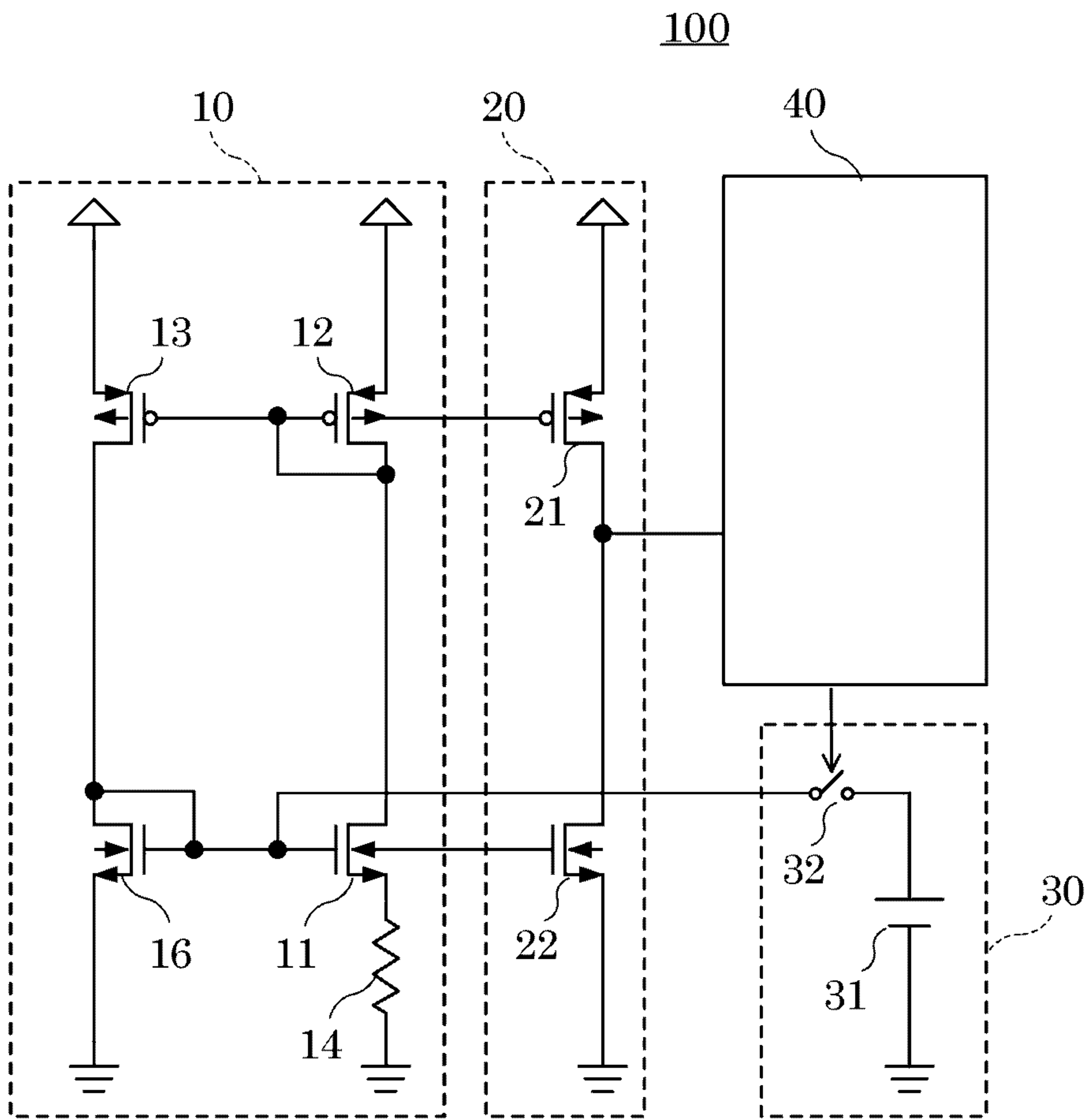
(54)名稱

定電流電路

(57)摘要

本發明提供一種即使於電源電壓高的情況下，亦不於啟動時流動過大的電流的定電流電路。本發明的定電流電路的特徵在於包括：定電流產生電路；啟動檢測電路，檢測定電流產生電路的啟動；以及箝位電路，對定電流產生電路輸出啟動電壓；且箝位電路輸出的啟動電壓是高於定電流產生電路的構成電流鏡電路的電晶體運作時的閘極電壓的閘極電壓附近的電壓。

指定代表圖：



符號簡單說明：

10:定電流產生電路

11、16、22:NMOS 電
晶體

12、13、21:PMOS 電
晶體

14:電阻

20:啟動檢測電路

30:箱位電路

31:電壓源

32:開關裝置

40:電源檢測電路

100:定電流電路

【圖1】



202013117

【發明摘要】

【中文發明名稱】定電流電路

【中文】

本發明提供一種即使於電源電壓高的情況下，亦不於啟動時流動過大的電流的定電流電路。本發明的定電流電路的特徵在於包括：定電流產生電路；啟動檢測電路，檢測定電流產生電路的啟動；以及箝位電路，對定電流產生電路輸出啟動電壓；且箝位電路輸出的啟動電壓是高於定電流產生電路的構成電流鏡電路的電晶體運作時的閘極電壓的閘極電壓附近的電壓。

【指定代表圖】圖 1。

【代表圖之符號簡單說明】

10：定電流產生電路

11、16、22：NMOS 電晶體

12、13、21：PMOS 電晶體

14：電阻

20：啟動檢測電路

30：箝位電路

31：電壓源

32：開關裝置

40：電源檢測電路

100：定電流電路

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 定電流電路

【技術領域】

【0001】 本發明是有關於一種定電流電路。

【先前技術】

【0002】 作為電子電路的低消耗化技術，已知有藉由於未使用時使電路處於睡眠狀態而削減電力消耗的間歇運作技術。要求定電流電路於間歇運作中於短時間內穩定地啟動。

【0003】 圖 5 是包括啟動電路的作為先前的定電流電路的一例的定電流電路 500 的電路圖。定電流電路 500 包括定電流電路部 510 及啟動電路部 520。

【0004】 當節點 A 的電壓低時，定電流電路部 510 不啟動，因此定電流電路 500 包括啟動電路部 520。當節點 A 的電壓低時，使 N 通道金屬氧化物半導體（N-channel Metal-Oxide-Semiconductor，NMOS）電晶體 521 導通，從 P 通道金屬氧化物半導體（P-channel Metal-Oxide-Semiconductor，PMOS）電晶體 511 抽出啟動電流，藉此啟動電路部 520 啟動定電流電路部 510（例如，參照專利文獻 1）。

[現有技術文獻]

[專利文獻]

【0005】 [專利文獻 1]日本專利特開 2011-118532 號公報

第 1 頁，共 11 頁(發明說明書)

【發明內容】

[發明所欲解決之課題]

【0006】 PMOS 電晶體 511 的閘極和源極間電壓根據電源電壓而變化。因此，於先前的包括啟動電路的定電流電路 500 中，於電源電壓高的情況下，從 PMOS 電晶體 511 向 NMOS 電晶體 521 流動過大的啟動電流。

【0007】 本發明的目的在於提供一種即使於電源電壓高的情況下，亦不於啟動時流動過大的電流的定電流電路。

[解決課題之手段]

【0008】 本發明一形態的定電流電路的特徵在於包括：

定電流產生電路，包括：連接於接地端子的電阻；連接於所述接地端子及所述電阻的第一電流鏡電路；以及連接於電源端子與所述第一電流鏡電路之間的第二電流鏡電路；

啟動檢測電路，檢測所述定電流產生電路的啟動，輸出檢測訊號；

箝位電路，對所述定電流產生電路輸出啟動電壓；以及

電源檢測電路，當檢測到對所述電源端子接通電源電壓時，啟動所述箝位電路，當接收到所述啟動檢測電路的檢測訊號時，停止所述箝位電路，且

所述箝位電路輸出的所述啟動電壓是高於所述定電流產生電路運作時的構成所述第一電流鏡電路的電晶體的閘極電壓的所述閘極電壓附近的電壓。

[發明的效果]

【0009】 根據本發明的定電流電路，利用由箝位電路 30 產生的箝位電壓啟動定電流產生電路 10，因此即使於電源電壓高的情況下，亦可以防止於啟動時流動過大的電流。

【圖式簡單說明】

【0010】

圖 1 是表示本發明實施方式的定電流電路的構成例的框圖。

圖 2 是表示本實施方式的定電流電路的第一例的電路圖。

圖 3 是表示圖 2 的定電流電路的運作的時序圖。

圖 4 是表示本實施方式的定電流電路的第二例的電路圖。

圖 5 是表示先前的定電流電路的電路圖。

【實施方式】

【0011】 圖 1 是表示本發明實施方式的定電流電路 100 的構成例的框圖。定電流電路 100 包括：定電流產生電路 10、啟動檢測電路 20、箝位電路 30、以及電源檢測電路 40。

【0012】 定電流產生電路 10 包括：構成第一電流鏡電路的 NMOS 電晶體 11、NMOS 電晶體 16；構成第二電流鏡電路的 PMOS 電晶體 12、PMOS 電晶體 13；以及電阻 14。啟動檢測電路 20 包括 PMOS 電晶體 21 及 NMOS 電晶體 22，並構成定電流反相器。箝位電路 30 包括電壓源 31 及開關裝置 32。

【0013】 於定電流產生電路 10 中，於 NMOS 電晶體 11、NMOS 電晶體 16 的閘極連接有箝位電路 30 的輸出端子 O30。於啟動檢

測電路 20 中，於 PMOS 電晶體 21 的閘極連接有 PMOS 電晶體 13 的閘極，於 NMOS 電晶體 22 的閘極連接有 NMOS 電晶體 11 的閘極。於電源檢測電路 40 中，於輸入端子連接有啟動檢測電路 20 的輸出端子 O20。箝位電路 30 中，電壓源 31 經由開關裝置 32 而連接於箝位電路 30 的輸出端子 O30，於開關裝置 32 的控制端子連接有電源檢測電路 40 的輸出端子 O40。

【0014】 當於剛接通電源之後定電流產生電路 10 未啟動時，啟動檢測電路 20 中，PMOS 電晶體 21 及 NMOS 電晶體 22 均關斷，因此輸出端子 O20 成為高阻抗。於電源檢測電路 40 被輸入電源電壓而啟動檢測電路 20 的輸出端子 O20 成為高阻抗時，判斷為未啟動定電流產生電路 10，而從電源檢測電路 40 的輸出端子 O40 輸出啟動訊號。箝位電路 30 當從電源檢測電路 40 的輸出端子 O40 接收到啟動訊號時，使開關裝置 32 導通並輸出電壓源 31 的電壓。此處，電壓源 31 的電壓被設定為如下的電壓：高於定電流產生電路 10 通常運作時的 NMOS 電晶體 11、NMOS 電晶體 16 的閘極電壓（以下稱為「通常閘極電壓」），且低於低至定電流產生電路 10 的啟動電流不會成為過大的程度的電壓，即定電流產生電路 10 的啟動電流成為過大的最小電壓。於該實施例中，電壓源 31 的電壓較佳為盡可能低，因此設定為高於 NMOS 電晶體 11、NMOS 電晶體 16 的通常閘極電壓的通常閘極電壓附近的電壓。

【0015】 定電流產生電路 10 藉由於 NMOS 電晶體 11、NMOS 電晶體 16 的閘極被施加箝位電路 30 的電壓源 31 的電壓而產生啟動

電流並啟動。啟動檢測電路 20 偵測到定電流產生電路 10 啟動，且例如 NMOS 電晶體 22 導通而輸出低（Low）位準的檢測訊號。電源檢測電路 40 當從啟動檢測電路 20 接收到檢測訊號時，停止啟動訊號的輸出而停止箝位電路 30 的運作。

【0016】 如以上所說明般，本實施方式的定電流電路 100 中，箝位電路 30 對 NMOS 電晶體 11、NMOS 電晶體 16 的閘極施加所述電壓而啟動定電流產生電路 10，因此可以於不流動過剩的啟動電流的情況下快速地啟動。

【0017】 另外，啟動檢測電路 20 包含沒有電源電壓依存性的定電流反相器，因此具有可以不依賴於電源電壓而檢測定電流產生電路 10 的啟動的效果。

【0018】 圖 2 是表示作為定電流電路 100 的第一例的定電流電路 100a 的構成例的電路圖。表示於定電流電路 100a 中，包括使能端子 EN，且能夠藉由來自外部的使能訊號 VEN 進行間歇運作的電路例。

【0019】 定電流產生電路 10 於 NMOS 電晶體 11、NMOS 電晶體 16 的閘極與接地端子 2 之間更包括開關 15a，於 PMOS 電晶體 12、PMOS 電晶體 13 的閘極與電源端子 1 之間更包括開關 15b。開關 15a 及開關 15b 的控制端子連接於使能端子 EN。

【0020】 箝位電路 30 包括經二極體接線的空乏型的 PMOS 電晶體 31a、NMOS 電晶體 31b 及 NMOS 電晶體 31c、以及 NMOS 電晶體 31d 作為電壓源 31。另外，箝位電路 30 包括開關 32a、開關

32b 及開關 32c、以及非（NOT）電路 32d 作為開關裝置 32。開關 32a 及開關 32b 的控制端子連接有電源檢測電路 40a 的輸出端子 O40。開關 32c 的控制端子經由 NOT 電路 32d 而連接有電源檢測電路 40a 的輸出端子 O40。

【0021】 電源檢測電路 40a 包括：作為邏輯電路的與非（NAND）電路 41、電容器 42、以及開關 43。NAND 電路 41 中，於一個輸入端子連接有使能端子 EN，於另一個輸入端子連接有啟動檢測電路 20 的輸出端子 O20，於輸出端子連接有電源檢測電路 40a 的輸出端子 O40。電容器 42 及開關 43 並聯連接於電源端子 1 與 NAND 電路 41 的另一個輸入端子之間。

【0022】 此處，開關 15a、開關 15b、開關 32a、開關 32b、開關 32c、開關 43 構成為於控制訊號為低位準導通，於控制訊號為高（High）位準關斷。

【0023】 接下來，對定電流電路 100a 的運作進行說明。圖 3 是表示定電流電路 100a 的運作的時序圖。

【0024】 於時刻 t1 之前，使能訊號 VEN 成為低位準，因此開關 15a、開關 15b 導通，因此定電流產生電路 10 停止運作。另外，於啟動檢測電路 20 的 PMOS 電晶體 21 及 NMOS 電晶體 22 關斷，另一方面開關 43 導通，因此啟動檢測電路 20 的輸出端子 O20 的電壓（以下稱為「輸出電壓 VO20」）成為高位準。電源檢測電路 40a 中，於 NAND 電路 41 被輸入輸出電壓 VO20 的高位準及使能訊號 VEN 的低位準，因此電源檢測電路 40a 的輸出端子 O40 的電

壓（以下稱為「輸出電壓 VO40」）成為高位準。

【0025】 於箝位電路 30 被輸入有高位準的輸出電壓 VO40，因此開關 32a、開關 32b 關斷，開關 32c 導通。由於開關 32a、開關 32b 關斷，開關 32c 導通，因此箝位電路 30 停止運作，箝位電路 30 的輸出端子 O30 成為高阻抗。

【0026】 當於時刻 t1 使能訊號 VEN 成為高位準時，開關 15a、開關 15b 關斷，但當定電流產生電路 10 未啟動時，PMOS 電晶體 21 及 NMOS 電晶體 22 關斷。開關 43 關斷，但 NAND 電路 41 的輸入端子的電壓藉由電容器 42 維持於高位準。NAND 電路 41 被輸入輸出電壓 VO20 的高位準及使能訊號 VEN 的高位準，因此電源檢測電路 40a 的輸出電壓 VO40 成為低位準。

【0027】 因此，箝位電路 30 由於開關 32a、開關 32b 導通，開關 32c 關斷，而開始運作。於開關 32a、開關 32b 導通，開關 32c 關斷的轉換狀態下，空乏型的 PMOS 電晶體 31a 的電流流向 NMOS 電晶體 31b 及 NMOS 電晶體 31c。另外，於 NMOS 電晶體 31b 的閘極產生電壓。箝位電路 30 基於於 NMOS 電晶體 31b 的閘極產生的電壓，從 NMOS 電晶體 31d 的源極經由輸出端子 O30 而輸出用於定電流產生電路 10 啟動的電壓。

【0028】 當將 NMOS 電晶體 31b、NMOS 電晶體 31c、NMOS 電晶體 31d 的各閘極和源極間電壓設為 VGS31b、VGS31c、VGS31d 時，輸出端子 O30 的電壓（以下稱為「輸出電壓 VO30」）由以下的式表示。

$$VO30=VGS31b+VGS31c-VGS31d$$

【0029】此處，藉由調整電壓 $VGS31b$ 、電壓 $VGS31c$ 、電壓 $VGS31d$ ，而將箝位電路 30 的輸出電壓 $VO30$ 設定為高於 NMOS 電晶體 16 及 NMOS 電晶體 11 的通常閘極電壓的電壓，並且通常閘極電壓附近的電壓。藉由如此操作，定電流產生電路 10 的啟動電流於穩定時的電流的電流值附近產生，因此定電流電路 100a 可以於不流動過剩的啟動電流的情況下快速啟動。換句話說，當將 NMOS 電晶體 16 及 NMOS 電晶體 11 的通常閘極電壓設為 $V1$ ，將產生過剩的啟動電流的最小電壓設為 $V2$ 時，所設定的輸出電壓 $VO30$ 是滿足 $V1 < VO30 < V2$ 的電壓。NMOS 電晶體 16 及 NMOS 電晶體 11 的通常閘極電壓附近的電壓的範圍是於 $V1 < VO30 < V2$ 的範圍中取較 $V2$ 更接近 $V1$ 的電壓的範圍。

【0030】於時刻 $t2$ ，當定電流產生電路 10 啟動時，啟動檢測電路 20 藉由 NMOS 電晶體 16 及 NMOS 電晶體 11 的閘極電壓的上升而偵測所述啟動。然後，包含 PMOS 電晶體 21 及 NMOS 電晶體 22 的定電流反相器使輸出電壓 $VO20$ 遷移成低位準。NAND 電路 41 被輸入電壓 $VO20$ 的低位準，因此輸出電壓變為高位準，箝位電路 30 停止運作。然後，定電流電路 100a 完成啟動運作。

【0031】如以上所說明般，箝位電路 30 對 NMOS 電晶體 16 及 NMOS 電晶體 11 的閘極施加所述電壓而啟動定電流產生電路 10，因此定電流電路 100a 可以於不流動過剩的啟動電流的情況下快速地啟動。

【0032】 圖 4 是表示作為定電流電路 100 的第二例的定電流電路 100b 的構成例的電路圖。定電流電路 100b 的電源檢測電路 40b 於定電流電路 100a 的電源檢測電路 40a 中更包括：構成第三電流鏡電路的 PMOS 電晶體 44、PMOS 電晶體 45；以及構成第四電流鏡電路的 NMOS 電晶體 46、NMOS 電晶體 47。此外，定電流電路 100b 的其他電路構成與定電流電路 100a 相同，因此對相同的構成元件賦予相同的符號，並省略其說明。

【0033】 於啟動檢測電路 20 將輸出電壓 VO20 設為低位準時，定電流反相器放出電容器 42 的電荷，因此從高位準反轉成低位準需要時間。即，NAND 電路 41 的輸入端子的電壓反轉需要時間，因此於所述期間產生貫通電流。因此，電源檢測電路 40b 包括使 NAND 電路 41 的運作電流成為電容器 42 的放電電流的第三電流鏡電路及第四電流鏡電路。

【0034】 於放出電容器 42 的電荷時，當於 NAND 電路 41 產生貫通電流時，第三電流鏡電路及第四電流鏡電路藉由所述貫通電流放出電容器 42 的電荷。因此，當啟動檢測電路 20 檢測到定電流產生電路 10 的啟動時，能夠將啟動檢測電路 20 的輸出電壓 VO20 迅速地反轉成低位準。

【0035】 以上，對本發明的實施方式進行了說明，但本發明不限定於所述實施方式，能夠於不脫離本發明的主旨的範圍內進行各種變更。

例如，電壓源 31 只要輸出高於 NMOS 電晶體 11 及 NMOS 電晶體

16 的通常閘極電壓，並且通常閘極電壓附近的電壓即可，而不限定於圖示的電路。另外，啟動檢測電路 20 只要是可以檢測到定電流產生電路 10 已啟動的電路即可，不限定於圖示的定電流反相器。另外，於定電流電路的具體例中，以包括使能端子 EN 的例子進行了說明，但並不限定於此。電源檢測電路 40 亦可以是不根據使能訊號而檢測到電源已啟動並啟動箝位電路 30 的電路。另外，邏輯電路不限定於所述電路。

【符號說明】

【0036】

1：電源端子

2：接地端子

10：定電流產生電路

11、16、22、31b、31c、31d、46、47、521：NMOS 電晶體

12、13、21、31a、44、45、511：PMOS 電晶體

14：電阻

15a、15b、32a、32b、32c、43：開關

20：啟動檢測電路

30：箝位電路

31：電壓源

32：開關裝置

32d：NOT 電路

40、40a、40b：電源檢測電路

- 41：NAND 電路
- 42：電容器
- 100、100a、100b、500：定電流電路
- 510：定電流電路部
- 520：啟動電路部
- A：節點
- EN：使能端子
- O20、O30、O40：輸出端子
- t1、t2：時刻
- VEN：使能訊號
- VO20、VO30、VO40：輸出電壓

【發明申請專利範圍】

【第1項】 一種定電流電路，其特徵在於包括：

定電流產生電路，包括：連接於接地端子的電阻；連接於所述接地端子及所述電阻的第一電流鏡電路；以及連接於電源端子與所述第一電流鏡電路之間的第二電流鏡電路；

啟動檢測電路，檢測所述定電流產生電路的啟動，輸出檢測訊號；

箝位電路，對所述定電流產生電路輸出啟動電壓；以及

電源檢測電路，當檢測到於所述電源端子接通電源電壓時，啟動所述箝位電路，當接收到所述啟動檢測電路的檢測訊號時，停止所述箝位電路，且

所述箝位電路輸出的所述啟動電壓是高於所述定電流產生電路運作時的構成所述第一電流鏡電路的電晶體的閘極電壓的所述閘極電壓附近的電壓。

【第2項】 如申請專利範圍第 1 項所述的定電流電路，其中所述啟動檢測電路包含定電流反相器。

【第3項】 如申請專利範圍第 2 項所述的定電流電路，其中

所述電源檢測電路包括：

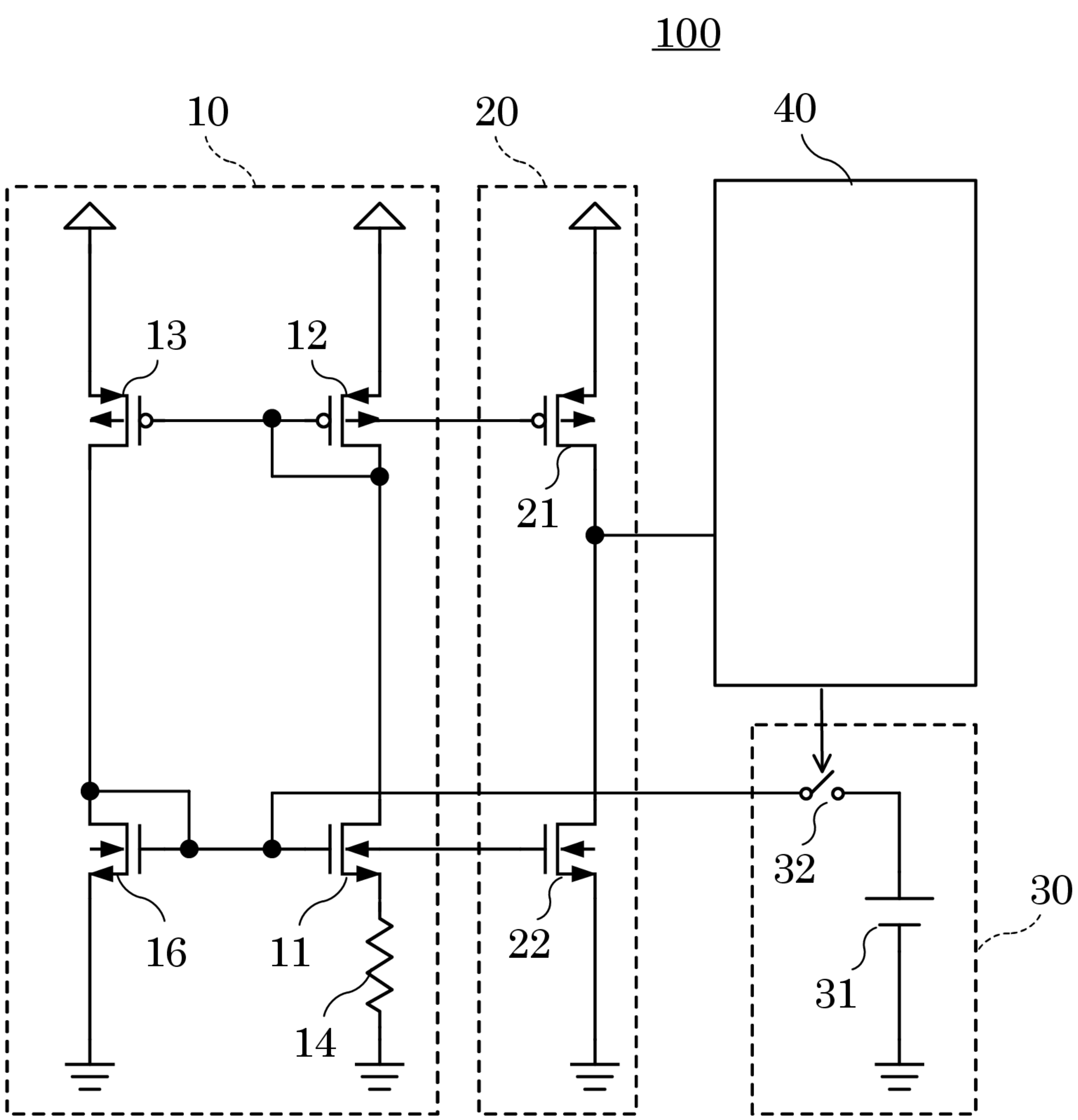
邏輯電路，接收所述定電流反相器的所述檢測訊號；

電容器，設置於所述電源端子與所述定電流反相器的輸出端子之間；以及

電流鏡電路，使於所述邏輯電路將輸出訊號反轉時產生的貫

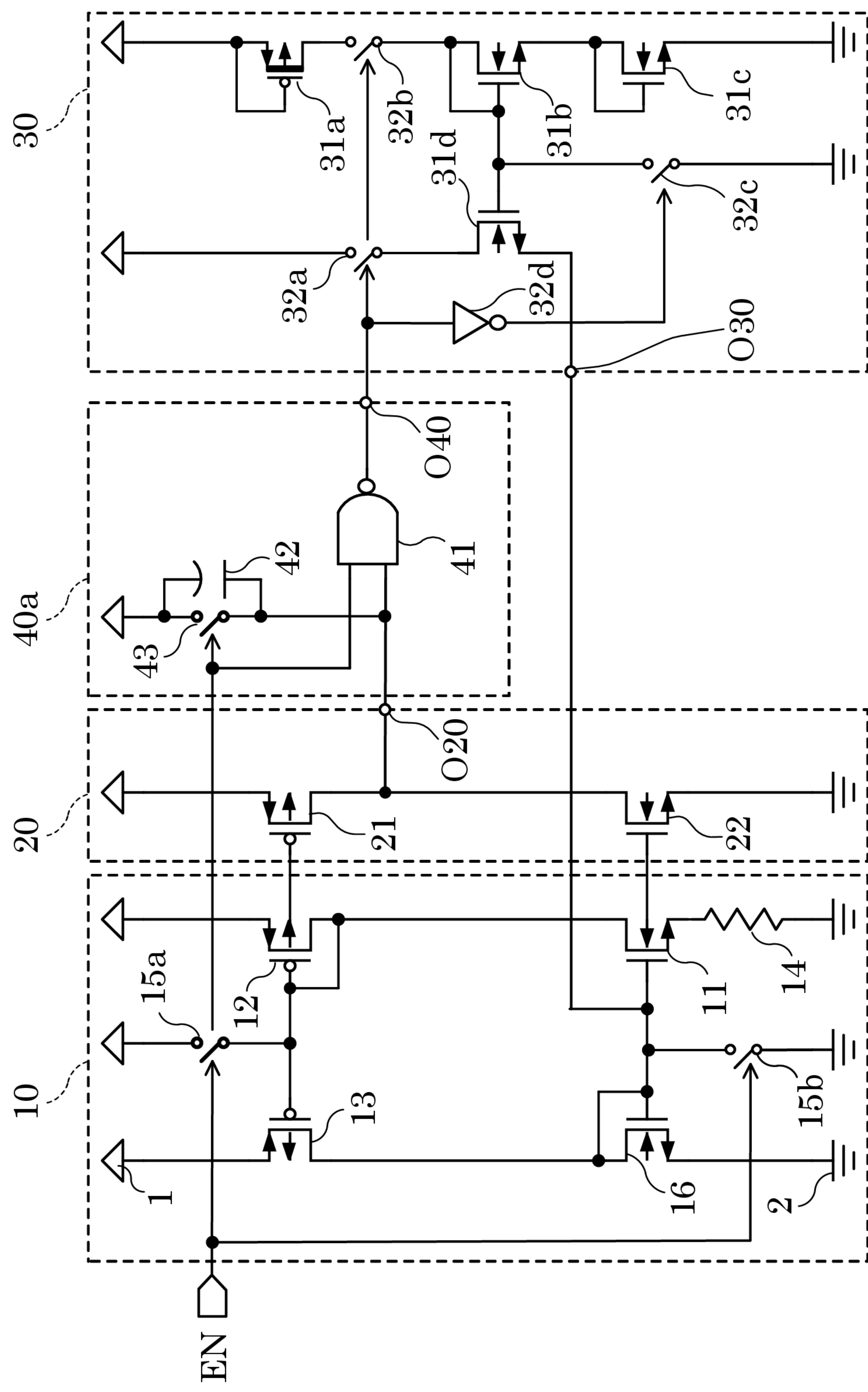
通電流流入所述電容器。

【發明圖式】

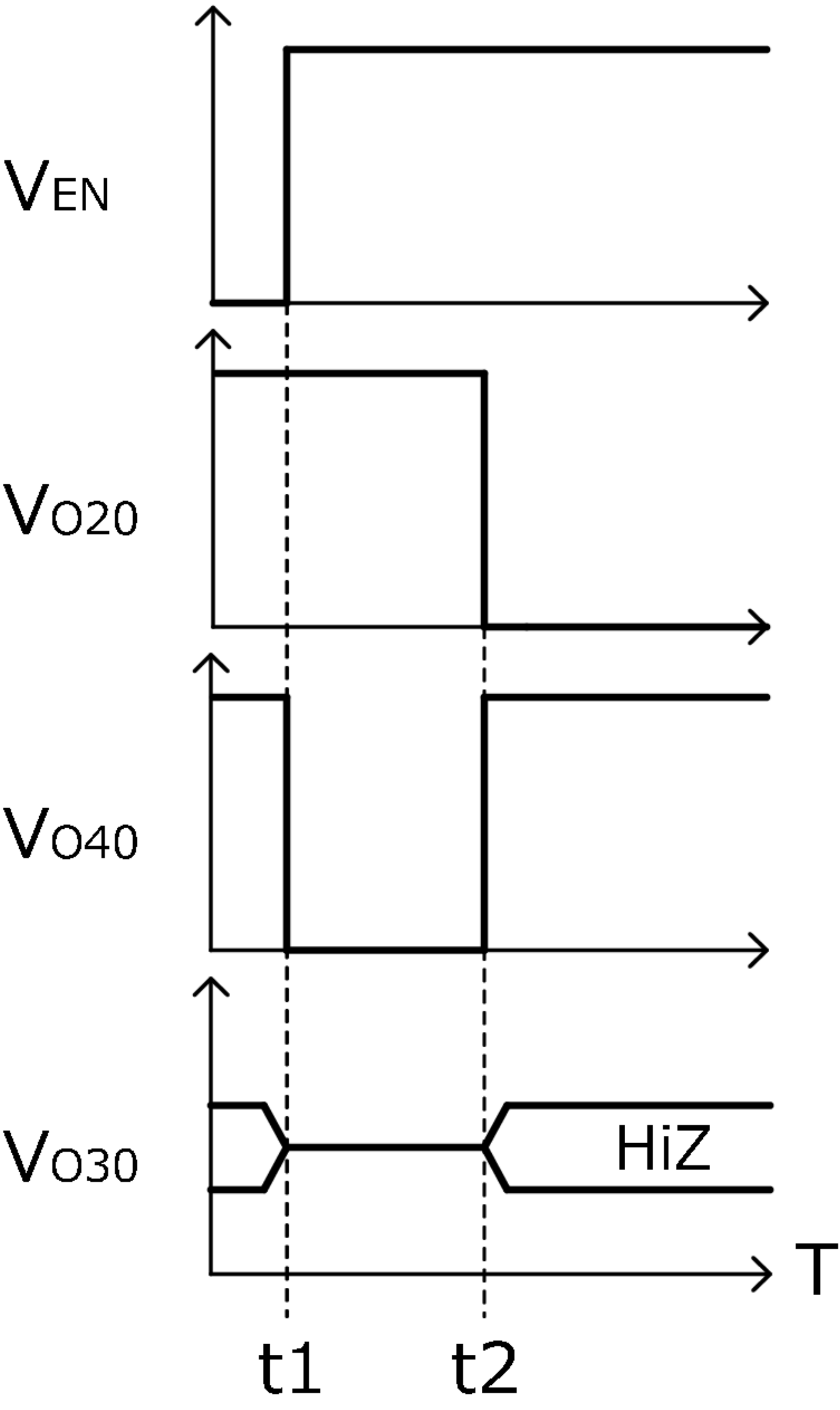


【圖1】

100a

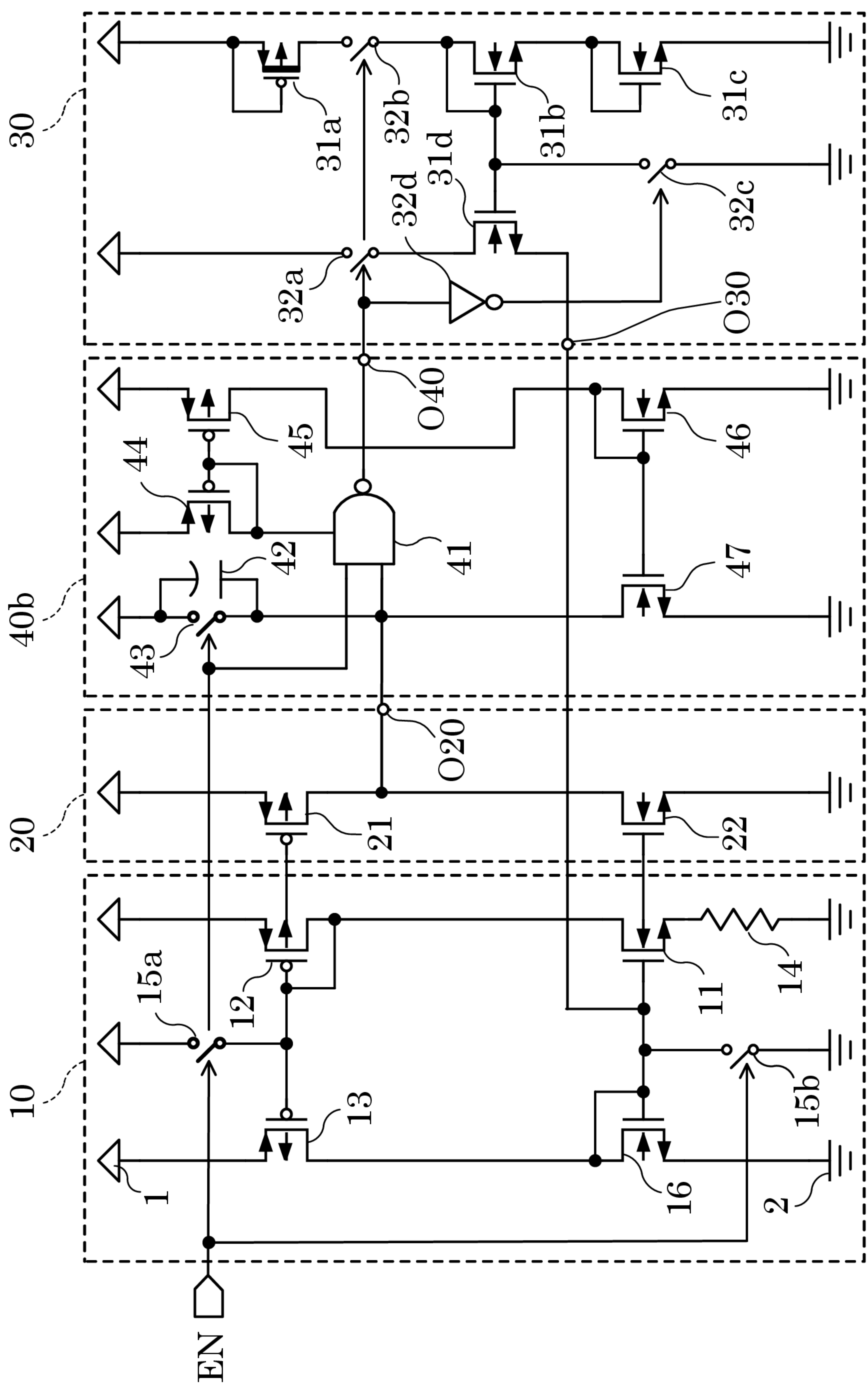


【圖2】

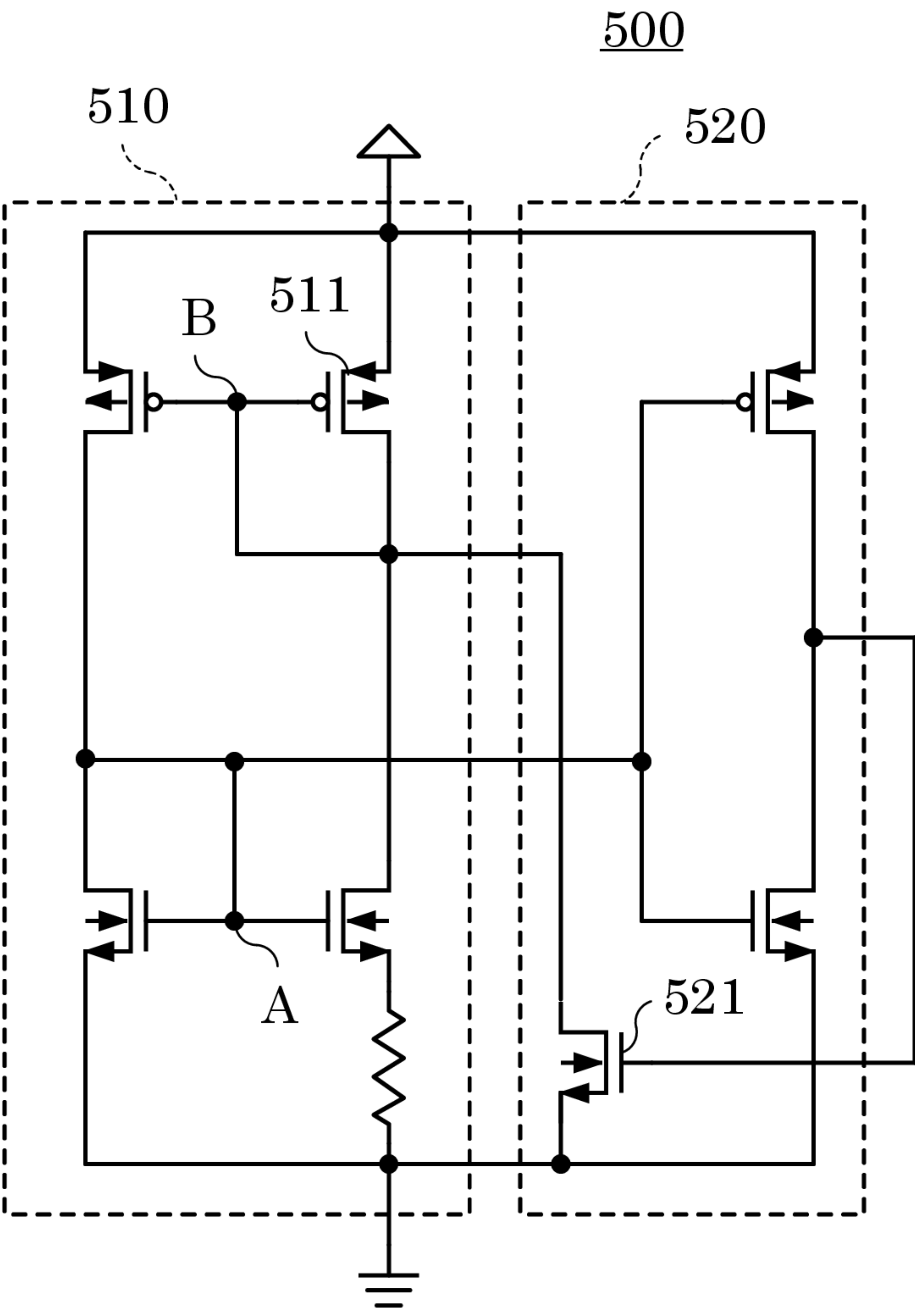


【圖3】

100b



【圖4】



【圖5】