

(19)



SUOMI - FINLAND

(FI)

PATENTTI- JA REKISTERIHALLITUS

PATENT- OCH REGISTERSTYRELSEN

FINNISH PATENT AND REGISTRATION OFFICE

(10) **FI 761573 A7**

(12) **JULKISEKSI TULLUT PATENTTIHAKEMUS
PATENTANSÖKAN SOM BLIVIT OFFENTLIG
PATENT APPLICATION MADE AVAILABLE TO THE
PUBLIC**

(21) Patentihakemus - Patentansökan - Patent application 761573

(51) Kansainvälinen patenttiluokitus - Internationell patentklassifikation -
International patent classification
H04N

(22) Tekemispäivä - Ingivningsdag - Filing date 03.06.1976

(23) Saapumispäivä - Ankomstdag - Reception date 03.06.1976

(41) Tullut julkiseksi - Blivit offentlig - Available to the public 11.12.1976

(43) Julkaisupäivä - Publiceringsdag - Publication date 12.06.2019

(32) (33) (31) Etuoikeus - Prioritet - Priority

10.06.1975 GB 7524861

(71) Hakija - Sökande - Applicant

1 • RCA Corporation, 30 Rockefeller Plaza, New York, NY 10020, AMERIKAN YHDYSVALLAT, (US)

(72) Keksijä - Uppfinnare - Inventor

1 • den Hollander, Willem, Switzerland, SVEITSI, (CH)

(74) Asiamies - Ombud - Agent

Kolster Oy Ab, Salmisaarenaukio 1, 00180 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning - Title of the invention

Synkronisoitu ja säädetty tehonsyöttö

Synkroniserad och reglerad energitillförsel

RCA Corporation, 30 Rockefeller Plaza, New York, N.Y. 10022, Yhdysvallat

Synkronisoitu ja säädetty tehonsyöttö - Synkroniserad och reglerad energitillförsel

Tämä keksintö kohdistuu synkronisoituun ja säädettyyn tehonsyöttöön.

Jotta voitaisiin ylläpitää televisiovastaanottimen optimi toiminta on toivottavaa aikaansaada säädetty tasajännite (B+) vastaanottimen eri piireihin. Lukuisia tyyppejä säädeltyjä tehonsyötön piirejä on jo käytetty halutun säädön aikaansaamiseksi. Eräs sellainen tyyppi on kytkentäsäätimen tehonsyöttö.

KytKentäsäätimen tehonsyöttö on hyvin tehokas säädellyn tehonsyötön tyyppi, koska tämä kytkinlaite kytketään vuorotellen pois ja päälle ja säätö toteutetaan säätämällä poissaolon ja päälläolon tilanteen suhteellisia kestoajkoja kytkentälaitteella.

Jotta voitaisiin saattaa minimiinsä se häiriö, minkä kytkentäsäätimen tehonsyötön poiskytkentä aikaansaa on toivottavaa synkronisoida kytkentä niiden synkronisointimerkkien kanssa, joita käytetään synkronisoimaan poik-

keutuspiirejä. Synkronisointimerkkien lisäksi täytyy B+ taso kytkeä tähän kytkinlaitteeseen aikaansaamaan takaisinkytkentä tämän B+ tason säätämiseksi.

Televisiovastaanottimissa, missä on toivottavaa eristää runko vaihtovirtajännitteen syöttölähteestä, missä on maadoitus vertailujännitteenä jotta estettäisiin käyttäjälle aiheutuvat sähköiskut vaatii B+ ja synkronisointimerkkien kytkentä tähän kytkinlaitteeseen lukuisia komponentteja tai eristysmuuntajan monimutkaisen rakenteen.

Televisiovastaanottimet, jotka käyttävät juovataajuisia poikkeutussysteemejä sitä tyyppiä, mikä on esitetty U.S.A. patenttijulkaisussa 3,452,244 missä käytetään kahta kahteen suuntaan virtaa johtavaa kytkintä tarvitsevat myöskin sisääntulon reaktanssin B+ syöttölähteen ja kommutoivan, kahteen suuntaan virtaa johtavan kytkimen välillä, jotta estettäisiin B+ lähteen oikosulkeutuminen kommutoinnin aikavälin kuluessa (toisin sanoen kun kommutointikytkin on päällekytkettynä).

Tämän keksinnön mukaisesti sisältää synkronisoitu ja säädelty tehon syöttö televisiovastaanotinta varten kytkentäsäätimen, joka soveltuu yhdistettäväksi vaihtovirtajännitteen syöttölähteeseen niin että aikaansaadaan tasajännite, jonka amplitudi on verrannollinen ensimmäisen käyttömerkin tilanteen kesto-aikaan toisen käyttömerkin tilanteen kesto-aikaan verrattuna. Oskillaattorilaitteet, jotka soveltuvat kytkettäväksi synkronisoinnin merkkien syöttölähteeseen aikaansaavat kytkentämerkin, millä on tietty ennakolta määrätty vaiheriippuvuus synkronisointimerkkeihin verrattuna. Modulointiosat kytkettynä kytkentäsäädinisiin ja oskillaattorilaitteisiin aikaansaavat säätömerkin, millä on toinen ennakolta määrätty vaiheriippuvuus kytkentämerkkiin verrattuna ja minkä amplitudi on verrannollinen tasavirtajännitteen amplitudiin. Sopivat laitteet sisältäen käyttömerkin generaattorin kytkettynä modulointiosiin ja kytkentäsäätimeen aloittavat ensimmäisenä mainitun käyttömerkin tilanteen muodostamisen seurauksena siitä että on aloitettu säätömerkki ja ne säätävät ensimmäisenä mainitun käyttömerkin tilanteen kesto-aikaa toisena mainitun käyttömerkin tilanteen kesto-aikaan verrattuna tämän säätömerkin amplitudin mukaisesti.

Yksityiskohtaisempi selitys tämän keksinnön edullisena pidetystä suoritusmuodosta toteutetaan seuraavassa olevassa yksityiskohtaisessa selityksessä sekä oheisissa piirustuksissa, joissa:

Kuvio 1 on kaaviokuva osittain lohkokaavion muodossa eristämättömästä osuudesta synkronisoitua ja säädeltyä televisiovastaanottimen tehonsyöttöä.

Kuvio 2 on kaaviokuva osittain lohkokaavion muodossa edullisena pidetystä suoritusmuodosta eristetystä osuudesta synkronisoitua ja säädeltyä televisiovastaanottimen tehonsyöttöä.

Kuviot 3A - 3J edustavat normalisoituja aaltomuotoja, joita saadaan kuvion 1 mukaisen kaavion tietyn suoritusmuodon ja kuvion 2 kaavion eri pisteissä.

Kuviot 4A - 4J edustavat normalisoituja aaltomuotoja, joita saadaan kuvion 1 mukaisen kaavion toisen suoritusmuodon ja kuvion 2 kaavion eri pisteissä.

Kuvio 1 on kaaviokuva osittain lohkokaaavion muodossa eristämättömästä osuudesta 42 televisiovastaanotinta kuvioista 1 ja 2. Vaihtovirran syöttölähde (mitä ei ole esitetty) missä on maahan yhdistetty vertailujännite on kytketty diodin 16 kautta suodinkondensaattorille 18 josta täten aikaansaadetaan positiivisen tasajännitteen muodostuminen kytkinnapaan 20 maadoitettuun vertailujännitteeseen verrattuna. Kytkinnapa 20 on yhdistetty eristysmuuntajan 22 käämityksen 22a kautta kollektorielektrodille, mitä nimitetään kytkinnavaksi I kytkentätransistorista 24. Käämitys 22a on kytketty magneettisesti ja suunnattu navoitukseltaan kuten on merkitty napaisuuspisteillä käämityksiin 22b ja 22c eristysmuuntajassa 22. Käämityksen 22b toinen kytkinnapa on merkitty kytkinnavaksi J ja toinen kytkinnapa käämityksestä 22b on merkitty kytkinnavaksi K. Käämityksen 22c toinen kytkinnapa on yhdistetty kytkinnapaan K ja toinen käämityksen 22c kytkinnapa on merkitty kytkinnavaksi L. Transistorin 24 emitterielektrodi on kytketty maadoitukseen.

Kytkinnapa 20 on myös yhdistetty vastuksen 104 kautta zener diodin 106 katodille. Zener diodin 106 anodi on kytketty maadoitukseen. Suodinkondensaattori 108 on kytketty rinnakkain zener diodin 106 kanssa. Zener diodi 106 aikaansaa säädellyn jännitteen katodielektrodille maadoitukseen verrattuna. Zener diodin 106 katodi on kytketty kollektorivastuksen 110 kautta transistorin 112 kollektorielektrodille. Transistorin 112 emitterielektrodi on yhdistetty maadoitukseen. Transistorin 112 kollektorin elektrodi on myös yhdistetty vastuksen 113 kautta transistorin 114 kantaelektrodille sekä yksiasentopiirin 32 kytkinnapaan 3. Transistorin 114 emitterielektrodi on yhdistetty zener diodin 106 katodielektrodille. Transistorin 114 kollektorin elektrodi on yhdistetty integroivan piirin 117 kautta, mikä muodostuu kondensaattorista 116 ja vastuksesta 118 rinnakkaisyhdistelmänä maadoitukseen. Transistorin 114 kollektorin elektrodi on myös kytketty transistorin 120 kantaelektrodille vastuksen 122 avulla. Transistorin 120 emitterielektrodi on kytketty maadoitukseen. Transistorin 120 kollektorielektrodi on kytketty zener diodin 106 katodille vastuksen 124 kautta, transistorin 126 kantaelektrodille vastuksen 128 avulla sekä ensimmäiselle portille 130 kahden sisääntulon NAND portista 132. Transistorin 126 emitterielektrodi on kytketty maadoitukseen ja sen kollektorielektrodi on kytketty zener diodin 106 katodille vastuksen 134 kautta sekä kytkinnapaan 4 yksiasentoisesta multivibraat-

torista 32. Transistorit 112, 114, 120 ja 126 yhdessä niihin liittyvine piiristöineen muodostavat muotoilijan ja huipunilmaisimen 28.

Toinen portti 136 kahden sisääntulon NAND portista 132 on kytketty kondensaattorin 138 kautta maadoitukseen sekä kahden sisääntulon NAND portin 132 ulostylokytkinnapaan vastuksen 140 avulla. Kondensaattori 138, vastus 140 ja kahden sisääntulon NAND portti 132 muodostavat apuna olevan oskillaattorin 26. Ulostulon kytkinnapa kahden sisääntulon NAND portista 132 on kytketty yksiasentoisen piirin 32 kytkinnapaan 5.

J Zener diodin 106 katodi yhdistetään myös yksiasentoisen piirin 32 piikkiin 14 ja transistorin 142 kollektorielektrodille. Eristysmuuntajan 40 käämityksen 40a kytkinnapa D yhdistetään vastuksen 144 kautta transistorin 142 kantaelektrodille, vastuksen 146 kautta transistorin 112 kantaelektrodille sekä suojaavan ja tasoittavan diodin 148 sekä vastuksen 150 rinnakkaisyhdistelmän kautta maadoitukseen. Toinen kytkinnapa käämityksestä 40a yhdistetään maadoitukseen. Muuntajan 40 käämitys 40a on kytketty magneettisesti käämityksen 40b kanssa ja sijoitettu napaisuudeltaan kuten on esitetty napaisuustäplillä. Käämityksen 40b toinen kytkinnapa on merkitty kytkinnavaksi M ja toinen kytkinnapa siitä on merkitty kytkinnavaksi N.

Transistorin 142 emitterin elektrodi on kytketty maadoitukseen integroivan piirin 151 kautta, mikä muodostuu rinnakkaisyhdistelmästä, missä on kondensaattori 152 sekä sarjayhdistelmänä vastus 154, potentiometrin 156 vastusosa sekä vastus 158. Transistori 142 on integraattori 151 muodostavat huipun ilmaisimen 30. Potentiometrin 156 liukuvarsi, mitä on merkitty kytkinnavaksi F on yhdistetty transistorin 160 kantaelektrodille. Tämä potentiometri mahdollistaa jännitteen asettamisen transistorin 160 kantaelektrodille transistorin 142 kantaelektrodin huippujännitteeseen verrattuna. Transistori 160 toimii yhdessä transistorin 162 sekä siihen liittyvän piiristön kanssa muodostaen jännitteen vertailijan ja differenttiaalivahvistimen 34. Transistoreiden 160 ja 162 emitterielektrodit on kytketty maadoitukseen vastuksen 164 kautta. Transistorin 160 kollektorielektrodi on yhdistetty vastuksen 166 kautta zener diodin 106 katodielektrodille ja transistorin 162 kollektorielektrodi on yhdistetty vastuksen 168 kautta zener diodin 106 katodielektrodille. Tällä tavoin kytkettynä lisääntyy jännite transistorin 162 kollektorin elektrodilla sitä mukaa kun jännite kytkinnavassa F lisääntyy tietyllä ennakolta määrätyllä jännitteen alueella, mikä määräytyy transistorin 162 kantaelektrodilla olevasta vertailujännitteestä.

Transistorin 162 kollektorin elektrodi on myös yhdistetty vastuksen 170 ja kondensaattorin 172 sarjakytkennän kautta yksiasentoisen piirin 32 kytkinnapaan 10. Vastus 170, tämä kondensaattori ja jännite transistorin 162

kollektorilla määrittelevät loogisen nollaosuuden leveyden käyttöpulssista, jonka yksiasentoinen piiri 32 tuottaa kytkinnapaan 1. Vastuksen 170 ja kondensaattorin 172 liittospiste, jota on merkitty kytkinnavaksi G on yhdistetty yksiasentoisen piirin 32 kytkinnapaan 11. Transistorin 162 kantaelektrodi on yhdistetty zener diodin 174 katodille ja yhdistetty zener diodin 106 katodille vastuksen 176 kautta. Zener diodin 174 anodi on yhdistetty maadoitukseen. Zener diodi 174 ja vastus 176 muodostavat vertailun syöttölähteen 38 sekä muodostavat suhteellisen vakinaisen jännitteen transistorin 162 kantaelektrodille ja toimivat täten vertailuosana jännitteen vertailijalle ja differentiaaliseen vahvistimelle 34.

Ulostulon kytkinnapa 1 yksiasentoisesta piiristä 32, mitä on merkitty kytkinnavaksi H on yhdistetty vastuksen 178 ja kondensaattorin 180 rinnakkaisyhdistelmän kautta transistorin 182 kantaelektrodille. Transistorin 182 kantaelektrodi on myös kytketty vastuksen 184 kautta maadoitukseen. Transistorin 182 emitterin elektrodi on kytketty maadoitukseen ja sen kollektorin elektrodi on yhdistetty käämityksen 186a toiseen kytkinnapaan käyttömuuntajasta 186 sekä maadoitukseen suurtaajuuden vaimennuspiirin kautta, mikä muodostuu vastuksen 188 ja kondensaattorin 190 sarjakytkenästä. Toinen kytkinnapa käämityksestä 186a on yhdistetty vastuksen 192 kautta kytkinnapaan 20 sekä kondensaattorin 194 kautta maadoitukseen.

Käyttömuuntajan 186 toinen käämitys 186b, joka napaisuudeltaan on sijoitettu käämitykseen 186a verrattuna kuten on osoitettu napaisuustäpällä, on toiselta kytkinnavaltaan yhdistetty maadoitukseen ja toiselta kytkinnavaltaan se on yhdistetty kondensaattorin 196 ja vastuksen 198 rinnakkaisyhdistelmän avulla transistorin 24 kantaelektrodille. Transistorin 24 kantaelektrodi on myös yhdistetty vastuksen 200 ja suojadiodin 202 rinnakkaisyhdistelmän kautta maadoitukseen. Transistorin 24 emitterin elektrodi on kytketty maadoitukseen ja sen kollektorin elektrodi, mitä on merkitty kytkinnavaksi I on yhdistetty maadoitukseen suurtaajuuden vaimenninpiirin kautta, joka muodostuu vastuksen 204 ja kondensaattorin 206 sarjayhdistelmästä. Transistori 182 ja siihen liittyvä piiristö muodostavat käyttöpiirin 36 mikä aikaansaa tehon vahvistuksen ja napaisuuden inversion sille merkille, joka kehitetään yksiasentoisen piirin 32 kytkinnapaan H.

Kuvio 2 on kaaviokuva osittain lohkokaaavion muodossa edullisena pidetystä suoritusmuodosta eristettyä osuutta 44 synkronisoidusta ja säädetyistä tehonsyötöistä kuvioiden 1 ja 2 televisiovastaanottimelle. Kytkinnavat J, K, L, M ja N kuviosta 2 on yhdistetty vastaaviin kytkinnapoihin kuviosta 1.

Käämityksen 22b kytkinnapa J on yhdistetty diodin 52 anodielektrodille. Diodin 52 katodin elektrodi, joka on merkitty kytkinnavaksi C muodostaa sykkivän tasavirran jännitteen poikkeutussysteemille 53 ja se on yhdistetty SCR osan 54 anodielektrodille sekä vaimennindiodin 56 katodielektrodille.

Tämä SCR 54 ja vaimennindiodi 56 muodostavat kommutoinnin kytkimen 58. Katodielektrodi SCR osasta 54 ja vaimennindiodin 56 anodin elektrodi on yhdistetty maadoituksen jännitteeseen. Kytkinnapa C on myös yhdistetty SCR osan 60 anodille kommutoivan piirin 62 avulla, joka muodostuu kommutoivan induktanssin 64, tietyn kommutoivan kondensaattorin 66 ja toisen kommutoivan kondensaattorin 68 sarjayhdistelmästä. Apuna oleva kondensaattori 70 on yhdistetty kommutoivien kondensaattorien 66 ja 68 liitospisteen sekä vertailujännitteen väliin. Vaimennindiodi 72 on kytketty antirinnakkaisyhdistelmänä SCR osan 60 kanssa muodostamaan piirtokytkin 73. Anodiosa SCR tasasuuntaajasta 60 on yhdistetty ikeen käämityksien 74 sarjan ja S-muotoilevan kondensaattorin 76 sarjayhdistelmän kautta vertailujännitteeseen. Anodiosa SCR tasasuuntaajasta 60 on myös yhdistetty käämityksen 78a suurjännitemuuntajasta 78 sekä tasavirran salpaavan kondensaattorin 80 sarjayhdistelmän kautta vertailujännitteeseen. Piirron SCR porttipiiri 98, mikä muodostuu vastuksesta 278, kondensaattorista 280, kondensaattorista 282, vastuksesta 284 sekä induktanssista 286 kytkettynä SCR 54 anodielektrodin ja SCR 60 hilaelektrodin väliin mahdollistavat piirron SCR osan 60 portituksen oikeassa pisteessä poikkeutuksen aikavälillä ($t_0 - t_0'$ kuvioissa 3 ja 4).

Suurjännitemuuntajan 78 käämitys 78b on toiselta kytkinnavaltaan yhdistetty suurjännitteen kertojaan ja tasasuuntaajaan 82. Ulostulon kytkinnapa 84 suurjännitteen kertojasta ja tasasuuntaajasta 82 on yhdistetty kuvaputkelle (mitä ei ole esitetty). Käämityksen 78b aikaansaamat pulssit tasasuunnataan ja ne lisätään suurjännitteen kertojassa ja tasasuuntaajassa 82 niin että muodostetaan suurjännitteinen tasavirran jännite kytkinnapaan 84, mikä tarvitaan aikaansaamaan tarvittava säteen virta kuvaputkella. Käämityksen 78c toinen kytkinnapa on yhdistetty vertailujännitteeseen ja toinen kytkinnapa on yhdistetty vaakaoskillaattorin ja automaattisen vaiheensäädön (APC) piiriin 96.

Kytkinnapa K on yhdistetty diodin 86 anodielektrodille ja diodin 86 katodielektrodi on yhdistetty kondensaattorin 88 kautta vertailujännitteeseen. Diodin 86 katodi, mikä muodostaa B+ syöttölähteen on myös yhdistetty vastukseen 208 kautta kytkinnapaan M. Kytkinnapa M on yhdistetty vastuksen 210 ja suodinkondensaattorin 212 rinnakkaisyhdistelmän läpi vertailujännitteeseen. Diodin 86 katodi on myös yhdistetty vastuksen 214 kautta zener diodin 216 katodielektrodille. Zener diodin 216 anodielektrodi on yhdistetty vertailujännitteeseen. Suodinkondensaattori 218 on yhdistetty rinnakkain zener diodin 216 kanssa. Zener diodin 216 katodielektrodi on yhdistetty vertailujännitteeseen sarjayhdistelmän läpi, mihin kuuluvat vastus 220 sekä rinnakkaiskytkentä muodostuen zener diodista 224 ja kondensaattorista 226, diodin 224 katodielektrodin ollessa yhdistetty yksiasentoisen

multivibraattorin 222 kytkinnapaan 14 ja diodin 224 anodielektrodin ollessa yhdistetty vertailujännitteeseen. Yksiasentoisen piirin 222 kytkinnapa 14 on kytketty vastuksen 228 ja kondensaattorin 230 sarjayhdistelmän kautta yksiasentoisen piirin 222 kytkinnapaan 10. Vastuksen 228 ja kondensaattorin 230 liitospiste on yhdistetty yksiasentoisen piirin 222 kytkinnapaan 11. Yksiasentoisen piirin 222 ulostulon kytkinnapa 6 on yhdistetty vastuksen 232 kautta kytkentätransistorin 234 kantaelektrodille sekä nopean purkausdiodin 236 kautta vertailujännitteeseen. Transistorin 234 emitterielektrodi on yhdistetty tason siirtävän diodin 238 kautta vertailujännitteeseen. Vastus 228, kondensaattori 230 ja jännite yksiasentoisen piirin 222 kytkinnavassa 14 määräävät sen merkin loogisen ykkösosuuden pituuden, minkä yksiasentoisen piiri 222 aikaansaa kytkinnapaan 6.

Transistorin 234 kollektorin elektrodi, mikä muodostaa säätömerkin, jonka amplitudi on verrannollinen B+ jännitteeseen, kytketään kytkinnapaan N sekä suurtaajuuden vaimenninpiirin kautta, joka muodostuu vastuksen 240 ja kondensaattorin 242 sarjayhdistelmästä vertailujännitteeseen. Kytkinnavat 3 ja 7 yksiasentoisesta piiristä 222 on yhdistetty vertailujännitteeseen. Yksiasentoinen piiri 222, transistori 234 sekä siihen liittyvä piiristö muodostavat modulaattorin 90.

Zener diodin 216 katodielektrodi on myös yhdistetty vastuksen 244 kautta vaakaoskillaattorin ja APC piirin 96 kytkinnapaan 1 sekä suurtaajuuden ohituskondensaattorin 246 sekä pientaajuuden suodinkondensaattorin 248 rinnakkaisyhdistelmän kautta vertailujännitteeseen. Kytkinnapa 16 oskillaattorista ja APC piiristä 96 on yhdistetty vertailujännitteeseen. Synkronoinnin syöttölähde 92, mikä muodostaa kytkentämerkin juovan poikkeutustaajuudella on myös yhdistetty oskillaattorin ja APC piirin 96 niin että aikaansaadaan sen merkin oikea vaiheitus, joka muodostetaan ulostulon kytkinnapaan A oskillaattorissa ja APC piirissä 96, jotta synkronisoitaisiin se pulssi, mikä on kehitetty käämityksessä 78c sen synkronisoivan merkin kanssa, jonka synkronisoinnin syöttölähde 92 aikaansaa. Ulostulon kytkinnapa A on yhdistetty RF kuristimen 250 ja vastuksen 252 sarjayhdistelmän kautta yksiasentoisen piirin 222 kytkinnapaan 5. Kuristimen 250 ja vastuksen 252 liitospiste on yhdistetty vastuksen 254 kautta vertailujännitteeseen sekä vastuksen 256 ja kondensaattorin 218 sarjayhdistelmän kautta transistorin 260 kantaelektrodille. Vastuksen 256 ja kondensaattorin 258 liitospiste on yhdistetty kondensaattoriin 262 läpi vertailujännitteeseen. Vastus 256 ja kondensaattori 262 muodostavat viiveen merkille oskillaattorin sekä ja APC piirin 96 kytkinnavan A ja transistorin 260 kantaelektrodin välillä. Transistorin 260 kantaelektrodi on yhdistetty vastuksen 264 kautta vertailujännitteeseen. Transistorin 260 emitterin elektrodi on yhdistetty vertai-

lujännitteeseen ja transistorin 260 kollektorin elektrodi on yhdistetty vastuksen 266 kautta zener diodin 216 katodielektrodille sekä transistorin 268 kantaelektrodille vastuksen 270 välityksellä. Transistorin 268 kantaelektrodi on yhdistetty vertailujännitteeseen kondensaattorin 272 kautta. Vastus 270 ja kondensaattori 272 muodostavat pulssin venyttimen ja aikaansaavat jonkin verran ylimääräistä viivettä. Transistorin 268 emitterin elektrodi on yhdistetty zener diodin 216 katodielektrodille ja on transistorin 268 kollektorin elektrodi yhdistetty vertailujännitteeseen vastuksen 274 kautta sekä SCR tasasuuntaajan 54 hilaelektrodille kondensaattorin 276 välityksellä. Transistorit 260 ja 268 sekä niihin liittyvä piiristö muodostavat pulssin muotoilun ja viiveen piirin 94.

Transistori 24, joka toimii yhdessä diodin 16, kondensaattorin 18, eristysmuuntajan 22, diodin 52, diodin 86 ja kondensaattorin 88 kanssa muodostaa kytkennän säätimen. Kytkentäsäädin muodostaa B+ arvon, jonka amplitudi on verrannollinen siihen kesto aikaan, jonka transistori 24 on päälle kytkettynä verrattuna siihen kesto aikaan jonka transistori 24 on pois kytkettynä käyttömerkkien avulla.

Koska eristämätön osuus 42 (kuvio 1) toimii yhdessä eritetyn osuuden 44 (kuvio 2) kanssa tulee toiminnan esitys tarkastelemaan samanaikaisesti sekä kuviota 1 että kuviota 2. Myöskin tullaan toimintaa kuvaamaan viitaten ensinnä kuvioden 3A - 3J sekä 4A - 4J umpiviivoilla piirrettyihin käyriin ja vasta sitten katkoviivoilla piirrettyihin käyriin.

Vaihtovirran syöttölähde (mitä ei ole esitetty) aikaansaa vaihtovirran jännitteen, joka tasasuunnataan diodilla 16 ja suodatetaan kondensaattorin 18 avulla kehittämällä kytkinnäpään 20 tasajännitteen maadoitukseen verrattuna. Tasajännite kytkinnäpassa 20 aikaansaa eristämättömän osuuden 42 virroitettumisen kuvioden 1 ja 2 televisiovastaanottimesta.

Ennenkuin energiaa voidaan siirtää käämityksestä 22a käämityksiin 22b ja 22c, mikä toteuttaa eristetyn osuuden 44 virroitettumisen televisiovastaanottimesta kuvioden 1 ja 2 mukaan, täytyy transistori 24 vuorotellen kytkä pois päältä ja taas päälle mikä täten muodostaa vaihtovuon eristysmuuntajan 22 sydänsä. Transistorin 24 tällaisen kytkintöiminnan puuttuessa ei mitään B+ jännitettä kehity diodin 86 katodille ja tämän johdosta ei esiinnyt mitään merkkiä kytkinnäpassa D eristysmuuntajan 40 käämityksessä 40a.

Kun mitään merkkiä ei esiinny kytkinnäpassa D transistori 212 sammutetaan, mikä täten muodostaa kytkinnäpään E loogisen ykköstilän. Looginen ykköstaso kytkinnäpassa E mahdollistaa transistorin 114 sammuttamisen. Tullaan oletamaan, että eristämätön osuus 42 on jo aikaisemmin virroitettu suhteellisen pitkän ajanjakson verran ja tämän johdosta transistorin 114 kollektorin elektrodi on maadoitusjännitteessä (loogisessa nolatilassa).

Kun transistorin 114 kollektorin elektrodi on loogisessa nollatilassa on transistorin 120 kantaelektrodi loogisessa nollatilassa ja tämän johdosta transistori 120 on poiskytkettynä. Kun transistori 120 on poiskytkettynä ovat transistorin 120 kollektorin elektrodi, transistorin 126 kantaelektrodi ja kytkinnäpää 130 kahden sisääntulon NAND portista 132 loogisessa ykköstilassaan. Kun transistorin 126 kantaelektrodilla vallitsee looginen ykköstitila sen kollektorin elektrodi saatetaan loogiseen nollatilaan.

Kun kytkinnäpäässä E on looginen ykköstitila ja transistorin 126 kollektorin elektrodilla looginen nollatila toimii yksiasentoinen piiri 132 kytkinnäpään 5 positiiviseen suuntaan tapahtuvien siirtymien perusteella. Kun looginen ykköstitila on kytkinnäpäässä 130 kahden sisääntulon NAND portista 132 saa yksiasentoisen piirin 32 kytkinnäpää 5 vuorotellen pulsseja loogisesta ykköstitilasta loogiseen nollatilaan taajuudella, mikä määräytyy kondensaattorista 138 ja vastuksesta 140.

Merkin puuttuessa kytkinnäpäästä D käämityksessä 40a on myös transistori 142 sammutettuna, tämän johdosta jännite kytkinnäpäässä F on loogisessa nollatilassa mikä täten sijoittaa transistorin 160 sammutetuksi ja transistorin 162 maksimijohtavuuteen. Kun transistori 162 on maksimijohtavuudessaan on jännite transistorin 162 kollektorin elektrodilla siinä minimijännitteessä, mikä määräytyy zener diodin 174 zener jännitteestä sekä vastuksista 164 ja 168. Koska jännite transistorien 162 kollektorilla on pienempi kuin mitä on zener diodin 106 zener jännite tulee kondensaattorin 172 varautumisnopeus olemaan pienempi kuin mitä transistorin 162 ollessa sammutettuna. Tämä kondensaattorin 172 hidas varausnopeus mahdollistaa minimisuuruisen loogisen ykköstitäpulsin kestoajan (maksimisuuruisen yksiasentoisen piirin jakso) tuotettuna yksiasentoisella piirillä 32 ulostulon kytkinnäpään H kun mitään merkkiä ei vaikuta kytkinnäpäässä D.

Siirtymät loogisesta nollatilasta loogiseen ykköstitilaan yksiasentoisen piirin 32 kytkinnäpäässä 5, mikä toteutetaan apuna olevan oskillaattorin 26 avulla aikaansaa siirtymiä loogisesta ykköstitilasta loogiseen nollatilaan kytkinnäpäässä H sekä negatiivisen siirtymän kytkinnäpään G. Kun kondensaattori 172 varautuu vastuksen 168 kautta alkaa jännite kytkinnäpäässä G muuttumaan yhä positiivisemmaksi. Kun jännite kytkinnäpäässä G saavuttaa tietyn kynnysjännitteen tason, joka määräytyy yksiasentoisen piirin 32 ominaisuuksista tapahtuu kytkinnäpäässä H siirtyminen loogisesta nollatilasta loogiseen ykköstitilaan.

Siirtymät loogisesta ykköstitilasta loogiseen nollatilaan kytkinnäpäässä H kuten on esitetty hetkenä t_0 kuviossa 3H aikaansaa transistorin 182 sammuttamisen ja positiivisen jännitteen muodostumisen transistorin 24 kanta-

elektrodille maadoitukseen verrattuna. Kun transistorin 24 kantaelektrodilla on positiivinen jännite kulkee virtaa kytkinnavalta 20 eristysmuuntajan 22 käämityksen 22a ja transistorin 24 kautta maadoitukseen. Käämityksen 22a kautta kulkeva virta transistorin 24 ollessa kyllästytneenä muodostaa loogisen nollatilan kytkinnapaan I kuten on esitetty kuviossa 3I sekä negatiivisen jännitteen kytkinnapaan J ja kytkinnapaan K kytkinnapaan L verrattuna käämityksissä 22b ja 22c samaan tapaan mitä on esitetty kuviossa 3J.

Kun yksiasentoisen piirin 32 kytkinnavan H merkki toteuttaa siirtymisen loogisesta nollatilasta loogiseen ykköstilaan kuten on esitetty hetkenä t_6 kuviossa 3H sijoitetaan transistori 182 kyllästystilaan, mikä täten muodostaa negatiivisen jännitteen transistorin 24 kantaelektrodille maadoitukseen verrattuna. Kun transistorin 24 kantaelektrodilla on negatiivinen jännite on transistori 24 sammutettuna mikä täten aikaansaa sen kentän luhistumisen, joka on eristysmuuntajassa 22 transistorin 24 ollessa kyllästytneenä. Eristysmuuntajan 22 kentän luhistuminen muodostaa positiivisen jännitteen kytkinnapoihin J ja K kytkinnapaan L verrattuna käämityksessä 22b ja 22c samaan tapaan mitä on esitetty kuviossa 3J.

Kun tuotetaan samantapainen merkki mitä on esitetty kuviossa 3J kytkinnapaan J ja K käämityksistä 22b ja 22c kehitetään pulssimainen tasavirta kytkinnapaan C ja diodin 86 katodille kehittyä jännite B+. Kun diodin 86 katodille kehitetään jännite B+ oskillaattorin ja APC piiri 96 aloittavat merkin tuottamisen, mikä on samankaltainen kuin kuviossa 3A esitetty, tämän tullessa kytkinnapaan A. Kytkinnavassa A oskillaattorilta ja APC piiriltä 96 ilostulona oleva merkki aikaansaa yksiasentoisen piirin 222 liipaisun, mikä täten mahdollistaa merkin yksiasentoisen piirin 222 kytkinnapaan 6 samaan tapaan kuin mitä on esitetty kuviossa 3D, mutta vakinaisella amplitudilla. Yksiasentoisen piirin 222 kytkinnavassa 6 oleva merkki aikaansaa transistorin 234 kytkennän sekä sellaisen aaltomuodon kehittämisen kytkinnapaan D mitä on esitetty kuviossa 3D. Merkin amplitudi kytkinnavassa D on suoraan verrannollinen siihen B+ jännitteen amplitudiin, joka aikaansaadaan diodin 86 katodille. Merkki oskillaattorin ja APC piirin 96 kytkinnavassa A muotoillaan ja sitä viivytetään muotoilijan ja viivepiirin 94 avulla mikä täten aikaansaa portitusmerkin kytkinnapaan B kuten on esitetty kuviossa 3B. Tämän lisäksi komponenttien valinnan ansiosta pulssien muotoilijan ja viiveen piirissä 94 ja modulaattorissa 90 kehitetään pulsseja kytkinnapaan D muuntajalla 40 ennenkuin pulsseja kehitetään kytkinnapaan B aluksi suoritettun käynnistymisen aikana tehon syötölle (toisin sanoen ennen hetkeä t_0):

Siirtyminen loogisesta nollatilasta loogiseen ykköstilaan ulostulon kytkinnavassa B pulssin muotoilijassa ja viivelaitteessa 94 tapahtuu hetkenä t_1 kuten on esitetty kuviossa 3B täten aikaansaaden takuun siitä, että kommutoinnin kytkin 58 ei kytkeydy päälle ennenkuin sen jälkeen kun jännite kytkinnavassa J muuttuu negatiiviseksi. Jännite kytkinnavassa J pysyy negatiivisena aikavälin $t_0 - t_6$. Koska kommutoinnin kytkin 58 lopettaa johtamisen hetkenä t_4 kuten on esitetty kuviossa 3C ei mitään oleellista virtaa kulje diodin 52 kautta kommutointikytkimen 58 johtaessa. Poikkeutussysteemi 53 toimii tunnettuun tapaan kuten on kuvattuna U.S.A. patenttijulkaisussa no: 3,458,244 ja kehittää täten pulsseja käämityksen 78c yli, jotka kytkettynä oskillaattorille ja APC piirille 96 sekä verrattuna synkronointilähteen 92 aikaansaamiin merkkeihin kehittävät merkin ulostulon kytkinnapaan A, mikä ylläpitää niiden merkkien, joita aikaansaadaan synkronisoinnin syöttölähteellä 92 ja pulssien käämityksen 78c yli synkronisointia.

Hetkenä t_0 aloitetaan positiivinen pulssi kytkinnavassa D käämityksessä 40a. Positiivisen pulssin aloittaminen aikaansaa kyllästyksen transistorille 112 vastuksen 146 avulla täten muodostaen loogisen nollatilan kytkinnapaan E. Looginen nollatila kytkinnavassa E aikaansaa kannalta emitterille virran transistorissa 114 vastuksen 113 kautta mikä johtaa transistorin 114 kyllästystilaan. Kun transistori 114 on kyllästystilassaan on jännite transistorin 114 kollektorilla looginen ykköstila. Kun transistorin 114 kollektorielektrodilla on looginen ykköstila sijoitetaan transistori 120 kyllästystilaan sen kannalta emitterille virtamäärän vaikutuksesta, jonka vastus 122 aikaansaa. Kun transistori 120 on kyllästystilassa on jännite kytkinnavassa 130 kahden sisääntulon NAND portissa 132 looginen nollatila ja transistorin 126 kantaelektrodi on loogisessa nollatilassa. Kun kahden sisääntulon NAND portti 132 looginen nollatila ja transistorin 126 kantaelektrodi on loogisessa nollatilassa. Kun kahden sisääntulon NAND portti 132 on loogisessa nollatilassa kytkinnavaltaan 130 saatetaan apuna oleva oskillaattori 26 pois toiminnasta, mikä täten ylläpitää loogisen ykköstilan kahden sisääntulon NAND portin 132 ulostulossa. Kun transistorin 126 kantaelektrodilla on looginen nollatila on transistorin 126 kollektorin elektrodi loogisessa ykköstilassa. Kun transistorin 126 kollektori on loogisessa ykköstilassa ja kahden sisääntulon NAND portin 132 ulostulo on loogisessa ykköstilassa, yksiasentoinen piiri 32 kehittää siirtymän loogisesta ykköstilasta loogiseen nollatilaan ulostulon kytkinnapaan H kuten on esitetty kuviossa 3H kun siirtymä loogisesta nollatilasta loogiseen ykköstilaan tapahtuu kytkinnavan D osuudella käämityksessä 40a, kuten on esitetty tapahtuvaksi hetkenä t_0 kuviossa 3D.

Kun vaihdellaan integraattorin 115 aikavakiota huipun ilmaisimessa 30 voidaan toteuttaa kaksi erilaista toimintatapaa. Kumpikin näistä toimintatavoista on tarkasteltavissa eri suoritusmuotona eristämättömästä osuudesta 42 television vastaanottimessa.

Ensimmäisessä suoritusmuodossa käytetään integraattoria 151, jonka aikavakio on paljon pitempi kuin pulssien toistotaajuus ($t_0 - t_0'$) oskillaattorilla ja APC piirillä 96. Tällä pitkällä aikavakiolla positiiviset pulssit käämityksen 40a kytkinnavassa D aikaansaavat jännitteen kondensaattorin 152 yli, mikä on lähes vakinainen ja suuruudeltaan likimain yhtä suuri kuin positiivisten pulssien maksimiampplitudi kytkinnavassa D. Jännite, joka on verrannollinen jännitteeseen kondensaattorin 152 yli sijoitetaan tämän johdosta kytkinnapaan F ja se on esitetty kuviossa 3F.

Edellyttäen että positiivisen pulssin amplitudi kytkinnavassa D on ennakolta määrättyllä alueella, jolla jännitteen vertailija 34 toimii, on jännite transistorin 162 kollektorilla verrannollinen jännitteeseen kytkinnavassa F.

Hetkenä t_0 jännite yksiasentoisen piirin 32 kytkinnavassa G siirtyy negatiiviseksi kuten on esitetty kuviossa 3G. Hetken t_0 jälkeen jännite kytkinnavassa G alkaa lisääntymään eksponenttiallisella nopeudella mikä määräytyy jännitteestä transistorin 162 kollektorilla. Kun jännite kytkinnavassa G saavuttaa kynnystason mikä on määritetty yksiasentoisen piirin 32 ominaisuuksilla siirtyy ulostulon kytkinnapa H yksiasentoisesta piiristä 32 loogisesta nolatilasta loogiseen ykköstilaan kuten on esitetty kuviossa 3H hetkenä t_6 .

Siirtymät kytkinnavassa H aikaansaavat vastaavat siirtymät kytkinnavoissa I, J ja K kuten on kuvattu yllä niissä olosuhteissa, joissa apuna oleva oskillaattori 26 on toiminnassa. Siirtymät kytkinnavoissa I, J ja K mahdollistavat poikkeutussysteemin 53 toiminnan sekä B+ jännitteen muodostamisen diodin 86 katodilla täten ylläpitäen eristetyn osuuden 44 toimintaa.

Modulaattorin 90 ja pulssin muotoilijan sekä viiveen 94 komponentit valitaan viivyttämään portituspulssien muodostamista kytkinnavassa B ohimenevän jakson aikana kunnes positiiviset pulssit kytkinnavassa C ovat vaiheriippuvuudeltaan oikein niihin merkkeihin verrattuna, joita aikaansaadaan synkronisoinnin lähteellä, jotta estettäisiin virran kulku diodin 52 kautta kommutointikytkimen 58 johtaessa. Edellämäinittu viive estää liiallisen suuren virran kulun diodin 52 kautta tehonsyötön käynnistysvaiheen aikana.

Kun B+ lisääntyy pulssin amplitudi kytkinnavassa D pienentyy kuten on esitetty kuvion 3D katkoviivalla ja muodostetaan suurempi jännite kytkin-

paan F kuten on esitetty kuviossa 3F ja jännite kytkinnavassa G saavuttaa kynnysarvon tason pisteessä t_5 pisteen t_6 sijaan. Kun jännite kytkinnavassa G saavuttaa kynnysarvon tason nopeammin on ajallinen kesto aika, jonka kuluessa jännite kytkinnavoissa H, I, J ja K ovat loogisessa nollatilassaan pienempi kunkin poikkeutuksen aikavälin kuluessa. Tämä muutos kytkinnavoissa J ja K johtaa pientymään huippujännitteessä kytkinnavassa J ja B+ arvossa sille tasolle, jonka aikaansaa umpinaisella piirretty käyrä kuviosta J, vaikkakin huipusta huippuun jännite kytkinnavoissa J ja K on korkeampi kuin mitä se oli alkuperäisissä olosuhteissa. Kun ylläpidetään suhteellisen vakinainen huipun jännite kytkinnavassa J ja suhteellisen vakinainen B+ jännite pysyy eristetyn osuuden 44 toiminta suhteellisen vakinaisena.

Eräs toinen suoritusmuoto käyttää integraattoria 151, minkä aikavakio on lyhyempi kuin mitä on pulssien toistotaajuus oskillaattorilla ja APC piirillä 96. Kun aikavakio on lyhyt aikaansaa positiivinen pulssi kytkinnavassa D käämityksestä 40a jännitteen transistorin 142 emitterin elektrodille, mikä on likimäärin yhtä suuri kuin mitä on maksimiamplitudi siitä positiivisesta pulssista, mikä aikaansaadaan kytkinnapaan D aikavälin $t_0 - t_1$ kuluessa. Transistorin 142 emitterielektrodilla olevaan jännitteeseen verrannollinen jännite muodostetaan kytkinnapaan F. Hetkenä t_0 kehitetään jännite kytkinnapaan F mikä on yli zener diodin 174 zener jännitteen. Tämä tilanne aikaansaa transistorin 160 suurimman mahdollisen johtavuuden ja transistorin 162 sammumisen. Kun transistori 162 on sammutettuna transistorin 162 kollektorin elektrodi on jännitteessä, mikä on likimäärin yhtä suuri kuin zener diodin 106 zener jännite, mikä täten aikaansaa suhteellisen nopean kondensaattorin 172 varaamisen tasolta kohdassa t_0 kuten on esitettyä kuviossa 4G.

Se piste, missä jännite kytkinnavassa G saavuttaa kynnysarvon tason kuten on esitettyä kuviossa 4G määrittelee milloin merkki yksiasentoisen osan 32 ulostulon kytkinnavassa H toteuttaa siirtymän loogisesta nollatilasta loogiseen ykköstilaa.

Hetkenä t_1 jännite kytkinnavassa D siirtyy negatiiviseksi, mikä aikaansaa transistorin 112 sammutuksen sekä loogisen ykköstilaa kytkinnapaan E. Kun kytkinnavassa E on looginen ykköstila sijoitetaan transistori 114 sammutukseen ja kondensaattori 116 alkaa purkautumaan vastuksen 118 sekä vastuksen 122 ja transistorin 120 kannalta emitterille liitoksen sarjayhdistelmän läpi. Niitten pulssien toistumistaajuuden johdosta, joita aikaansaadaan kytkinnapaan D käämityksestä 40a eristysmuuntajassa 40 verrattuna kondensaattorin 116, vastuksen 118 ja vastuksen 122 aikavakioon ei jännite transistorin 114 kollektorin elektrodilla laske sellaisen tason alapuolelle, joka ylläpitää

transistorin 120 kyllästystilannetta kytkinnapaan D muodostettujen pulssien välillä. Tämän johdosta kytkinnapa 130 kahden sisääntulon NAND portista 132 pysyy loogisessa nollatilassaan ja NAND portin 132 ulostulo pysyy loogisessa ykköstilassa.

Negatiivisen jännitteen vaikuttaessa kytkinnavassa D käämityksestä 40a on transistori 142 sammutettuna ja kondensaattori 152 alkaa purkautumaan vastuksien 154, 156 ja 158 kautta kuten on esitetty kuviossa 4F ajanhetken t_1 ja t_0' välillä. Hetkenä t_2 jännite kytkinnavassa F on suuruudeltaan yhtä suuri kuin zener diodin 174 zener jännite. Kun jännite kytkinnavassa F laskee juuri tämän tason alapuolelle sammuu transistori 160 ja transistori 162 sijoitetaan maksimijohtavuuteen. Aikavälin $t_2 - t_6$ kuluessa pysyy transistori 162 maksimijohtavuudessaan ja kondensaattorin 172 varaamisen nopeus on pienempi kuin mitä on kondensaattorin 172 varaamisnopeus kun transistori 162 on sammutettuna kuten on esitetty kuviossa 4G. Hetkenä t_6 merkin ulostulo ulostulon kytkinnavassa H siirtyy loogisesta nollatilasta loogiseen ykköstilaa kuten on esitetty kuviossa 4H seurauksena jännitteen kytkinnavassa G kynnysarvon tason saavuttamisesta kuten on esitetty kuviossa 4G.

Positiiviset ja negatiiviset siirtymät ulostulon kytkinnavassa H yksiasentoisella piirillä 32 aikaansaavat positiiviset ja negatiiviset siirtymät kytkinnavassa I ja kytkinnavassa J kuten yllä on kuvattu niissä olosuhteissa, joissa apuna oleva oskillaattori 26 on toiminnassa.

Kun pulssin amplitudi kytkinnavassa D käämityksessä 40a lisääntyy kuten on esitetty katkoviivalla kuviossa 4D, lisääntyy jännitteen maksimi-amplitudi kytkinnavassa F kuten on esitetty kuviossa 4F. Tämä maksimijännitteen muutos kytkinnavassa F lisääntyy ajan mukana, jolloin kondensaattori 172 varataan nopeammalla vauhdilla kuten on esitetty kuviossa 4G ja se pienentää kokonaisaikaa kondensaattorin 172 varaamiseksi kynnysarvotasolle. Tämä pienennys kondensaattorin 172 kynnysarvon tasolle varaamisen kokonaisajassa pienentää sitä kestoaikaa, jolloin yksiasentoisen piirin 32 kytkinnapa H on loogisessa nollatilassaan kuten on esitetty kuviossa 4H ja se pienentää transistorin 24 kyllästystilan kestoaikaa, mikä mahdollistaa kompensoinnin lisäykselle tasavirran jännitteessä kytkinnavassa 20, mikä aluksi aikaansai lisäyksen pulssin amplitudiin kytkinnavassa D, kuten on esitetty kuviossa 4D. Tämä kompensointi voidaan nähdä viitaten kuvioon 4J, mistä voidaan nähdä, että suljetun silmukan positiivisen huipun jännite pysyy likimäärin samana johtuen muutoksesta kyllästysjakson pituudessa transistorilla 24 seurauksena lisäyksestä pulssin amplitudissa käämityksen 40a kytkinnavassa D.

Television tehonsyöttö, kuten se yllä on kuvattu mahdollistaa B+ jännitteen säädön, kytkentätransistorin 24 synkronisoinnin juovataajuudelle jotta pienennettäisiin häiriöitä, vaihtovirtalähteen eristämisen käyttäjälle luoksepäästävässä olevista komponenteista kytkettynä vertailujännitteeseen ja sisääntulon reaktanssin eliminoimisen poikkeutussysteemistä 53 aikaansaamalla B+ arvon synkronisointi kommutointikytkimen 58 johtavuuden kanssa.

Eräs erityinen rakenne vastaten kuvioissa 1 ja 2 esitettyä havainnollistetaan alla sen komponenttityyppien mukaisesti.

Yksiasentoinen piiri 32

SN74121 Texas Instruments

Oskillaattori ja APC piiri 96

TBA920 Philips

Yksiasentoinen piiri 222

SN74121 Texas Instruments

Patenttivaatimukset:

1. Synkronisoitu ja säädelty tehonsyöttö, mihin sisältyy kytkentäsäätimen laitteisto (22, 24, 86), mikä soveltuu kytkettäväksi vaihtovirtajännitteen syöttölähteeseen kehittämään tasajännite (B+) minkä amplitudi on verrannollinen tietyn käyttömerkin tilanteen kesto-aikaan tietyn toisen käyttömerkin tilanteen kesto-aikaan verrattuna, sisältyy värähtelylaitteet (96) sovellettuna kytkettäväksi synkronisoitujen merkkien syöttölähteeseen (92) niin että aikaansaadaan kytkentämerkki (3A) jolla on tietty määriteltä vaiheriippuvuus edellämäinittuihin synkronisointimerkkeihin verrattuna, modulointilaitte (90) kytkettynä kytkinsäädinlaitteeseen sekä värähtelyosiin jotta aikaansaataisiin säätömerkki (30), jolla on toinen ennakolta määrätty vaiheriippuvuus tähän kytkentämerkkiin (3A) verrattuna ja jonka amplitudi on verrannollinen mainitun tasajännitteen amplitudiin, t u n n e t t u siitä, että siihen sisältyy osat joissa on käyttömerkin generaattori (28, 30, 32, 34, 38, 40) kytkettynä tähän modulointiosaan (90) sekä kytkentäsäädinlaitteeseen (22, 24, 86) niin että käynnistetään ensimmäisenä mainitun käyttömerkin tilanteen muodostaminen seurauksena tämän säätömerkin aloittamisesta ja että säädetään tämän ensimmäisenä mainitun käyttömerkin tilanteen kesto-aikaa toisena mainitun käyttömerkin tilanteen kesto-aikaan verrattuna kyseisen säätömerkin amplitudin mukaisesti.

2. Patenttivaatimuksen 1 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että kyseisiin modulointiosiin (90) sisältyy laitteet (222) kytkettynä värähtelyosiin (96), jotta aikaansaataisiin säätömerkki, jolla on tietty ennakolta määrätty kesto-aika, tämän säätömerkin ollessa toisena mainitussa ennakolta määrättyssä vaiheriippuvuudessa kytkentämerkkiin verrattuna, vahvistinlaitteiden (234) ollessa kytkettynä edellämäinittuihin osiin (222) säätömerkin aikaansaamiseksi sekä mainittuihin osiin, joihin sisältyy käyttömerkin generaattori (28, 30, 32, 34, 38, 40) tämän säätömerkin amplitudin säätämiseksi tämän ensimmäisenä mainitun kestoajan kuluessa tasajännitteen mukaisesti.

3. Patenttivaatimuksen 2 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että edellämäinittuihin osiin (28, 30, 32, 34, 38, 40), joihin sisältyy käyttömerkin generaattori sisältyy myös: ensimmäinen huipun ilmaisinos (30) kytkettynä modulointiosiin (90) säätöjännitteen (3F) muodostamiseksi, mikä on verrannollinen tämän säätömerkin huippuamplitudiin, vertailujännitteen syöttölähde (38), jännitteen vertailuosat (34) kytkettynä edellämäinittuihin ensimmäisiin huipunilmaisun osiin (30) sekä vertailusyöttölähteeseen (38) varausjännitteen muodostamiseksi, mikä on verrannollinen tähän säätöjännitteeseen, sekä yksiasentoisesti stabiili multi-

vibraattoriossa (32) kytkettynä jännitteen vertailun laitteisiin (34), tämän modulointiosaan (90) ja kytkentäsäätimeen (22, 24, 86) ensimmäisenä mainitun käyttömerkin tilanteen tuottamisen käynnistämiseksi seurauksena tämän säätömerkin (30) aloittamisesta sekä jälkimmäisenä mainitun käyttömerkin tilanteen tuottamisen aloittamiseksi kun tämän varausjännitteen aikaansaama jännite on suuruudeltaan yhtä suuri kuin tietty ennakolta määrätty jännite.

4. Patenttivaatimuksen 3 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että mainittuihin laitteisiin, jotka sisältävät käyttömerkin generaattorin (28, 30, 32, 34, 38, 40) edelleen sisältyy apuna oleva oskillaattoriossa (26) kytkettynä yksiasentoisesti stabiiliin laitteeseen (32), jolla toistuvasti aloitetaan ensimmäisenä mainitun käyttömerkin tilanne kun mainittu tasajännite on pienempi kuin tietty ennakolta määrätty amplitudi.

5. Patenttivaatimuksen 4 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että mainittuihin laitteisiin, jotka sisältävät käyttömerkin generaattorin (28, 30, 32, 34, 38, 40) edelleen sisältyy eristysmuuntaja (40), jolla aikaansaadaan eristetty kytkentä modulointiosan (90) ja kytkentäsäätimen osan välille, joka on kytketty vaihtojännitteen syöttölähteeseen.

6. Patenttivaatimuksen 2 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että mainittuihin osiin, joihin kuuluu myös käyttömerkin generaattori sisältyy tietyt huipunilmaisun osat (30) kytkettynä modulointiosiin (90) jotta aikaansaataisiin säätöjännite (4F) mikä on suuruudeltaan yhtä suuri kuin kyseisen säätömerkin (40) huippuamplitudi ensimmäisenä mainitun kestoajan kuluessa ja aikaansaadaan tämän säätöjännitteen (4F) pienentyminen ennakolta määrätyllä nopeudella tämän kestoajan jälkeen, vertailujännitteen syöttölähde (38), jännitteen vertailuosat (34) kytkettynä ensimmäisenä mainittuun huipunilmaisun osiin (30) sekä vertailusyöttölähteeseen (38) jotta aikaansaataisiin tietty varausjännite kun kyseinen säätöjännite (4F) on suurempi kuin mitä on vertailujännite ja aikaansaataisiin toinen varausjännite kun tämä säätöjännite (4F) on pienempi kuin kyseinen säätöjännite, vain yhdessä asennossa stabiili multivibraattorilaitte (32) kytkettynä jännitteen vertailuosiin (34) mainittuun modulointiosaan (90) ja kytkentäsäätimeen (22, 24, 86) ensimmäisenä mainitun käyttömerkin (4H) tilanteen tuottamisen aloittamiseksi kyseisen säätömerkin (40) käynnistämisen mukaisesti ja toisena mainitun käyttömerkin (4H) tilanteen tuottamisen aloittamiseksi kun ensimmäisenä ja toisena mainittujen varausjännitteiden aikaansaama jännite on yhtä suuri kuin tietty ennakolta määrätty jännite.

7. Patenttivaatimuksen 6 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että mainittuihin osiin, joihin sisältyy käyttömerkin generaattori (28, 30, 32, 34, 38, 40) sisältyy edelleen apuna oleva oskillaattoriosi (26) kytkettynä vain yhdessä asennossa stabiiliin laitteeseen, jotta toistuvasti aloitettaisiin ensimmäisenä mainitun käyttömerkin tilanne kun mainittu tasajännite on pienempi kuin mitä on tietty ennakolta määrätty amplitudi.

8. Patenttivaatimuksen 7 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että mainittuihin osiin, joihin sisältyy käyttömerkin generaattori (28, 30, 32, 34, 38, 40) sisältyy edelleen eristysmuuntaaja (40) jolla aikaansaadaan eristetty kytkentä modulointiosan (90) ja edellämainitun laitteen, mihin sisältyy käyttömerkin generaattori välille.

9. Patenttivaatimuksen 1 mukainen synkronisoitu ja säädelty tehonsyöttö, t u n n e t t u siitä, että siihen lisäksi sisältyy viiveosat (94) kytkettynä oskillaattoriosiin (96) viivytetyn kytkentämerkin (3B) muodostamiseksi sekä poikkeutuslaitteet (53) kytkettynä kytkentäsäätimen osiin (22, 24, 26) viivelaitteeseen (94) sekä oskillaattoriosiin (96) toistuvien poikkeutusjaksojen aikaansaamiseksi, joilla on tietty kolmas ennakolta määrätty vaiheriippuvuus synkronisoinnin merkkeihin verrattuna siten, että virtaa kulkee tämän kytkentäsäätimen laitteiston sekä poikkeutuslaitteiston välillä ainoastaan energian uusintajakson aikana tästä poikkeutusjaksosta.

Patentkrav:

1. Synkroniserad och reglerad kraftmatning som omfattar: kopplande regleringsanordningar (22,24,86) lämpliga att kopplas till en källa för växelströmpotential för alstrande av en likströmpotential (B+) med en amplitud proportionell till varaktigheten av ett första drivsignalförhållande i relation till varaktigheten av ett andra drivsignalförhållande; en oscilleringsanordning (96) lämplig att kopplas till en källa (92) för synkroniserings-signaler för alstrande av en kopplingssignal (3A) med ett första förbestämt fasförhållande till nämnda synkroniserande signaler; en moduleringsanordning (90) kopplad till nämnda kopplande regleringsanordning och nämnda oscillerande anordning för alstrande av en kontrollsignal (30) med ett andra förbestämt fasförhållande till nämnda kopplingssignal (3A) och med en amplitud som är proportionell till amplituden i nämnda likströmpotential, k ä n n e t e c k n a d av medel, som inkluderar en drivsignalgenerator (28,30,32,34,38,40) kopplad till nämnda moduleringsanordning (90) och nämnda kopplande regleringsanordning (22,24,86) för att initiera alstrandet av nämnda första drivsignalförhållande som svar på initierandet av nämnda kontrollsignal och för kontrollerande av varaktigheten av nämnda första drivsignalförhållande i relation till varaktigheten av nämnda andra drivsignalförhållande som svar på amplituden i nämnda kontrollsignal.

2. Synkroniserad och reglerad kraftmatning enligt patentkravet 1, k ä n n e t e c k n a d därav, att nämnda modulerande anordning (90) inkluderar: medel (222) kopplade till nämnda oscillerande anordning (96) för producerande av nämnda kontrollsignal för en första förbestämd varaktighet, varvid nämnda kontrollsignal har nämnda andra förbestämda fasförhållande till nämnda kopplingssignal; och förstärkarmedel (234) kopplade till nämnda medel (222) för alstrande av nämnda kontrollsignal och nämnda medel som inkluderar en drivsignalgenerator (28,30,32,34,38,40) för reglerande av amplituden i nämnda kontrollsignal för nämnda första varaktighet som svar på nämnda likströmpotential.

3. Synkroniserad och reglerad kraftmatning enligt patentkravet 2, k ä n n e t e c k n a d därav, att nämnda medel (28,30,32,34,40), som inkluderar en drivsignalgenerator, omfattar: en första toppdetekterande anordning (30) kopplad till nämnda modulerande anordning (90) för producerande av en kontrollspänning (3F), som är proportionell till toppamplituden i nämnda kontrollsignal; en referensspänningskälla; (38) spänningsjämförande medel (34) kopplade till nämnda första toppdetekterande anordning (30) och nämnda referens-

källa (38) för alstrande av en laddningsspänning proportionell med nämnda kontrollspänning; och en monostabil multivibratoranordning (32) kopplad till nämnda spänningsjämförande medel (34), nämnda modulerande anordning (90) och nämnda kopplande regulator (22,24,86) för att initiera alstrandet av nämnda första drivsignalförhållande som svar på initierandet av nämnda kontrollsignal (30) och för att initiera alstrandet av nämnda andra drivsignalförhållande då en spänning som alstrats av nämnda laddningsspänning är lika med en på förhand fastställd spänning.

4. Synkroniserad och reglerad kraftmatning enligt patentkravet 3, k ä n n e t e c k n a d därav, att nämnda medel, som inkluderar en drivsignalgenerator (28,30,32,34,38,40) ytterligare inkluderar en hjälposcilleringsanordning (26) kopplad till nämnda monostabila anordning (32) för att repeterande initiera nämnda drivsignalförhållande då nämnda likströmspotential understiger en förbestämd amplitud.

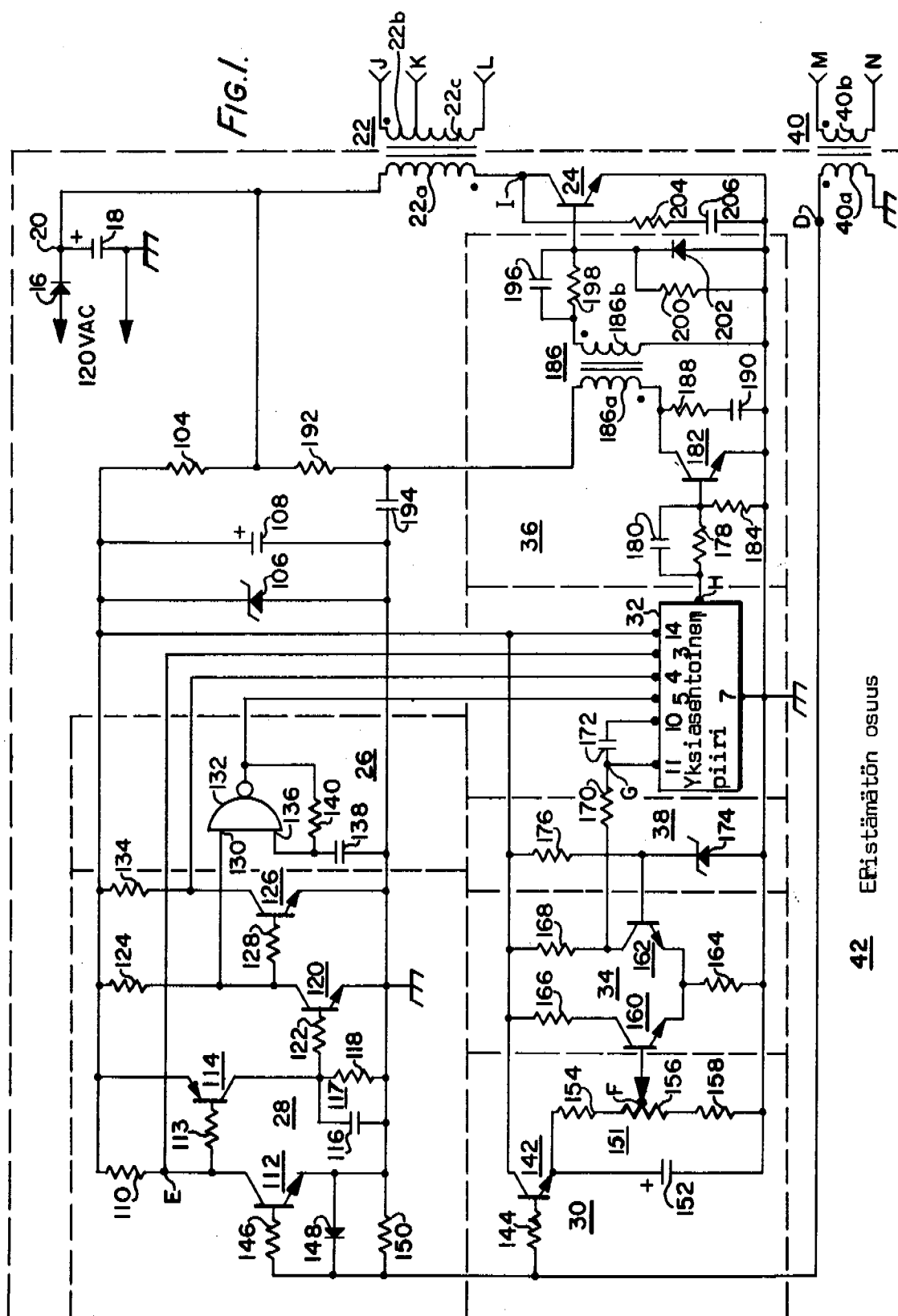
5. Synkroniserad och reglerad kraftmatning enligt patentkravet 4, k ä n n e t e c k n a d därav, att nämnda medel, som inkluderar en drivsignalgenerator (28,30,32,34,38,40) ytterligare inkluderar en isolationstransformator (40) för tillhandahållande av isolerad koppling mellan nämnda modulerande anordning (90) och nämnda kopplande regleringsanordning kopplad till en källa för växelströmpotential.

6. Synkroniserad och reglerad kraftmatning enligt patentkravet 2, k ä n n e t e c k n a d därav, att nämnda medel, som inkluderar en drivsignalgenerator inkluderar: en första toppdetekterande anordning (30) kopplad till nämnda modulerande anordning (90) för alstrande av en kontrollspänning (4F) lika med toppamplituden i nämnda kontrollsignal (40) under nämnda första varaktighet och åstadkommande av en reduktion av nämnda kontrollspänning (4F) med förbestämd hastighet efter nämnda första varaktighet; en referensspänningskälla (38); spänningsjämförande medel (34) kopplade till nämnda första toppdetekterande anordning (30) och nämnda referenskälla (38) för alstrande av en första laddningsspänning då nämnda kontrollspänning (4F) är större än nämnda referensspänning och en andra laddningsspänning då nämnda kontrollspänning (4F) understiger nämnda referensspänning; och en monostabil multivibratoranordning (32) kopplad till nämnda spänningsjämförande medel (34), nämnda modulerande anordning (90) och nämnda kopplande regulator (22, 24,86) för att initiera alstrandet av nämnda första drivsignal-(4H)-förhållande som svar på initierandet av nämnda kontrollsignal (40) och för att initiera alstrandet av nämnda andra drivsignal-(4H)-förhållande då en spänning som alstrats av nämnda första och andra laddningsspänningar är lika med en på förhand bestämd spänning.

7. Synkroniserad och reglerad kraftmatning enligt patentkravet 6, k ä n n e t e c k n a d därav, att nämnda medel som inkluderar en drivsignalgenerator (28,31,32,34,38,40) ytterligare inkluderar en hjälposcillatoranordning (26) kopplad till nämnda monostabila anordning för att repeterande initiera nämnda första drivsignalförhållande då nämnda likströmspotential understiger en på förhand bestämd amplitud.

8. Synkroniserad och reglerad kraftmatning enligt patentkravet 7, k ä n n e t e c k n a d därav, att nämnda medel som inkluderar en drivsignalgenerator (28,30,32,34,38,40) ytterligare inkluderar en isolationstransformator (40) för tillhandahållande av en isolerad koppling mellan nämnda moduleringsanordning (90) och nämnda medel som inkluderar en drivsignalgenerator.

9. Synkroniserad och reglerad kraftmatning enligt patentkravet 1, k ä n n e t e c k n a d därav, att den ytterligare omfattar; fördröjningsmedel (94) kopplade till nämnda oscillerande anordning (96) för alstrande av en fördröjd, kopplande signal (3B); och nedböjningsmedel (53) kopplade till nämnda kopplande regulatoranordning (22,24,26), nämnda fördröjningsmedel (94) och nämnda oscillerande anordning (96) för alstrande av repeterande avböjningscyklar med ett tredje förbestämt fasförhållande i relation till nämnda synkroniserande signaler så att ström endast flyter mellan nämnda kopplande regleringsanordning och nämnda avböjningsmedel under en energipåfyllningsperiod i nämnda avböjningscykel.



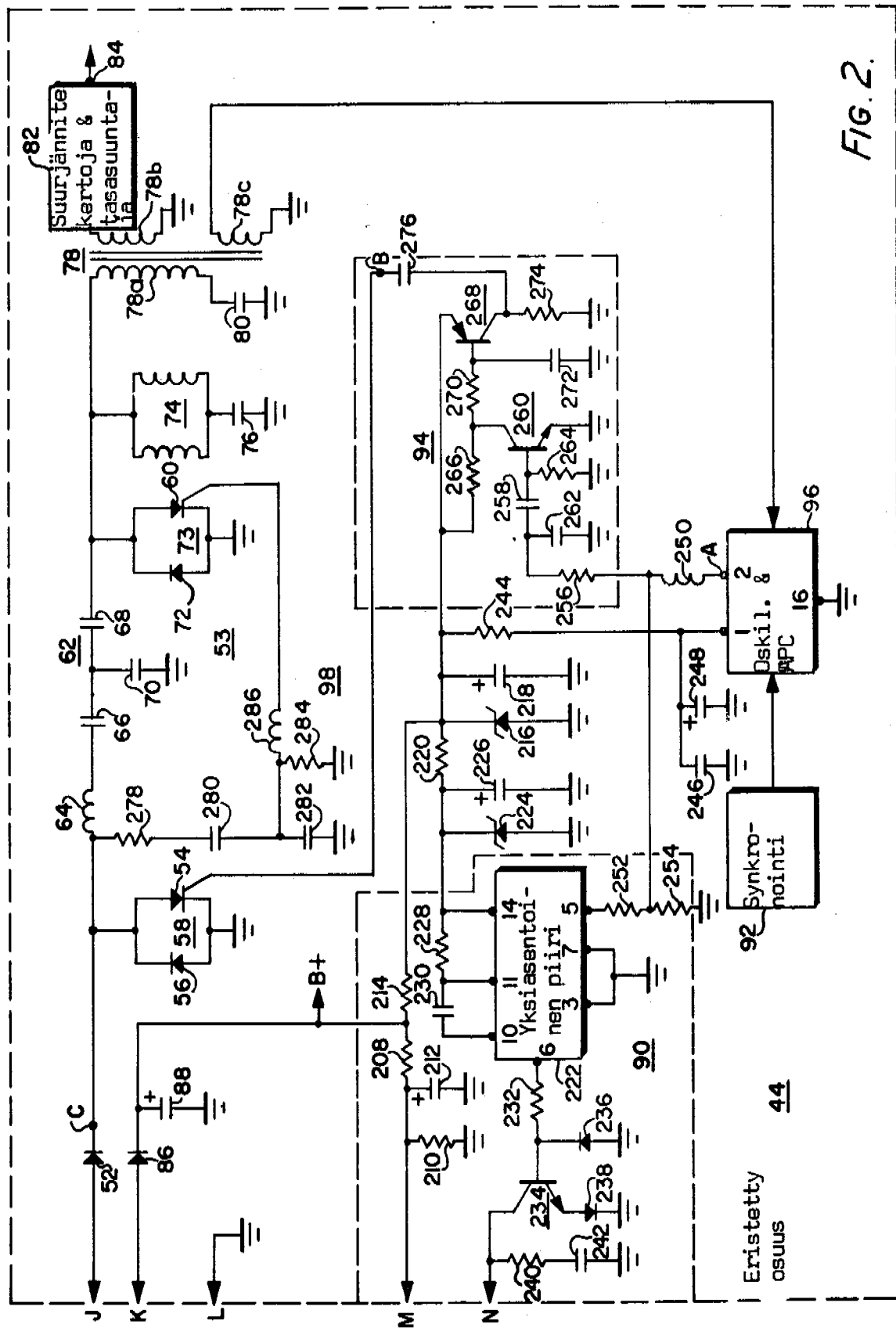


FIG. 3A



FIG. 3B

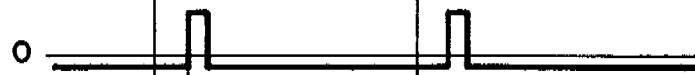


FIG. 3C



FIG. 3D

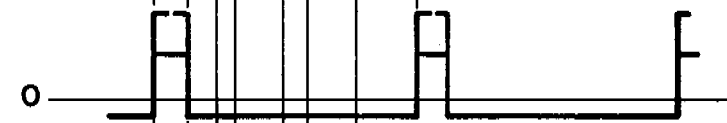


FIG. 3E

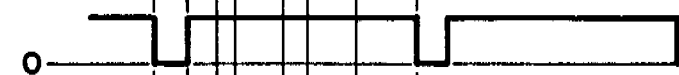


FIG. 3F

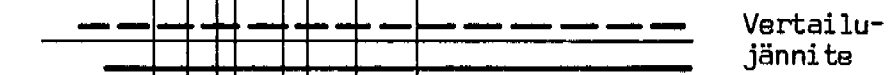


FIG. 3G

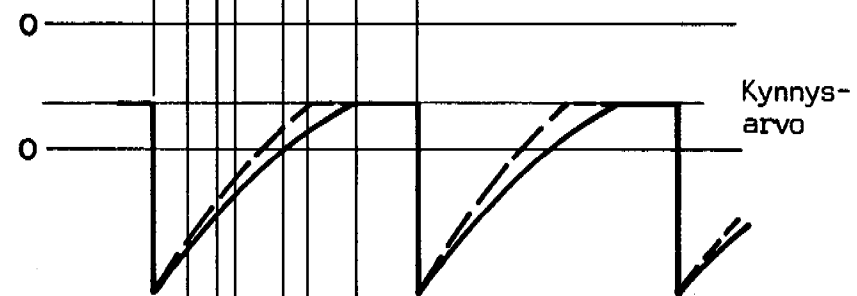


FIG. 3H



FIG. 3I

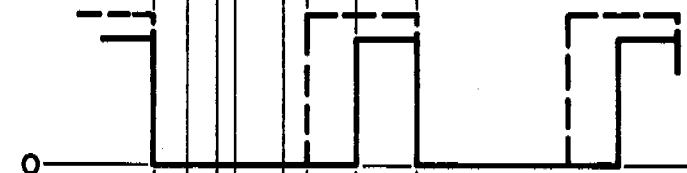
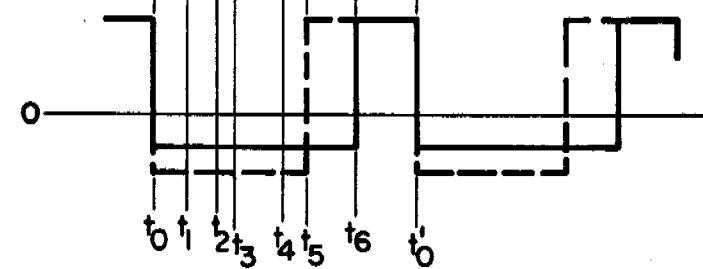


FIG. 3J



t_0 t_1 t_2 t_3 t_4 t_5 t_6 t_0'

Vertailu-
jännite

Kynnys-
arvo

FIG. 4A



FIG. 4B



FIG. 4C

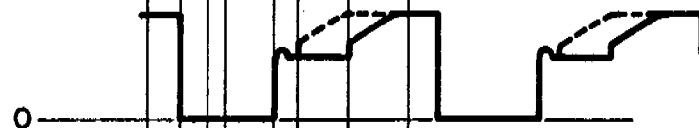


FIG. 4D

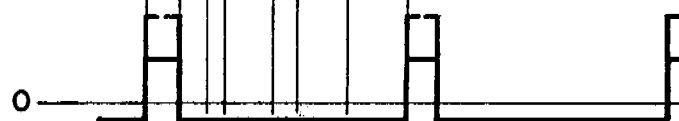
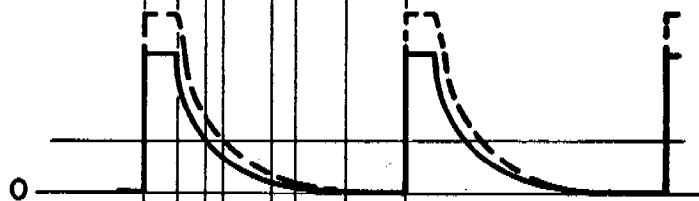


FIG. 4E

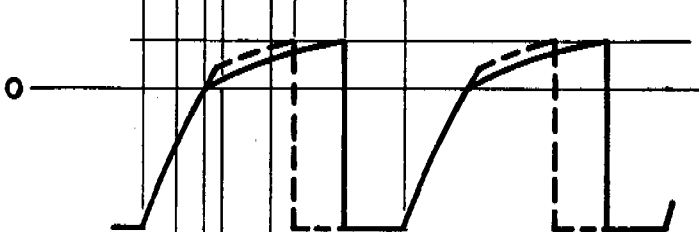


FIG. 4F



Vertailu-
jännite

FIG. 4G



Kynnys-
arvo

FIG. 4H

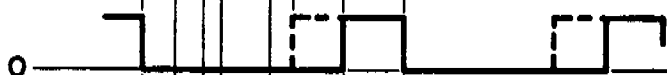
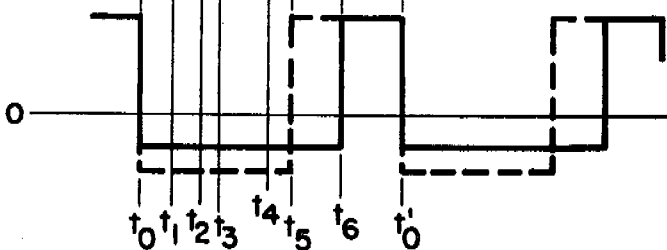


FIG. 4I



FIG. 4J



t_0 t_1 t_2 t_3 t_4 t_5 t_6 t_0'

Viitejulkaisuja - Anförda publikationer

Julkisia suomalaisia patenttihakemuksia: - Offentliga finska patentansökningar:

Hakemus-, kuulutus- ja patenttijulkaisuja: - Ansökningspublikationer, utläggnings- och patentskrifter:

Suomi - Finland _____
 Iso-Britannia - Storbritannien _____
 Norja - Norge _____
 Ranska - Frankrike _____
 Ruotsi - Sverige _____
 Saksa - BRD - Tyskland _____
 Sveitsi - Schweiz _____
 Tanska - Danmark _____
 USA _____

Muita julkaisuja: - Andra publikationer:

RCA Power Transistors Databook, Application
 Note AN-4509, R.S. Myers, 1974, s. 78-85