



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년12월02일

(11) 등록번호 10-1467976

(24) 등록일자 2014년11월26일

(51) 국제특허분류(Int. Cl.)

G11B 5/016 (2006.01) G11B 5/31 (2006.01)

(21) 출원번호 10-2013-0048611

(22) 출원일자 2013년04월30일

심사청구일자 2013년04월30일

(65) 공개번호 10-2013-0122586

(43) 공개일자 2013년11월07일

(30) 우선권주장

13/460,290 2012년04월30일 미국(US)

(56) 선행기술조사문현

JP2007173476 A

US20010021537 A1

(73) 특허권자

시게이트 테크놀로지 엘엘씨

미국 캘리포니아 95104 쿠퍼티노 사우쓰 디 엔자
블러바드 10200

(72) 발명자

즈후, 맹

미국 55431 미네소타 블루밍تون 데본셔 씨클 10300
아파트먼트 312

에스트린, 루이스 쿠쓰버트 엘리어트

미국 55347 미네소타 애덴 프레리 우드리지 드라
이브 9533

(뒷면에 계속)

(74) 대리인

특허법인 남엔드남

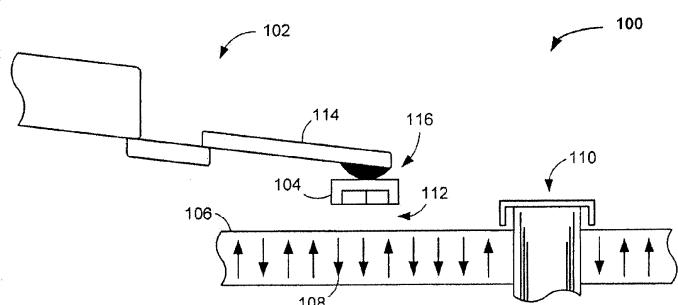
심사관 : 권영학

전체 청구항 수 : 총 19 항

(54) 발명의 명칭 감소된 응력 이방성을 갖는 박막

(57) 요 약

장치 및 연관된 방법은 자기 엘리먼트를 제공할 수 있으며, 상기 자기 엘리먼트는 극저온 기판 상에 증착되는 박막을 가질 수 있다. 박막은 원치 않는 응력 이방성을 감소시키기 위하여 1차 어닐링 동안 부가적으로 응력 투닝될 수 있다. 박막은 1차 어닐링 이후에 제로에 가까운 내부 응력을 갖도록 구성될 수 있다.

대 표 도 - 도1

(72) 발명자
티안, 웨이

미국 55347 미네소타 에덴 프레리 마샬 로드 9498
인투리, 벤카테스와라
미국 55379 미네소타 샤크피 칼라일 커브 6541

카우트즈키, 씨. 마이클
미국 55122 미네소타 이건 카렐 글렌 4143

특허청구의 범위

청구항 1

데이터 저장 디바이스로서,

극저온 기판 상에 증착되고 원치 않는 응력 이방성(stress anisotropy)을 감소시키기 위하여 1차(primary) 어닐링 동안 응력 튜닝되는 박막을 포함하고, 상기 박막은 스퍼터링 전력을 조정함으로써 응력 튜닝되는, 데이터 저장 디바이스.

청구항 2

제1항에 있어서,

상기 극저온 기판은 실온 미만의 온도로 냉각되는 기판인, 데이터 저장 디바이스.

청구항 3

제2항에 있어서,

상기 온도는 50 켈빈인, 데이터 저장 디바이스.

청구항 4

제1항에 있어서,

상기 박막은 단일 연속 자기 실드 층인, 데이터 저장 디바이스.

청구항 5

제1항에 있어서,

상기 박막은 스퍼터링 압력을 조정함으로써 응력 튜닝되는, 데이터 저장 디바이스.

청구항 6

제5항에 있어서,

상기 스퍼터링 압력은 상기 박막을 실온까지 데우는(warming) 것에 응답하여 조정되는, 데이터 저장 디바이스.

청구항 7

제1항에 있어서,

상기 박막은 상기 박막의 두께에 응답하여 응력 튜닝되는, 데이터 저장 디바이스.

청구항 8

제1항에 있어서,

상기 박막이 가열되는 동안, 상기 박막은 압축 하중(compressive load)을 유지시키도록 응력 튜닝되는, 데이터 저장 디바이스.

청구항 9

삭제

청구항 10

제1항에 있어서,

상기 박막은 상기 1차 어닐링 이후에 실온에서 제로에 가까운(near zero) 응력을 갖는, 데이터 저장 디바이스.

청구항 11

제1항에 있어서,

상기 1차 어닐링이 수행된 이후에, 섭씨 225도에서 2차 어닐링이 수행되는, 데이터 저장 디바이스.

청구항 12

제11항에 있어서,

상기 2차 어닐링이 2시간 동안 수행되는, 데이터 저장 디바이스.

청구항 13

자기 엘리먼트로서,

제2 박막 근처의 제1 박막을 포함하며,

상기 제1 박막 및 상기 제2 박막 각각은 극저온 기판 상에 형성되고, 제로에 가까운 박막 응력을 제공하도록 1차 어닐링 동안 스퍼터링 압력을 조정함으로써 응력 튜닝되는, 자기 엘리먼트.

청구항 14

제13항에 있어서,

실온에서 박막 응력이 제로에 가까운, 자기 엘리먼트.

청구항 15

제13항에 있어서,

상기 스퍼터링 압력은 50 sccm 내지 90 sccm로 튜닝되는, 자기 엘리먼트.

청구항 16

제13항에 있어서,

상기 제1 박막 및 상기 제2 박막은 개별적으로 형성되는, 자기 엘리먼트.

청구항 17

방법으로서,

기판을 극저온 기판 온도로 냉각시키는 단계;

상기 기판 상에 제1 박막을 증착하는 단계; 및

원치않는 응력 이방성을 감소시키기 위하여, 1차 어닐링 동안 상기 제1 박막의 응력을 튜닝하는 단계 –상기 박막은 스퍼터링 전력을 조정함으로써 응력 튜닝됨–

를 포함하고, 방법.

청구항 18

제17항에 있어서,

상기 1차 어닐링은 극저온 내지 실온에서 이루어지는, 방법.

청구항 19

제17항에 있어서,

접착력을 증가시키고 층분리(delamination)를 감소시키기 위하여, 튜닝된 실드 응력을 갖는 제2 박막을 상기 기판 상에 형성하는 단계를 더 포함하는, 방법.

청구항 20

제19항에 있어서,

상기 제2 박막이 실온을 초과하도록 가열되는 동안, 상기 응력이 튜닝되는, 방법.

명세서

발명의 내용

[0001]

본 개시물의 다양한 실시예들은 일반적으로 감소된 폼 팩터(form factor) 데이터 저장 디바이스들로부터의 효율적인 데이터 관독 및 레코딩이 가능한 자기 엘리먼트에 관한 것이다. 다양한 실시예들에 따라, 극저온으로 냉각된 기판상에 증착된 박막은 1차(primary) 어닐링 동안 응력 튜닝되어, 원치않는 응력 이방성을 감소시키고 1차 어닐링 이후 제로에 가까운 내부 박막 응력을 생성할 수 있다.

도면의 간단한 설명

[0002]

도 1은 데이터 저장 디바이스의 예시적 부분의 블록도이다.

도 2는 일반적으로, 도 1에 디스플레이된 데이터 저장 디바이스의 일부에서 이용될 수 있는 예시적인 자기 엘리먼트의 부분에 대한 블록도를 예시한다.

도 3은 예시적 자기 기록 엘리먼트에 대한 예시적 응력 특징들을 그래프로 도시한다.

도 4는 예시적 자기 엘리먼트에 대해 주어진 성장 온도에 대한 예시적 응력 특징들을 디스플레이한다.

도 5는 일반적으로 다양한 실시예들에 따라 구성되고 동작되는 자기 엘리먼트들과 연관된 성능 데이터를 도시한다.

도 6은 예시적 자기 엘리먼트의 다양한 동작 특징들을 그래프로 도시한다.

도 7은 다양한 실시예들에 따라 수행되는 자기 엘리먼트 제조 루틴의 흐름도를 제공한다.

발명을 실시하기 위한 구체적인 내용

[0003]

데이터 저장 디바이스 제품 설계는, 데이터 용량을 증가시키기 위한 노력으로 데이터 저장 매체로부터의 데이터 액세스 레이트들, 전송 레이트들, 및 신뢰성을 증가시키면서 데이터 비트들의 크기를 감소시키는데 포커싱되었다. 크기 면에서의 이러한 감소로, 데이터 관독 및 기록 컴포넌트들은, 특히 자기 특징들과 관련하여 정확하게 수행하는 문제에 직면할 수 있다. 즉, 데이터 액세스 컴포넌트들의 크기를 감소시키는 것은, 이러한 컴포넌트들이 가동하는 방식에 영향을 미칠 수 있고, 이는 데이터 비트들의 기록 및 감지를 방해할 수 있다.

[0004]

박막 재료들의 증착은 기계적 응력의 축적(build-up)을 수반할 수 있으며, 이는 자기 엘리먼트의 성능에 악영향을 미칠 수 있다. 구체적으로 말하면, 원치않는 자기 이방성(magnetic anisotropy)은 증착된 자기 박막들에 존재하는 고유 응력(intrinsic stress)에 의해 발생될 수 있다. 막들 내에서의 잔류 응력은 또한, 막 충분리(delamination) 및 깨짐(cracking)을 야기할 수 있고, 이는 디바이스들에 대한 신뢰성 우려들(reliability concerns)을 낳을 수 있다. 따라서, 증착 후(post deposition) 어닐링에도 불구하고 유지되는 자기 특성을 갖는 최소 잔류 응력을 갖는 데이터 엘리먼트들을 제공하기 위해, 자기 박막 그리고 비-자기 박막 양자 모두에 의해 경험되는 응력을 제어하는 것에 대한 산업적 관심이 증가하고 있다.

[0005]

따라서, 연자기(soft magnetic) 박막들, 예컨대 자기 실드들(magnetic shields) 및 기록 폴들(poles)은 극저온 기판상에 증착될 수 있어, 원치않는 응력 이방성을 감소시키기 위해 1차 어닐링 동안 응력 튜닝된다. 증착된 박막에 의해 경험되는 응력을 제어하는 능력은 감소된 그레인 크기들(grain sizes)을 가지면서 고온 어닐링에도 불구하고 연자기 특징들을 나타내는 데이터 엘리먼트들의 구성을 허용할 수 있다. 자기 실드들 및 폴들에 대한 이러한 튜닝된 응력은 감소된 폼 팩터 데이터 저장 디바이스들에서 흔히 조우되는(encountered) 상승된 동작 온도들에 대해 높은 생산율들 및 보유 저항(sustained resistance)을 추가로 허용한다.

[0006]

스퍼터링된 박막들에 존재하는 응력은, 막 내에서의 구조적 결함들(structural defects), 예컨대 그레인 경계들, 변위들(dislocations), 보이드들, 및 불순물들로부터, 그리고 막과 기판 사이의 인터페이스로부터, 예컨대 격자 오정합(lattice mismatch) 및 열팽창 계수의 차로부터 비롯될 수 있다. 매우 낮은 기판 온도들에서

는, 이러한 낮은(low) 기판 온도들에서 증착된 박막들에서의 응력의 변화에 대해 몇 가지 효과들이 기여할 수 있다. 첫째, 후방산란된 Ar 중성자들은 적어도 부분적으로 감소된 이동도(mobility)로 인해, 박막 매트릭스에 트랩되고 매립될 가능성이 더 높다.

[0007] 둘째, 극저온으로 냉각된 기판상에 증착된 박막이 실온으로 테워질 때, 어닐링 조건이 막과 기판의 상이한 열팽창이 비가역적(irreversible) 잔류 응력을 야기할 수 있는 어닐링 조건이 효과적으로 경험된다. 셋째, 증착된 박막에서 인장 응력(tensile stress)의 존재는 박막에 마이크로-보이드들을 산출할 수 있으며, 이는 스퍼터링 압력에 크게 좌우된다. 높은 스퍼터링 압력들에서, 활성적 충돌(energetic bombardment)의 크기는 또한, 인장 응력을 전개할 가능성이 더 높은 덜 조밀한 막들을 생성할 수 있는 가스 산란으로 인해 감소된다.

[0008] 이로써, 박막들의 전체 응력에 기여할 수 있는 많은 팩터들이 존재한다. 극저온으로 냉각된 기판상에 박막들을 증착하는 것은 박막의 열 응력을 증가시키고, 스퍼터링 압력 및 전력의 조절을 통해 응력을 튜닝하는 더 큰 노브(bigger knob)를 제공할 수 있어, 완전히(fully) 조밀한 막 구조를 유지하면서, 증착 직후(as-deposited) 또는 어닐링된 박막들에서의 제로에 가까운 응력을 달성할 수 있다.

[0009] 도면들을 보면, 도 1은 일반적으로 데이터 저장 디바이스의 데이터 트랜스듀싱 엘리먼트(100) 일부를 예시한다. 트랜스듀싱 엘리먼트(100)는, 본 개시물의 다양한 실시예들이 바람직하게 실행될 수 있는 환경에서 도시된다. 그러나 이러한 개시물의 다양한 실시예들은 이러한 환경에 의하여 제한되지 않으며 다양한 부적절한(inadvertent) 자속(magnetic flux) 발생 조건들을 완화시키도록 구현될 수 있다는 것이 이해될 것이다.

[0010] 트랜스듀싱 엘리먼트(100)는 자기 저장 매체(108) 상에 존재하는 프로그램된 데이터 비트들(106) 위에 트랜스듀싱 헤드(104)를 위치설정(position)하는 액추에이팅 어셈블리(102)를 갖는다. 저장 매체(108)는 매체(108)의 원하는 부분 위에, 액추에이팅 어셈블리(102)의 슬라이더 부분(114)이 트랜스듀싱 헤드(104)를 포함하는 헤드 점별 어셈블리(HGA)(116)를 위치설정하도록 비행(fly)하는 에어 베어링 표면(ABS)(112) 생성에 이용하는 동안 회전하는 스핀들 모터(110)에 부착된다.

[0011] 트랜스듀싱 헤드(104)는 하나 또는 그 초과의 트랜스듀싱 엘리먼트들, 예컨대 각각 저장 매체(108)로부터 데이터를 프로그램하고 판독하도록 동작하는 자기 기록기 및 자기적으로 응답하는 판독기를 포함할 수 있다. 이런 방식으로, 액추에이팅 어셈블리(102)의 제어된 모션은 데이터를 기록, 판독 및 재기록하기 위해 저장 매체 표면들 상에 규정된 데이터 트랙들(미도시)과 트랜스듀서들이 정렬되게 유도한다.

[0012] 도 2는 도 1의 액추에이팅 어셈블리에서 사용될 수 있는 트랜스듀싱 헤드(120)의 실시예의 단면 블록도를 디스플레이한다. 헤드(120)는 개별적으로 또는 동시적으로, 도 1의 매체(108)와 같은 인접한 저장 매체에 데이터를 기록하거나, 또는 이 인접한 저장 매체로부터 데이터를 리트리브(retrieve)하도록 동작할 수 있는 자기 판독기(122) 및 기록기(124)와 같은 하나 또는 그 초과의 자기 엘리먼트들을 가질 수 있다. 각각의 자기 엘리먼트(122, 124)는 각각의 자기 엘리먼트들(122, 124)에 의해 데이터 비트들이 감지되고 프로그램되는 해당 데이터 매체의 미리결정된 데이터 트랙(126)을 규정하는 역할을 하는 다양한 실드들로 구성된다.

[0013] 도시된 것처럼, 자기 판독 엘리먼트(122)는 리딩(leading) 및 트레일링(trailing) 실드들(132, 134) 사이에 배치된 자기저항층(130)을 갖는다. 한편, 기록 엘리먼트(124)는 인접한 저장 매체에 원하는 자기 배향을 부과하는 기록 회로를 생성하는 적어도 하나의 리턴 폴(138) 및 기록 폴(136)을 갖는다. 제한되는 것은 아니지만, 일부 실시예들은 인접한 데이터 매체에 수직으로 데이터를 기록하기 위해 기록 엘리먼트(124)를 이용한다. 이러한 수직적 레코딩은 더욱 조밀하게 패키징된 데이터 비트들을 허용할 수 있지만, 또한 다수의 데이터 비트들이 잔류 자속에 의해 동시적으로 영향을 받을 수 있기 때문에 EAW의 효과를 증가시킬 수도 있다.

[0014] 또 다른 비제한적 실시예에서, 기록 엘리먼트(124)는 에어 베어링 표면(ABS) 실드(142) 및 비-자기 스퍼이서층(140) 근처에 접촉되게 위치설정된 적어도 2개의 리턴 폴들(138)을 포함할 수 있다. 기록 엘리먼트(124)는 하나 또는 다수의 개별적 와이어들일 수 있는 코일(144) 및 코일(144)과 동작하며 기록 폴(136)에 부착되는 요크(146)를 더 포함할 수 있어, 리턴 폴(138)에서 종료(conclude)되도록, 전도성 비아들(148)을 통해 기록 폴(136)로부터 이동하는 자속을 부여한다. 다양한 양상들의 헤드(120)는 헤드의 모션에 따라, Y축을 따라 업트랙 또는 다운트랙으로서 특징화될 수 있다는 것을 주목해야 한다.

[0015] 증착됨에 따라, 자기 실드들(126, 132) 및 자기적으로 활성인 구조물(128)에서 전개되는 연자기 재료들에서 그 레인들의 마이크로구조는, 특히 극저온 기판상에 증착될 때, 응력들 및 자기 특성들, 즉 자연적 또는 인공적 어닐링을 통해 데워짐에 따라 증착된 층에 의해 경험되는 이방성에 영향을 미칠 수 있다. 인공적 높은 온도 어닐링 동안, 이러한 400°C 초과의 온도는 증착된 막들을 극저온에서 실온으로 헤우는 것을 자연적으로 허용하는 것

과 대비될 수 있으며, 증착된 층들에서의 응력을 튜닝하는 능력은 원치않는 응력 이방성의 전개를 최소화함으로써 제로에 가까운 응력 생성을 허용한다.

[0016] 도 3은 다양한 실시예들에 따라, 기판 온도가 상승함에 따른 예시적인 데이터 트랜스듀서의 응력을 도시한다. 실선(140)은, 극저온(~50 K)에서 실온(~300 K)까지 범위의 다양한 온도들을 갖는 기판 상에 8000W, 50 sccm Ar 유동 스퍼터링으로 증착된 연자기 박막의 응력들을 그래프로 도시한다. 유사하게, 점선(142)은 다양한 기판 온도들에 대해 5000W, 70 sccm Ar 유동 스퍼터링으로 증착되는 다른 연자기 막의 응력들을 보여준다. 각각의 라인(140 및 142)은 연자기 재료가 극저온 기판 온도로 증착될 때, 막들이 압축 응력을 경험하는 경향이 있는 반면 실온 기판 증착은 인장 응력들에 대응함을 예시한다.

[0017] 도 4는 상이한 기판 재료들 상에 증착되는 바와 같은 다른 예시적인 데이터 트랜스듀서 박막 층의 응력을 그래프로 도시한다. 실선(150)은 대략 50 K, 150 K, 및 300 K에서 실리콘 기판 상에 연자기 층의 증착과 연관되는 응력들을 보여준다. 점선(152)은 선(150)과 동일한 다양한 기판 온도들로 제어되는 AlTiC 상에 증착된 연자기 층들에 대한 응력을 도시한다. 도 4의 데이터는 일반적으로 막이 실온으로 데워짐에 따라 경험되는 열 응력들에 기판 재료가 기여할 수 있는 방법을 디스플레이한다. 기판들과 막 간의 열 팽창 계수들(CTE)의 차로 인한 막의 열 응력의 분석은, 열 응력이 전체 잔여 응력의 상당 부분으로 구성될 수 있고, 증착 온도의 제어가 막 응력을 효율적으로 튜닝할 수 있음을 표시한다. 열 응력이 증착된 층의 응력에 기여하는 유일한 파라미터가 아닌 한편, 기판 재료를 선택하는 능력은 선택적으로, 막의 응력의 조정이 제로에 가까운 실온 응력을 생성하고 원치 않는 응력 이방성을 감소시키는 것을 허용하기 위한 증착 전력 및 유량을 가지고 사용될 수 있다.

[0018] 도 5는 다양한 실시예들에 따라 극저온으로 증착된 연자기 층들에 대한 막 두께의 함수로서(as a function of) 박막 응력을 도시한다. 실선(160)은 1000 Å 내지 10000 Å 범위의 두께로 5 kW, 70 Ar 유동 sccm으로 증착되는 층을 그래프로 도시하나, 점선(162)은 8 kW, 50 Ar 유동 sccm으로 증착되는 층에 대한 데이터를 제공한다. 라인들(160 및 162)은 층의 두께가 증가함에 따라 증착된 층의 압축력들이 틸렉스되는 방법을 예시한다. 그러한 완화(relaxation)의 이유는 더 긴 스퍼터링을 위한 증가된 기판 온도와 같은 다수의 이유들로 인한 것일 수 있는 한편, 증착될 층의 두께는 원치않는 응력 이방성의 성장을 감소시키기 위하여 기판 재료, 증착 전력 및 증착 유량의 조정에 대한 요소일 수 있다.

[0019] 도 6은 가변 유량들 및 어닐링 조건들로 증착되는 연자기 층에 대한 응력 측정치들을 제공한다. 실선(170) 및 점선(172)은 각각 2시간 동안의 225 °C의 어닐링을 이용한 그리고 이용하지 않는, 그리고 3 kW의 증착 전력을 이용하는 층의 증착과 연관된 응력을 도시한다. 한편, 실선 및 점선(180 및 182)은 각각 어닐링되지 않은 및 어닐링된 층들에 대한 응력을 그래프로 도시하며, 각각의 층은 8 kW 전력으로 증착된다.

[0020] 증착된 층에 의하여 경험되는 응력을 증가시킴에 따라 실온 초과 인조(artificial) 어닐링의 존재가 도 6에 예시된다. 점선들(172 및 182) 간의 차는 스퍼터링 전력이 실온 초과 어닐링의 존재 또는 유량과 무관하게 응력 체제(regime)(인장 대 압축)를 극적으로 변경할 수 있는 방법을 예시한다. 그러나 다양한 실시예들에서, 스퍼터링 전력, 유량 및 어닐링은, 응력 유도된 이방성에 있어서의 감소로 인하여 감소된 잡음에 대응하는 제로에 가까운 응력으로 자기 엘리먼트를 제조하는데 각각 사용된다.

[0021] 예를 들어, 라인(182)은, 라인(180)에 의하여 보여지는 바와 같이, 8kW 스퍼터링 전력 및 대략 50 sccm 에어(air) 유량이 증착 직후가 아니라 인공 어닐링에 후속하여 제로에 가까운 응력을 제조하는 방법을 도시한다. 유량으로 응력을 조정하는 것은 미리 결정된 막 조도를 동시에 제공할 수 있다. 이로써, 유량의 조정은 미리 결정된 응력 및 표면 조도를 동시에 제공할 수 있다. 예로써, 제로에 가까운 응력과 동시에 재료 특성들을 생성하기 위해 기판 온도가 증가하는 동안 유량은 낮게 유지될 수 있다.

[0022] 다양한 파라미터들, 증착 전력 및 유량, 두께, 기판 온도 및 어닐링에 기반하여 주어진 연자기 박막에 대한 응력을 튜닝하는 능력으로, 응력 유도된 이방성을 최소화될 수 있다. 이로써, 증착 전력 및 유량만큼, 기판 온도는 처리될 수 있는 노브를 제공하여, 박막들의 향상된 신뢰성과 부합할 수 있는 원치않는 응력-유도된 이방성을 방지하기 위하여 제로에 가까운 잔여 응력을 갖는 연자기 박막을 형성한다.

[0023] 데이터 기록 엘리먼트에서 사용될 연자기 박막을 형성하기 위한 특정 방식으로 제한되거나 요구되지 않으면서, 도 7은 다양한 실시예들에 따라 수행되는 예시적인 자기 엘리먼트 제조 루틴(210)을 제공한다. 루틴(210)은 다수의 상이한 팩터들을 평가함으로써 시작될 수 있다. 예컨대, 박막의 목적, 재료 및 구성이 단계(212)에서 결정될 수 있다. 연자기 박막의 목적은 자기 성능 기준들의 평가로 동시에 또는 연속하여 수행될 수 있으며, 상기 평가는 층의 목적에 대응하는, 증착 압력, 증착 전력, 기판 온도 및 두께에 대응하는, 미리 결정된 잔여 응

력을 결정할 수 있다.

[0024] 단계(212)는 박막이 어닐링되는지 그리고 박막이 어닐링될 방법을 추가로 평가하고 결정할 수 있다. 어닐링 조건은 증착된 층이 극저온들로부터 실온까지 자연적으로 데워짐에 따라 발생할 수 있는 한편, 단계(212)는 실온 초과 어닐링이 막에 존재하는 응력들을 튜닝할지를 추가로 평가할 수 있다. 단계(212)에서 설계되고 있는 층의 다양한 양상들로, 단계(214)는 도 2의 기판(122)과 같은 극저온 기판 상에 박막을 증착하는 것을 시작한다. 즉, 기판은 냉각되고 극저온에서 유지되는 한편, 막은 적어도 기판 온도, 증착 유량, 증착 전력 및 층 두께에 대응하는 튜닝된 응력을 갖도록 증착된다.

[0025] 층이 단계(214)에서 증착됨에 따라, 결정(216)은 증착 프로세스의 임의의 양상이 조정될 것인지 결정한다. 예를 들어, 증착 전력 및 에어 유량은 박막 상에 더 많거나 더 적은 압축 응력들을 제공하기 위하여 변경될 것이다. 단계(214)에서 시작되는 증착 방식이 변경될 것이라면, 단계(218)는 막에 의하여 경험되는 응력을 추가로 튜닝하기 위한 그러한 대안들을 수행한다. 증착의 조정의 결과, 또는 결정(216)에서 조정이 선택되지 않는 경우, 단계(220)는 결정(216)에서 결정되는 어닐 프로파일로 박막을 어닐링하기 시작한다. 어닐링 프로파일은 단지 극저온으로부터 실온까지 층의 자연적 데워짐을 수반하거나, 또는 2시간 동안 대략 225 °C 어닐링과 같은 부가적인 실온 초과 어닐링을 포함할 수 있다.

[0026] 단계(220)에서의 박막의 어닐링에는 부가적인 층들의 구성이 고려되는 결정(222)이 후속될 수 있다. 더 많은 층들이 선택된다면, 루틴은 다시 단계(212)로 시작된다. 그러나 부가적인 층들이 형성되지 않는다면, 루틴(210)은 종료되거나 또는 어셈블리 및 패키징과 같은 제조의 다른 양상으로 전이할 수 있다.

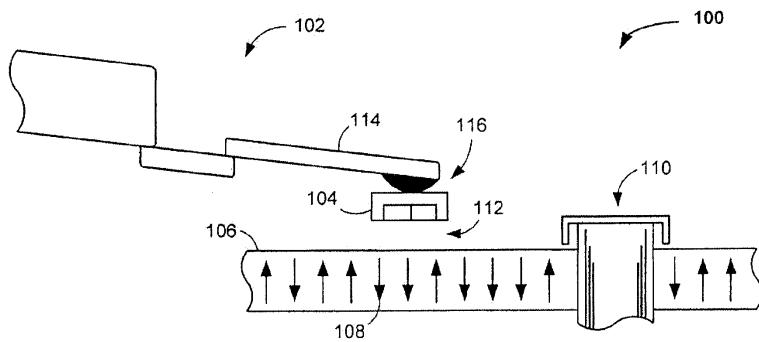
[0027] 루틴(210)에 의하여 제공되는 다양한 결정들 및 단계들로, 자기 판독 및 기록 엘리먼트는 원치않는 응력 유도된 이방성의 감소와 함께 제로에 가까운 응력을 갖도록 튜닝되는 광범위한 파라미터들을 가지고 제조될 수 있다. 그러나 다양한 결정들 및 단계들이 생략되고, 변경되고, 부가될 수 있으므로, 루틴(210)은 도 7에 도시된 프로세스로 제한되지 않는다. 예를 들어, 다수의 막들이 집합적으로 어닐링되도록, 단계(220)에서의 임의의 어닐링 이전에 결정(216)이 수행될 수 있다.

[0028] 본 개시물에 설명되는 자기 엘리먼트의 구성 및 재료 특징들은 높은 면 밀도 데이터 저장 디바이스들에서의 사용에 유리한 자기 특성들을 갖는 연자기 박막을 제공함으로써, 향상된 자기 판독 및 프로그래밍을 허용한다는 것이 인식될 것이다. 또한, 다양한 층들의 내부 응력을 튜닝하고 최적화시키는 능력은 응력 유도된 이방성의 정확한 감소를 허용하고, 막들의 기계적 특성들을 증가시킬 수 있다. 또한, 실시예들은 자기 프로그래밍들로 겨냥되었으나, 청구되는 기술은 데이터 감지 및 고체상 데이터 저장 애플리케이션들과 같은 임의의 수의 다른 애플리케이션들에서 용이하게 이용될 수 있음이 인식될 것이다.

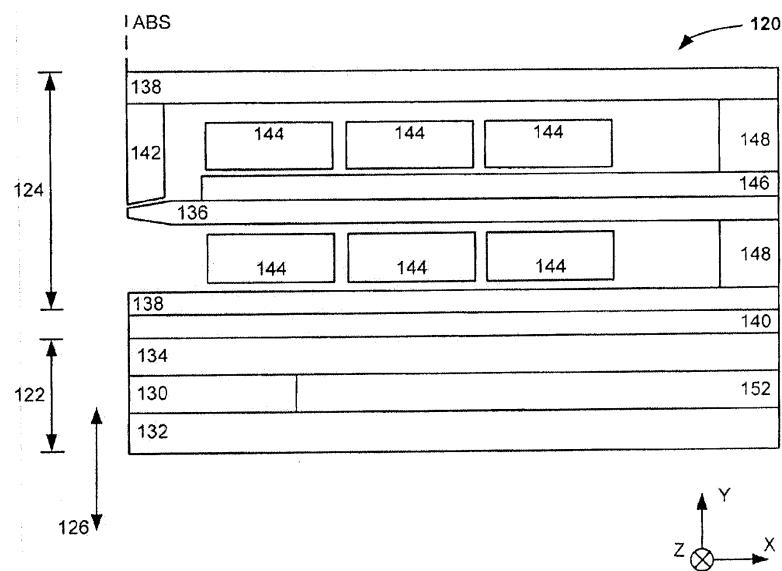
[0029] 다양한 실시예들의 기능 및 구조에 대한 세부사항들과 함께 본 개시물의 다양한 실시예들의 다수의 특징들 및 장점들이 전술한 설명에서 진술되었더라도, 이 상세한 설명은 단지 예시적인 것이며, 특히, 본 개시물의 원리들 내의 부분들의 어레인지먼트 및 구조에 관하여, 첨부되는 청구항들이 표현되는 용어들의 폭넓은 일반적 의미에 의하여 표현되는 전체 범위까지 세부적인 변화들이 이루어질 수 있음이 이해될 것이다. 예를 들어, 본 발명의 기술의 범위 및 진의를 벗어나지 않고, 특정 엘리먼트들이 특정 애플리케이션에 따라 변화할 수 있다.

도면

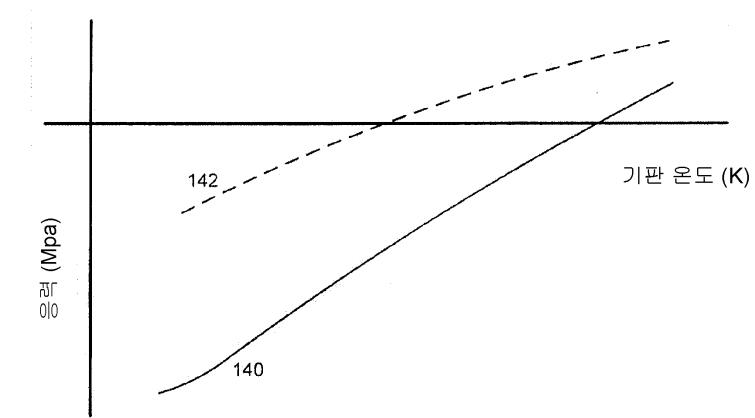
도면1



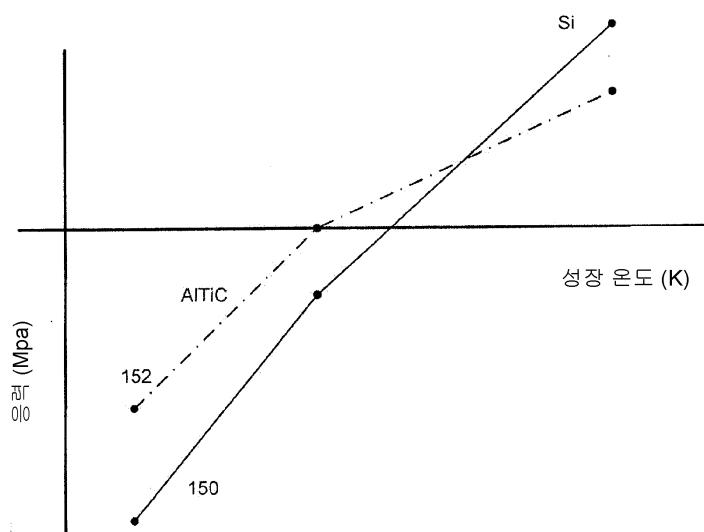
도면2



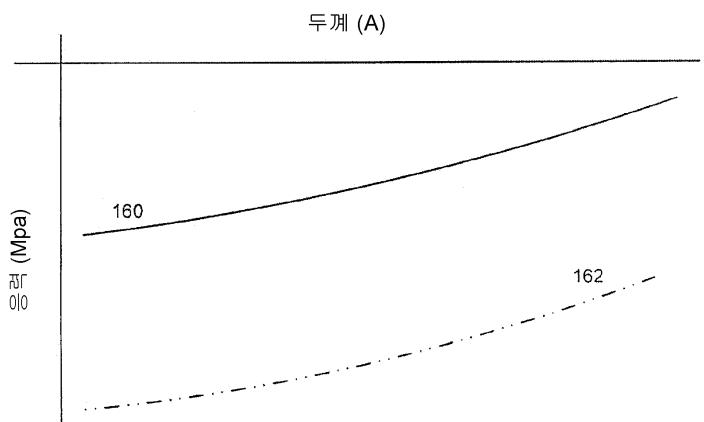
도면3



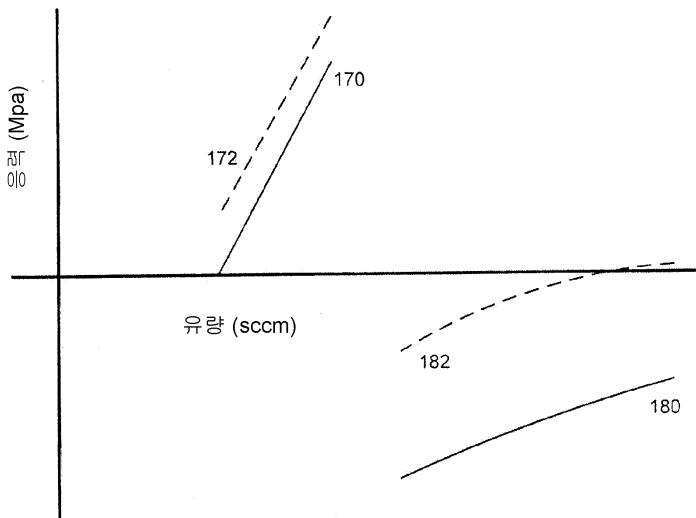
도면4



도면5



도면6



도면7

