



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0066825
(43) 공개일자 2018년06월19일

(51) 국제특허분류(Int. Cl.)
H03B 25/00 (2006.01) H03B 5/18 (2006.01)
(52) CPC특허분류
H03B 25/00 (2013.01)
H03B 5/1847 (2013.01)
(21) 출원번호 10-2017-0149250
(22) 출원일자 2017년11월10일
심사청구일자 2017년11월10일
(30) 우선권주장
1020160167625 2016년12월09일 대한민국(KR)

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)
(72) 발명자
이재성
서울특별시 마포구 백범로37길 12, 109동 2002호 (신공덕동, 신공덕1차삼성래미안아파트)
손희강
서울특별시 강남구 압구정로33길 70, 53동 204호 (압구정동, 현대아파트)
송기룡
서울특별시 강동구 고덕로27길 36, 108동 901호 (암사동, 강동현대홈타운아파트)
(74) 대리인
송인호, 윤형근, 최영중, 최관락

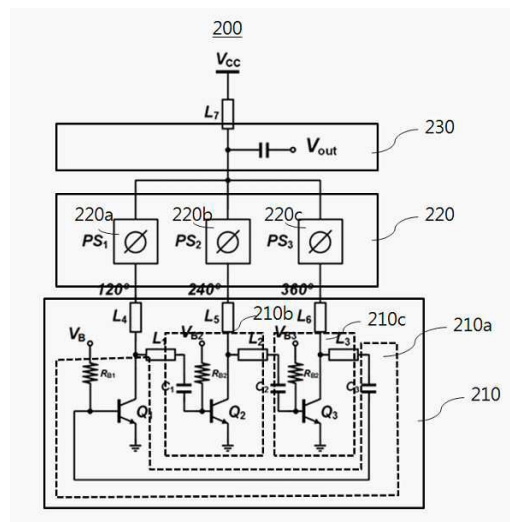
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 트리플 푸시 구조를 가지는 전압제어발진기

(57) 요약

트리플 푸시 구조를 가지는 전압제어발진기가 개시된다. 트리플 푸시 구조를 가지는 전압제어발진기는 제어 전압에 기초하여 출력 신호를 출력하는 다수의 발진 회로를 포함하는 전압제어발진부-상기 다수의 발진 회로는 트리플 푸시 구조를 가지도록 연결됨; 각 발진 회로의 출력단과 연결되며, 상기 각 발진 회로의 출력단에서 출력되는 출력 신호의 위상을 변경하는 다수의 위상 천이기; 및 상기 다수의 위상 천이기에서 각각 위상이 변경되어 출력되는 출력 신호를 합하여 최종 출력 신호를 출력하는 출력부를 포함한다.

대표도 - 도2



이 발명을 지원한 국가연구개발사업

과제고유번호 1711054950

부처명 미래창조과학부

연구관리전문기관 정보통신기술진흥센터

연구사업명 정보통신방송연구개발사업

연구과제명 전자소자 기반 초광대역 테라헤르츠 연속파 분광영상 시스템 개발

기 여 율 1/1

주관기관 고려대학교산학협력단

연구기간 2017.01.01 ~ 2017.12.31

명세서

청구범위

청구항 1

제어 전압에 기초하여 출력 신호를 출력하는 다수의 발진 회로를 포함하는 전압제어발진부-상기 다수의 발진 회로는 트리플 푸시 구조를 가지도록 연결됨;

각 발진 회로의 출력단과 연결되며, 상기 각 발진 회로의 출력단에서 출력되는 출력 신호의 위상을 변경하는 다수의 위상 천이기; 및

상기 다수의 위상 천이기에서 각각 위상이 변경되어 출력되는 출력 신호를 합하여 최종 출력 신호를 출력하는 출력부를 포함하는 전압제어발진기.

청구항 2

제1 항에 있어서,

상기 다수의 위상 천이기는,

상기 출력부에 의해 선택적으로 출력되는 최종 출력 신호에 상응하여 각 발진 회로의 출력단에서 출력되는 출력 신호의 위상을 선택적으로 변경하는 것을 특징으로 하는 전압제어발진기.

청구항 3

제2 항에 있어서,

상기 출력 신호는 기본 신호(f_0), 제2 고조파 신호($2f_0$) 및 제3 고조파 신호($3f_0$) 중 어느 하나인 것을 특징으로 하는 전압제어발진기.

청구항 4

제1 항에 있어서,

상기 다수의 발진 회로는 각각,

하나의 트랜지스터와 하나의 캐패시터를 포함하되,

각 발진 회로에 포함되는 각 트랜지스터의 컬렉터 전극은 상기 접점을 통해 다수의 위상 천이기 중 어느 하나의 위상 천이기 및 다른 발진 회로 중 어느 하나의 발진 회로에 포함되는 트랜지스터의 베이스 전극과 각각 연결되며,

상기 각 발진 회로에 포함되는 각 트랜지스터의 이미터 전극은 접지단과 연결되는 것을 특징으로 하는 전압제어발진기.

청구항 5

트리플 푸시 구조를 가지는 전압제어발진기에 있어서,

상기 트리플 푸시 구조를 가지는 전압제어발진기에 연결되는 제1 위상 천이기, 제2 위상 천이기 및 제3 위상 천이기를 포함하되,

상기 제1 위상 천이기 내지 상기 제3 위상 천이기를 통한 위상 조정에 따라 상기 전압제어발진기는 기본 신호

(f_0), 제2 고조파 신호($2f_0$) 및 제3 고조파 신호($3f_0$) 중 어느 하나를 선택적으로 출력하는 것을 특징으로 하는 트리플 푸시 구조를 가지는 전압제어발진기.

발명의 설명

기술 분야

[0001] 본 발명은 여러 대역의 주파수에서 동작하는 트리플 푸시 전압제어발진기에 관한 것이다.

배경 기술

[0003] 밀리미터나 테라헤르츠 등의 초고주파 대역은 회로 분야에 있어서 광대역 통신시스템 및 주파수 특성을 이용한 이미징 시스템 등의 연구가 진행되고 있다. 주파수가 올라감에 따라 파장이 짧아지고 이로 인해 전체 회로의 크기가 작아질수 있는 큰 장점이 있다.

[0004] 하지만 주파수 대역이 테라헤르츠 영역에 다가갈수록 트랜지스터 소자의 한계로 인해 회로 설계에 난점이 있다. 이를 극복하기 위한 방안으로는 고조파 성분을 활용하는 N-push 기법, 주파수 체배기(Frequency multiplier)등이 있다.

[0005] 종래의 전압제어발진기의 경우 제어 전압에 따라 발진 주파수가 정해지고, 일반적으로 주파수의 10%정도의 가변 범위를 갖는다. 따라서 하나의 발진기로 다양한 대역을 다루기에는 무리가 있고, 이를 해결하기 위해서는 2개 이상의 발진기 설계가 필수적이다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 여러 대역의 주파수에서 동작하는 트리플 푸시 전압제어발진기를 제공하기 위한 것이다.

과제의 해결 수단

[0009] 본 발명의 일 측면에 따르면 트리플 푸시 구조를 가지는 전압제어발진기가 제공된다.

[0010] 본 발명의 일 실시예에 따르면, 제어 전압에 기초하여 출력 신호를 출력하는 다수의 발진 회로를 포함하는 전압 제어발진부-상기 다수의 발진 회로는 트리플 푸시 구조를 가지도록 연결됨; 각 발진 회로의 출력단과 연결되며, 상기 각 발진 회로의 출력단에서 출력되는 출력 신호의 위상을 변경하는 다수의 위상 천이기가; 및 상기 다수의 위상 천이기에서 각각 위상이 변경되어 출력되는 출력 신호를 합하여 최종 출력 신호를 출력하는 출력부를 포함하는 전압제어발진기가 제공된다.

[0011] 상기 다수의 위상 천이기는, 상기 출력부에 의해 선택적으로 출력되는 최종 출력 신호에 상응하여 각 발진 회로의 출력단에서 출력되는 출력 신호의 위상을 선택적으로 변경할 수 있다.

[0012] 상기 출력 신호는 기본 신호(f_0), 제2 고조파 신호($2f_0$) 및 제3 고조파 신호($3f_0$) 중 어느 하나이다.

[0013] 상기 다수의 발진 회로는 각각, 하나의 트랜지스터와 하나의 캐패시터를 포함하되, 각 발진 회로에 포함되는 각 트랜지스터의 컬렉터 전극은 상기 접점을 통해 다수의 위상 천이기 중 어느 하나의 위상 천이기 및 다른 발진 회로 중 어느 하나의 발진 회로에 포함되는 트랜지스터의 베이스 전극과 각각 연결되며, 상기 각 발진 회로에 포함되는 각 트랜지스터의 이미터 전극은 접지단과 연결될 수 있다.

발명의 효과

[0015] 본 발명의 일 실시예에 따른 트리플 푸시 전압제어발진기를 제공함으로써, 하나의 전압제어발진기로 기본 모드, 제2 고조파 및 제3 고조파에서 동작이 가능한 이점이 있다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 일 실시예에 따른 n 푸시 구조를 가지는 전압제어발진기에 대한 구성을 개략적으로 도시한 도면.
 도 2는 본 발명의 일 실시예에 따른 트리플 푸시 구조를 가지는 전압제어발진기의 구조를 나타낸 도면.
 도 3 내지 도 6은 본 발명의 일 실시예에 따른 동작 대역에 따른 출력 신호를 설명하기 위해 도시한 도면.

발명을 실시하기 위한 구체적인 내용

[0018] 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다. 또한, 명세서에 기재된 "...부", "모듈" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어 또는 소프트웨어로 구현되거나 하드웨어와 소프트웨어의 결합으로 구현될 수 있다.

[0019] 이하, 첨부된 도면들을 참조하여 본 발명의 실시예를 상세히 설명한다.

[0021] 도 1은 본 발명의 일 실시예에 따른 n 푸시 구조를 가지는 전압제어발진기에 대한 구성을 개략적으로 도시한 도면이다.

[0022] 도 1의 (a)는 듀얼 푸시 구조를 가지는 전압제어발진기에 관한 것으로, 도 1(a)의 경우 각 전압제어발진기에서 출력되는 f_0 는 180도의 위상차를 가지게 되므로 소멸되게 된다. 반면, 2차 고조파 신호에 상응하여 각 전압제어발진기에서 출력되는 $2f_0$ 는 위상차가 없어 더 강한 신호가 출력되게 된다.

[0023] 도 1의 (b)는 트리플 푸시 구조를 가지는 전압제어발진기로, 각 전압제어발진기에서 출력되는 f_0 의 위상은 120도, 240도, 360도를 가지며 벡터 합에 의해 소멸되게 된다. 이러한 트리플 푸시 구조의 경우, 각 전압제어발진기에서 출력되는 $3f_0$ 에서 위상차가 존재하지 않아 가장 강력한 $3f_0$ 를 출력하게 된다.

[0024] 도 1의 (c)는 n-푸시 구조를 가지는 전압제어발진기를 도시한 도면이다. 도 1의 (c)에 도시된 바와 같이 n 푸시 구조를 가지도록 전압제어발진기를 설계할 수 있으나, 4차 고조파 신호부터는 출력 신호가 약하여 일반적으로는 사용되지 않는다.

[0025] 이와 같이, 각 N-푸시 구조를 가지는 전압제어발진기는 각각 목적에 따라 하나의 출력 신호를 출력하도록 설계된다.

[0026] 그러나, 본 발명의 일 실시예에서는 N-푸시 구조를 가지는 전압제어발진기(200)를 복수의 대역에서 동작하도록 하기 위한 것으로, 이하에서 보다 상세히 설명하기로 한다.

[0028] 도 2는 본 발명의 일 실시예에 따른 트리플 푸시 구조를 가지는 전압제어발진기의 구조를 나타낸 도면이고, 도 3 내지 도 6은 본 발명의 일 실시예에 따른 동작 대역에 따른 출력 신호를 설명하기 위해 도시한 도면이다.

[0029] 도 2를 참조하면, 본 발명의 일 실시예에 따른 전압제어발진기(200)는 전압제어발진부(210), 위상 천이기(220) 및 출력부(230)를 포함하여 구성된다.

[0030] 전압제어발진부(210)는 복수의 발진 회로(210a 내지 210c)를 포함한다. 복수의 발진 회로(210a 내지 210c)는 도 1에 도시된 바와 같이, 각각 N-푸시 구조를 가지도록 연결된다.

[0031] 본 명세서에서는 전압제어발진부(210)가 트리플 푸시 구조를 가지는 것을 중점으로 설명하므로, 3개의 발진 회

로가 병렬로 연결되는 것으로 도시되어 있으나, 2개 또는 4개의 발진 회로가 N-푸시 구조를 형성하도록 연결될 수도 있다.

- [0032] 본 발명의 일 실시예에 따른 트리플 푸시 구조를 가지는 전압제어발진부(210)는 제1 발진 회로(210a), 제2 발진 회로(210b) 및 제3 발진 회로(210c)를 포함한다.
- [0033] 제1 발진 회로(210a) 내지 제3 발진 회로(210c)는 병렬로 연결되며, 각 발진 회로에 포함되는 트랜지스터의 컬렉터 전극이 접점을 통해 다른 발진 회로 중 어느 하나에 포함되는 트랜지스터의 베이스 전극에 연결되는 구조를 가진다. 이하에서는 이에 대해 보다 상세히 설명하기로 한다.
- [0034] 제1 발진 회로(210a)는 제1 트랜지스터(Q_1)와 제1 캐패시터(C_3)를 포함한다.
- [0035] 제1 트랜지스터(Q_1)의 베이스 전극은 제1 캐패시터(C_3)를 통해 제3 발진 회로(210c)의 출력단과 연결된다. 즉, 제1 트랜지스터(Q_1)의 베이스 전극은 제1 캐패시터(C_3)의 일단에 연결된다. 제1 캐패시터(C_3)의 일단은 제1 트랜지스터(Q_1)의 베이스 전극과 연결되며, 타단은 제3 발진 회로(210c)의 출력단(즉, 제3 발진 회로(210c)에 포함되는 제3 트랜지스터의 컬렉터 전극)과 연결된다. 제1 트랜지스터(Q_1)의 이미터 전극은 접지단과 연결된다.
- [0036] 제1 트랜지스터(Q_1)의 컬렉터 전극은 제1 접점을 통해 제1 전송 라인과 제4 전송 라인으로 각각 분기된다. 따라서, 제1 트랜지스터(Q_1)의 컬렉터 전극은 제1 접점에서 제1 전송 라인(L1)으로 분기되며, 제1 전송 라인(L1)을 통해 제2 발진 회로(210b)와 연결된다. 즉, 제1 전송 라인(L1)의 일단은 제2 발진 회로(210b)에 포함되는 캐패시터(제2 캐패시터라 칭하기로 함)로 연결된다.
- [0037] 또한, 제1 트랜지스터(Q_1)의 컬렉터 전극은 제1 접점을 통해 제4 전송 라인에 의해 제1 위상 천이기(220a)와 연결된다. 이로 인해, 제1 트랜지스터(Q_1)의 컬렉터 전극을 통해 출력되는 출력 신호는 제4 전송 라인을 통해 제1 위상 천이기(220a)를 통과하게 된다.
- [0038] 제2 발진 회로(210b)는 제2 트랜지스터(Q_2)와 제2 캐패시터(C_1)를 포함한다.
- [0039] 제2 트랜지스터(Q_2)의 베이스 전극은 제2 캐패시터(C_1)를 통해 제1 발진 회로(210a)의 출력단과 연결된다. 즉, 제2 트랜지스터(Q_2)의 베이스 전극은 제2 캐패시터(C_1)의 일단에 연결된다. 제2 캐패시터(C_1)의 일단은 제2 트랜지스터(Q_2)의 베이스 전극과 연결되며, 타단은 제1 발진 회로(210a)의 출력단(즉, 제1 발진 회로(210a)에 포함되는 제1 트랜지스터의 컬렉터 전극)과 연결된다. 제2 트랜지스터(Q_2)의 이미터 전극은 접지단과 연결된다.
- [0040] 제2 트랜지스터(Q_2)의 컬렉터 전극은 제2 접점을 통해 제2 전송 라인과 제5 전송 라인으로 각각 분기된다. 따라서, 제2 트랜지스터(Q_2)의 컬렉터 전극은 제2 접점에서 제2 전송 라인(L2)으로 분기되며, 제2 전송 라인(L2)을 통해 제3 발진 회로(210c)와 연결된다. 즉, 제2 전송 라인(L2)의 일단은 제3 발진 회로(210c)에 포함되는 캐패시터(제3 캐패시터라 칭하기로 함)로 연결된다.
- [0041] 또한, 제2 트랜지스터(Q_2)의 컬렉터 전극은 제2 접점을 통해 제5 전송 라인에 의해 제2위상 천이기(220b)와 연결된다. 이로 인해, 제2 트랜지스터(Q_2)의 컬렉터 전극을 통해 출력되는 출력 신호는 제5 전송 라인을 통해 제2위상 천이기(220b)를 통과하게 된다.
- [0042] 제3 발진 회로(210c)는 제3 트랜지스터(Q_3)와 제3 캐패시터(C_2)를 포함한다.
- [0043] 제3 트랜지스터(Q_3)의 베이스 전극은 제3 캐패시터(C_2)를 통해 제1 발진 회로(210a)의 출력단과 연결된다. 즉, 제3 트랜지스터(Q_3)의 베이스 전극은 제3 캐패시터(C_2)의 일단에 연결된다. 제3 캐패시터(C_2)의 일단은 제3 트랜지스터(Q_3)의 베이스 전극과 연결되며, 타단은 제2 발진 회로(210b)의 출력단(즉, 제2 발진 회로(210b)에 포함되는 제2 트랜지스터의 컬렉터 전극)과 연결된다. 제3 트랜지스터(Q_3)의 이미터 전극은 접지단과 연결된다.
- [0044] 제3 트랜지스터(Q_3)의 컬렉터 전극은 제3 접점을 통해 제3 전송 라인과 제6 전송 라인으로 각각 분기된다. 따라서, 제3 트랜지스터(Q_3)의 컬렉터 전극은 제3 접점에서 제3 전송 라인(L3)으로 분기되며, 제3 전송 라인(L3)을 통해 제3 발진 회로(210c)와 연결된다. 즉, 제3 전송 라인(L3)의 일단은 제1 발진 회로(210a)에 포함되는 캐패

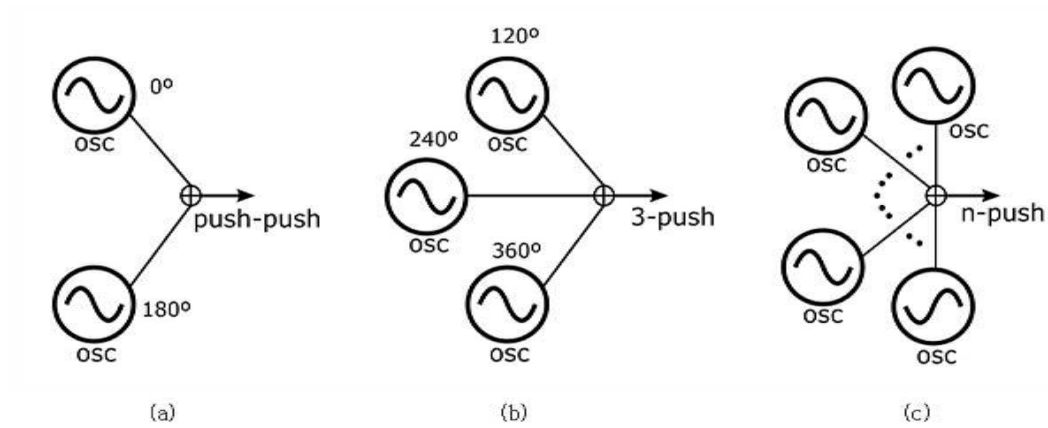
시터(제1 캐패시터라 칭하기로 함)로 연결된다.

- [0045] 또한, 제3 트랜지스터(Q_3)의 컬렉터 전극은 제3 접점을 통해 제6 전송 라인에 의해 제3 위상 천이기(220c)와 연결된다. 이로 인해, 제3 트랜지스터(Q_3)의 컬렉터 전극을 통해 출력되는 출력 신호는 제6 전송 라인을 통해 제3 위상 천이기(220c)를 통과하게 된다.
- [0046] 도 2에 따른 트리플 푸시 구조로 연결되는 각 발진 회로는 각기 120도 위상 차를 가지는 출력 신호를 각각 출력한다. 본 발명의 일 실시예에서는 트리플 푸시 구조를 가정하므로, 각 발진 회로가 120도 위상 차를 가지는 출력 신호를 각각 출력하는 것으로 설명하나 발진 회로의 연결 구조가 달라지는 경우 각 발진 회로에서 출력되는 출력 신호의 위상 차이는 각기 달라질 수 있음은 당연하다.
- [0047] 다수의 위상 천이기(220)는 각각 발진 회로의 출력단과 각각 연결된다. 이를 통해 각 위상 천이기(220)는 각 발진 회로(210a 내지 210c)의 출력단을 통해 출력되는 출력 신호의 위상을 원하는 최종 출력 신호에 상응하여 변경할 수 있다.
- [0048] 출력부(230)는 위상 천이기(220)를 통과한 출력 신호를 합하여 최종 출력 신호를 출력한다.
- [0049] 이해와 설명의 편의를 도모하기 위해, 출력부(230)에서 출력되는 최종 출력 신호에 상응하여 다수의 위상 천이기(220)의 동작 과정에 대해 설명하기로 한다.
- [0050] 도 3는 본 발명의 일 실시예에 따른 각 발진 회로의 출력단에서 출력되는 출력 신호를 도시한 도면이다. 도 3에 도시된 바와 같이, 트리플 푸시 구조로 연결된 각 발진 회로는 120도 위상 차이를 가지도록 각 출력 신호가 출력될 수 있다. 따라서, 제1 발진 회로에서 출력되는 출력 신호는 120도 위상을 가지게 되며, 제2 발진 회로에서 출력되는 출력 신호는 240도 위상을 가지며, 제3 발진 회로에서 출력되는 출력 신호는 360도 위상을 가진다.
- [0051] 전압제어발진기(200)에서 3차 고조파 신호에 상응하는 출력 신호($3f_0$)를 출력하고자 하는 경우, 각 위상 천이기(220)는 각 발진 회로에서 출력되는 출력 신호의 위상을 0도로 각각 변경한다. 이에 따라 각 발진 회로에서 출력되는 기본 주파수 신호에 상응하는 출력 신호(f_0)는 출력부(230)에서 각각 상쇄되어 출력되지 않게 된다. 따라서, 결과적으로 출력부(230)에서 가장 강력한 $3f_0$ 를 출력하게 된다.
- [0052] 도 4에는 각 발진 회로에서 출력되는 $3f_0$ 신호가 도시되어 있으며, 도 6은 $3f_0$ 신호의 주파수를 확인한 결과이다.
- [0053] 전압제어발진기(200)가 f_0 를 최종 출력 신호로 출력하고자 하는 경우, 제1 위상 천이기(220a)는 제1 발진 회로(210a)에서 출력되는 출력 신호를 240도 변경할 수 있다. 또한, 제2위상 천이기(220b)는 제2 발진 회로(210b)에서 출력되는 출력 신호를 120도 변경할 수 있다. 이어, 제3 위상 천이기(220c)는 제3 발진 회로(210c)에서 출력되는 출력 신호를 0도 변경한다. 이에 따라, 각 위상 천이기(220)를 통과한 f_0 의 위상이 0도, 0도, 0도를 가지게 되며, 결과적으로 출력부(230)에서 가장 강력한 f_0 를 최종 출력 신호로 출력하게 된다. 도 5에는 최종 출력단에서의 f_0 신호의 주파수가 도시되어 있다.
- [0054] 이와 마찬가지로 전압제어발진기(200)가 $2f_0$ 를 최종 출력 신호로 출력하는 경우를 가정하기로 한다. 이때, 제1 위상 천이기(220a)는 제1 발진 회로(210a)에서 출력되는 출력 신호의 위상을 60도 변경한다. 이어, 제2위상 천이기(220b)는 제2 발진 회로(210b)에서 출력되는 출력 신호의 위상을 120도 변경하며, 제3 위상 천이기(220c)는 제3 발진 회로(210c)에서 출력되는 출력 신호의 위상을 0도 변경할 수 있다.
- [0055] 이를 통해, 각 위상 천이기(220)를 통과한 f_0 의 출력 신호는 180도, 360도, 360도를 가지게 된다. 반면, 2차 고조파 신호에 상응하는 $2f_0$ 의 출력 신호는 0도, 0도, 0도를 가지게 되어 가장 강력한 $2f_0$ 를 최종 출력 신호로 출력하게 된다.
- [0056] 이와 같이, 본 발명의 일 실시예에 따른 트리플 푸시 구조를 가지는 전압제어발진기(200)를 통해 기본 신호(f_0), 제2 고조파 신호($2f_0$) 및 제3 고조파 신호($3f_0$) 중 어느 하나를 선택적으로 출력하도록 할 수 있다. 이를 통해, 하나의 전압제어발진기를 통해 복수의 대역에서 동작이 가능하여 분광학 등 물질에 따라 반응 주파수가 다른 경우 특정 물질을 검출하기 위해 복수의 출력 신호 중 어느 하나를 선택적으로 선택함으로써 타겟 물질 검출을 용이하게 할 수 있는 이점이 있다.

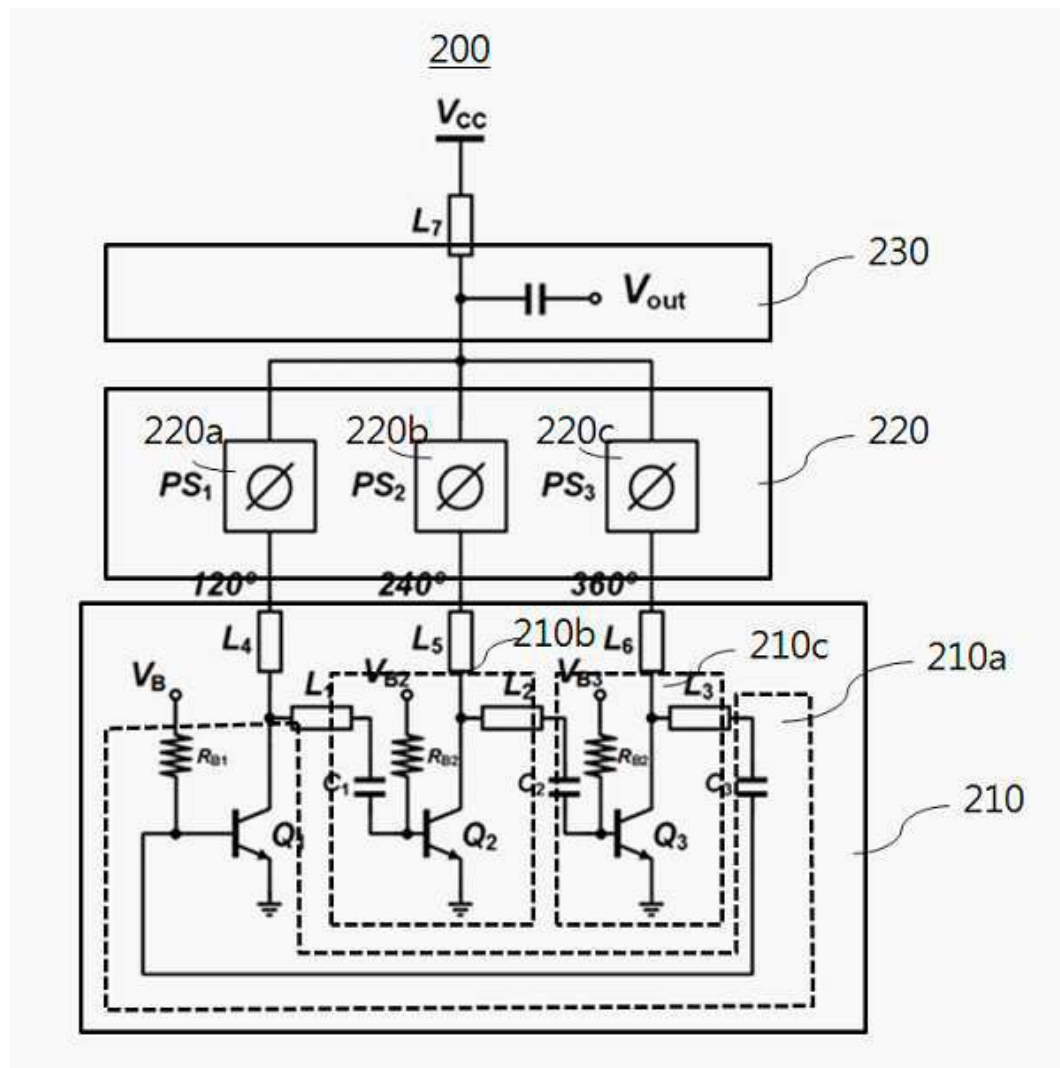
[0058] 상기한 본 발명의 실시예는 예시의 목적을 위해 개시된 것이고, 본 발명에 대한 통상의 지식을 가지는 당업자라면 본 발명의 사상과 범위 안에서 다양한 수정, 변경, 부가가 가능할 것이며, 이러한 수정, 변경 및 부가는 하기의 특허청구범위에 속하는 것으로 보아야 할 것이다.

도면

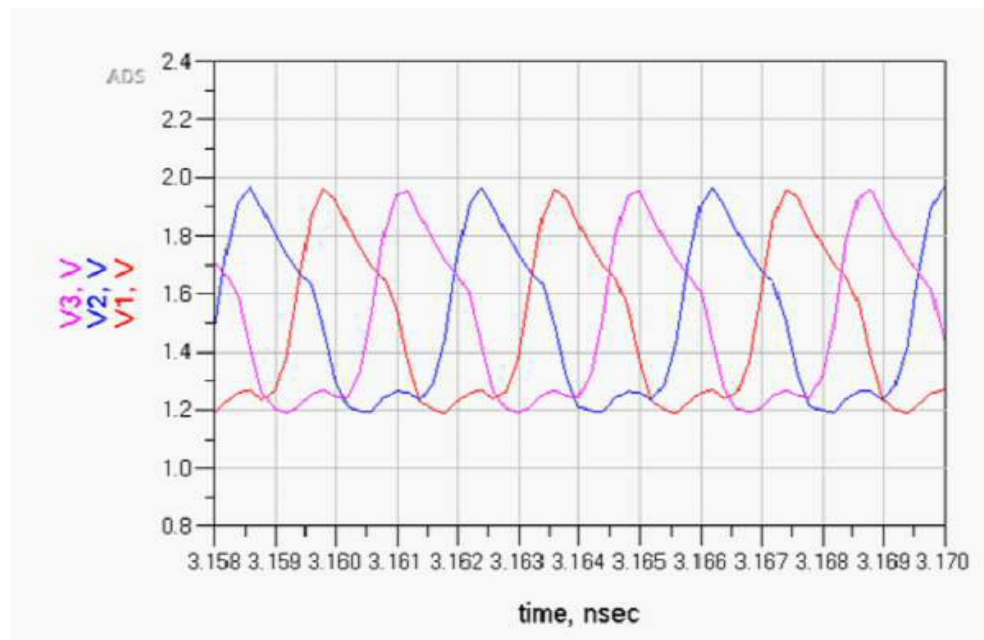
도면1



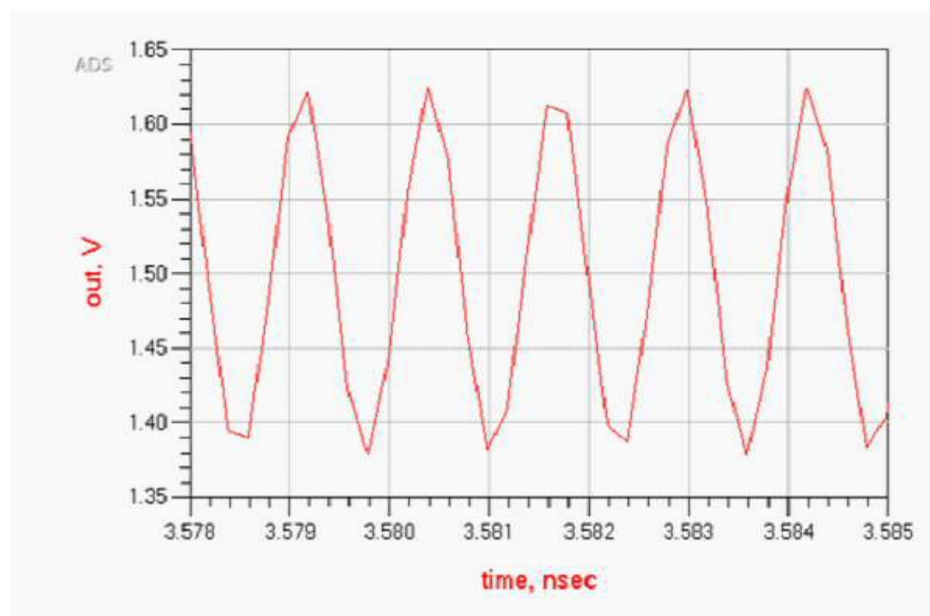
도면2



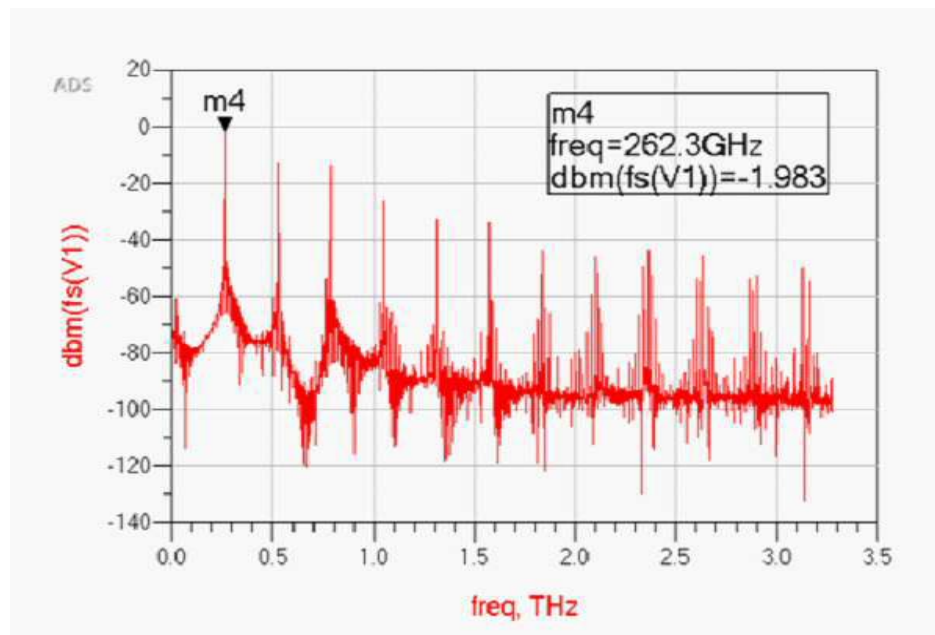
도면3



도면4



도면5



도면6

