(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第6981877号
(P6981877)

(45)発行日　令和3年12月17日(2021.12.17)　(24)登録日　令和3年11月22日(2021.11.22)

(51)Int.Cl.		F I		
G09G 3/3233	(2016.01)	G09G	3/3233	
G09G 3/20	(2006.01)	G09G	3/20	611F
H01L 27/32	(2006.01)	G09G	3/20	624B
H01L 51/50	(2006.01)	G09G	3/20	641E
G09F 9/30	(2006.01)	G09G	3/20	621M

請求項の数 8　(全 18 頁)　最終頁に続く

(21)出願番号　特願2017-552040 (P2017-552040)
(86)(22)出願日　平成29年3月24日 (2017.3.24)
(65)公表番号　特表2019-526817 (P2019-526817A)
(43)公表日　令和1年9月19日 (2019.9.19)
(86)国際出願番号　PCT/CN2017/077982
(87)国際公開番号　WO2018/028209
(87)国際公開日　平成30年2月15日 (2018.2.15)
審査請求日　令和2年1月8日 (2020.1.8)
(31)優先権主張番号　201610663613.2
(32)優先日　平成28年8月12日 (2016.8.12)
(33)優先権主張国・地域又は機関
中国 (CN)

(73)特許権者　510280589
京東方科技集團股▲ふん▼有限公司
BOE TECHNOLOGY GROUP CO., LTD.
中華人民共和国１０００１５北京市朝陽區酒仙橋路１０號
No. 10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, CHINA
(74)代理人　100108453
弁理士　村山　靖彦
(74)代理人　100110364
弁理士　実広　信哉

最終頁に続く

(54)【発明の名称】画素回路、ディスプレイパネル、表示装置及び駆動方法

(57)【特許請求の範囲】
【請求項１】
画素回路の駆動方法であって、
前記画素回路は、
複数の発光サブ回路を備える発光回路と、
出力端子と駆動トランジスタを備える補償駆動回路とを備え、
前記複数の発光サブ回路はいずれも前記出力端子に電気的に接続され、前記補償駆動回路は発光データ信号を受信し、前記駆動トランジスタの閾値電圧を補償し、及び前記出力端子が出力した出力信号に基づいて前記複数の発光サブ回路のいずれか１つの発光を駆動するように配置され、
前記発光回路は第１発光サブ回路、第２発光サブ回路及び第３発光サブ回路を備え、前記第１発光サブ回路は直列接続された第１スイッチングトランジスタと第１有機発光ダイオードを備え、前記第２発光サブ回路は直列接続された第２スイッチングトランジスタと第２有機発光ダイオードを備え、前記第３発光サブ回路は直列接続された第３スイッチングトランジスタと第３有機発光ダイオードを備え、
前記第１スイッチングトランジスタの第１電極、前記第２スイッチングトランジスタの第１電極、前記第３スイッチングトランジスタの第１電極は第１ノードに電気的に接続され、前記第１スイッチングトランジスタのゲートは第１ストローブ信号を受信するように配置され、前記第２スイッチングトランジスタのゲートは第２ストローブ信号を受信するように配置され、前記第３スイッチングトランジスタのゲートは第３ストローブ信号を受

信するように配置され、前記第１スイッチングトランジスタの第２電極は前記第１有機発光ダイオードの第１電極に電気的に接続され、前記第２スイッチングトランジスタの第２電極は前記第２有機発光ダイオードの第１電極に電気的に接続され、前記第３スイッチングトランジスタの第２電極は前記第３有機発光ダイオードの第１電極に電気的に接続され、前記第１有機発光ダイオードの第２電極、前記第２有機発光ダイオードの第２電極及び前記第３有機発光ダイオードの第２電極はいずれも接地され、

前記補償駆動回路は、

第２走査信号に応答して前記駆動トランジスタに第１電源電圧を提供するように配置される第１補償トランジスタと、

第１走査信号に応答して前記駆動トランジスタに前記発光データ信号を提供するように配置される第２補償トランジスタと、

制御信号に応答して前記駆動トランジスタに第２電源電圧を提供するように配置される第３補償トランジスタと、

前記第１走査信号に応答して前記駆動トランジスタのゲートと前記駆動トランジスタの第２電極とを接続するように配置される第４補償トランジスタと、

前記第２走査信号に応答して前記駆動トランジスタの第２電極と前記発光回路を接続するように配置される第５補償トランジスタと、

前記第３補償トランジスタの第１電極と前記第３補償トランジスタの第２電極との間の電圧差を記憶するように配置される記憶コンデンサとをさらに備え、

前記駆動方法は、

１フレームの表示時間内に第１期間、第２期間及び第３期間を含み、

前記第１期間は第１準備期間、第１リセット期間、第１補償期間及び第１発光期間を順次含み、

前記第２期間は第２準備期間、第２リセット期間、第２補償期間及び第２発光期間を順次含み、

前記第３期間は第３準備期間、第３リセット期間、第３補償期間及び第３発光期間を順次含み、

前記第１発光期間に、前記第１有機発光ダイオードの発光を駆動し、

前記第２発光期間に、前記第２有機発光ダイオードの発光を駆動し、

前記第３発光期間に、前記第３有機発光ダイオードの発光を駆動する駆動方法。

【請求項２】

前記第１準備期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第１リセット期間に、前記制御信号をオン電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第１補償期間に、前記制御信号をオフ電圧、前記第１走査信号をオン電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第１発光期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオン電圧、前記第１ストローブ信号をオン電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第２準備期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第２リセット期間に、前記制御信号をオン電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、

前記第２補償期間に、前記制御信号をオフ電圧、前記第１走査信号をオン電圧、前記第

２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、
前記第２発光期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオン電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオン電圧、前記第３ストローブ信号をオフ電圧として設定し、
前記第３準備期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、
前記第３リセット期間に、前記制御信号をオン電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、
前記第３補償期間に、前記制御信号をオフ電圧、前記第１走査信号をオン電圧、前記第２走査信号をオフ電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオフ電圧として設定し、
前記第３発光期間に、前記制御信号をオフ電圧、前記第１走査信号をオフ電圧、前記第２走査信号をオン電圧、前記第１ストローブ信号をオフ電圧、前記第２ストローブ信号をオフ電圧、前記第３ストローブ信号をオン電圧として設定する請求項１に記載の駆動方法。

【請求項３】
前記第１補償トランジスタの第１電極は前記第１電源電圧を受信するように配置され、前記第１補償トランジスタのゲート、前記第５補償トランジスタのゲートは前記第２走査信号を受信するように配置され、前記第１補償トランジスタの第２電極は第２ノードに電気的に接続され、
前記第２補償トランジスタの第１電極は前記発光データ信号を受信するように配置され、前記第２補償トランジスタのゲート、前記第４補償トランジスタのゲートは前記第１走査信号を受信するように配置され、前記第２補償トランジスタの第２電極は前記第２ノードに電気的に接続され、
前記第３補償トランジスタの第１電極は前記第２電源電圧を受信するように配置され、前記第３補償トランジスタのゲートは前記制御信号を受信するように配置され、前記第３補償トランジスタの第２電極は第３ノードに電気的に接続され、
前記第４補償トランジスタの第１電極は前記第３ノードに電気的に接続され、前記第４補償トランジスタの第２電極は第４ノードに電気的に接続され、
前記第５補償トランジスタの第１電極は前記第４ノードに電気的に接続され、前記第５補償トランジスタの第２電極は前記第１ノードに電気的に接続され、
前記駆動トランジスタの第１電極は前記第２ノードに電気的に接続され、前記駆動トランジスタのゲートは前記第３ノードに電気的に接続され、前記駆動トランジスタの第２電極は前記第４ノードに電気的に接続され、
前記記憶コンデンサの第１端子は前記第２電源電圧を受信するように配置され、前記記憶コンデンサの第２端子は前記第３ノードに電気的に接続される請求項１に記載の駆動方法。

【請求項４】
前記第１スイッチングトランジスタ、前記第２スイッチングトランジスタ、前記第３スイッチングトランジスタ、前記第１補償トランジスタ、前記第２補償トランジスタ、前記第３補償トランジスタ、前記第４補償トランジスタ、前記第５補償トランジスタはいずれもＰ型トランジスタである請求項１に記載の駆動方法。

【請求項５】
前記第１スイッチングトランジスタ、前記第２スイッチングトランジスタ、前記第３スイッチングトランジスタ、前記第１補償トランジスタ、前記第２補償トランジスタ、前記第３補償トランジスタ、前記第４補償トランジスタ、前記第５補償トランジスタはいずれも薄膜トランジスタである請求項１に記載の駆動方法。

【請求項６】
請求項１－５のいずれか１項に記載の駆動方法を採用した画素回路を備えるディスプレイパネル。
【請求項７】
走査ドライバ、データドライバ、発光データ信号線、第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線を備え、
前記データドライバは前記発光データ信号線を介して前記画素回路に発光データ信号を提供するように配置され、
前記走査ドライバはそれぞれ前記第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線を介して前記画素回路に第１ストローブ信号、第２ストローブ信号及び第３ストローブ信号を提供するように配置される請求項６に記載のディスプレイパネル。
【請求項８】
請求項６又は７のいずれか１項に記載のディスプレイパネルを備える表示装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本開示実施例は、画素回路、ディスプレイパネル、表示装置及び駆動方法に関する。
【背景技術】
【０００２】
表示分野において、有機発光ダイオード（ＯＬＥＤ）ディスプレイパネルは、自己発光、コントラストが高く、エネルギー消費量が低く、広視野角、応答速度が高く、フレキシブルパネルに使用可能であり、使用温度範囲が広く、製造しやすい等の特徴を有し、将来性が期待できる。
【０００３】
上記特徴を有するため、有機発光ダイオード（ＯＬＥＤ）ディスプレイパネルは携帯電話、ディスプレイ、ノートパソコン、デジタルカメラ、計器等の表示機能を有する装置に適用できる。
【発明の概要】
【０００４】
本開示の実施例は画素回路を提供し、複数の発光サブ回路を備える発光回路と、出力端子と駆動トランジスタを備える補償駆動回路とを備え、前記複数の発光サブ回路はいずれも前記出力端子に電気的に接続され、前記補償駆動回路は発光データ信号を受信し、前記駆動トランジスタの閾値電圧を補償し、及び前記出力端子が出力した出力信号に基づいていずれか１つの前記発光サブ回路の発光を駆動するように配置される。
【０００５】
たとえば、本開示実施例に係る画素回路は選択回路をさらに備え、前記選択回路は前記出力端子に電気的に接続され、前記複数の発光サブ回路はそれぞれ前記選択回路に電気的に接続され、前記補償駆動回路は前記選択回路によって前記複数の発光サブ回路のいずれか１つの発光を駆動するように配置される。
【０００６】
たとえば、本開示実施例に係る画素回路において、前記発光回路の各発光サブ回路は直列接続されたスイッチング素子と発光素子を備える。
【０００７】
たとえば、本開示実施例に係る画素回路において、前記スイッチング素子はトランジスタを備え、前記発光素子は有機発光ダイオードを備える。
【０００８】
たとえば、本開示実施例に係る画素回路において、前記発光回路は第１発光サブ回路、第２発光サブ回路及び第３発光サブ回路を備え、前記第１発光サブ回路は直列接続された第１スイッチングトランジスタと第１有機発光ダイオードを備え、前記第２発光サブ回路

は直列接続された第２スイッチングトランジスタと第２有機発光ダイオードを備え、前記第３発光サブ回路は直列接続された第３スイッチングトランジスタと第３有機発光ダイオードを備える。

【０００９】

たとえば、本開示実施例に係る画素回路において、前記第１スイッチングトランジスタの第１電極、前記第２スイッチングトランジスタの第１電極、前記第３スイッチングトランジスタの第１電極は第１ノードに電気的に接続され、前記第１スイッチングトランジスタのゲートは第１ストローブ信号を受信するように配置され、前記第２スイッチングトランジスタのゲートは第２ストローブ信号を受信するように配置され、前記第３スイッチングトランジスタのゲートは第３ストローブ信号を受信するように配置され、前記第１スイッチングトランジスタの第２電極は前記第１有機発光ダイオードの第１電極に電気的に接続され、前記第２スイッチングトランジスタの第２電極は前記第２有機発光ダイオードの第１電極に電気的に接続され、前記第３スイッチングトランジスタの第２電極は前記第３有機発光ダイオードの第１電極に電気的に接続され、前記第１有機発光ダイオードの第２電極、前記第２有機発光ダイオードの第２電極及び前記第３有機発光ダイオードの第２電極はいずれも接地する。

【００１０】

たとえば、本開示実施例に係る画素回路において、前記補償駆動回路は、第２走査信号に応答して前記駆動トランジスタに第１電源電圧を提供するように配置される第１補償トランジスタと、第１走査信号に応答して前記駆動トランジスタに前記発光データ信号を提供するように配置される第２補償トランジスタと、制御信号に応答して前記駆動トランジスタに第２電源電圧を提供するように配置される第３補償トランジスタと、前記第１走査信号に応答して前記駆動トランジスタのゲートと第２電極を接続するように配置される第４補償トランジスタと、前記第２走査信号に応答して前記駆動トランジスタの第２電極と前記発光回路を接続するように配置される第５補償トランジスタと、前記第３補償トランジスタの第１電極と第２電極との間の電圧差を記憶するように配置される記憶コンデンサとをさらに備える。

【００１１】

たとえば、本開示実施例に係る画素回路において、前記第１補償トランジスタの第１電極は第１電源電圧を受信するように配置され、前記第１補償トランジスタのゲート、前記第５補償トランジスタのゲートは第２走査信号を受信するように配置され、前記第１補償トランジスタの第２電極は第２ノードに電気的に接続され、前記第２補償トランジスタの第１電極は前記発光データ信号を受信するように配置され、前記第２補償トランジスタのゲート、前記第４補償トランジスタのゲートは第１走査信号を受信するように配置され、前記第２補償トランジスタの第２電極は前記第２ノードに電気的に接続され、前記第３補償トランジスタの第１電極は第２電源電圧を受信するように配置され、前記第３補償トランジスタのゲートは制御信号を受信するように配置され、前記第３補償トランジスタの第２電極は第３ノードに電気的に接続され、前記第４補償トランジスタの第１電極は前記第３ノードに電気的に接続され、前記第４補償トランジスタの第２電極は第４ノードに電気的に接続され、前記第５補償トランジスタの第１電極は前記第４ノードに電気的に接続され、前記第５補償トランジスタの第２電極は前記第１ノードに電気的に接続され、前記駆動トランジスタの第１電極は前記第２ノードに電気的に接続され、前記駆動トランジスタのゲートは前記第３ノードに電気的に接続され、前記駆動トランジスタの第２電極は前記第４ノードに電気的に接続され、前記記憶コンデンサの第１端子は前記第２電源電圧を受信するように配置され、前記記憶コンデンサの第２端子は前記第３ノードに電気的に接続される。

【００１２】

たとえば、本開示実施例に係る画素回路において、前記第１スイッチングトランジスタ、前記第２スイッチングトランジスタ、前記第３スイッチングトランジスタ、前記第１補償トランジスタ、前記第２補償トランジスタ、前記第３補償トランジスタ、前記第４補償

トランジスタ、前記第５補償トランジスタはいずれもＰ型トランジスタである。
【００１３】
たとえば、本開示実施例に係る画素回路において、前記第１スイッチングトランジスタ、前記第２スイッチングトランジスタ、前記第３スイッチングトランジスタ、前記第１補償トランジスタ、前記第２補償トランジスタ、前記第３補償トランジスタ、前記第４補償トランジスタ、前記第５補償トランジスタはいずれも薄膜トランジスタである。
【００１４】
本開示の実施例は、本開示のいずれか一実施例に係る画素回路を備えるディスプレイパネルをさらに提供する。
【００１５】
たとえば、本開示実施例に係るディスプレイパネルは、走査ドライバ、データドライバ、発光データ信号線、第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線をさらに備え、前記データドライバは前記発光データ信号線を介して前記画素回路に発光データ信号を提供するように配置され、前記走査ドライバはそれぞれ前記第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線を介して前記画素回路に第１ストローブ信号、第２ストローブ信号及び第３ストローブ信号を提供するように配置される。
【００１６】
本開示の実施例は、本開示のいずれか一実施例に係るディスプレイパネルを備える表示装置をさらに提供する。
【００１７】
本開示の実施例は、本開示のいずれか一実施例に係る画素回路を駆動する方法をさらに提供し、１フレームの表示時間内に複数の期間を含み、各前記期間内に１つの前記発光サブ回路を駆動する。
【００１８】
本開示の実施例は、本開示のいずれか一実施例に係る画素回路を駆動する方法をさらに提供し、１フレームの表示時間内に第１期間、第２期間及び第３期間を含み、前記第１期間は第１リセット期間、第１補償期間及び第１発光期間を含み、前記第２期間は第２リセット期間、第２補償期間及び第２発光期間を含み、前記第３期間は第３リセット期間、第３補償期間及び第３発光期間を含み、前記第１発光期間に、前記第１有機発光ダイオードの発光を駆動し、前記第２発光期間に、前記第２有機発光ダイオードの発光を駆動し、前記第３発光期間に、前記第３有機発光ダイオードの発光を駆動する。
【００１９】
たとえば、本開示のいずれか一実施例に係る駆動方法において、前記第１リセット期間の前に、前記第１期間は第１準備期間をさらに含み、前記第２リセット期間の前に、前記第２期間は第２準備期間をさらに含み、前記第３リセット期間の前に、前記第３期間は第３準備期間をさらに含む。
【００２０】
たとえば、本開示のいずれか一実施例に係る駆動方法において、前記第１準備期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第１リセット期間に、制御信号をオン電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第１補償期間に、制御信号をオフ電圧、第１走査信号をオン電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第１発光期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオン電圧、第１ストローブ信号をオン電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第２準備期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号

をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第２リセット期間に、制御信号をオン電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第２補償期間に、制御信号をオフ電圧、第１走査信号をオン電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第２発光期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオン電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオン電圧、第３ストローブ信号をオフ電圧として設定し、前記第３準備期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第３リセット期間に、制御信号をオン電圧、第１走査信号をオフ電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第３補償期間に、制御信号をオフ電圧、第１走査信号をオン電圧、第２走査信号をオフ電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオフ電圧として設定し、前記第３発光期間に、制御信号をオフ電圧、第１走査信号をオフ電圧、第２走査信号をオン電圧、第１ストローブ信号をオフ電圧、第２ストローブ信号をオフ電圧、第３ストローブ信号をオン電圧として設定する。

本開示実施例の技術案を明確に説明するために、以下、実施例又は関連技術の説明に必要な図面を簡単に説明するが、勿論、以下で説明される図面は、本開示の一部の実施例に過ぎず、本開示を制限するものではない。

【図面の簡単な説明】

【００２１】

【図１】図１（ａ）と図１（ｂ）は本開示実施例に係る画素回路の模式図である。

【図２】図２は本開示実施例に係る画素回路の模式図である。

【図３】図３は本開示実施例に係る画素回路の模式図である。

【図４】図４は本開示実施例に係るディスプレイパネルの模式図である。

【図５】図５は本開示実施例に係る表示装置の模式図である。

【図６】図６は本開示実施例に係る駆動方法の駆動波形図である。

【図７】図７（ａ）と図７（ｂ）はそれぞれ２Ｔ１Ｃ画素回路を示す。

【図８】図８（ａ）と図８（ｂ）はそれぞれ４Ｔ２Ｃ画素回路と４Ｔ１Ｃ画素回路を示す。

【発明を実施するための形態】

【００２２】

以下、図面をもって、本開示実施例の技術案を明確且つ完全に説明し、さらに図面に示されて、以下で詳細に説明される非制限的な例示的実施例を参照しながら、本開示の例示的な実施例及びそれらの複数の特徴や有用な詳細を全面的に説明する。なお、図中に示される特徴は比例に応じて作成するものではない。本開示は、本開示の例示的な実施例を明瞭にするために、公知の材料、ユニット及びプロセスの技術の説明を省略する。示される例は本開示の例示的な実施例の実施を理解しやすく、さらに当業者が例示的な実施例を実施できるようにすることを目的とする。したがって、これら例示は本開示の実施例の範囲の制限として理解すべきではない。

【００２３】

特に定義しない限り、本開示に使用される技術用語又は科学用語は当業者が理解できる一般的な意味である。本開示に使用される「第１」、「第２」及び類似する用語は順番、数又は重要性を示すものではなく、異なる構成部材を区別するためのものである。また、本開示の各実施例において、同じ又は類似する符号は同じ又は類似する部材を示す。

【００２４】

近年、拡張現実、バーチャルリアリティー等の消費電子製品の発展に伴い、ユーザーの視覚的な体験を向上させるために、高解像度ディスプレイパネルに対するニーズがますま

す高まっている。

【００２５】

ＯＬＥＤディスプレイパネルにおいて、解像度は主にリソグラフィプロセスのレベルとファインメタルマスク（Ｆｉｎｅ　Ｍｅｔａｌ　Ｍａｓｋ、ＦＦＭ）の寸法により決められている。リソグラフィプロセスのレベルとファインメタルマスクの製造レベルが一定のレベルに達すると、ＯＬＥＤディスプレイパネルの解像度の向上は困難になる。したがって、高解像度の問題を解決するための手段が求められる。

【００２６】

ＯＬＥＤディスプレイパネルは通常、アクティブ駆動方式を採用し、アレイに配列された複数のサブ画素を備える。各サブ画素の基本的な画素回路は、図７（ａ）と図７（ｂ）にそれぞれ示される２種の２Ｔ１Ｃ画素回路のように、２Ｔ１Ｃ（すなわち、２つのトランジスタ（走査トランジスタと駆動トランジスタ）及び１つの記憶コンデンサを備える）モードである。パネル全体の表示均一性を改善するために、各サブ画素の画素回路が上記２Ｔ１Ｃのモードに基づき補償機能を有する画素回路を取得するようにし、この画素回路は補償画素回路と呼ばれ、補償原理に基づき、補償画素回路は電圧補償、電流補償及び混合補償の三種類を備え、それによって、図８（ａ）と図８（ｂ）に示すように、たとえば４Ｔ２Ｃ又は４Ｔ１Ｃ等の複数種の補償画素回路は得られる。しかしながら、基本的な２Ｔ１Ｃ画素回路に比べて、補償画素回路を用いるＯＬＥＤディスプレイパネルは、より良好な輝度均一性が得られるが、各サブ画素の駆動回路部分が占めるパネル領域が増加して、高解像度ＯＬＥＤディスプレイパネルの実現に不利である。

【００２７】

本開示の実施例は、画素回路、ディスプレイパネル、表示装置及び駆動方法を提供し、複数のサブ画素（たとえば、赤色、緑色及び青色の三種類の色のサブ画素）が少なくとも一部の補償画素回路を共有する方式を採用するとともに、フィールド順次駆動方式により、これらサブ画素を１フレーム画像の表示時間内に時分割表示し、つまり、１つの補償駆動回路を用いて複数の発光サブ回路の発光を時分割駆動する。このような設置は補償駆動回路の数を減少させて、補償駆動回路が占めるパネル領域を削減させ、さらにディスプレイパネルの物理的解像度の向上に有用である。

【００２８】

たとえば、図１（ａ）は本開示実施例に係る画素回路の模式図である。本開示の実施例は画素回路１００を提供し、図１に示すように、該画素回路１００は発光回路１１０と補償駆動回路１２０を備え、該発光回路１１０は複数の発光サブ回路１１１を備え、該補償駆動回路１２０は出力端子１２１と駆動トランジスタＤＴを備える。複数の発光サブ回路１１１はいずれも出力端子１２１に電気的に接続され、補償駆動回路１２０は発光データ信号Ｄａｔａを受信し、駆動トランジスタＤＴの閾値電圧を補償し、及び出力端子１２１が出力した出力信号に基づいていずれか１つの発光サブ回路１１１の発光を駆動するように配置される。各発光サブ回路は１つのサブ画素に対応し、所定の信号に基づいて複数の発光サブ回路１１１’のうちのいずれか１つを補償駆動回路１２０に電気的に接続することができる。

【００２９】

たとえば、図１（ｂ）は本開示実施例に係る別の画素回路の模式図である。本開示の実施例は画素回路１００を提供し、図１（ｂ）に示すように、該画素回路１００は発光回路１１０、補償駆動回路１２０及び選択回路１３０を備え、該発光回路１１０は複数の発光サブ回路１１１’を備え、該補償駆動回路１２０は出力端子１２１と駆動トランジスタＤＴを備える。選択回路１３０は出力端子１２１に接続される。複数の発光サブ回路１１１’はそれぞれ選択回路１３０に電気的に接続され、補償駆動回路１２０は発光データ信号Ｄａｔａを受信し、駆動トランジスタＤＴの閾値電圧を補償し、及び出力端子１２１が出力した出力信号に基づいて選択回路１３０によりいずれか１つの発光サブ回路１１１の発光を駆動するように配置される。各発光サブ回路は１つのサブ画素に対応できる。選択回路１３０は所定の信号に基づいて、複数の発光サブ回路１１１’のうちのいずれか１つを

補償駆動回路１２０に電気的に接続することができる。
【００３０】
たとえば、複数の発光サブ回路１１１は一体に接続されて出力端子１２１に電気的に接続される。
【００３１】
たとえば、図２は本開示実施例に係る画素回路の模式図である。たとえば、図２に示すように、本開示実施例に係る画素回路１００において、発光回路１１０の各発光サブ回路１１１は直列接続されたスイッチング素子と発光素子を備える。該スイッチング素子は所定の信号に基づいて所在する発光サブ回路１１１と補償駆動回路１２０を電気的に接続することができる。或いは、３つのスイッチング素子を一体に配置して図１（ｂ）に示す選択回路１３０を構成し、それぞれ対応した発光サブ回路１１１’の発光素子（このとき、発光サブ回路１１１’はスイッチング素子を含まなくてもよい）に電気的に接続してこれら発光素子をそれぞれ駆動する。
【００３２】
たとえば、本開示実施例に係る画素回路１００において、スイッチング素子はトランジスタを備え、発光素子は有機発光ダイオードを備える。
【００３３】
たとえば、図２に示すように、本開示実施例に係る画素回路１００において、発光回路１１０は第１発光サブ回路、第２発光サブ回路及び第３発光サブ回路を備え、たとえば、第１発光サブ回路、第２発光サブ回路及び第３発光サブ回路は並列接続される。第１発光サブ回路は直列接続された第１スイッチングトランジスタＭ１と第１有機発光ダイオードＯＬＥＤ１を備え、第２発光サブ回路は直列接続された第２スイッチングトランジスタＭ２と第２有機発光ダイオードＯＬＥＤ２を備え、第３発光サブ回路は直列接続された第３スイッチングトランジスタＭ３と第３有機発光ダイオードＯＬＥＤ３を備える。
【００３４】
なお、図２に示される発光回路１１０は一例に過ぎず、発光回路１１０は２つ、４つ又はほかの数の発光サブ回路を含んでもよい。発光サブ回路の構造も図３に示される状態に制限されない。
【００３５】
たとえば、第１有機発光ダイオードＯＬＥＤ１は赤色有機発光ダイオード、第２有機発光ダイオードＯＬＥＤ２は緑色有機発光ダイオード、第３有機発光ダイオードＯＬＥＤ３は青色有機発光ダイオードである。この場合、３つの発光サブ回路はそれぞれＲＧＢサブ画素に対応し、すなわちＲＧＢサブ画素は１つの画素を構成する。勿論、本発明の実施例はそれに制限されず、たとえば、１つの画素はＲＧＢサブ画素以外、白色光を発光するサブ画素（すなわちＷ）又は黄色光を発光するサブ画素（すなわちＹ）を含んでもよく、これによって、ＲＧＢＷ又はＲＧＢＹレイアウトが得られる。
【００３６】
たとえば、図２に示すように、本開示実施例に係る画素回路１００において、第１スイッチングトランジスタＭ１の第１電極、第２スイッチングトランジスタＭ２の第１電極、第３スイッチングトランジスタＭ３の第１電極は第１ノードＮ１に電気的に接続される。第１スイッチングトランジスタＭ１のゲートは第１ストローブ信号線に電気的に接続されて第１ストローブ信号Ｇ１を受信し、第２スイッチングトランジスタＭ２のゲートは第２ストローブ信号線に電気的に接続されて第２ストローブ信号Ｇ２を受信し、第３スイッチングトランジスタＭ３のゲートは第３ストローブ信号線に電気的に接続されて第３ストローブ信号Ｇ３を受信する。第１スイッチングトランジスタＭ１の第２電極は第１有機発光ダイオードＯＬＥＤ１の第１電極（たとえば、陽極）に電気的に接続され、第２スイッチングトランジスタＭ２の第２電極は第２有機発光ダイオードＯＬＥＤ２の第１電極（たとえば、陽極）に電気的に接続され、第３スイッチングトランジスタＭ３の第２電極は第３有機発光ダイオードＯＬＥＤ３の第１電極（たとえば、陽極）に電気的に接続される。第１有機発光ダイオードＯＬＥＤ１の第２電極（たとえば、陰極）、第２有機発光ダイオー

ドＯＬＥＤ２の第２電極（たとえば、陰極）及び第３有機発光ダイオードＯＬＥＤ３の第２電極（たとえば、陰極）はいずれも接地する。

【００３７】

たとえば、図３は本開示実施例に係る画素回路の模式図である。図３に示すように、本開示実施例に係る画素回路１００において、補償駆動回路１２０は第１補償トランジスタＴ１、第２補償トランジスタＴ２、第３補償トランジスタＴ３、第４補償トランジスタＴ４、第５補償トランジスタＴ５及び記憶コンデンサＣを備える。該画素回路は補償機能をさらに有し、６Ｔ１Ｃモードである。勿論、本発明の実施例は図に示される具体的な補償画素回路に制限されず、たとえば、他のタイプの補償画素回路にも適用できる。以下、図３に示される６Ｔ１Ｃモードを例示的に説明する。

【００３８】

たとえば、第１補償トランジスタＴ１は第２走査信号Ｓｃａｎ２に応答して駆動トランジスタＤＴに第１電源電圧Ｖｄｄを提供するように配置され、第２補償トランジスタＴ２は第１走査信号Ｓｃａｎ１に応答して駆動トランジスタＤＴに発光データ信号Ｄａｔａを提供するように配置され、第３補償トランジスタＴ３は制御信号Ｅｍに応答して駆動トランジスタＤＴに第２電源電圧Ｖｉｎｔを提供するように配置され、第４補償トランジスタＴ４は第１走査信号Ｓｃａｎ１に応答して駆動トランジスタＤＴのゲートと第２電極を接続するように配置され、第５補償トランジスタＴ５は第２走査信号Ｓｃａｎ２に応答して駆動トランジスタＤＴの第２電極と発光回路１１０を接続するように配置され、記憶コンデンサＣは第３補償トランジスタＴ３の第１電極と第２電極との間の電圧差を記憶するように配置される。

【００３９】

たとえば、本開示実施例に係る画素回路１００において、第１補償トランジスタＴ１の第１電極は第１電源線に電気的に接続されて第１電源電圧Ｖｄｄを受信し、第１補償トランジスタＴ１のゲート、第５補償トランジスタＴ５のゲートは第２走査信号線に電気的に接続されて第２走査信号Ｓｃａｎ２を受信し、第１補償トランジスタＴ１の第２電極は第２ノードＮ２に電気的に接続される。第２補償トランジスタＴ２の第１電極は発光データ信号線に電気的に接続されて発光データ信号Ｄａｔａを受信し、第２補償トランジスタＴ２のゲート、第４補償トランジスタＴ４のゲートは第１走査信号線に電気的に接続されて第１走査信号Ｓｃａｎ１を受信し、第２補償トランジスタＴ２の第２電極は第２ノードＮ２に電気的に接続される。第３補償トランジスタＴ３の第１電極は第２電源線に電気的に接続されて第２電源電圧Ｖｉｎｔを受信し、第３補償トランジスタＴ３のゲートは制御信号線に電気的に接続されて制御信号Ｅｍを受信し、第３補償トランジスタＴ３の第２電極は第３ノードＮ３に電気的に接続される。第４補償トランジスタＴ４の第１電極は第３ノードＮ３に電気的に接続され、第４補償トランジスタＴ４の第２電極は第４ノードＮ４に電気的に接続される。第５補償トランジスタＴ５の第１電極は第４ノードＮ４に電気的に接続され、第５補償トランジスタＴ５の第２電極は第１ノードＮ１に電気的に接続され、つまり、第５補償トランジスタＴ５の第２電極は補償駆動回路１２０の出力端子として複数の発光サブ回路に電気的に接続される。駆動トランジスタＤＴの第１電極は第２ノードＮ２に電気的に接続され、駆動トランジスタＤＴのゲートは第３ノードＮ３に電気的に接続され、駆動トランジスタＤＴの第２電極は第４ノードＮ４に電気的に接続される。記憶コンデンサＣの第１端子は第２電源線に電気的に接続されて第２電源電圧Ｖｉｎｔを受信し、記憶コンデンサＣの第２端子は第３ノードＮ３に電気的に接続される。

【００４０】

上記のように、図３に示される補償駆動回路１２０は一例に過ぎず、本開示の実施例は図３に示される補償駆動回路を含むが、それに制限されず、駆動トランジスタＤＴの閾値電圧を補償する機能、及び出力端子が出力した出力信号に基づいて発光サブ回路の発光を駆動する機能を有するほかの補償駆動回路であってもよい。

【００４１】

たとえば、本開示実施例に係る画素回路１００において、第２電源線は接地する。つま

り、第２電源電圧Ｖｉｎｔは接地電圧（たとえば、０Ｖ）である。
【００４２】
なお、本開示の実施例は第２電源電圧が接地電圧である場合を含むが、それに制限されず、第２電源電圧は安定的な低電圧、たとえば１Ｖであってもよい。
【００４３】
たとえば、本開示実施例に係る画素回路１００において、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第２補償トランジスタＴ２、第３補償トランジスタＴ３、第４補償トランジスタＴ４、第５補償トランジスタＴ５はいずれもＰ型トランジスタである。たとえば、同じタイプのトランジスタを使用することにより、同じプロセスを採用することができ、製品を生産しやすい。
【００４４】
たとえば、本開示実施例に係る画素回路１００において、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第２補償トランジスタＴ２、第３補償トランジスタＴ３、第４補償トランジスタＴ４、第５補償トランジスタＴ５はいずれも薄膜トランジスタである。
【００４５】
なお、本開示の実施例に使用されるトランジスタはいずれも薄膜トランジスタ又は電界効果トランジスタ又は他の同じ特性を有するスイッチングデバイスであってもよい。ここで使用されるトランジスタのソース、ドレインは構造上、対称的なものであってもよく、そのため、そのソース、ドレインは構造上、同様であってもよい。本開示の実施例において、トランジスタのゲート以外の２つの電極を区別するために、そのうち一方を第１電極、他方を第２電極とし、したがって、本開示の実施例の全部又は一部のトランジスタの第１電極と第２電極は必要に応じて交換することができる。たとえば、本開示の実施例に記載のトランジスタの第１電極はソース、第２電極はドレインであってもよく、又は、トランジスタの第１電極はドレイン、第２電極はソースであってもよい。また、トランジスタの特性に応じてトランジスタをＮ型とＰ型トランジスタに分けることができる。本開示の実施例では、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第２補償トランジスタＴ２、第３補償トランジスタＴ３、第４補償トランジスタＴ４、第５補償トランジスタＴ５がいずれもＰ型トランジスタである場合を例にして説明する。該実施形態に対する本開示の説明や示唆に基づいて、当業者は、創造的な労働を必要とせずに、本開示実施例がＮ型トランジスタ又はＮ型とＰ型トランジスタを組み合わせた実現方式を容易に想到できるため、これら実現方式は本開示の保護範囲に属する。
【００４６】
たとえば、図４は本開示実施例に係るディスプレイパネルの模式図である。本開示の実施例は、ディスプレイパネル１０をさらに提供し、図４に示すように、該ディスプレイパネル１０は本開示のいずれか一実施例に係る画素回路１００を備える。
【００４７】
たとえば、図４に示すように、ディスプレイパネル１０は複数の画素回路１００を備える。
【００４８】
たとえば、ディスプレイパネル１０は複数の画素領域を備え、各画素領域は複数のサブ画素領域を備え、画素回路１００の発光回路と画素領域は一対一に対応し、発光回路の発光サブ回路とサブ画素領域は一対一に対応する。
【００４９】
本開示実施例に係るディスプレイパネル１０は、走査ドライバ１１、データドライバ１２、タイミングコントローラ１３、発光データ信号線、第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線をさらに備える（発光データ信号線、第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線は図４に示されない）。デ

ータドライバ１２は発光データ信号線を介して画素回路１００に発光データ信号を提供するように配置され、走査ドライバ１１はそれぞれ第１ストローブ信号線、第２ストローブ信号線及び第３ストローブ信号線を介して画素回路１００に第１ストローブ信号Ｇ１、第２ストローブ信号Ｇ２及び第３ストローブ信号Ｇ３を提供するように配置される。タイミングコントローラ１３はシステムにクロック信号を提供して、システムの作動を調和するように配置される。

【００５０】

たとえば、ディスプレイパネル１０は、第１走査信号線、第２走査信号線及び制御信号線をさらに備える。走査ドライバはさらに、それぞれ第１走査信号線、第２走査信号線及び制御信号線を介して画素回路１００に第１走査信号Ｓｃａｎ１、第２走査信号Ｓｃａｎ２及び制御信号Ｅｍを提供するように配置される。

【００５１】

たとえば、図５は本開示実施例に係る表示装置の模式図である。本開示の実施例は、表示装置１をさらに提供し、図５に示すように、表示装置１は本開示のいずれか一実施例に係るディスプレイパネル１０を備える。

【００５２】

たとえば、本開示実施例に係る表示装置は、携帯電話、タブレットパソコン、テレビ、ディスプレイ、ノートパソコン、デジタルフォトフレーム、ナビゲータ等の任意の表示機能を有する製品又は部材を備える。

【００５３】

本開示の実施例は、本開示のいずれか一実施例に係る画素回路１００の駆動方法をさらに提供し、該方法は、１フレームの表示時間内に複数の期間を含み、各期間内に１つの発光サブ回路を駆動する。つまり、複数の発光サブ回路は１フレームの表示時間内に発光を時分割駆動される。

【００５４】

たとえば、図６は本開示実施例に係る駆動方法の駆動波形図である。本開示の実施例は、本開示のいずれか一実施例に係る画素回路１００の駆動方法をさらに提供し、該方法は、１フレームの表示時間内に第１期間、第２期間及び第３期間を含む。第１期間は第１リセット期間ｔ１２、第１補償期間ｔ１３及び第１発光期間ｔ１４を含み、第２期間は第２リセット期間ｔ２２、第２補償期間ｔ２３及び第２発光期間ｔ２４を含み、第３期間は第３リセット期間ｔ３２、第３補償期間ｔ３３及び第３発光期間ｔ３４を含み、第１発光期間ｔ１４に、第１有機発光ダイオードＯＬＥＤ１の発光を駆動し、第２発光期間ｔ２４に、第２有機発光ダイオードＯＬＥＤ２の発光を駆動し、第３発光期間ｔ３４に、第３有機発光ダイオードＯＬＥＤ３の発光を駆動する。

【００５５】

たとえば、本開示のいずれか一実施例に係る駆動方法において、第１リセット期間ｔ１２の前に、第１期間は第１準備期間ｔ１１をさらに含み、第２リセット期間ｔ２２の前に、第２期間は第２準備期間ｔ２１をさらに含み、第３リセット期間ｔ３２の前に、第３期間は第３準備期間ｔ３１をさらに含む。

【００５６】

たとえば、図６に示すように、本開示のいずれか一実施例に係る駆動方法において、駆動信号は以下のように設定される。

【００５７】

たとえば、本開示実施例におけるオン電圧とは、対応したトランジスタの第１電極と第２電極をオンにする電圧を指し、オフ電圧とは、対応したトランジスタの第１電極と第２電極をオフにする電圧を指す。トランジスタがＰ型トランジスタである場合、オン電圧は低電圧（たとえば、０Ｖ）、オフ電圧は高電圧（たとえば、５Ｖ）であり、トランジスタがＮ型トランジスタである場合、オン電圧は高電圧（たとえば、５Ｖ）、オフ電圧は低電圧（たとえば、０Ｖ）である。図６に示される駆動波は、いずれもＰ型トランジスタを例にして説明し、すなわち、オン電圧は低電圧（たとえば、０Ｖ）、オフ電圧は高電圧（た

とえば、５Ｖ）である。

【００５８】

たとえば、第１期間において、第１準備期間ｔ１１に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第１リセット期間ｔ１２に、制御信号Ｅｍをオン電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第１補償期間ｔ１３に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオン電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第１発光期間ｔ１４に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオン電圧、第１ストローブ信号Ｇ１をオン電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定する。

【００５９】

たとえば、第２期間において、第２準備期間ｔ２１に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第２リセット期間ｔ２２に、制御信号Ｅｍをオン電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第２補償期間ｔ２３に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオン電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第２発光期間ｔ２４に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオン電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオン電圧、第３ストローブ信号Ｇ３をオフ電圧として設定する。

【００６０】

たとえば、第３期間において、第３準備期間ｔ３１に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第３リセット期間ｔ３２に、制御信号Ｅｍをオン電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第３補償期間ｔ３３に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオン電圧、第２走査信号Ｓｃａｎ２をオフ電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオフ電圧として設定し、第３発光期間ｔ３４に、制御信号Ｅｍをオフ電圧、第１走査信号Ｓｃａｎ１をオフ電圧、第２走査信号Ｓｃａｎ２をオン電圧、第１ストローブ信号Ｇ１をオフ電圧、第２ストローブ信号Ｇ２をオフ電圧、第３ストローブ信号Ｇ３をオン電圧として設定する。

【００６１】

たとえば、以下、図３と図６を参照しながら、画素回路の作動過程を説明する。第１期間を例にして、第１準備期間ｔ１１に、制御信号Ｅｍはオフ電圧、第１走査信号Ｓｃａｎ１はオフ電圧、第２走査信号Ｓｃａｎ２はオフ電圧、第１ストローブ信号Ｇ１はオフ電圧、第２ストローブ信号Ｇ２はオフ電圧、第３ストローブ信号Ｇ３はオフ電圧である。したがって、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第２補償トランジスタＴ２、第３補償トランジスタＴ３、第４補償トランジスタＴ４及び第５補償トランジスタＴ５はいずれもオフ状態である。第１準備期間は、画素回路に安定的な過程を提供して、回路が寄生容量の不完全な放電等の影響によって引き起こす回路異常を防止できる。

【００６２】
第１リセット期間ｔ１２に、制御信号Ｅｍはオン電圧、第１走査信号Ｓｃａｎ１はオフ電圧、第２走査信号Ｓｃａｎ２はオフ電圧、第１ストローブ信号Ｇ１はオフ電圧、第２ストローブ信号Ｇ２はオフ電圧、第３ストローブ信号Ｇ３はオフ電圧である。したがって、第３補償トランジスタＴ３はオンになり、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第２補償トランジスタＴ２、第４補償トランジスタＴ４及び第５補償トランジスタＴ５はいずれもオフ状態である。記憶コンデンサＣの両端の電圧は初期化されて第２電源電圧Ｖｉｎｔ（たとえば、第２電源電圧Ｖｉｎｔは安定的な低電圧又は接地電圧であってもよい）になり、画素回路の初期化を実現する。

【００６３】
第１補償期間ｔ１３に、制御信号Ｅｍはオフ電圧、第１走査信号Ｓｃａｎ１はオン電圧、第２走査信号Ｓｃａｎ２はオフ電圧、第１ストローブ信号Ｇ１はオフ電圧、第２ストローブ信号Ｇ２はオフ電圧、第３ストローブ信号Ｇ３はオフ電圧である。したがって、第２補償トランジスタＴ２と第４補償トランジスタＴ４はオンになり、第１スイッチングトランジスタＭ１、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第１補償トランジスタＴ１、第３補償トランジスタＴ３及び第５補償トランジスタＴ５はいずれもオフ状態である。発光データ信号Ｄａｔａは第２補償トランジスタＴ２、駆動トランジスタＤＴ及び第４補償トランジスタＴ４によって第３ノードＮ３を、第３ノードＮ３の電圧がＶｄａｔａ－Ｖｔｈになるまで充電し、ここで、Ｖｄａｔａは発光データ信号Ｄａｔａの電圧、Ｖｔｈは駆動トランジスタＤＴの閾値電圧であり、そのため、その際、駆動トランジスタＤＴのゲートとソースの間の電圧差はＶｔｈである。充電終了後、記憶コンデンサＣの両端の電圧差はＶｄａｔａ－Ｖｔｈである。また、第５補償トランジスタＴ５がオフ状態であるため、電流がＯＬＥＤを通過せず、それによってＯＬＥＤのこの期間での発光を回避して、表示効果を向上させ、ＯＬＥＤの損失を低減させる。

【００６４】
第１発光期間ｔ１４に、制御信号Ｅｍはオフ電圧、第１走査信号Ｓｃａｎ１はオフ電圧、第２走査信号Ｓｃａｎ２はオン電圧、第１ストローブ信号Ｇ１はオン電圧、第２ストローブ信号Ｇ２はオフ電圧、第３ストローブ信号Ｇ３はオフ電圧である。したがって、第１スイッチングトランジスタＭ１、第１補償トランジスタＴ１及び第５補償トランジスタＴ５はオフになり、第２スイッチングトランジスタＭ２、第３スイッチングトランジスタＭ３、第２補償トランジスタＴ２、第３補償トランジスタＴ３及び第４補償トランジスタＴ４はいずれもオフ状態である。第１発光期間において、記憶コンデンサＣの作用により、第３ノードＮ３の電圧がＶｄａｔａ－Ｖｔｈに保持され、発光電流ＩＯＬＥＤが第１補償トランジスタＴ１、駆動トランジスタＤＴ、第５補償トランジスタＴ５、第１スイッチングトランジスタＭ１及び第１有機発光ダイオードＯＬＥＤ１を流れ、第１有機発光ダイオードＯＬＥＤ１は発光する。発光電流ＩＯＬＥＤは下記飽和電流式を満たす。

$$I_{OLED}=K(V_{GS}-V_{th})^2$$
$$=K(V_{data}+V_{th}-V_{dd}-V_{th})^2$$
$$=K(V_{data}-V_{dd})^2$$

ただし、

【数１】

$$K=0.5\mu_n Cox\frac{W}{L}$$

μｎは駆動トランジスタのチャネル移動度、Ｃｏｘは駆動トランジスタの単位面積のチャネル容量、ＷとＬはそれぞれ駆動トランジスタのチャネル幅とチャネル長さ、ＶＧＳは駆動トランジスタのゲート・ソース電圧（駆動トランジスタのゲート電圧とソースの電圧の差）である。

【００６５】
上式から分かるように、発光電流ＩＯＬＥＤは駆動トランジスタの閾値電圧Ｖｔｈの影響を受けず、発光データ信号の電圧Ｖｄａｔａ及び第１電源電圧Ｖｄｄだけに関わる。駆動トランジスタの閾値電圧のドリフトの問題を解決し、ＯＬＥＤディスプレイパネルの正常な作動を確保する。
【００６６】
たとえば、第２期間において第２有機発光ダイオードＯＬＥＤ２の作動過程及び第３期間において第３有機発光ダイオードＯＬＥＤ３の作動過程は第１期間と類似するので、ここで詳細な説明を省略する。
【００６７】
なお、本開示の実施例は、本開示のいずれか一実施例に係る画素回路を駆動する方法をさらに提供し、上記場合を含むが、それに制限されない。たとえば、発光回路は第４発光サブ回路をさらに備え、第４発光サブ回路は第４有機発光ダイオードを備え、１フレームの表示時間内に第４期間をさらに含み、第４発光期間に、第４有機発光ダイオードＯＬＥＤ３の発光を駆動する。
【００６８】
本開示の実施例は、画素回路、ディスプレイパネル、表示装置及び駆動方法を提供し、複数のサブ画素が少なくとも一部の補償画素回路を共有する方式を採用し、さらにフィールド順次駆動方式により、１フレーム画像の表示時間内に、画素の複数のサブ画素（たとえば、赤色、緑色及び青色の三種類の色のサブ画素）を時分割表示し、つまり、１つの補償駆動回路を用いて複数の発光サブ回路の発光を時分割駆動する。このような設置は、補償駆動回路の数を減少させて、補償駆動回路が占めるバックプレーン空間を減少させ、さらにディスプレイパネルの解像度を向上させる。
【００６９】
以上は一般的な説明及び実施形態を用いて、本開を詳細に説明したが、本開示の実施例に基づいて、一部の修正又は改良を行うことは、当業者にとっては自明なことである。したがって、本開示の趣旨を脱逸せずに行う修正又は改良はいずれも本開示の保護範囲に属する。
【００７０】
本特許出願は２０１６年８月１２日に提出した中国特許出願第２０１６１０６６３６１３．２号に基づき優先権を主張し、ここで上記中国特許出願の全内容は援用により本願の一部として組み入れる。
【符号の説明】
【００７１】
１　　表示装置
１０　　ディスプレイパネル
１１　　走査ドライバ
１２　　データドライバ
１３　　タイミングコントローラ
１００　　画素回路
１１０　　発光回路
１１１　　発光サブ回路
１１１’　発光サブ回路
１２０　　補償駆動回路
１２１　　出力端子
１３０　　選択回路

【図１】

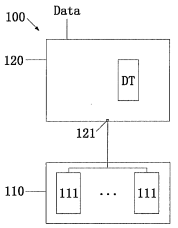


図１（ａ）

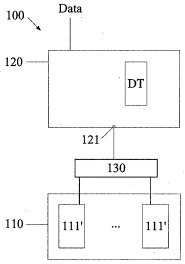


図１（ｂ）

【図２】

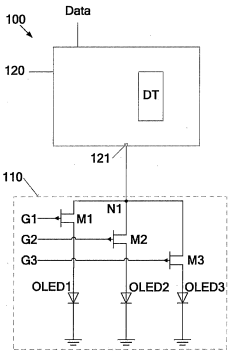


図２

【図３】

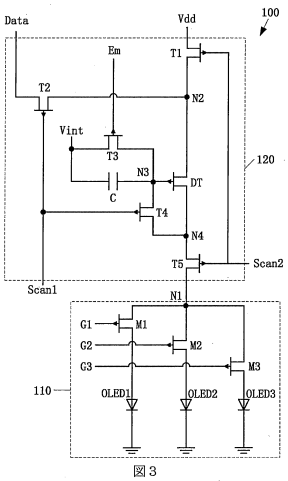


図３

【図４】

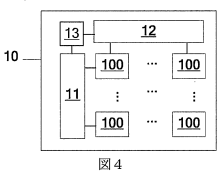


図４

【図５】

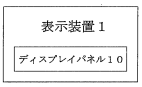


図５

【図６】

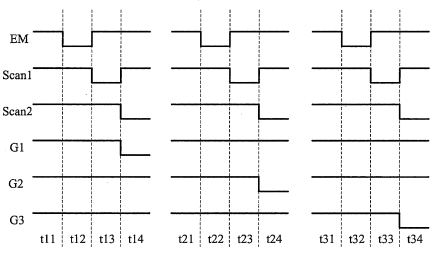


図６

【図７】

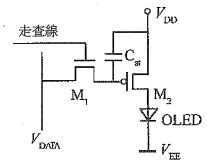


図７（ａ）

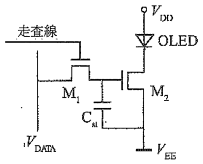


図７（ｂ）

【図８】

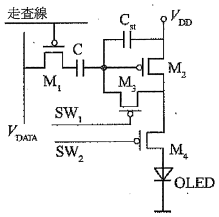


図８（ａ）

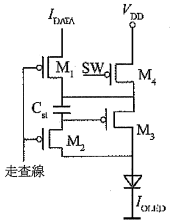


図８（ｂ）

フロントページの続き

(51)Int.Cl.	FI		
	G09G	3/20	680G
	G09G	3/20	670Z
	H01L	27/32	
	H05B	33/14	A
	G09F	9/30	338
	G09F	9/30	365

(72)発明者 ▲楊▼ 盛▲際▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 董 学
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲呂▼ 敬
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲陳▼ 小川
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲趙▼ 文▲卿▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲楊▼ ▲亜▼▲鋒▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 王 磊
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲劉▼ 冬▲ニ▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 肖 ▲麗▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 ▲盧▼ ▲鵬▼程
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 岳 ▲ハン▼
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号
(72)発明者 付 杰
中華人民共和国100176北京市▲経▼▲済▼技▲術▼▲開▼▲発▼区地▲澤▼路9号

審査官 斎藤 厚志

(56)参考文献 中国特許出願公開第104269429（CN，A）
特開2005－165266（JP，A）
米国特許出願公開第2016／0189610（US，A1）
中国特許出願公開第102903333（CN，A）

(58)調査した分野(Int.Cl.，DB名)
G09G 3／3233
G09G 3／20
H01L 27／32
H01L 51／50
G09F 9／30