



DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITE DE COOPERATION EN MATIÈRE DE BREVETS (PCT)

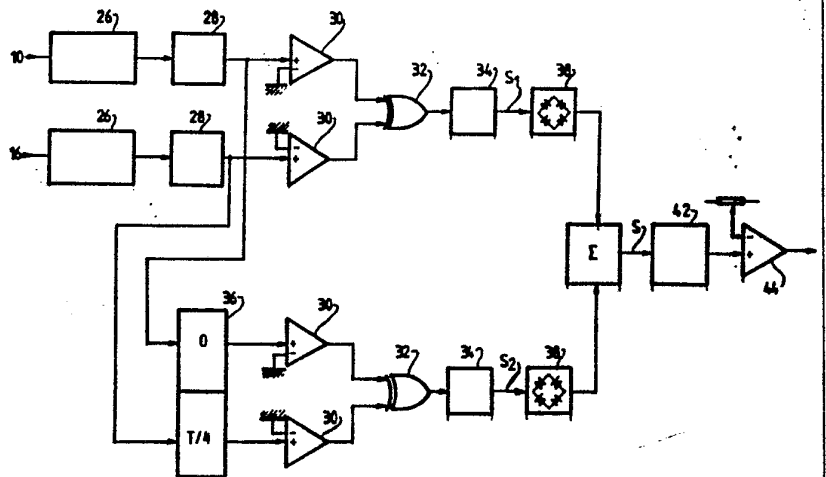
(51) Classification internationale des brevets <sup>5</sup> : <b>G01R X, G06F X</b>	<b>A2</b>	(11) Numéro de publication internationale: <b>WO 91/08493</b> (43) Date de publication internationale: <b>13 juin 1991 (13.06.91)</b>
<p>(21) Numéro de la demande internationale: PCT/FR90/00863</p> <p>(22) Date de dépôt international: 28 novembre 1990 (28.11.90)</p> <p>(30) Données relatives à la priorité: 89/15906 1er décembre 1989 (01.12.89) FR</p> <p>(71) Déposant (pour tous les Etats désignés sauf US): BERTIN &amp; CIE [FR/FR]; B.P. 3, F-78373 Plaisir Cédex (FR).</p> <p>(72) Inventeurs; et (75) Inventeurs/Déposants (US seulement): AYRAUD, Michel [FR/FR]; 22, avenue Aimé-Martin, F-06200 Nice (FR). D'AMICO, Mario [FR/FR]; 89, Les Palombes, F-13540 Puyricard (FR). PELOUS, Gérard [FR/FR]; 24, place de l'Hôtel-de-Ville, F-13100 Aix-en-Provence (FR).</p>		<p>(74) Mandataire: CABINET ORES; 6, avenue de Messine, F-75008 Paris (FR).</p> <p>(81) Etats désignés: AT (brevet européen), BE (brevet européen), CA, CH (brevet européen), DE (brevet européen), DK (brevet européen), ES (brevet européen), FR (brevet européen), GB (brevet européen), GR (brevet européen), IT (brevet européen), JP, LU (brevet européen), NL (brevet européen), SE (brevet européen), US.</p> <p>Publiée <i>Sans rapport de recherche internationale, sera republiée dès réception de ce rapport.</i></p>

(54) Title: METHOD AND DEVICE FOR COMPARING TWO VARIABLE ANALOG SIGNALS

(54) Titre: PROCÉDE ET DISPOSITIF DE COMPARAISON DE DEUX SIGNAUX ANALOGIQUES VARIABLES

## (57) Abstract

Method and device for comparing analog signals by transformation of analog signals into binary logic signals, detection of zero crossings by means of comparators (30), and providing a correlation signal by means of a logical circuit (32) of the exclusive OR or multiplier type and a low pass filter (34). The thus produced correlation signal (S<sub>1</sub>) is set to an absolute value and added to a second correlation signal obtained after shifting of one of the signals by a quarter period at a given frequency. The resulting signal (S) depends very little on the time shift between the analog signals. The invention applies particularly to the comparison of audio and video signals.



## (57) Abrégé

Procédé et dispositif de comparaison de signaux analogiques, par transformation des signaux analogiques en signaux logiques binaires, détection des passages par zéro au moyen de comparateurs (30), et établissement d'un signal de corrélation au moyen d'un circuit logique (32) du type OU exclusif ou multiplicateur et d'un filtre passe-bas (34). Le signal de corrélation ainsi produit (S<sub>1</sub>) est mis en valeur absolue et ajouté à un second signal de corrélation obtenu après décalage d'un des signaux d'un quart de période à une fréquence déterminée. Le signal résultant (S) est alors peu dépendant du décalage dans le temps entre les signaux analogiques. L'invention s'applique notamment à la comparaison de signaux audio et vidéo.

**UNIQUEMENT A TITRE D'INFORMATION**

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AT	Autriche	FI	Finlande	ML	Mali
AU	Australie	FR	France	MN	Mongolie
BB	Barbade	GA	Gabon	MR	Mauritanie
BE	Belgique	GB	Royaume-Uni	MW	Malawi
BF	Burkina Faso	GN	Guinée	NL	Pays-Bas
BG	Bulgarie	GR	Grèce	NO	Norvège
BJ	Bénin	HU	Hongrie	PL	Pologne
BR	Brsil	IT	Italie	RO	Roumanie
CA	Canada	JP	Japon	SD	Soudan
CF	République Centrafricaine	KP	République populaire démocratique de Corée	SE	Suède
CG	Congo	KR	République de Corée	SN	Sénégal
CH	Suisse	LI	Liechtenstein	SU	Union soviétique
CI	Côte d'Ivoire	LK	Sri Lanka	TD	Tchad
CM	Cameroun	LU	Luxembourg	TG	Togo
DE	Allemagne	MC	Monaco	US	Etats-Unis d'Amérique
DK	Danemark	MG	Madagascar		
ES	Espagne				

PROCEDE ET DISPOSITIF DE COMPARAISON DE DEUX  
SIGNAUX ANALOGIQUES VARIABLES

L'invention concerne un procédé et un dispositif de comparaison de deux signaux analogiques variables, par exemple dans le temps, tels que des signaux audio ou vidéo, qui sont soit différents l'un de l'autre, soit identiques mais décalés dans le temps.

Il est connu, pour comparer entre eux deux signaux analogiques variables, de déterminer une fonction de corrélation entre ces signaux et de vérifier à partir des valeurs de cette fonction s'il y a identité ou non entre les signaux.

On utilise pour cela des méthodes de calcul numérique de la fonction de corrélation, qui amènent à utiliser des filtres de bande à pentes abruptes, des convertisseurs analogiques-numériques, un système de traitement de l'information permettant le calcul en temps réel de la fonction de corrélation, et un algorithme de traitement complexe capable de prendre en compte et de compenser un éventuel décalage entre les signaux. Le coût des systèmes permettant ce calcul est en général assez élevé.

On connaît également divers dispositifs de mesure du déphasage entre deux signaux analogiques sinusoïdaux de même fréquence. Toutefois, ces dispositifs ne sont pas applicables à des signaux qui ne sont pas purement sinusoïdaux, tels que des signaux audio ou vidéo reçus ou produits par des récepteurs radio ou de télévision.

L'invention a notamment pour but de simplifier les procédés et systèmes précités de calcul numérique et donc d'abaisser largement leur coût tout en conservant la rapidité et la précision souhaitées d'établissement de la corrélation.

Elle a également pour but une mesure de corrélation entre deux signaux analogiques du type précité,

qui ne fasse pas appel à une mesure de temps ou de phase.

L'invention propose, à cet effet, un procédé de comparaison de deux signaux analogiques variables consistant à établir un signal de corrélation entre les signaux analogiques et à vérifier à partir des valeurs de ce signal s'il y a identité ou non entre les signaux analogiques, caractérisé en ce que, les signaux à comparer étant soit identiques mais décalés dans le temps, soit différents, et couvrant une bande de fréquences prédéterminée, il consiste :

- à transformer lesdits signaux analogiques en signaux logiques binaires, à appliquer ces derniers aux entrées d'un circuit logique 32 du type OU exclusif ou multiplieur, puis à appliquer une fonction somme au signal de sortie de ce circuit logique pour obtenir un premier signal de corrélation S1,

- à effectuer également ces opérations sur lesdits signaux analogiques après avoir décalé l'un d'eux d'un intervalle égal à  $1/4$  de période à la fréquence centrale de la bande de fréquences précitée, pour obtenir un deuxième signal de corrélation S2,

- et à faire la somme des valeurs absolues des premier et deuxième signaux de corrélation pour obtenir un troisième signal de corrélation S sensiblement indépendant d'un décalage dans le temps entre les signaux analogiques précités.

La transformation des signaux analogiques en signaux logiques binaires (qui ne peuvent avoir que deux valeurs distinctes) permet de travailler sur un seul bit et d'utiliser ensuite un opérateur logique pour effectuer la corrélation entre les signaux. Il en résulte une simplification importante du procédé de corrélation par rapport aux procédés classiques de calcul numérique. Par ailleurs, le troisième signal de corrélation obtenu est sensiblement indépendant du décalage dans le temps entre les signaux à comparer, sans qu'il soit nécessaire de me-

surer ce décalage.

Selon une autre caractéristique de l'invention, ce procédé consiste également à transformer chaque signal analogique en signal logique binaire par  
5 détection des passages par zéro de ce signal analogique, et attribution d'une première valeur logique au signal lorsqu'il est positif, et d'une seconde valeur logique lorsqu'il est négatif.

La détection du passage par zéro des signaux  
10 analogiques permet d'obtenir de façon simple une excellente dynamique (de l'ordre de 60 à 80dB) qui correspondrait à au moins 12 bits de résolution dans les procédés connus de calcul numérique.

Selon une autre caractéristique de l'invention, le procédé consiste également à relier la  
15 sortie du circuit logique à un filtre passe-bas pour réaliser la fonction somme précitée.

L'invention propose également un dispositif de comparaison de deux signaux analogiques variables, comprenant des moyens d'établissement d'un signal de corrélation entre ces deux signaux analogiques et des moyens de comparaison de ce signal à une valeur prédéterminée pour vérifier s'il y a identité ou non entre les signaux analogiques, caractérisé en ce que, ces signaux analogiques étant soit identiques et décalés dans le temps,  
25 soit différents, et couvrant une bande de fréquences prédéterminée, ce dispositif comprend deux voies parallèles de traitement des signaux analogiques dont l'une comprend des moyens de décalage dans le temps de l'un des signaux par rapport à l'autre, le décalage étant égal à  $1/4$  de  
30 période à la fréquence centrale de la bande de fréquences précitée, ces deux voies comprenant chacune en série des circuits de transformation des signaux analogiques en signaux logiques binaires, un circuit logique du type  
35 multiplieur ou OU exclusif, un circuit d'établissement par sommation d'un signal  $S_1$ ,  $S_2$  de corrélation, et un

circuit d'addition des valeurs absolues des deux signaux de corrélation S1, S2, produisant en sortie un signal de corrélation S sensiblement indépendant d'un décalage dans le temps entre les signaux analogiques précités.

5 Un filtre passe-bas en sortie de chaque circuit logique permet d'obtenir la valeur du signal de corrélation S1, S2 correspondant à un décalage donné entre les signaux analogiques.

10 La mise en valeur absolue de ces signaux de corrélation S1, S2 et l'addition de leurs valeurs absolues permettent de s'affranchir de ce décalage entre les signaux à comparer.

15 Avantageusement, la sortie du circuit d'addition est reliée à l'entrée d'un filtre passe-bas, réalisant un lissage du signal de corrélation.

On évite ainsi les inconvénients liés à la comparaison de ces signaux aux instants où ils ont des valeurs très faibles.

20 De préférence, le dispositif selon l'invention comprend également en entrée des circuits de mise à niveau des signaux analogiques, tels par exemple que des circuits à contrôle automatique de gain, et des filtres passe-bande.

25 Les circuits de transformation des signaux analogiques en signaux logiques binaires sont avantageusement des circuits de comparaison des signaux analogiques à une valeur déterminée, en particulier la valeur zéro, permettant la détection des passages des signaux analogiques par zéro et l'attribution à ces signaux de  
30 deux valeurs binaires selon qu'ils sont positifs ou négatifs.

35 De façon générale, le coût d'un dispositif selon l'invention est très inférieur à celui des dispositifs classiques de calcul numérique d'une fonction de corrélation, et ses performances sont excellentes.

L'invention sera mieux comprise et d'autres

caractéristiques, détails et avantages de celle-ci apparaîtront plus clairement à la lecture de la description qui suit, faite à titre d'exemple en référence aux dessins annexés dans lesquels :

5 - la figure 1 représente schématiquement un exemple d'application du dispositif de corrélation selon l'invention;

- la figure 2 représente schématiquement les circuits essentiels du dispositif selon l'invention;

10 - les figures 3, 4 et 5 sont des graphes représentant des variations de signaux de corrélation en fonction du déphasage entre deux signaux analogiques comparés;

- la figure 6 représente schématiquement une  
15 variante de réalisation du dispositif selon l'invention.

Pour mieux faire comprendre l'intérêt de l'invention, on se réfère tout d'abord à la figure 1 qui représente un exemple d'application du procédé et du dispositif selon l'invention.

20 La référence 10 désigne un récepteur de radio ou de télévision, relié à une antenne 12 et associé à un appareil 14 de détection de la fréquence sur laquelle est accordé le récepteur 10.

Cet appareil 14 comprend un récepteur de référence 16, également relié à l'antenne 12, un dispositif  
25 de corrélation 18 selon l'invention, un micro-processeur 20 de traitement de l'information, une mémoire 22 d'enregistrement de données, un circuit 24 d'interface électronique permettant de piloter le récepteur 16 sous  
30 commande du micro-processeur 20, et une horloge de datation 25.

Les sorties des récepteurs 10 et 16 sont reliées aux entrées du dispositif de corrélation 18 dont la sortie est reliée à une entrée du micro-processeur 20.  
35 Celui-ci, au moyen de l'interface 24, réalise un balayage systématique des fréquences reçues par le récepteur 16 de

référence, dont les signaux de sortie sont comparés à ceux du récepteur 10 par le dispositif 18. La corrélation entre ces signaux établit que les récepteurs 10 et 16 sont réglés sur la même fréquence. Les dates de corrélation et les fréquences correspondantes sont enregistrées dans la mémoire 22 d'où elles peuvent être ensuite extraites et utilisées.

La figure 2 représente schématiquement la constitution d'un dispositif 18 de corrélation selon l'invention.

Dans ce dispositif, les signaux audio ou vidéo produits par les récepteurs 10 et 16 sont appliqués à des circuits d'entrée comprenant notamment des circuits 26 de mise à niveau, tels que des circuits à contrôle automatique de gain, générant des signaux analogiques ayant des niveaux de tension maximale déterminés, et des filtres passe-bande 28, permettant de réduire la gamme de fréquences des signaux à une bande prédéterminée.

La bande passante des filtres 28 est par exemple d'un octave ou plus (par exemple 500-1000 Hz) pour des signaux audio. Pour des signaux vidéo, elle est par exemple de 500 kHz à 1 MHz.

La sortie de chaque filtre 28 est appliquée à l'entrée d'un circuit 30 de transformation du signal analogique en signal logique binaire par comparaison à une valeur prédéterminée, qui est de préférence la valeur zéro. Les circuits 30 peuvent donc être de simples comparateurs, dont les entrées positives reçoivent les signaux de sortie des filtres 28 et dont les entrées négatives sont reliées à la masse.

Les sorties des deux comparateurs 30 sont reliées aux deux entrées d'un circuit logique 32 du type OU exclusif, dont le signal de sortie est un signal logique binaire, de niveau haut (par exemple 1) quand les deux signaux d'entrée sont identiques, et de niveau bas (0 ou -1), quand les deux signaux d'entrée sont différents. La

fonction du circuit 32 est donc équivalente à une multiplication logique.

La sortie du circuit 32 est reliée à un filtre passe-bas 34 qui réalise une sommation des signaux de sortie du circuit logique 32, et qui produit un signal de corrélation entre les signaux à comparer.

On sait qu'une fonction de corrélation est du type donné par la relation suivante :

$$C(\tau) = \sum_i x(i) y(i + \tau)$$

où :  $x(i)$  et  $y(i)$  sont les signaux à comparer,

$\tau$  est le décalage entre les signaux.

Le circuit 34 permet d'obtenir cette fonction de corrélation pour une valeur nulle du décalage entre les signaux. On obtient ainsi en sortie du circuit 34 un signal S1 qui est égal au signal de corrélation S0 entre les signaux à comparer quand leur décalage est nul et qui est inférieur à ce signal lorsqu'il existe un décalage entre les signaux à comparer.

La variation du rapport S1/S0 a été représentée en figure 3 en fonction d'un déphasage entre les signaux à comparer.

On voit que ce rapport est égal à 1 lorsque le déphasage est nul ou multiple de  $2\pi$ , qu'il est égal à 0 pour des déphasages de 90 degrés, 270 degrés etc... et qu'il est égal à -1 pour des déphasages de  $\pi$ ,  $3\pi$ , etc. (la variation de ce rapport entre les valeurs 1 et -1 suppose que les valeurs binaires du signal de sortie du circuit logique 32 sont 1 et -1).

Le graphe de la figure 3 montre que l'on a en fait une perte totale de corrélation en sortie du circuit 34 lorsque le déphasage entre les signaux à comparer est voisin de  $\pi/2$ ,  $3\pi/2$ , etc... On peut éliminer cet inconvénient, en comparant une seconde fois les signaux analo-

giques initiaux, après avoir déphasé l'un d'entre eux de 90 degrés. L'invention prévoit (figure 2) que les sorties des circuits 28 sont reliées aux entrées d'un circuit 36 ajoutant un décalage d'un quart de période  $T/4$  à la fréquence centrale de la bande passante des filtres 28 à l'un des signaux analogiques, par rapport à l'autre signal analogique. Les sorties du circuit 36 sont reliées aux entrées positives de comparateurs 30 dont les sorties sont reliées aux entrées d'un circuit logique 32 identique au circuit 32 précédemment décrit. La sortie de ce circuit logique est reliée à l'entrée d'un filtre passe-bas 34 dont le signal de sortie S2 est comparable au signal de sortie S1 précité, mais est décalé par rapport à celui-ci. Le graphe de la figure 4 représente la variation du rapport S2/S0 en fonction d'un déphasage entre les signaux à comparer.

On voit qu'il suffit d'ajouter l'une à l'autre les valeurs absolues des rapports S1/S0 et S2/S0 pour obtenir un rapport qui est constant et égal à 1, quel que soit le déphasage entre les signaux.

Selon l'invention, les sorties des filtres 34 sont donc reliées aux entrées de circuits 38 de mise en valeur absolue (par exemple des circuits de redressement double alternance) dont les sorties sont reliées aux entrées d'un circuit additionneur 40. Le signal de sortie S du circuit 40 est un signal de corrélation qui est sensiblement indépendant du décalage entre les signaux à comparer, et dont la variation du rapport au signal de corrélation S0 est représentée figure 5.

Ce signal S peut être appliqué à l'entrée d'un circuit 42 de lissage tel qu'un filtre passe-bas, dont la sortie est reliée à l'entrée positive d'un comparateur 44. L'entrée négative de ce comparateur reçoit une tension de valeur prédéterminée à laquelle est comparé le signal de sortie du circuit 42. Le signal de sortie du comparateur 44 est applicable à une entrée du micropro-

cesseur 20 de l'appareil 14 de la figure 1.

Le fonctionnement de ce dispositif découle de ce qui précède :

- les signaux audio ou vidéo produits par les récepteurs 10 et 16 sont appliqués aux circuits de mise à niveau 26, puis traités par les filtres passe-bande 28 et transformés en signaux logiques binaires par les comparateurs 30. Ils sont ensuite comparés entre eux par le circuit logique 32, une première fois directement, une seconde fois après que l'un de ces signaux ait subi un décalage d'un quart de période à la fréquence centrale de la bande passante des filtres 28, des signaux de corrélation sont établis par les filtres passe-bas 34, et les valeurs absolues de ces signaux sont ajoutées pour obtenir un signal de corrélation peu dépendant du décalage entre les signaux analogiques initiaux. Ce signal de corrélation est lissé et comparé à une valeur prédéterminée. S'il est supérieur à cette valeur, les signaux analogiques seront considérés comme identiques, tandis qu'ils seront considérés comme différents l'un de l'autre si le signal de corrélation est inférieur à la valeur prédéterminée.

Le dispositif de corrélation, dont les composants essentiels ont été représentés en figure 2, est donc relativement simple et a l'avantage important de travailler sur un seul bit, au contraire des systèmes comparables de calcul numérique utilisés dans la technique antérieure, qui fonctionnent en général sur 8 ou 16 bits de résolution numérique.

Une variante de réalisation du dispositif est représenté schématiquement en figure 6. Dans cette variante, la sortie de chaque circuit OU exclusif 32 pilote un circuit compteur-décompteur 46, qui compte par augmentation quand le signal de sortie du circuit 32 est au niveau +1, et par diminution quand ce signal de sortie est au niveau -1. Un circuit de temporisation 48 associé à

une horloge 50 remet périodiquement à zéro les circuits 46. Au bout d'un temps T, la somme des valeurs absolues des contenus des deux circuits 46 est calculée par un circuit additionneur 52 et comparée par un circuit 54 à un double seuil (seuils symétriques par rapport à zéro). La sortie du comparateur 54 fournit un signal de décision de corrélation ou de non-corrélation entre les signaux analogiques initiaux.

Le circuit additionneur 52 effectue soit la somme des signaux S1 et S2 des circuits 46 quand ils sont de même signe, soit leur soustraction quand ils sont de signe contraire. Il est commandé pour cela par les bits de signe s1 et s2 des signaux S1 et S2.

L'invention est bien entendu applicable à d'autres signaux analogiques que les signaux audio et vidéo, et elle s'applique également à des signaux analogiques qui varient en fonction d'un autre paramètre que le temps.

REVENDICATIONS

1. Procédé de comparaison de deux signaux analogiques variables, consistant à établir un signal de corrélation entre les signaux analogiques et à vérifier à partir des valeurs de ce signal s'il y a identité ou non entre les signaux analogiques, caractérisé en ce que, les signaux à comparer étant soit identiques mais décalés dans le temps, soit différents, et couvrant une bande de fréquences prédéterminée, il consiste :

10 - à transformer lesdits signaux analogiques en signaux logiques binaires, à appliquer ces derniers aux entrées d'un circuit logique (32) du type OU exclusif ou multiplieur, puis à appliquer une fonction somme au signal de sortie de ce circuit logique pour obtenir un premier signal de corrélation S1,

15 - à effectuer également ces opérations sur lesdits signaux analogiques après avoir décalé l'un d'eux d'un intervalle égal à 1/4 de période à la fréquence centrale de la bande de fréquences précitée, pour obtenir un deuxième signal de corrélation S2,

20 - et à faire la somme des valeurs absolues des premier et deuxième signaux de corrélation pour obtenir un troisième signal de corrélation S sensiblement indépendant d'un décalage dans le temps entre les signaux analogiques précités.

25 2. Procédé selon la revendication 1, caractérisé en ce qu'il consiste à effectuer un lissage du troisième signal de corrélation S avant de le comparer à une valeur prédéterminée pour vérifier l'identité ou un défaut d'identité entre les signaux analogiques précités.

30 3. Procédé selon la revendication 1 ou 2, caractérisé en ce qu'il consiste à sélectionner la bande de fréquences précitée dans une gamme de fréquences couverte par les signaux analogiques, et à ne considérer que les variations de ces signaux dans ladite bande de fréquences.

4. Procédé selon l'une des revendications précédentes, caractérisé en ce qu'il consiste à transformer chaque signal analogique en signal logique binaire par détection des passages par zéro de ce signal analogique, et par attribution d'une première valeur logique au signal lorsqu'il est positif et d'une seconde valeur logique lorsqu'il est négatif.

5. Procédé selon l'une des revendications précédentes, caractérisé en ce qu'il consiste à relier la sortie du circuit logique (32) à un filtre passe-bas (34) pour réaliser la fonction somme précitée.

6. Procédé selon l'une des revendications 1 à 4, caractérisé en ce qu'il consiste à relier la sortie du circuit logique (32) à un circuit compteur-décompteur (46) pour réaliser la fonction somme précitée.

7. Procédé selon l'une des revendications précédentes, caractérisé en ce que les signaux analogiques à comparer sont des signaux audio produits par exemple par des récepteurs radio, ou des signaux vidéo produits par exemple par des récepteurs de télévision.

8. Dispositif de comparaison de deux signaux analogiques variables, comprenant des moyens d'établissement d'un signal de corrélation entre ces deux signaux analogiques et des moyens de comparaison de ce signal à une valeur prédéterminée pour vérifier s'il y a identité ou non entre les signaux analogiques, caractérisé en ce que, ces signaux analogiques étant soit identiques et décalés dans le temps, soit différents, et couvrant une bande de fréquences prédéterminée, ce dispositif comprend deux voies parallèles de traitement des signaux analogiques dont l'une comprend des moyens (36) de décalage dans le temps de l'un des signaux par rapport à l'autre, le décalage étant égal à  $1/4$  de période à la fréquence centrale de la bande de fréquences précitée, ces deux voies comprenant chacune en série des circuits (30) de transformation des signaux analogiques en signaux

logiques binaires, un circuit logique (32) du type multi-  
plieur ou OU exclusif, un circuit (34) d'établissement  
par sommation d'un signal S1, S2 de corrélation, et un  
circuit (38, 40, 52) d'addition des valeurs absolues des  
5 deux signaux de corrélation S1, S2, produisant en sortie  
un signal de corrélation S sensiblement indépendant d'un  
décalage dans le temps entre les signaux analogiques pré-  
cités.

9. Dispositif selon la revendication 8, carac-  
10 térisé en ce que la sortie du circuit d'addition (40) est  
reliée à l'entrée d'un filtre passe-bas (42) réalisant un  
lissage du signal de corrélation S.

10. Dispositif selon la revendication 9, ca-  
ractérisé en ce qu'il comprend en sortie un circuit (44)  
15 de comparaison du signal de corrélation S à un seuil pré-  
déterminé.

11. Dispositif selon l'une des revendications  
8 à 10, caractérisé en ce que le circuit d'établissement  
par sommation de chaque signal de corrélation S1, S2 est  
20 un filtre passe-bas (34) dont la sortie est reliée à un  
circuit (38) de mise en valeur absolue tel qu'un circuit  
de redressement double alternance.

12. Dispositif selon l'une des revendications  
8 à 10, caractérisé en ce que le circuit d'établissement  
25 de chaque signal de corrélation S1, S2 est un compteur-  
décompteur (46) associé à un circuit (48) de remise à  
zéro périodique.

13. Dispositif selon l'une des revendications  
8 à 12, caractérisé en ce qu'il comprend des circuits  
30 d'entrée constitués par un circuit (26) de mise à niveau,  
tel qu'un circuit à contrôle automatique de gain, et par  
un filtre passe-bande (28) dont la bande passante corres-  
pond à la bande de fréquences prédéterminée précitée.

14. Dispositif selon l'une des revendications  
35 8 à 13, caractérisé en ce que les circuits de transforma-  
tion en signaux logiques binaires comprennent des cir-

cuits (30) de comparaison des signaux analogiques à une valeur déterminée, en particulier la valeur zéro.

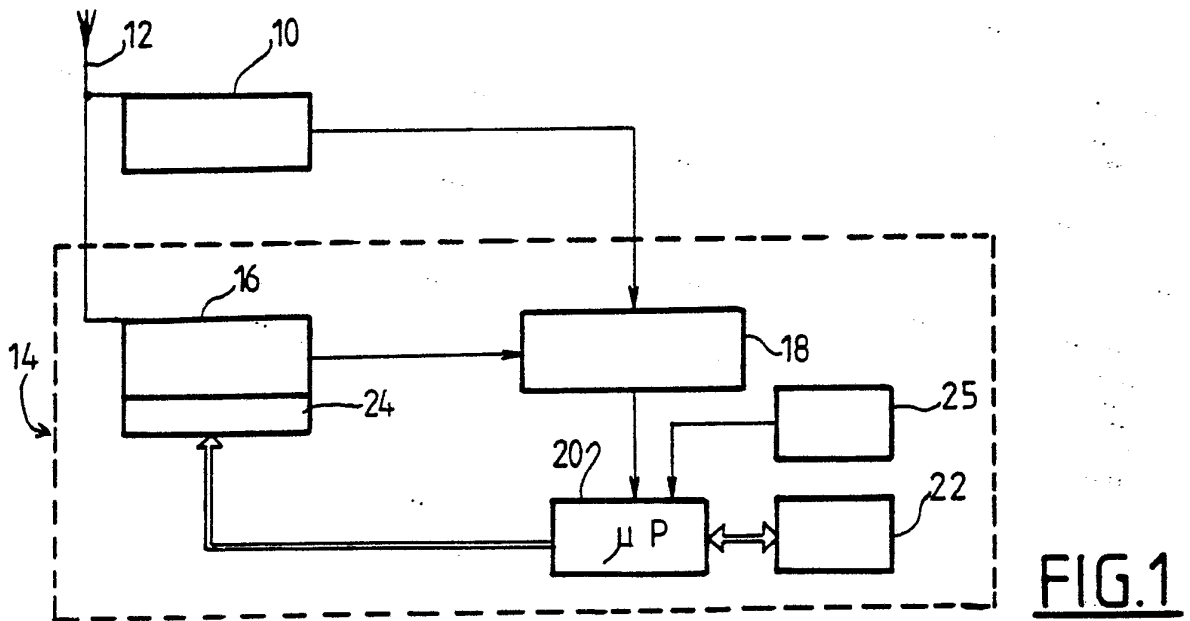


FIG. 1

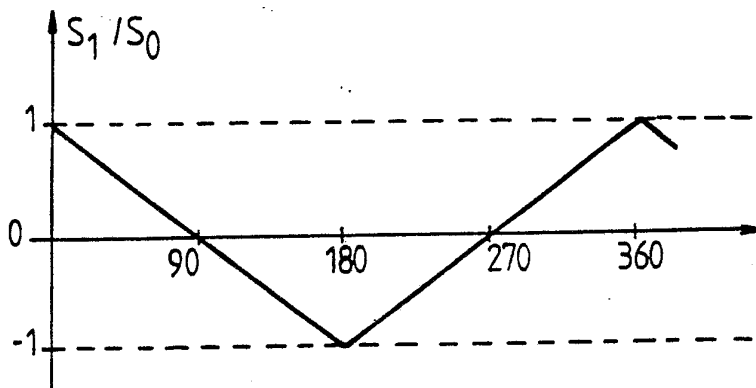


FIG. 3

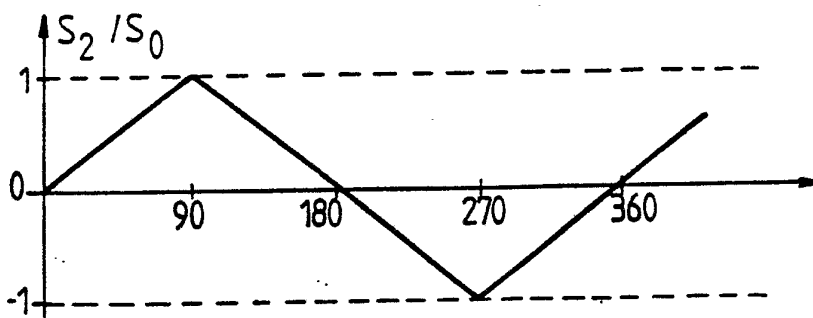


FIG. 4

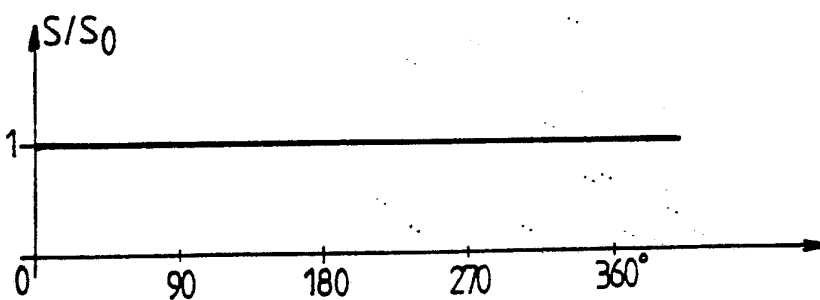


FIG. 5

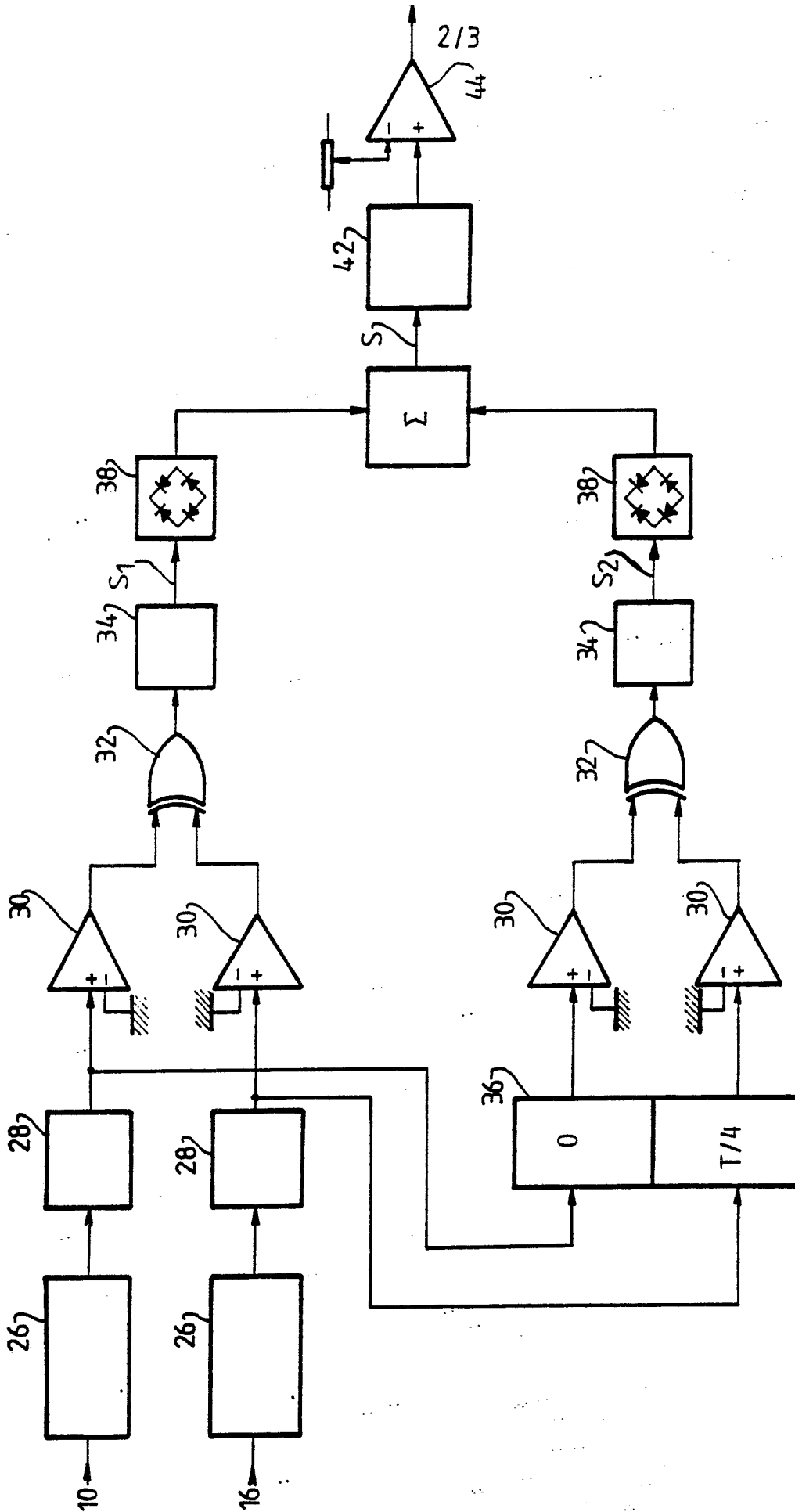


FIG. 2

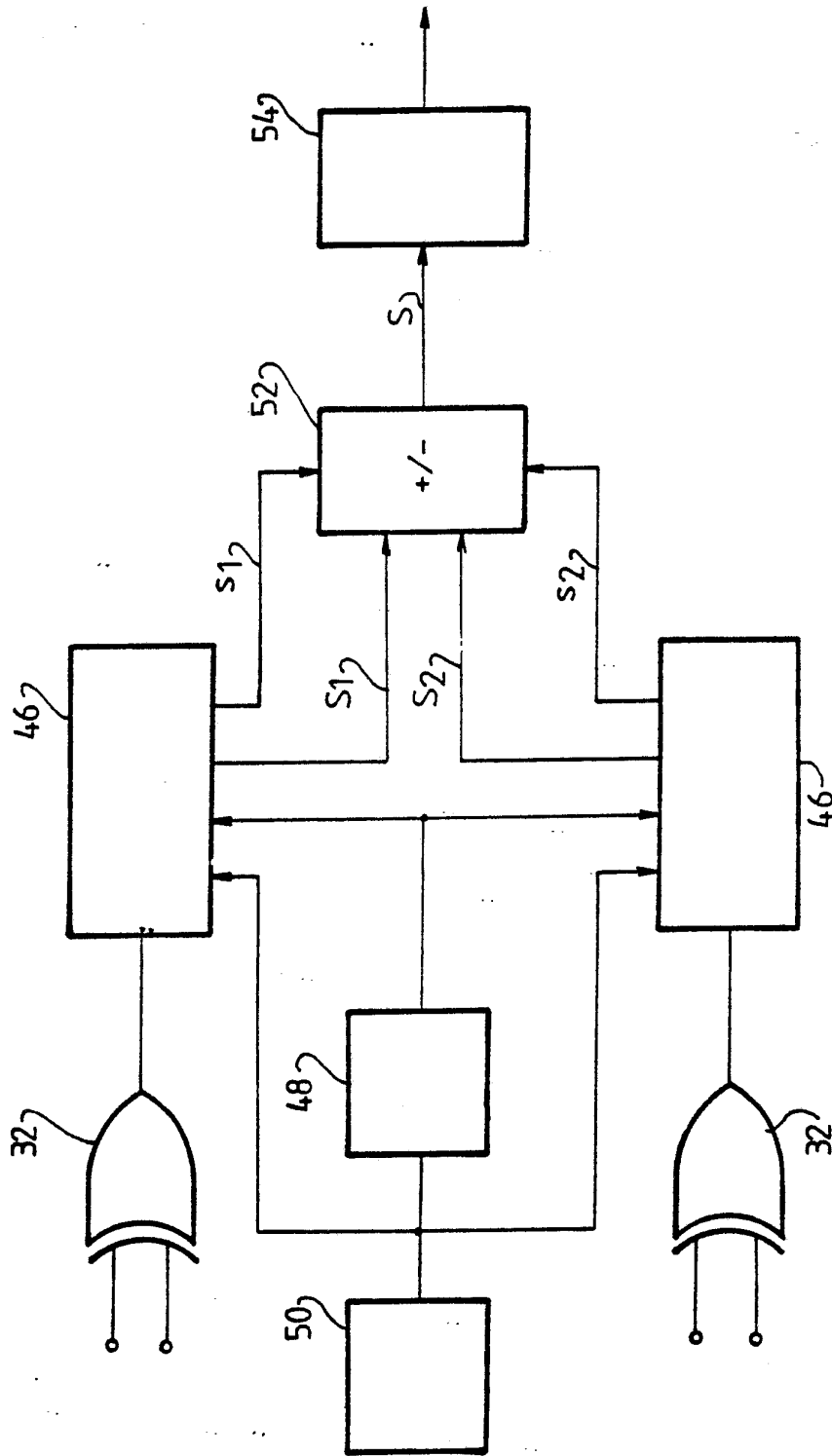


FIG.6