

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7601261号
(P7601261)

(45)発行日 令和6年12月17日(2024.12.17)

(24)登録日 令和6年12月9日(2024.12.9)

(51)国際特許分類 F I
H 0 1 L 23/36 (2006.01) H 0 1 L 23/36 C

請求項の数 10 (全8頁)

(21)出願番号	特願2023-570606(P2023-570606)	(73)特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(86)(22)出願日	令和3年12月28日(2021.12.28)	(74)代理人	110003199 弁理士法人高田・高橋国際特許事務所
(86)国際出願番号	PCT/JP2021/048880	(72)発明者	山口 義弘 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
(87)国際公開番号	WO2023/127130	(72)発明者	東島 猛 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
(87)国際公開日	令和5年7月6日(2023.7.6)	審査官	豊島 洋介
審査請求日	令和5年12月11日(2023.12.11)		

最終頁に続く

(54)【発明の名称】 半導体装置及びその製造方法

(57)【特許請求の範囲】

【請求項1】

A1を主成分とする金属を含浸させた多孔質SiCと、セラミック基板と、前記セラミック基板の上に設けられた回路パターンと、前記回路パターンに接合された半導体チップとを備え、前記多孔質SiCは、前記セラミック基板を保持する保持部を有し、前記保持部は鍵状であることを特徴とする半導体装置。

【請求項2】

前記保持部は、前記セラミック基板の外周全体を囲んで前記セラミック基板を保持することを特徴とする請求項1に記載の半導体装置。 10

【請求項3】

前記保持部は、3箇所以上で前記セラミック基板の側面に接して前記セラミック基板を保持することを特徴とする請求項1に記載の半導体装置。

【請求項4】

前記セラミック基板は平面視で四角形であり、前記保持部は前記セラミック基板の異なる3辺をそれぞれ保持することを特徴とする請求項3に記載の半導体装置。

【請求項5】

前記セラミック基板は2枚以上に分割されていることを特徴とする請求項1~4の何れ 20

か 1 項に記載の半導体装置。

【請求項 6】

前記半導体チップはワイドバンドギャップ半導体によって形成されていることを特徴とする請求項 1 ~ 5 の何れか 1 項に記載の半導体装置。

【請求項 7】

保持部を有する多孔質 SiC を形成する工程と、
セラミック基板を前記保持部に保持させる工程と、
Al を主成分とする金属を前記多孔質 SiC に含侵させる工程と、
前記多孔質 SiC に前記金属を含侵させた後に、前記セラミック基板の上面の残った前記金属をエッチングして回路パターンを形成する工程と、
前記回路パターンに半導体チップを接合する工程とを備え、
前記多孔質 SiC に前記金属を含侵させる際に無加圧含侵を用いることを特徴とする半導体装置の製造方法。

10

【請求項 8】

保持部を有する多孔質 SiC を形成する工程と、
セラミック基板を前記保持部に保持させる工程と、
Al を主成分とする金属を前記多孔質 SiC に含侵させる工程と、
前記多孔質 SiC に前記金属を含侵させた後に、前記セラミック基板の上面の残った前記金属をエッチングして回路パターンを形成する工程と、
前記回路パターンに半導体チップを接合する工程とを備え、
前記保持部が設けられていない前記セラミック基板の 1 辺側を、含侵時に前記金属を供給する湯口側とすることを特徴とする半導体装置の製造方法。

20

【請求項 9】

前記多孔質 SiC を切削加工して前記保持部を形成することを特徴とする請求項 7 又は 8 に記載の半導体装置の製造方法。

【請求項 10】

前記保持部を有する前記多孔質 SiC と 3D プリンターにより形成することを特徴とする請求項 7 又は 8 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

30

【0001】

本開示は、半導体装置及びその製造方法に関する。

【背景技術】

【0002】

半導体チップの高温動作化により、モジュール全体の温度が上昇し、温度変化に対する寿命への影響が懸念されている。特に、はんだ接合部については、その影響を受けやすく、モジュールの寿命の大きな制約となっている。近年、はんだよりも耐ヒートサイクル性が高い、Ag 系及び Cu 系の接合材の開発が進んでいる。しかし、チップ等の小面積接合の適用は進んでいるが、絶縁基板等の大面積接合については、接合信頼性の確保が難しい状態である。また、Ag 系及び Cu 系接合材ははんだに比べて高価であり、大面積に使用するには適当ではない。これに対して、多孔質 SiC に加圧により Al 含侵させて絶縁基板と一体成形したベース板が提案されている（例えば、特許文献 1 参照）が、実用化には至っていない。

40

【先行技術文献】

【特許文献】

【0003】

【文献】日本特開 2003 - 297988 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

50

特許文献 1 では、セラミック基板の上面と多孔質 SiC の上面の高さを同じにして、両者を覆うようにアルミニウム箔を設けてセラミック基板を保持している。しかし、アルミニウム箔を設ける必要があるため、製造コストが増す。また、セラミック基板の上面と多孔質 SiC の上面の高さを同じにする必要があるため、設計自由度が小さい。

【0005】

本開示は、上述のような課題を解決するためになされたもので、その目的は設計自由度が高く、製造コストを低減することができる半導体装置及びその製造方法を得るものである。

【課題を解決するための手段】

【0006】

本開示に係る半導体装置は、Al を主成分とする金属を含侵させた多孔質 SiC と、セラミック基板と、前記セラミック基板の上に設けられた回路パターンと、前記回路パターンに接合された半導体チップとを備え、前記多孔質 SiC は、前記セラミック基板を保持する保持部を有し、前記保持部は鍵状であることを特徴とする。

【発明の効果】

【0007】

本開示では、多孔質 SiC の形状を工夫してセラミック基板を保持する保持部を設けている。従って、セラミック基板を保持するためのアルミニウム箔を設ける必要が無いため、製造コストを低減することができる。また、セラミック基板の上面と多孔質 SiC の上面の高さを同じにする必要が無いため、設計自由度が大きい。

【図面の簡単な説明】

【0008】

【図 1】実施の形態 1 に係る半導体装置を示す断面図である。

【図 2】実施の形態 1 に係る半導体装置を示す上面図である。

【図 3】実施の形態 1 に係る半導体装置の製造方法を説明するための図である。

【図 4】実施の形態 2 に係る半導体装置を示す上面図である。

【図 5】実施の形態 3 に係る半導体装置を示す断面図である。

【図 6】実施の形態 4 に係る半導体装置を示す断面図である。

【図 7】実施の形態 5 に係る半導体装置を示す上面図である。

【発明を実施するための形態】

【0009】

実施の形態に係る半導体装置及びその製造方法について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。

【0010】

実施の形態 1 .

図 1 は、実施の形態 1 に係る半導体装置を示す断面図である。図 2 は、実施の形態 1 に係る半導体装置を示す上面図である。この半導体装置はパワーモジュールである。一体型ベース板 1 は、Al を主成分とする金属を含侵させた多孔質 SiC 2 と、セラミック基板 3 と、セラミック基板 3 の上に設けられた回路パターン 4 とを有する。多孔質 SiC 2 は、セラミック基板 3 を保持する保持部 7 を有する。保持部 7 は、セラミック基板 3 の外周全体を囲んでセラミック基板 3 を保持する。

【0011】

一体型ベース板 1 の厚みは例えば 3 mm 以上 8 mm 以下である。一体型ベース板 1 は高い放熱性を有しているが、その放熱性は主にセラミック基板 3 に因る。セラミック基板 3 は、例えば、アルミナ (Al_2O_3)、窒化アルミニウム (AlN)、窒化ケイ素 (SiN) などからなる。

【0012】

半導体チップ 5 が回路パターン 4 にはんだ材、Ag 焼結材又は Cu 焼結材などの接合材 6 により接合されている。半導体チップ 5 は例えば Si の IGBT 及びダイオード、SiC の MOSFET 及び SBD などである。半導体チップ 5 の上面電極はワイヤ (不図示)

10

20

30

40

50

により端子（不図示）に電氣的に接続されている。なお、一体型ベース板 1 に外装ケースを取り付けてもよい。さらに、その外装ケース内を封止樹脂で封止してもよい。

【0013】

続いて、本実施の形態の半導体装置の製造方法について説明する。図 3 は、実施の形態 1 に係る半導体装置の製造方法を説明するための図である。まず、SiC（スラリ）を鋳造し、焼結して形成した多孔質 SiC 2 を切削加工して保持部 7 を形成する。または、3D プリンターを用いて、保持部 7 を有する多孔質 SiC 2 を形成してもよい。次に、成形された多孔質 SiC 2 の保持部 7 にセラミック基板 3 を保持させる。

【0014】

次に、セラミック基板 3 を装着した多孔質 SiC 2 を、一体型ベース板 1 の形状をなす金型 8 の中に配置する。例えば無加圧含侵、加圧含侵、又はダイカストなどにより A1 を主成分とする金属 9 を多孔質 SiC 2 に含侵させる。次に、セラミック基板 3 の上面に残った金属 9 をエッチングして回路パターン 4 を形成する。その後、半導体チップ 5 を回路パターン 4 に接合材 6 により接合し、ワイヤボンディング等を行う。

【0015】

従来は、セラミック基板の上面と多孔質 SiC の上面の高さを同じにして、両者を覆うようにアルミニウム箔を設けてセラミック基板を保持していた。これに対して、本実施の形態では、多孔質 SiC 2 の形状を工夫してセラミック基板 3 を保持する保持部 7 を設けている。従って、セラミック基板 3 を保持するためのアルミニウム箔を設ける必要が無いため、製造コストを低減することができる。また、セラミック基板 3 の上面と多孔質 SiC 2 の上面の高さを同じにする必要が無いため、設計自由度が大きい。

【0016】

また、はんだ接合なしにセラミック基板 3 とベース板の一体化を実現している。一体型ベース板 1 は高い放熱性を有しているため、耐ヒートサイクル性と高放熱化を実現することができる。

【0017】

また、多孔質 SiC 2 に金属を含侵させる際に無加圧含侵を用いることが好ましい。無加圧含侵であれば加圧による含侵に比べてプロセスを簡略化できる。また、多孔質 SiC 2 に金属 9 を含侵させた後にセラミック基板 3 の上の金属 9 をエッチングして回路パターン 4 を形成する。これによりプロセスが簡略化されて製造コストを低減できる。

【0018】

実施の形態 2 .

図 4 は、実施の形態 2 に係る半導体装置を示す上面図である。セラミック基板 3 は平面視で四角形である。多孔質 SiC 2 は、3 箇所以上でセラミック基板 3 の側面に接してセラミック基板 3 を保持する保持部 7 を有する。保持部 7 は、四角形のセラミック基板 3 の異なる 3 辺をそれぞれ保持する。保持部 7 が設けられていない部分からセラミック基板 3 を保持部 7 の内側に挿入する。

【0019】

3 箇所以上の保持部 7 によりセラミック基板 3 の位置が決定される。また、セラミック基板 3 に対する応力を緩和することができる。また、多孔質 SiC 2 がセラミック基板の側面全面に接する実施の形態 1 に比べ原材料の削減が可能となり、特に 3D プロリンターで多孔質 SiC 2 を形成する場合に特に製造コストを低減できる。その他の構成及び効果は実施の形態 1 と同様である。

【0020】

実施の形態 3 .

図 5 は、実施の形態 3 に係る半導体装置を示す断面図である。多孔質 SiC 2 はセラミック基板 3 を保持する鍵状の保持部 7 を有する。鍵状の保持部 7 はセラミック基板 3 の側面と上面を抱き込むように設けられている。これにより、セラミック基板 3 が含侵時にずれるのを防ぐことができる。従って、含侵時のプロセスマージンを確保し、生産性を向上させることができる。その他の構成及び効果は実施の形態 2 と同様である。

10

20

30

40

50

【 0 0 2 1 】

実施の形態 4 .

図 6 は、実施の形態 4 に係る半導体装置を示す断面図である。保持部 7 はセラミック基板 3 の異なる 3 辺をそれぞれ保持するように設けられている。保持部 7 が設けられていないセラミック基板 3 の 1 辺側を、含侵時に金属 9 を供給する湯口側とする。これにより、湯口側からの金属 9 の流動性を確保しつつ、セラミック基板 3 の位置決めと保持を実現することができる。その他の構成及び効果は実施の形態 3 と同様である。

【 0 0 2 2 】

実施の形態 5 .

図 7 は、実施の形態 5 に係る半導体装置を示す上面図である。実施の形態 1 では大判のセラミック基板 3 を 1 枚だけ用いていたが、本実施の形態ではセラミック基板 3 は 2 枚以上に分割されている。多孔質 SiC 2 は、分割された 2 枚以上のセラミック基板 3 を保持する。大判のセラミック基板よりも安価な個片のセラミック基板を使用することで、製造コストを低減することができる。また、セラミック基板 3 に対する応力を緩和することができる。その他の構成及び効果は実施の形態 1 と同様である。

10

【 0 0 2 3 】

なお、半導体チップ 5 は、珪素によって形成されたものに限らず、珪素に比べてバンドギャップが大きいワイドバンドギャップ半導体によって形成されたものでもよい。ワイドバンドギャップ半導体は、例えば、炭化珪素、窒化ガリウム系材料、又はダイヤモンドである。このようなワイドバンドギャップ半導体によって形成された半導体チップは、耐電圧性及び許容電流密度が高いため、小型化できる。この小型化された半導体チップを用いることで、この半導体チップを組み込んだ半導体装置も小型化・高集積化できる。また、半導体チップの耐熱性が高いため、ヒートシンクの放熱フィンを小型化でき、水冷部を空冷化できるので、半導体装置を更に小型化できる。また、半導体チップの電力損失が低く高効率であるため、半導体装置を高効率化できる。

20

【 符号の説明 】

【 0 0 2 4 】

2 多孔質 SiC、3 セラミック基板、4 回路パターン、5 半導体チップ、7 保持部、9 金属

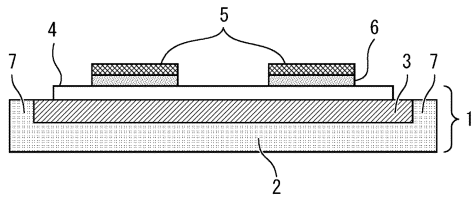
30

40

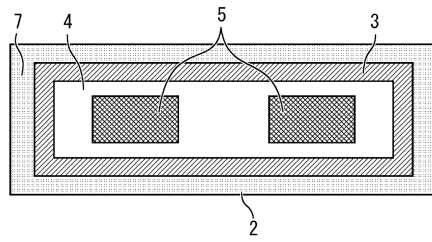
50

【図面】

【図 1】

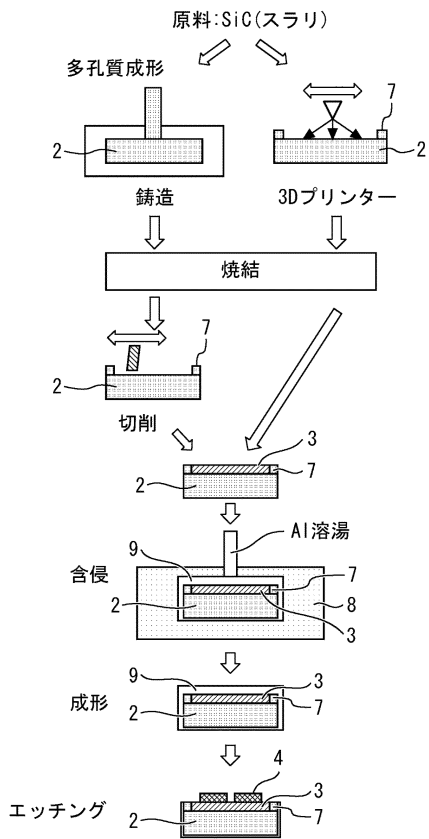


【図 2】

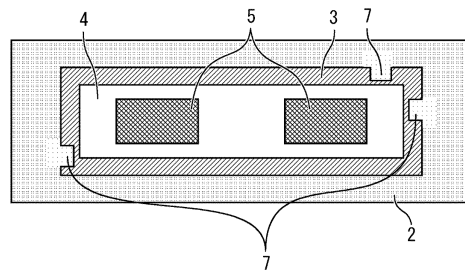


10

【図 3】



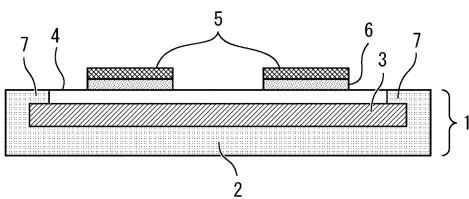
【図 4】



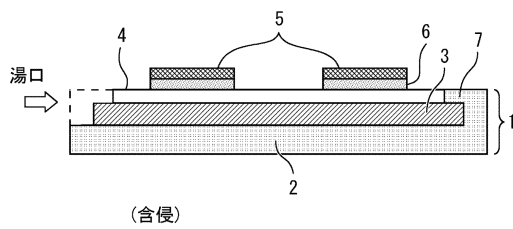
20

30

【図 5】



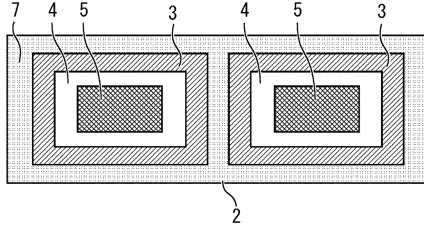
【図 6】



40

50

【 7 】



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開2003-297988(JP,A)
特開平08-191120(JP,A)
国際公開第2016/017689(WO,A1)
特開2021-004668(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
- H01L23/12 - 23/15
 - H01L23/29
 - H01L23/34 - 23/36
 - H01L23/373 - 23/427
 - H01L23/44
 - H01L23/467 - 23/473