

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和4年7月11日(2022.7.11)

【公開番号】特開2021-9566(P2021-9566A)

【公開日】令和3年1月28日(2021.1.28)

【年通号数】公開・登録公報2021-004

【出願番号】特願2019-123135(P2019-123135)

【国際特許分類】

G 06 F 12/06(2006.01)

10

G 06 F 12/00(2006.01)

G 06 T 7/00(2017.01)

G 06 T 1/40(2006.01)

【F I】

G 06 F 12/06 540

G 06 F 12/00 580

G 06 T 7/00 350 C

G 06 T 1/40

【手続補正書】

20

【提出日】令和4年7月1日(2022.7.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

階層型ニューラルネットワークに入力データを入力して該階層型ニューラルネットワークの各階層における演算処理を行う演算処理装置であって、

30

前記各階層における特徴面を、該階層の前の階層の特徴面を参照して算出する演算部と、前記演算部によって算出され、参照される特徴面を保持する複数のメモリを有する特徴面保持部と、

前記演算処理を行うそれぞれの階層に関する情報であるネットワーク情報に基づいて、前記複数のメモリに前記演算部によって算出された特徴面を配置して書き込み、該複数のメモリから前記演算部によって参照される特徴面を読み出すメモリアクセス管理部と、

前記特徴面保持部がメモリ空間にアドレスマップされており、前記ネットワーク情報に基づいて該メモリ空間にアドレスマップされた特徴面の画素値のアドレスを算出し、該アドレスを用いて該特徴面保持部から画素値を読み出して処理するプロセッサと

を備えることを特徴とする演算処理装置。

40

【請求項2】

前記ネットワーク情報は、階層ごとの特徴面の幅および高さ、特徴面の数、を含むことを特徴とする請求項1に記載の演算処理装置。

【請求項3】

前記メモリは前記それぞれの階層のうち中間層または最終層の特徴面を格納し、前記プロセッサは中間層または最終層の特徴面を処理することを特徴とする請求項1に記載の演算処理装置。

【請求項4】

前記プロセッサは前記ネットワーク情報と前記メモリアクセス管理部の情報に基づき前記アドレスを算出することを特徴とする請求項1に記載の演算処理装置。

50

**【請求項 5】**

前記メモリアクセス管理部は、前記特徴面保持部の特徴面を、階層を単位に複数のメモリにインターリープさせて配置することを特徴とする請求項1に記載の演算処理装置。

**【請求項 6】**

前記メモリアクセス管理部は、前記特徴面保持部の特徴面を、ラインを単位に複数のメモリにインターリープさせて配置することを特徴とする請求項1に記載の演算処理装置。

**【請求項 7】**

前記メモリアクセス管理部は、前記プロセッサのアクセス要求アドレスに基づき、前記メモリの格納先を算出し、データを読み出し、返すことを特徴とする請求項1に記載の演算処理装置。

10

**【請求項 8】**

階層型ニューラルネットワークに入力データを入力して該階層型ニューラルネットワークの各階層における演算処理を行う演算処理装置が行う演算処理方法であって、前記演算処理装置は、

前記各階層における特徴面を、該階層の前の階層の特徴面を参照して算出する演算部と、前記演算部によって算出され、参照される特徴面を保持する複数のメモリを有する特徴面保持部と、

前記メモリに対する読み書きを管理するメモリアクセス管理部と、

前記特徴面保持部へアクセスするプロセッサと

を備え、

前記メモリアクセス管理部は、前記演算処理を行うそれぞれの階層に関する情報であるネットワーク情報に基づいて、前記複数のメモリに前記演算部によって算出された特徴面を配置して書き込み、該複数のメモリから前記演算部によって参照される特徴面を読み出し

20

前記特徴面保持部がメモリ空間にアドレスマップされており、前記プロセッサは、前記ネットワーク情報に基づいて該メモリ空間にアドレスマップされた特徴面の画素値のアドレスを算出し、該アドレスを用いて該特徴面保持部から画素値を読み出して処理することを特徴とする演算処理方法。

**【手続補正 2】**

【補正対象書類名】明細書

30

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

本発明の一様態は、階層型ニューラルネットワークに入力データを入力して該階層型ニューラルネットワークの各階層における演算処理を行う演算処理装置であって、

前記各階層における特徴面を、該階層の前の階層の特徴面を参照して算出する演算部と、前記演算部によって算出され、参照される特徴面を保持する複数のメモリを有する特徴面保持部と、

前記演算処理を行うそれぞれの階層に関する情報であるネットワーク情報に基づいて、前記複数のメモリに前記演算部によって算出された特徴面を配置して書き込み、該複数のメモリから前記演算部によって参照される特徴面を読み出すメモリアクセス管理部と、

前記特徴面保持部がメモリ空間にアドレスマップされており、前記ネットワーク情報に基づいて該メモリ空間にアドレスマップされた特徴面の画素値のアドレスを算出し、該アドレスを用いて該特徴面保持部から画素値を読み出して処理するプロセッサとを備えることを特徴とする。

40

50