



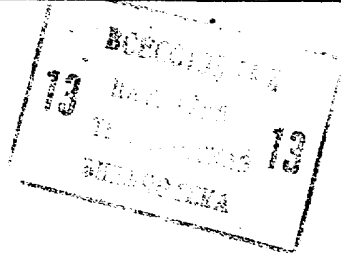
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1180802** **A**

(51) 4 G 01 R 19/04

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

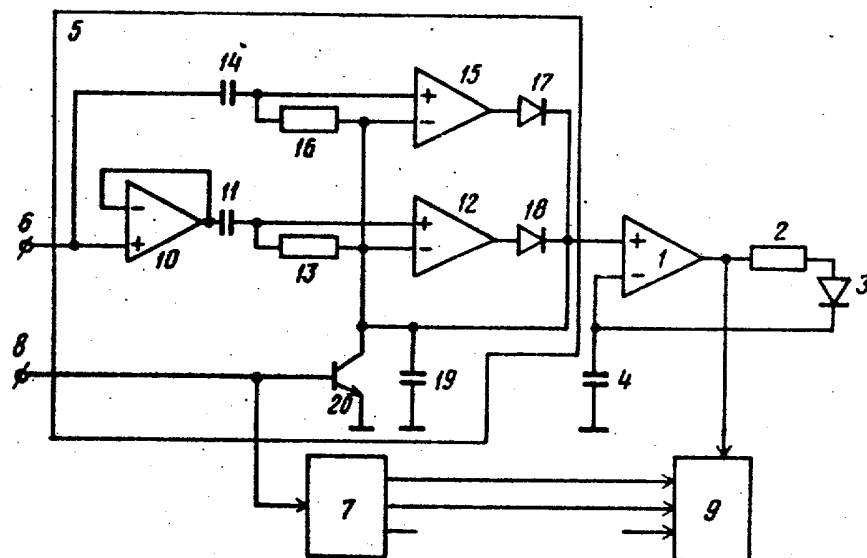


- (21) 3522975/24-21
(22) 16.12.82
(46) 23.09.85. Бюл. № 35
(72) Л.Г.Битно и В.С.Седякин
(53) 621.317.7(088.8)
(56) Электроника, 1976, № 4, с. 60.

Патент США № 3648265,
кл. 340-174, 1972.

(54) (57) СУММИРУЮЩИЙ ПИКОВЫЙ ДЕТЕКТОР, содержащий дифференциальный усилитель, выход которого через последовательно соединенные резистор и вентиль соединен со своим инвертирующим входом и одним из электродов накопительного конденсатора, второй электрод которого соединен с общей шиной, отличающийся тем, что, с целью расширения функциональ-

ных возможностей за счет идентификации числа возрастающих значений разнополярных амплитуд сигнала и их временных координат на интервале суммирования, в него введены блок суммирования амплитуд разнополярного сигнала, счетчик импульсов и регистр, причем вход установки нулевого уровня выходного сигнала блока суммирования соединен с входом счетчика импульсов, вход блока суммирования соединен с входом детектора, его выход соединен с неинвертирующим входом дифференциального усилителя, выходы счетчика импульсов соединены с информационными входами регистра, а выход дифференциального усилителя соединен с тактовым входом регистра.



Фиг. 1

(19) **SU** (11) **1180802** **A**

Изобретение относится к автоматике и вычислительной технике и может быть использовано в системах обработки аналоговых сигналов.

Целью изобретения является расширение функциональных возможностей за счет идентификации числа возрастающих значений разнополярных амплитуд сигнала и их временных координат на интервале суммирования.

На фиг. 1 приведена функциональная схема суммирующего пикового детектора; на фиг. 2 - диаграммы его работы.

Детектор содержит дифференциальный усилитель 1, выход которого через резистор 2 и вентиль 3 соединен со своим инвертирующим входом и одним из электродов накопительного конденсатора 4, второй электрод которого соединен с общей шиной, блок 5 суммирования амплитуд разнополярного сигнала, вход которого соединен с входом детектора 6, а выход - с неинвертирующим входом дифференциального усилителя 1, счетчик 7 импульсов, вход которого соединен с входом установки 8 нулевого уровня блока 5 суммирования, регистр 9, информационные входы которого соединены с выходами счетчика 7, а тактовый - с выходом усилителя 1.

Блок 5 суммирования содержит инвертор 10, вход которого соединен с входом детектора 6, разделительный конденсатор 11, один из выводов которого соединен с выходом инвертора 10, а второй - с неинвертирующим входом дифференциального усилителя 12 и одним из выводов резистора 13, второй вывод которого соединен с инвертирующим входом усилителя 12, разделительный конденсатор 14, один из выводов которого соединен с входом детектора 6, а второй - с неинвертирующим входом дифференциального усилителя 15 и через резистор 16 с инвертирующим входом того же усилителя, диоды 17 и 18, катоды которых соединены соответственно с выходами усилителей 15 и 12, а аноды соединены между собой, с инвертирующим входом усилителя 1 и потенциальным выводом накопительного конденсатора 19, второй вывод которого соединен с общей шиной, разрядный транзистор 20, база которого соединена с входом 8, с инвертирующими входами усилителей 12 и 15 и потенциальным выводом конден-

сатора 19, а эмиттер соединен с общей шиной.

Детектор работает следующим образом.

Разнополярный аналоговый сигнал А (фиг. 2) поступает на вход детектора 6 (фиг. 1), проходит через разделительный конденсатор 14, выделяется на резисторе 16 и поступает на неинвертирующий вход дифференциального усилителя 15. Кроме того, этот же аналоговый сигнал А (фиг. 2) инвертируется инвертором 10 (фиг. 1) и инверсный сигнал Б (фиг. 2) проходит через разделительный конденсатор 11 (фиг. 1), выделяется на резисторе 13 и поступает на неинвертирующий вход дифференциального усилителя 12. Оба дифференциальных усилителя 12 и 15 работают аналогично. При появлении положительного сигнала (заштрихованные участки аналоговых сигналов А и Б, на фиг. 2) накопительный конденсатор 19 заряжается выходным током дифференциального усилителя 12 до величины напряжения, присутствующего на его неинвертирующем входе.

Накопительный конденсатор 19 через вентили 17 и 18 не разряжается. Вследствие этого, как только на неинвертирующем входе дифференциального усилителя 12 амплитуда входного сигнала начинает снижаться, отрицательная обратная связь разрывается и на накопительном конденсаторе 19 сохраняется пиковое значение амплитуды входного сигнала. Поскольку резисторы 13 и 16 подключены к накопительному конденсатору 19, то очередная положительная полуволна аналоговых сигналов А и Б поочередно поступает на неинвертирующие входы дифференциальных усилителей 12 и 15 (фиг. 1) относительно накопленного значения напряжения на конденсаторе 19.

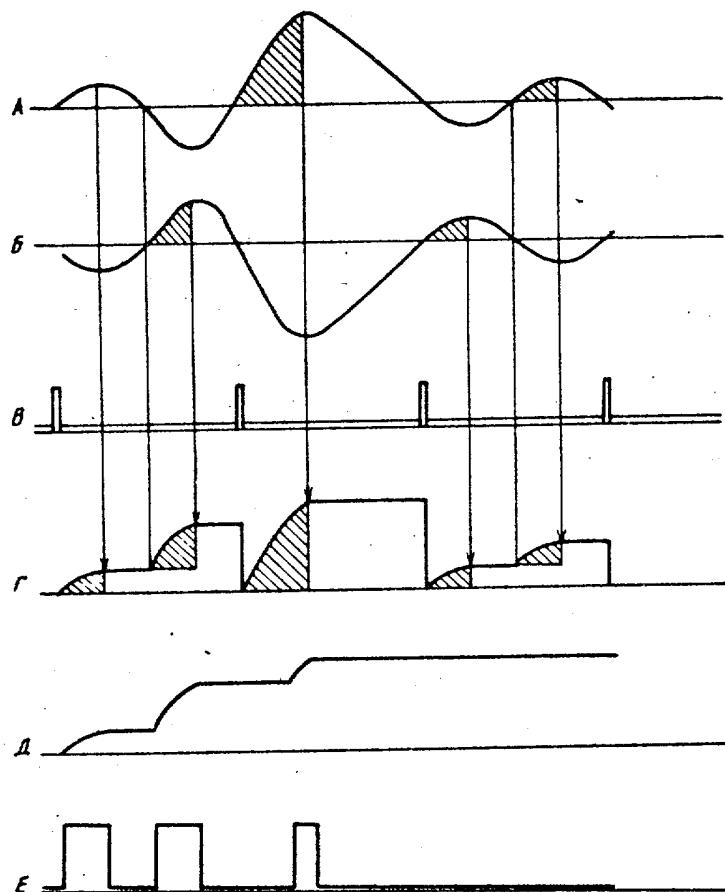
Суммирование значений пиковых амплитуд аналогового сигнала А (фиг. 2) на накопительном конденсаторе 19 (фиг. 1) производится в течение периода времени между двумя импульсами управления В (фиг. 2), поступающими по входу 8 (фиг. 1) и разряжающими накопительный конденсатор 19, посредством разрядного транзистора 20.

В течение другого промежутка времени, в несколько раз превышающего период импульсов управления В

(фиг. 2), на накопительном конденсаторе 19 (фиг. 1) наблюдается последовательность Г (фиг. 2) суммированных пиковых амплитуд разнополярного аналогового сигнала А (фиг. 2).

Суммированные пиковые амплитуды Г (фиг. 2) с накопительного конденсатора 19 (фиг. 1) поступают на неинвертирующий вход дифференциального усилителя 1. Если этот сигнал превышает по амплитуде напряжение на инвертирующем входе дифференциального усилителя 1, которое фиксируется накопительным конденсатором 4, то замыкается отрицательная обратная связь с выхода дифференциального усилителя 1 через резистор 2, вентиль 3 на его инвертирующий вход, вследствие чего накопительный кон-

денсатор 4 заряжается до максимальной амплитуды входного сигнала, присутствующего на неинвертирующем входе дифференциального усилителя 1 (фиг. 1). Напряжение на накопительном конденсаторе 4 изменяется в соответствии с графиком Д (фиг. 2). При появлении сигнала на входе усилителя 1, превышающего сигнал на конденсаторе 4, на выходе усилителя 1 появляется сигнал в соответствии с графиком Е (фиг. 2). Этот электрический сигнал Е (фиг. 1) подается на тактовый вход регистра 9 и записывает то значение счетчика 7, которое соответствует номеру периода поступления управляющих импульсов В (фиг. 2), фиксируя номер гармоники с возрастающей амплитудой сигнала.



Фиг. 2

Составитель В. Ким

Редактор И. Шибеева Техред М. Кузьма Корректор В. Бутяга

Заказ 5916/43

Тираж 747

Подписное

ВНИИИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПП "Патент", г. Ужгород, ул. Проектная, 4