



(12) 发明专利

(10) 授权公告号 CN 101304635 B

(45) 授权公告日 2012. 01. 04

(21) 申请号 200810095898. X

审查员 萨日娜

(22) 申请日 2008. 05. 08

(30) 优先权数据

2007-125899 2007. 05. 10 JP

(73) 专利权人 日东电工株式会社

地址 日本大阪府

(72) 发明人 石井淳 要海贵彦

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 张鑫

(51) Int. Cl.

H05K 1/02 (2006. 01)

(56) 对比文件

US 2003053258 A1, 2003. 03. 20, 全文.

US 2005254175 A1, 2005. 11. 17, 说明书第
0035-0051 段、附图 13.

US 2003053258 A1, 2003. 03. 20, 说明书第
7-10 页、附图 1-4.

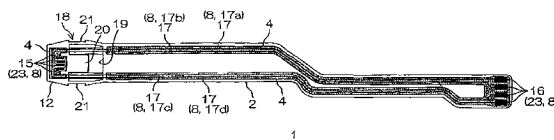
权利要求书 1 页 说明书 12 页 附图 6 页

(54) 发明名称

布线电路基板

(57) 摘要

布线电路基板具有:金属支持基板;在金属支持基板上形成的金属箔;在金属支持基板上覆盖金属箔那样地形成的第 1 绝缘层;以及形成在第 1 绝缘层上并且具有多个布线的导体图形。金属箔沿各布线的长度方向配置,使得在厚度方向不与各布线的一部分相对,而且,使得在厚度方向与各布线的剩下的部分相对。



1. 一种带电路的悬浮基板,其特征在于,具有:
金属支持基板;
在所述金属支持基板上形成的金属箔;
在所述金属支持基板上覆盖所述金属箔那样地形成的第 1 衬底绝缘层;
形成在所述第 1 衬底绝缘层上并且具有多个布线的导体图形;以及
在所述第 1 衬底绝缘层上覆盖所述布线那样地形成的覆盖绝缘层,
在所述金属支持基板上,形成在厚度方向与被所述第 1 衬底绝缘层及所述覆盖绝缘层在厚度方向覆盖的所述布线的一部分相对并且俯视图为实质上 U 字形状的开口部,
所述带电路的悬浮基板还具有被所述开口部夹住并安装磁头的舌部、以及配置在所述开口部的外侧的外支架部,
所述金属箔配置成在厚度方向与各所述布线的剩下的部分相对。
2. 如权利要求 1 所述的带电路的悬浮基板,其特征在于,
所述金属箔的与各所述布线相对的面积,对于各所述布线的面积 100%来说,是 70% 以上。
3. 如权利要求 1 所述的带电路的悬浮基板,其特征在于,
还具有介于所述金属箔与所述金属支持基板之间的第 1 金属薄膜。
4. 如权利要求 3 所述的带电路的悬浮基板,其特征在于,
还具有介于所述第 1 金属薄膜与所述金属支持基板之间的第 2 衬底绝缘层。
5. 如权利要求 1 所述的带电路的悬浮基板,其特征在于,
所述金属箔被第 1 金属薄膜和第 2 金属薄膜覆盖。
6. 如权利要求 1 所述的带电路的悬浮基板,其特征在于,
设置第 3 金属薄膜和第 4 金属薄膜,以覆盖各所述布线。
7. 如权利要求 1 所述的带电路的悬浮基板,其特征在于,
所述金属支持基板沿各所述布线的长度方向配置,使得在厚度方向不与各所述布线的所述一部分相对,而且使得在厚度方向与各所述布线的剩下的部分相对。

布线电路基板

[0001] 本申请主张 2007 年 5 月 22 日申请的美国临时专利申请 No. 60/924, 588 的优先权, 另外, 本申请主张 2007 年 5 月 10 日申请的日本国专利申请 No. 2007-125899 的优先权, 其揭示内容照原样纳入本申请中。

技术领域

[0002] 本发明涉及布线电路基板, 详细来说, 涉及带电路的悬浮基板等的布线电路基板。

背景技术

[0003] 硬盘驱动器中所使用的带电路的悬浮基板, 是在支持磁头的悬浮基板上、通过绝缘层形成布线电路图形的布线电路基板。该带电路的悬浮基板, 由于阻挡磁头与磁盘相对运动时的气流, 在与磁盘之间保持微小的间隙, 能够得到磁头良好的悬浮姿态, 因此近年来, 正广泛普及。

[0004] 在这样的带电路的悬浮基板上, 通常, 在其前端部形成万向支架 (gimbal) 部, 该万向支架部具有: 安装放有磁头的滑块用的舌 (tongue) 部; 以及配置在该舌部的宽度方向两侧并形成布线电路图形的外支架 (outrigger) 部。然后, 为了精密调整滑块相对于磁盘的悬浮姿态 (角度), 该外支架部的刚性成为重要的因素。

[0005] 另一方面, 近年来, 根据数据高密度化的观点, 对于这样的带电路的悬浮基板, 必须实现信号的高频化, 但是若要力图高频化, 则导体图形中的传输损耗增大。

[0006] 因此, 提出例如在悬浮体上依次层叠下部导体、绝缘层、记录侧线路及重放侧线路构成的导体, 来减少导体的传输损耗 (例如, 参照特开 2005-11387 号公报)。然而, 近年来, 随着滑块的小型化, 要求更精密地调整滑块相对于磁盘的悬浮姿态 (角度)。

[0007] 但是, 若如特开 2005-11387 号公报的提案那样, 沿导体设置下部导体, 则外支架部的刚性增大, 难以精密调整滑块的悬浮姿态 (角度)。

[0008] 本发明的目的在于, 提供能够减少导体图形的传输损耗、同时能够提高对安装元器件的操作性的布线电路基板。

发明内容

[0009] 本发明的布线电路基板, 具有: 金属支持基板; 在前述金属支持基板上形成的金属箔; 在前述金属支持基板上覆盖前述金属箔那样地形成的第 1 绝缘层; 以及形成在前述第 1 绝缘层上并且具有多个布线的导体图形, 前述金属箔沿各前述布线的长度方向配置, 使得在厚度方向与各前述布线的一部分不相对, 而且, 使得在厚度方向与各前述布线的剩下的部分相对。

[0010] 另外, 在本发明的布线电路基板中, 最好在前述金属支持基板上形成在厚度方向与各前述布线的前述一部分相对的开口部。

[0011] 另外, 在本发明的布线电路基板中, 最好前述布线电路基板是带电路的悬浮基板。

[0012] 另外, 在本发明的布线电路基板中, 最好在前述金属支持基板上, 形成在厚度方向

与各前述布线的前述一部分相对并且俯视图为实质上 U 字形状的开口部,具有:被前述开口部夹住并安装磁头的舌部;以及配置在前述开口部的外侧的外支架部。

[0013] 另外,在本发明的布线电路基板中,最好前述金属箔的与各前述布线相对的面积,对于各前述布线的面积 100%来说,是 70%以上。

[0014] 另外,在本发明的布线电路基板中,还最好具有介于前述金属箔与前述金属支持基板之间的第 1 金属薄膜。

[0015] 另外,在本发明的布线电路基板中,还最好具有介于前述第 1 金属薄膜与前述金属支持基板之间的第 2 绝缘层。

[0016] 根据本发明的布线电路基板,由于金属箔在厚度方向与各布线的剩下部分相对,因此能够利用简单的层构成,减少导体图形的传输损耗。

[0017] 另外,由于金属箔在厚度方向与各布线的一部分不相对,因此能够减小与各布线的一部分相对应的部分的刚性。所以,若将安装元器件安装在该部分的附近,则能够确保对安装元器件有很好的操作性。

[0018] 其结果,能够力图减少传输损耗,同时确保很好的操作性。

附图说明

[0019] 图 1 所示为作为本发明的布线电路基板的一个实施形态的带电路的悬浮基板的平面图。

[0020] 图 2 为图 1 所示的带电路的悬浮基板的前端部的放大图,

[0021] (a) 所示为主要部分平面图,

[0022] (b) 所示为主要部分背面图。

[0023] 图 3 为图 2 所示的前端部的剖视图,

[0024] (a) 所示为 A-A 线剖视图,

[0025] (b) 所示为 B-B 线剖视图,

[0026] (c) 所示为 C-C 线剖视图。

[0027] 图 4 所示为图 3 所示的带电路的悬浮基板的制造方法的制造工序图,是与图 3(a) 相对应的剖视图,

[0028] (a) 所示为准备金属支持基板的工序,

[0029] (b) 所示为在金属支持基板上形成第 2 衬底绝缘层的工序,

[0030] (c) 所示为在第 2 衬底绝缘层上形成第 1 金属薄膜的工序,

[0031] (d) 所示为在第 1 金属薄膜上形成金属箔、同时除去从金属箔露出的第 1 金属薄膜的工序。

[0032] 图 5 所示为接着图 4 的、图 3 所示的带电路的悬浮基板的制造方法的制造工序图,是与图 3(a) 相对应的剖视图,

[0033] (e) 所示为在金属箔的表面形成第 2 金属薄膜的工序,

[0034] (f) 所示为在第 2 衬底绝缘层上形成第 1 衬底绝缘层的工序

[0035] (g) 所示为在第 1 衬底绝缘层上依次形成第 3 金属薄膜及导体图形的工序。

[0036] 图 6 所示为接着图 5 的、图 3 所示的带电路的悬浮基板的制造方法的制造工序图,是与图 3(a) 相对应的剖视图,

- [0037] (h) 所示为在导体图形的表面形成第 4 金属薄膜的工序，
[0038] (i) 所示为在第 1 衬底绝缘层上形成覆盖绝缘层的工序，
[0039] (j) 所示为将金属支持基板进行外形加工、形成缺口部的工序。

具体实施方式

[0040] 图 1 所示为作为本发明的布线电路基板的一个实施形态的带电路的悬浮基板的平面图，图 2 为图 1 所示的带电路的悬浮基板的前端部的放大图，(a) 所示为主要部分平面图，(b) 所示为主要部分背面图，图 3 为图 2 所示的前端部的剖视图，(a) 所示为 A-A 线剖视图，(b) 所示为 B-B 线剖视图，(c) 所示为 C-C 线剖视图。另外，在图 1 中，为了明确表示导体图形 8 相对于金属支持基板 2 的相对配置，省略后述的第 2 衬底绝缘层 3、第 1 衬底绝缘层 5 及覆盖绝缘层 11。

[0041] 在图 1 中，该带电路的悬浮基板 1 在安装硬盘驱动器的磁头（未图示）的金属支持基板 2 上，一体形成将磁头与读写基板（未图示）连接用的导体图形 8。

[0042] 导体图形 8 将在后面叙述，它具有：与磁头的连接端子连接用的磁头侧连接端子部 15；与读写基板的连接端子连接用的外部侧连接端子部 16；以及将磁头侧连接端子部 15 与外部侧连接端子部 16（以下，有时将它们简称为「端子部 23」）连接用的多条布线 17，并形成一体。

[0043] 金属支持基板 2 形成为沿长度方向延伸的俯视图实质上曲柄形状。在金属支持基板 2 的长度方向一个端部（以下，称为前端部），设置磁头侧连接端子部 15。另外，在金属支持基板 2 的长度方向另一个端部（以下，称为后端部），设置外部侧连接端子部 16。

[0044] 然后，该带电路的悬浮基板 1 如图 3(c) 所示，具有：金属支持基板 2；在金属支持基板 2 上形成的作为第 2 绝缘层的第 2 衬底绝缘层 3；以及在第 2 衬底绝缘层 3 上形成的第 1 金属薄膜 6。另外，带电路的悬浮基板 1 具有：在第 1 金属薄膜 6 上形成的金属箔 4；在第 2 衬底绝缘层 3 上覆盖金属箔 4 那样地形成的第 2 金属薄膜 7；以及在第 2 衬底绝缘层 3 上覆盖第 2 金属薄膜 7 那样地形成的、作为第 1 绝缘层的第 1 衬底绝缘层 5。另外，带电路的悬浮基板 1 具有：在第 1 衬底绝缘层 5 上形成的第 3 金属薄膜 9；在第 3 金属薄膜 9 上形成的导体图形 8；以及在第 1 衬底绝缘层 5 上覆盖导体图形 8 那样地形成的第 4 金属薄膜 10。另外，带电路的悬浮基板 1 具有：在第 1 衬底绝缘层 5 覆盖第 4 金属薄膜 10 那样地形成的覆盖绝缘层 11。

[0045] 金属支持基板 2 由金属箔或金属薄板形成。另外，金属支持基板 2 的长度及宽度可根据其目的和用途适当选择。

[0046] 在金属支持基板 2 的表面的、与导体图形 8 相对应的部分形成第 2 衬底绝缘层 3，并且沿长度方向连续地形成。另外，如图 2 所示，在长度方向途中，在宽度方向两侧互相隔开间隔沿长度方向配置 2 条第 2 衬底绝缘层 3。另外，在带电路的悬浮基板 1 的前端部及后端部（在图 2 中未图示），宽度方向两侧的各第 2 衬底绝缘层 3 沿宽度方向连续那样地形成第 2 衬底绝缘层 3。

[0047] 第 2 衬底绝缘层 3 的宽度可适当选择，配置在长度方向途中的各第 2 衬底绝缘层 3 的宽度 W1 例如为 0.03 ~ 5mm，最好为 0.1 ~ 3mm。

[0048] 如图 3(c) 所示，在第 2 衬底绝缘层 3 的表面，形成第 1 金属薄膜 6 作为在厚度方

向与形成金属箔 4 的部分相对的图形。另外,第 1 金属薄膜 6 介于金属箔 4 与第 2 衬底绝缘层 3 之间。

[0049] 金属箔 4 是在第 2 衬底绝缘层 3 之上,在第 1 金属薄膜 6 的表面,形成作为在厚度方向与形成导体图形 8 的部分相对的图形。更具体来说,在第 1 金属薄膜 6 的整个上表面形成金属箔 4。

[0050] 另外,将金属箔 4 形成为比第 2 衬底绝缘层 3 的宽度要窄,在长度方向途中配置的各金属箔 4 的宽度 W_2 例如为 $0.02 \sim 4.99\text{mm}$,最好为 $0.09 \sim 2.99\text{mm}$ 。

[0051] 在金属箔 4 的表面、覆盖金属箔 4 那样地形成第 2 金属薄膜 7。更具体来说,在金属箔 4 的上面及侧面、和第 1 金属薄膜 6 的侧面,覆盖它们那样地形成第 2 金属薄膜 7。另外,该第 2 金属薄膜 7 介于金属箔 4 及第 1 金属薄膜 6、与第 1 衬底绝缘层 5 之间。

[0052] 在第 2 衬底绝缘层 3 上,覆盖第 2 金属薄膜 7 那样地形成第 1 衬底绝缘层 5。更具体来说,在宽度方向覆盖第 2 金属薄膜 7 的侧面及上面那样地在第 2 衬底绝缘层 3 的整个上表面形成第 1 衬底绝缘层 5。在长度方向途中配置的第 1 衬底绝缘层 5 的宽度例如可以与第 2 衬底绝缘层 3 的宽度 W_1 相同或不同,例如为 $0.03 \sim 5\text{mm}$,最好为 $0.1 \sim 3\text{mm}$ 。

[0053] 在第 1 衬底绝缘层 5 的表面,形成第 3 金属薄膜 9 作为在厚度方向与形成导体图形 8 的部分相对的图形。另外,该第 3 金属薄膜 9 介于第 1 衬底绝缘层 5 与导体图形 8 之间。

[0054] 在第 1 衬底绝缘层 5 之上,将导体图形 8 配置在第 3 金属薄膜 9 的表面。如图 1 所示,将导体图形 8 形成为作为由在长度方向途中沿长度方向平行状设置的多条(例如 4 条)布线 17a、17b、17c 及 17d 和与各布线 17 连接的端子部 23 构成的布线电路图形。

[0055] 在导体图形 8 中,从宽度方向一侧向宽度方向另一侧依次并排配置布线 17a、17b、17c 及 17d。再如图 2(a) 所示,分别与各第 2 衬底绝缘层 3 相对应那样地设置布线 17a 及 17b、和布线 17c 及 17d 的每 1 对。

[0056] 如图 1 所示,沿宽度方向排列配置各端子部 23,形成作为宽度较宽的矩形连接盘。各布线 17 的前端与磁头侧连接端子部 15 连接,各布线 17 的后端与外部侧连接端子部 16 连接。

[0057] 各布线 17 的宽度例如为 $10 \sim 150\mu\text{m}$,最好为 $20 \sim 100\mu\text{m}$ 。布线 17a 与 17b 之间的间隔、以及布线 17c 与 17d 之间的间隔例如为 $10 \sim 200\mu\text{m}$,最好为 $20 \sim 150\mu\text{m}$ 。另外,布线 17b 与 17c 之间的间隔在长度方向途中例如为 $10 \sim 1000\mu\text{m}$,最好为 $15 \sim 500\mu\text{m}$ 。各布线 17 的长度 L_1 可适当选择,例如为 $5 \sim 200\text{mm}$,最好为 $10 \sim 100\text{mm}$ 。

[0058] 如图 3(c) 所示,在导体图形 8 的表面,覆盖导体图形 8 那样地形成第 4 金属薄膜 10。更具体来说,在各布线 17 的上面及侧面、和第 3 金属薄膜 9 的侧面,覆盖它们那样地形成第 4 金属薄膜 10。另外,该第 4 金属薄膜 10 介于导体图形 8 及第 3 金属薄膜 9、与覆盖绝缘层 11 之间。另外,虽未图示,但使端子部 23 露出那样地形成第 4 金属薄膜 10。

[0059] 在第 1 衬底绝缘层 5 上,覆盖第 4 金属薄膜 10 那样地形成覆盖绝缘层 11。更具体来说,覆盖第 4 金属薄膜 10 的侧面及上面那样地在第 1 衬底绝缘层 5 的整个上表面形成覆盖绝缘层 11。另外,参照图 2(a) 那样地、使端子部 23 露出那样地形成覆盖绝缘层 11。

[0060] 然后,在该带电路的悬浮基板 1 的前端部,如图 2 所示,设置万向支架部 18。

[0061] 在万向支架部 18,形成作为贯通厚度方向的开口部的缺口部 19。在万向支架部 18

的长度方向途中的宽度方向实质上中间形成缺口部 19, 俯视图中形成为向着前侧开口的实质上 U 形状。

[0062] 另外, 在万向支架部 18, 设置: 在缺口部 19 在宽度方向被夹住的舌部 20; 配置在缺口部 19 的宽度方向两外侧的外支架部 21; 以及配置在舌部 20 及外支架部 21 的前侧的端子形成部 12。

[0063] 万向支架部 18 的尺寸可适当选择, 参照图 2(b) 那样, 舌部 20 的宽度方向两外侧的缺口部 19 的各宽度 W3 例如为 0.05 ~ 2mm, 最好为 0.1 ~ 1mm, 长度 L3 例如为 0.1 ~ 10mm, 最好为 1 ~ 7mm。另外, 舌部 20 的后侧的缺口部 19 的宽度 (宽度方向的长度) W4 例如为 0.1 ~ 10mm, 最好为 0.5 ~ 7mm, 长度 (长度方向的长度) L4 例如为 0.05 ~ 9mm, 最好为 0.5 ~ 6mm。另外, 外支架部 21 的宽度 W5 例如为 0.03 ~ 3mm, 最好为 1 ~ 2.5mm。另外, 端子形成部 12 的长度例如为 0.1 ~ 10mm, 最好为 1 ~ 7mm。

[0064] 舌部 20 形成为从端子形成部 12 向后侧延伸的俯视图实质上矩形形状。另外, 舌部 20 如图 2(a) 的虚拟线所示, 具有安装放有磁头的滑块 (未图示) 的安装部 22。安装部 22 是安装滑块用的区域, 配置在舌部 20 的长度方向中间和宽度方向中间, 形成为俯视图实质上矩形形状。另外, 舌部 20 如图 3(b) 所示, 仅由金属支持基板 2 形成。

[0065] 如图 2 所示, 将外支架部 21 形成为沿长度方向延伸的俯视图实质上平带形状, 架设在万向支架部 18 的后端部与前端部之间。另外, 相对于万向支架部 18 的后端部及前端部向宽度方向两外侧突出那样地弯曲形成外支架部 21。另外, 如图 3(b) 所示, 仅由金属支持基板 2 形成外支架部 21。

[0066] 如图 2 所示, 在舌部 20 的前侧及外支架部 21 的前侧, 与它们连续形成端子形成部 12。在遍及万向支架部 18 的宽度方向配置端子形成部 12, 形成为俯视图实质上矩形形状。另外, 如图 3(a) 所示, 由金属支持基板 2、第 2 衬底绝缘层 3、第 1 金属薄膜 6、金属箔 4、第 2 金属薄膜 7、第 1 衬底绝缘层 5、第 3 金属薄膜 9、导体图形 8、第 4 金属薄膜 10 及覆盖绝缘层 11, 形成端子形成部 12。

[0067] 在万向支架部 18 的后端部中, 如图 2(a) 及图 3(a) 所示, 从配置在长度方向途中的各第 2 衬底绝缘层 3 的前端分别连续地形成第 2 衬底绝缘层 3。另外, 如图 2 所示, 通过舌部 20 的宽度方向两外侧的缺口部 19 那样, 从长度方向途中的第 2 衬底绝缘层 3 向端子形成部 12 呈直线状延伸那样地形成各第 2 衬底绝缘层 3。

[0068] 然后, 各第 2 衬底绝缘层 3 到达端子形成部 12, 在端子形成部 12 中, 沿端子形成部 12 的宽度方向, 形成为俯视图实质上矩形形状。

[0069] 如图 2 的点划线所示, 在万向支架部 18 的后端部中, 从配置在长度方向途中的各金属箔 4 的前端分别连续形成, 从长度方向途中的金属箔 4 延伸到达缺口部 19 的后端边缘的稍微后侧一些那样地形成金属箔 4。然后, 在缺口部 19 中不形成金属箔 4, 在端子形成部 12 中形成金属箔 4。即, 利用缺口部 19 沿长度方向分断金属箔 4。另外, 在端子形成部 12 中, 在厚度方向与磁头侧连接端子部 15 及各布线 17 相对那样地形成金属箔 4, 沿端子形成部 12 的宽度方向形成金属箔 4。

[0070] 更具体来说, 金属箔 4 在端子形成部 12 中, 具有: 在厚度方向与各布线 17 相对配置的 U 字部 13; 以及从 U 字部 13 的宽度方向中间向后侧连续延伸、在厚度方向与磁头侧连接端子部 15 相对配置的延伸部 14, 并形成一体。U 字部 13 在俯视图中形成为向后侧开口

的实质上 U 字形状。另外,延伸部 14 形成为俯视图实质上矩形形状。

[0071] 金属箔 4 被分断的长度(参照图 2(b))D 例如为 1.0~20mm,最好为 1.1~10.1mm。

[0072] 通过这样,金属箔 4 的全长、即沿各布线 17 的长度的总和,相对于各布线 17 的长度 100%,例如为 70%以上,最好为 80%以上,通常设定为 95%以下。换句话说,在厚度方向与各布线 17 相对的金属箔 4 的面积,相对于各布线 17 的面积 100%,例如为 70%以上,最好为 80%以上,通常设定为 95%以下。另外,若金属箔 4 的面积不满足上述的范围,则有时很难减少导体图形 8 的传输损耗。

[0073] 如图 3(a) 所示,在万向支架部 18 的后端部中,从配置在带电路的悬浮基板 1 的长度方向途中的第 1 金属薄膜 6 及第 2 金属薄膜 7 分别连续形成第 1 金属薄膜 6 及第 2 金属薄膜 7。在除了缺口部 19 的万向支架部 18 中,在第 2 衬底绝缘层 3 的上面用金属箔 4 厂图形形成第 1 金属薄膜 6。在万向支架部 18 中,在金属箔 4 的表面形成第 2 金属薄膜 7。

[0074] 在万向支架部 18 的后端部中,从配置在带电路的悬浮基板 1 的长度方向途中的各第 1 衬底绝缘层 5 的前端分别连续地形成第 1 衬底绝缘层 5。另外,如图 2 所示,通过舌部 20 的宽度方向两外侧的缺口部 19 那样地、从长度方向途中的第 1 衬底绝缘层 5 的前端向万向支架部 18 的前侧呈直线状延伸那样地形成各第 1 衬底绝缘层 5。然后,各第 1 衬底绝缘层 5 到达端子形成部 12,在端子形成部 12 中,沿万向支架部 18 的宽度方向,形成为俯视图实质上矩形形状。

[0075] 即,如图 3(a) 所示,在万向支架部 18 的后端部及端子形成部 12 中,覆盖第 2 金属薄膜 7 的侧面及上面那样地、在第 2 衬底绝缘层 3 的整个上表面形成第 1 衬底绝缘层 5。另外,在缺口部 19 中,在第 2 衬底绝缘层 3 的整个上表面形成第 1 衬底绝缘层 5。

[0076] 如图 2 的虚线所示,在万向支架部 18 的后端部中,各布线 17 从带电路的悬浮基板 1 的长度方向途中的各布线 17 的前端连续地形成导体图形 8,同时在端子形成部 12 形成磁头侧连接端子部 15。

[0077] 各布线 17 从万向支架部 18 的后端部中的各布线 17,向端子形成部 12,沿长度方向通过舌部 20 的宽度方向两外侧的缺口部 19 那样呈直线状延伸。然后,各布线 17 到达端子形成部 12,在端子形成部 12 中,各布线 17 向宽度方向内侧暂时弯曲,再向后侧弯曲,然后拉回来,使其与磁头侧连接端子部 15 的前端部连接。

[0078] 如图 3(a) 所示,在万向支架部 18 中,从配置在带电路的悬浮基板 1 的长度方向途中的第 3 金属薄膜 9 及第 4 金属薄膜 10 分别连续地形成第 3 金属薄膜 9 及第 4 金属薄膜 10。另外,在万向支架部 18 中,在第 1 衬底绝缘层 5 的上面用导体图形 8 的布线电路图形形成第 3 金属薄膜 9。另外,在各布线 17 的表面形成第 4 金属薄膜 10。

[0079] 如图 2 所示,在万向支架部 18 的后端部中,从配置在带电路的悬浮基板 1 的长度方向途中的各覆盖绝缘层 11 的前端分别连续形成覆盖绝缘层 11。另外,通过舌部 20 的宽度方向两外侧的缺口部 19 那样,从长度方向途中的第 1 衬底绝缘层 5 的前端,向万向支架部 18 的前侧呈直线状延伸那样地形成各覆盖绝缘层 11。

[0080] 然后,各覆盖绝缘层 11 到达端子形成部 12,在端子形成部 12 中,形成向后侧开口的俯视图实质上 U 字形状。通过这样,覆盖绝缘层 11 使磁头侧连接端子部 15 露出。

[0081] 图 4~图 6 所示为图 3 所示的带电路的悬浮基板的制造方法的制造工序图,是与图 3(a) 相对应的剖视图。

[0082] 下面,参照图 4~图 6,说明该带电路的悬浮基板 1 的制造方法。

[0083] 首先,在该方法中,如图 4(a) 所示,准备金属支持基板 2。

[0084] 作为形成金属支持基板 2 的金属,例如可以使用不锈钢、42 号合金等,最好是使用不锈钢。金属支持基板 2 的厚度例如为 $15 \sim 30 \mu\text{m}$,最好为 $20 \sim 25 \mu\text{m}$ 。

[0085] 接着,在该方法中,如图 4(b) 所示,在金属支持基板 2 上形成第 2 衬底绝缘层 3。

[0086] 作为形成第 2 衬底绝缘层 3 的绝缘体,例如可以使用聚酰亚胺、聚醚腈、聚醚磺、聚对苯二甲酸乙二醇酯、聚萘二甲酸乙二醇酯、聚氯乙烯等合成树脂。其中,比较好的是使用感光性的合成树脂,最好是使用感光性聚酰亚胺。

[0087] 为了形成第 2 衬底绝缘层 3,在金属支持基板 2 上,例如涂布感光性的合成树脂,干燥后,用上述的图形进行曝光及显影,根据需要使其固化。

[0088] 另外,第 2 衬底绝缘层 3 的形成也可以在金属支持基板 2 上,均匀涂布上述合成树脂的溶液后,进行干燥,接着,根据需要,通过加热使其固化,然后,通过刻蚀等形成上述图形。再有,第 2 衬底绝缘层 3 的形成不限于上述的方法,例如也可以将合成树脂预先形成成为上述图形的薄膜,将该薄膜通过众所周知的粘接剂层粘贴在金属支持基板 2 的表面上。

[0089] 这样形成的第 2 衬底绝缘层 3 的厚度例如为 $0.5 \sim 5 \mu\text{m}$,最好为 $1 \sim 3 \mu\text{m}$ 。

[0090] 接着,在该方法中,如图 4(c) 所示,在包含金属支持基板 2 的第 2 衬底绝缘层 3 上,形成第 1 金属薄膜。

[0091] 作为形成第 1 金属薄膜 6 的金属,例如可以使用铜、铬、金、银、铂、镍、钛、硅、锰、锆、以及它们的合金、或它们的氧化物等。最好是使用铜、铬、镍、以及它们的合金。另外,第 1 金属薄膜 6 也可以由多层形成。

[0092] 第 1 金属薄膜 6 例如利用溅射、电镀或化学镀等形成。

[0093] 作为溅射,例如使用将上述的金属作为靶的溅射,最好使用铬溅射及铜溅射,利用它们依次层叠铬薄膜及铜薄膜。

[0094] 作为电镀,例如采用将图 4(b) 所示的制造途中的带电路的悬浮基板 1 一面浸渍在上述的金属的镀液中、一面通电进行电镀的方法。

[0095] 作为化学镀,例如采用将图 4(b) 所示的制造途中的带电路的悬浮基板 1 一面浸渍在上述的金属的镀液中、一面进行化学镀的方法。

[0096] 其中,最好利用溅射形成第 1 金属薄膜 6。

[0097] 这样形成的第 1 金属薄膜 6 的厚度例如为 $0.01 \sim 1 \mu\text{m}$,最好为 $0.01 \sim 0.1 \mu\text{m}$ 。

[0098] 接着,在该方法中,如图 4(d) 所示,在第 1 金属薄膜 6 上,用上述的图形形成金属箔 4,同时除去从金属箔 4 露出的第 1 金属薄膜 6。

[0099] 为了形成金属箔 4,在第 1 金属薄膜 6 的表面,例如利用添加法、减去法等形成图形。

[0100] 在添加法中,首先,在第 1 金属薄膜 6 的表面,用与上述的图形的相反图形形成抗镀剂后,在从抗镀剂露出的第 1 金属薄膜 6 的表面,通过电镀,形成金属箔 4。然后,除去抗镀剂及层叠了该抗镀剂的部分的第 1 金属薄膜 6。

[0101] 在减去法中,首先,在第 1 金属薄膜 6 的表面形成导体层。为了形成导体层,例如,对第 1 金属薄膜 6 的表面,通过众所周知的粘接剂层粘贴导体层。接着,在导体层上,形成与上述的图形相同的图形的抗蚀剂,将该抗蚀剂作为保护膜,将导体层进行刻蚀,形成金属

箔 4。接着,将从抗蚀剂露出的第 1 金属薄膜 6 进行刻蚀,然后,除去抗蚀剂。

[0102] 通过这样,以金属箔 4 在缺口部 19 中沿长度方向分断的上述的图形形成金属箔 4,同时能够除去从金属箔 4 露出的第 1 金属薄膜 6。

[0103] 这样形成的金属箔 4 的厚度例如为 $0.1 \sim 5 \mu\text{m}$,最好为 $1 \sim 5 \mu\text{m}$ 。

[0104] 接着,在该方法中,如图 5(e) 所示,在金属箔 4 的表面(包含第 1 金属薄膜 6 的侧面)形成第 2 金属薄膜 7。

[0105] 作为形成第 2 金属薄膜 7 的金属,例如可以使用镍、铬、或镍与铬的合金(镍铬合金)。最好是使用镍。

[0106] 第 2 金属薄膜 7 例如利用溅射、电镀或化学镀等形成。最好利用化学镀形成第 2 金属薄膜 7。

[0107] 在化学镀中,例如将图 4(d) 所示的制造途中的带电路的悬浮基板 1 浸渍在上述的金属的镀液、最好是镍的镀液中,通过这样形成由镍构成的第 2 金属薄膜 7。

[0108] 这样形成的第 2 金属薄膜 7 的厚度例如为 $0.01 \sim 1 \mu\text{m}$,最好为 $0.01 \sim 0.1 \mu\text{m}$ 。

[0109] 接着,在该方法中,如图 5(f) 所示,在第 2 衬底绝缘层 3 上,覆盖第 2 金属薄膜 7 那样地形成第 1 衬底绝缘层 5。

[0110] 作为形成第 1 衬底绝缘层 5 的绝缘体,可以使用与上述的第 2 衬底绝缘层 3 同样的绝缘体。比较好的是使用感光性的合成树脂,最好是使用感光性聚酰亚胺。

[0111] 另外,为了形成第 1 衬底绝缘层 5,在包含第 2 金属薄膜 7 的第 2 衬底绝缘层 3 上,例如涂布感光性的合成树脂,干燥后,用上述的图形进行曝光及显影,根据需要使其固化。

[0112] 另外,第 1 衬底绝缘层 5 的形成也可以在包含第 2 金属薄膜 7 的第 2 衬底绝缘层 3 上,均匀涂布上述合成树脂的溶液后,进行干燥,接着,根据需要,通过加热使其固化,然后,通过刻蚀等形成上述图形。再有,第 1 衬底绝缘层 5 的形成不限于上述的方法,例如也可以将合成树脂预先形成为上述图形的薄膜,将该薄膜通过众所周知的粘接剂层,粘贴在包含第 2 金属薄膜 7 的第 2 衬底绝缘层 3 的表面上。

[0113] 这样形成的第 1 衬底绝缘层 5 的厚度例如为 $1 \sim 10 \mu\text{m}$,最好为 $5 \sim 10 \mu\text{m}$ 。

[0114] 接着,在该方法中,如图 5(g) 所示,在第 1 衬底绝缘层 5 上,用上述的布线电路图形依次形成第 3 金属薄膜 9 及导体图形 8。

[0115] 为了形成第 3 金属薄膜 9 及导体图形 8,首先,在第 1 衬底绝缘层 5 上形成第 3 金属薄膜 9,然后,用上述的图形形成导体图形 8,同时除去从导体图形 8 露出的第 3 金属薄膜 9。

[0116] 作为形成第 3 金属薄膜 9 的金属,使用与上述的第 1 金属薄膜 6 同样的金属。最好是使用铜、铬、镍。另外,第 3 金属薄膜 9 也可以由多层形成。

[0117] 利用与形成第 1 金属薄膜 6 的方法同样的方法形成第 3 金属薄膜 9。最好利用铬溅射及铜溅射,通过依次层叠铬薄膜及铜薄膜来形成。这样形成的第 3 金属薄膜 9 的厚度例如为 $0.01 \sim 1 \mu\text{m}$,最好为 $0.01 \sim 0.1 \mu\text{m}$ 。

[0118] 为了形成导体图形 8,在第 3 金属薄膜 9 的表面,例如利用添加法、减去法等形成图形。

[0119] 在添加法中,首先,在第 3 金属薄膜 9 的表面,用与上述的布线电路图形的相反图形形成抗镀剂后,在从抗镀剂露出的第 1 金属薄膜 6 的表面,通过电镀,形成导体图形 8。然

后,除去抗镀剂及层叠了该抗镀剂的部分的第3金属薄膜9。

[0120] 在减法中,首先,在第3金属薄膜9的表面形成导体层。为了形成导体层,例如,对第3金属薄膜9的表面,通过众所周知的粘接剂层粘贴导体层。接着,在导体层上,形成与上述的布线电路图形相同的图形的抗蚀剂,将该抗蚀剂作为保护膜,将导体层进行刻蚀,形成导体图形8。接着,将从抗蚀剂露出的第3金属薄膜9进行刻蚀,然后,除去抗蚀剂。

[0121] 这样形成的导体图形8的厚度例如为 $5 \sim 20 \mu\text{m}$,最好为 $7 \sim 15 \mu\text{m}$ 。

[0122] 接着,在该方法中,如图6(h)所示,在导体图形8的表面(包含第3金属薄膜9的侧面)形成第4金属薄膜10。

[0123] 作为形成第4金属薄膜10的金属,使用与第2金属薄膜7同样的金属,最好是使用镍。

[0124] 利用与形成第2金属薄膜7的方法同样的方法形成第4金属薄膜10。最好通过将图5(g)所示的制造途中的带电路的悬浮基板1浸渍在镍的镀液中的化学镀镍,来形成由镍构成的第4金属薄膜10。。

[0125] 这样形成的第4金属薄膜10的厚度例如为 $0.01 \sim 1 \mu\text{m}$,最好为 $0.01 \sim 0.1 \mu\text{m}$ 。

[0126] 接着,在该方法中,如图6(i)所示,在第1衬底绝缘层5上,覆盖第4金属薄膜10那样地形成覆盖绝缘层11。

[0127] 作为形成覆盖绝缘层11的绝缘体,可以使用与上述的第2衬底绝缘层3同样的绝缘体。比较好的是使用感光性的合成树脂,最好是使用感光性聚酰亚胺。

[0128] 另外,为了形成覆盖绝缘层11,在包含第4金属薄膜10的第1衬底绝缘层5上,例如涂布感光性的合成树脂,干燥后,用上述的图形进行曝光及显影,根据需要使其固化。

[0129] 另外,覆盖绝缘层11的形成也可以在包含第4金属薄膜10的第1衬底绝缘层5上,均匀涂布上述合成树脂的溶液后,进行干燥,接着,根据需要,通过加热使其固化,然后,通过刻蚀等形成上述图形。再有,覆盖绝缘层11的形成不限于上述的方法,例如也可以将合成树脂预先形成成为上述图形的薄膜,将该薄膜通过众所周知的粘接剂层粘贴在包含第4金属薄膜10的第1衬底绝缘层5的表面上。

[0130] 这样形成的覆盖绝缘层11的厚度例如为 $2 \sim 10 \mu\text{m}$,最好为 $3 \sim 6 \mu\text{m}$ 。

[0131] 然后,虽未图示,但通过刻蚀等除去形成在端子部23的上面的第4金属薄膜10。

[0132] 接着,在该方法中,如图6(j)所示,将金属支持基板2例如通过刻蚀、穿孔、激光加工等进行外形加工,同时形成缺口部19,得到具有万向支架部18的带电路的悬浮基板1。

[0133] 然后,在该带电路的悬浮基板1中,金属箔4在厚度方向与除了缺口部19的部分的各布线17相对。因此,能够利用简易的层构成,减少导体图形8的传输损耗。

[0134] 另外,在缺口部19中,由于金属箔4在厚度方向不与各布线17相对,因此能够减小缺口部19中的第2衬底绝缘层3、第1衬底绝缘层5、各布线17及覆盖绝缘层11的刚性,确保柔软性。所以,若在安装部22安装放有磁头的滑块,则能够精密调整滑块相对于磁盘的悬浮姿态(角度)。特别是,在安装小型滑块的情况下,也能够精密调整滑块的悬浮姿态(角度)。

[0135] 其结果,能够力图减少导体图形8的传输损耗,同时精密调整滑块的悬浮姿态。

[0136] 另外,第2衬底绝缘层3在除了缺口部19的部分中,介于第1金属薄膜6与金属支持基板2之间。因此,能够利用简易的层构成,减少导体图形8的传输损耗。与此同时,

能够力图使第 1 金属薄膜 6 与金属支持基板 2 具有充分的附着性,能够确保很好的长期可靠性。

[0137] 另外,由于第 1 金属薄膜 6 在除了缺口部 19 的部分中,介于金属箔 4 与第 2 衬底绝缘层 3 之间,因此能够利用简易的层构成,减少传输损耗。与此同时,能够力图使金属箔 4 与第 2 衬底绝缘层 3 具有充分的附着性,能够确保很好的长期可靠性。

[0138] 即,在该带电路的悬浮基板 1 的除了缺口部 19 的部分中,由于在金属支持基板 2 与金属箔 4 之间,依次形成第 2 衬底绝缘层 3 及第 1 金属薄膜 6,因此能够利用简易的层构成,减少传输损耗。与此同时,能够力图使金属支持基板 2 与金属箔 4 具有充分的附着性,能够确保很好的长期可靠性。

[0139] 另外,在上述的说明中,是将本发明的布线电路板举例作为具有金属支持基板 2 的带电路的悬浮基板 1 来表示、并进行说明的,但本发明的布线电路板不限于于此。例如,也可以广泛适用于具有金属支持基板 2 作为增强层的柔性布线电路板等其它的布线电路板。

[0140] 另外,在上述的说明中,是在万向支架部 18 形成了缺口部 19,但也可以不形成缺口部 19,将万向支架部 18 形成为在长度方向及宽度方向连续的平板状。

[0141] 最好在万向支架部 18 形成缺口部 19,将上述的这些各层通过缺口部 19 那样配置。通过这样配置,能够更进一步减小缺口部 19 中的各层的刚性。

[0142] 另外,在上述的说明中,是将本发明的布线电路板举例作为具有第 2 衬底绝缘层 3 及第 1 金属薄膜 6 的带电路的悬浮基板 1 来表示、并进行说明的,但本发明的布线电路板不限于于此,例如,也可以适用于不具有第 2 衬底绝缘层 3 及 / 或第 1 金属薄膜 6 的带电路的悬浮基板。

[0143] 实施例

[0144] 以下所示为实施例及比较例,进一步具体说明本发明,但本发明丝毫不限于实施例及比较例。

[0145] 实施例 1

[0146] 首先,准备厚 $25\mu\text{m}$ 的由不锈钢构成的金属支持基板(参照图 4(a)),在金属支持基板的表面,涂布感光性聚酰胺酸树脂的清漆,干燥后,进行曝光及显影,再加热固化,通过这样用上述的图形形成厚度 $10\mu\text{m}$ 的由聚酰亚胺构成的第 2 衬底绝缘层(参照图 4(b))。

[0147] 接着,在包含金属支持基板的第 2 衬底绝缘层的表面,通过铬溅射及铜溅射,依次形成作为第 1 金属薄膜的厚度 $0.03\mu\text{m}$ 的铬薄膜及厚度 $0.07\mu\text{m}$ 的铜薄膜(参照图 4(c))。

[0148] 接着,在第 1 金属薄膜的表面,形成与金属箔的图形的相反图形的抗镀剂,然后,在从抗镀剂露出的第 1 金属薄膜的表面,利用电镀铜形成作为金属箔的厚度 $4.0\mu\text{m}$ 的铜箔。接着,通过化学刻蚀,除去抗镀剂及形成抗镀剂的部分的第 1 金属薄膜(参照图 4(d))。另外,将金属箔在长度方向分断,该分断长度为 20mm。

[0149] 接着,在金属箔的表面(包含第 1 金属薄膜的侧面),通过化学镀镍,形成作为第 2 金属薄膜的厚度 $0.1\mu\text{m}$ 的镍薄膜(参照图 5(e))。

[0150] 接着,在包含第 2 金属薄膜的第 2 衬底绝缘层的整个面,涂布感光性聚酰胺酸树脂的清漆,干燥后,进行曝光及显影,再加热固化,通过这样用上述的图形形成厚度 $10\mu\text{m}$ 的由聚酰亚胺构成的第 1 衬底绝缘层(参照图 5(f))。

[0151] 接着,在第 1 衬底绝缘层上,利用添加法,依次形成成为种膜的 3 金属薄膜及导体图形。

[0152] 在添加法中,在第 1 衬底绝缘层的整个面,通过铬溅射及铜溅射,依次形成作为第 3 金属薄膜的厚度 $0.03\mu\text{m}$ 的铬薄膜及厚度 $0.07\mu\text{m}$ 的铜薄膜。接着,在第 3 金属薄膜的表面,形成与导体图形的相反图形的抗镀剂。然后,在从抗镀剂露出的第 3 金属薄膜的表面,利用电镀铜形成具有多个布线及端子部、并成为一体的厚度 $10\mu\text{m}$ 的导体图形。接着,通过化学刻蚀,除去抗镀剂及形成抗镀剂的部分的第 3 金属薄膜(参照图 5(g))。

[0153] 另外,各布线的长度为 100mm 。另外,在厚度方向与该各布线相对的金属箔的面积,对于各布线的面积 100%来说,为 80%。

[0154] 接着,在导体图形的表面(包含第 3 金属薄膜的侧面),通过化学镀镍,形成作为第 4 金属薄膜的厚度 $0.1\mu\text{m}$ 的镍薄膜(参照图 6(h))。

[0155] 接着,在包含第 4 金属薄膜的第 1 衬底绝缘层的整个面,涂布感光性聚酰胺酸树脂的清漆,干燥后,进行曝光及显影,再加热固化,通过这样用上述的图形形成厚度 $5\mu\text{m}$ 的由聚酰亚胺构成的覆盖绝缘层(参照图 6(i))。然后,通过刻蚀除去在端子部的上面形成的第 4 金属薄膜。

[0156] 接着,将金属支持基板进行刻蚀,得到具有形成了缺口部的万向支架部的带电路的悬浮基板(参照图 6(j))。另外,金属箔在切口部被分断那样地形成。

[0157] 实施例 2

[0158] 除了将金属箔的分断长度变为 30mm 以外,与实施例 1 相同,得到带电路的悬浮基板。在厚度方向与各布线相对的金属箔的面积,对于各布线的面积 100%来说,为 70%。

[0159] 实施例 3

[0160] 除了将金属箔的分断长度变为 40mm 以外,与实施例 1 相同,得到带电路的悬浮基板。在厚度方向与各布线相对的金属箔的面积,对于各布线的面积 100%来说,为 60%。

[0161] 比较例 1

[0162] 除了在万向支架部中、沿长度方向连续形成金属箔与第 1 金属薄膜及第 2 金属薄膜以外,与实施例 1 相同,得到带电路的悬浮基板。

[0163] (评价)

[0164] (1) 传输效率

[0165] 在各实施例及比较例得到的带电路的悬浮基板中,测定输出信号强度(P_{OUT})及输入信号强度(P_{IN}),如下式(1)那样,作为输出信号强度对于输入信号强度的比例,来评价传输效率。表 1 所示为其结果。

[0166] 传输效率(%) = $P_{\text{OUT}}/P_{\text{IN}} \cdots (1)$

[0167] (2) 角度控制

[0168] 在各实施例及比较例得到的带电路的悬浮基板上,安装滑块,并在该滑块上安装磁头。然后,将该带电路的悬浮基板安装在硬盘驱动器中,利用三维测长仪评价磁头相对于磁盘的角度的控制。表 1 所示为其结果。

[0169] 表 1

[0170]

实施例、比较例		实施例 1	实施例 2	实施例 3	比较例 1
带 电 板 路 的 的 结 悬 构 浮 基	金属箔有无分断	有	有	有	无
	布线长度(mm)	100	100	100	100
	金属箔的分断长度(mm)	20	30	40	0
	与布线相对的金属箔的面积(%) (比布线面积)	80	70	60	100
评 价	传输效率(%)	77	74	65	78
	角度控制	○	○	○	×

[0171] 另外,以下说明表 1 中的角度控制的评价的简略符号。

[0172] ○:能够按照设计那样地控制磁头的角度。

[0173] ×:不能够按照设计那样地控制磁头的角度。

[0174] 另外,上述说明提供作为本发明例子所示的实施形态,这不过仅是举例所示,不能进行限定性解释。该技术领域的业内人士清楚知道的本发明的变形例包含在后述的权利要求的范围内。

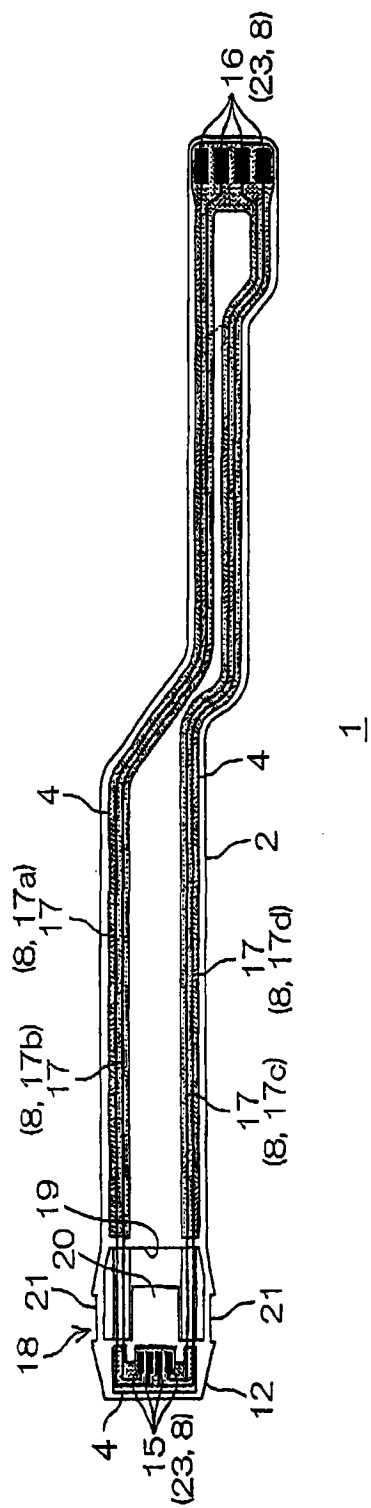


图 1

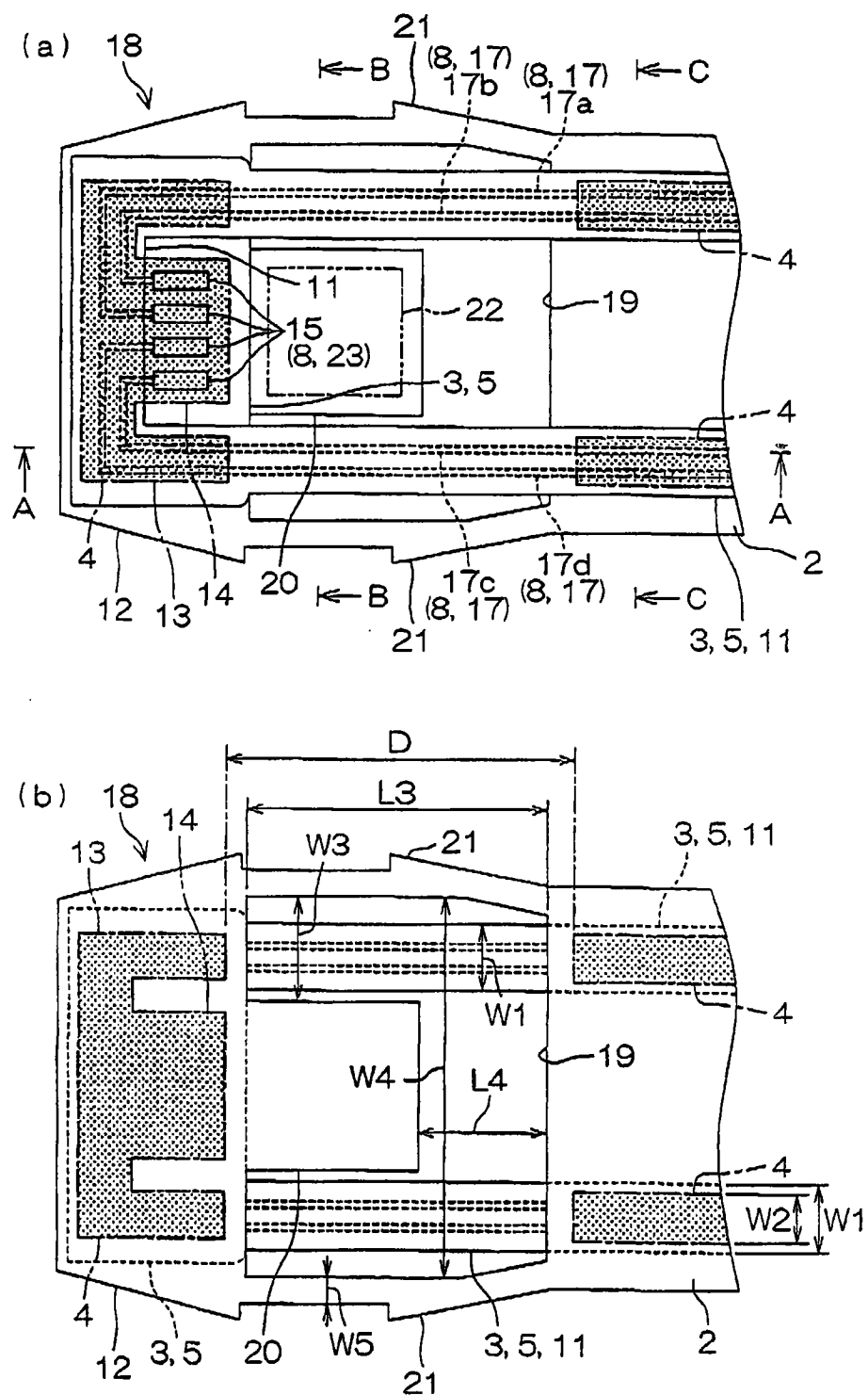


图 2

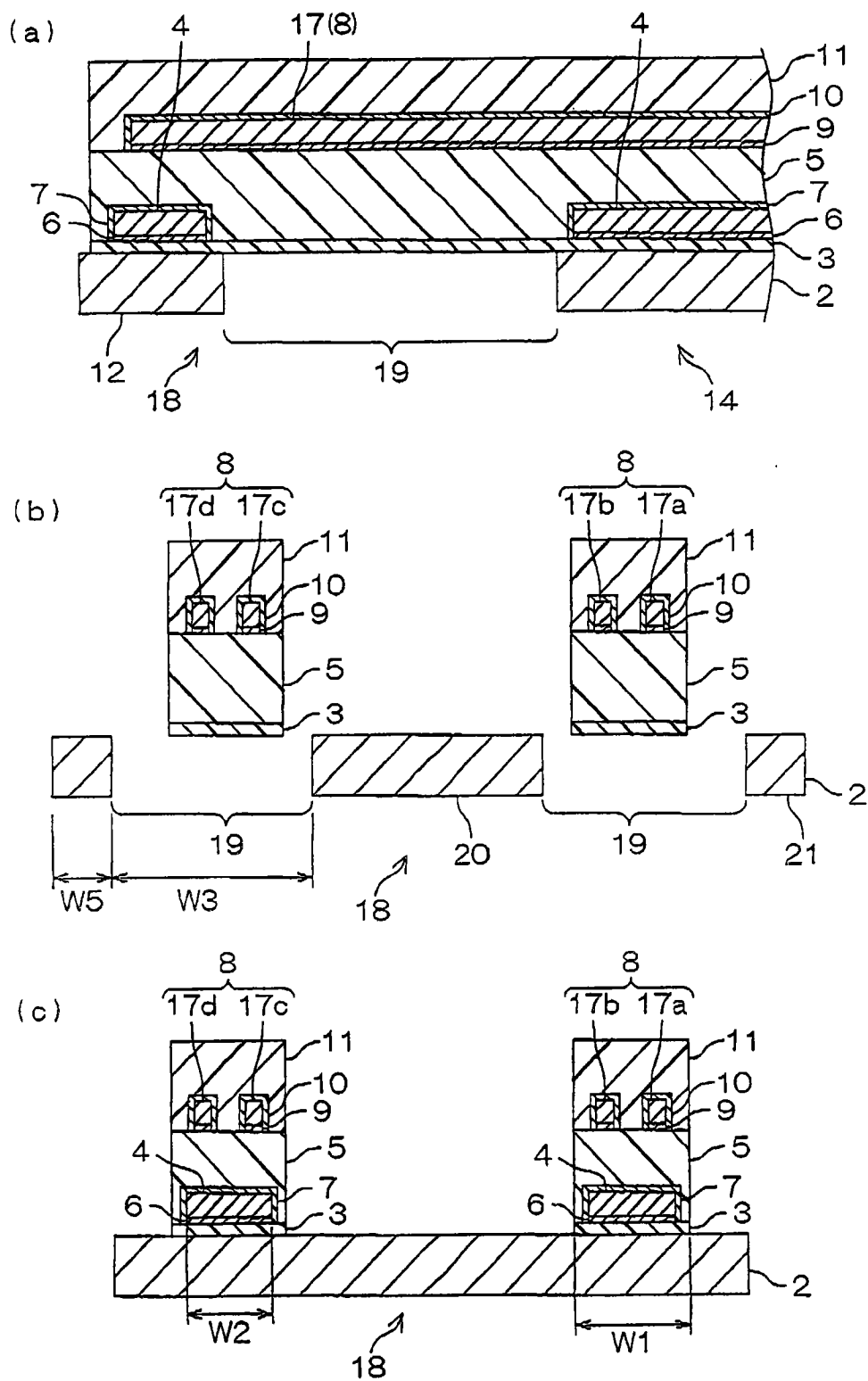


图 3

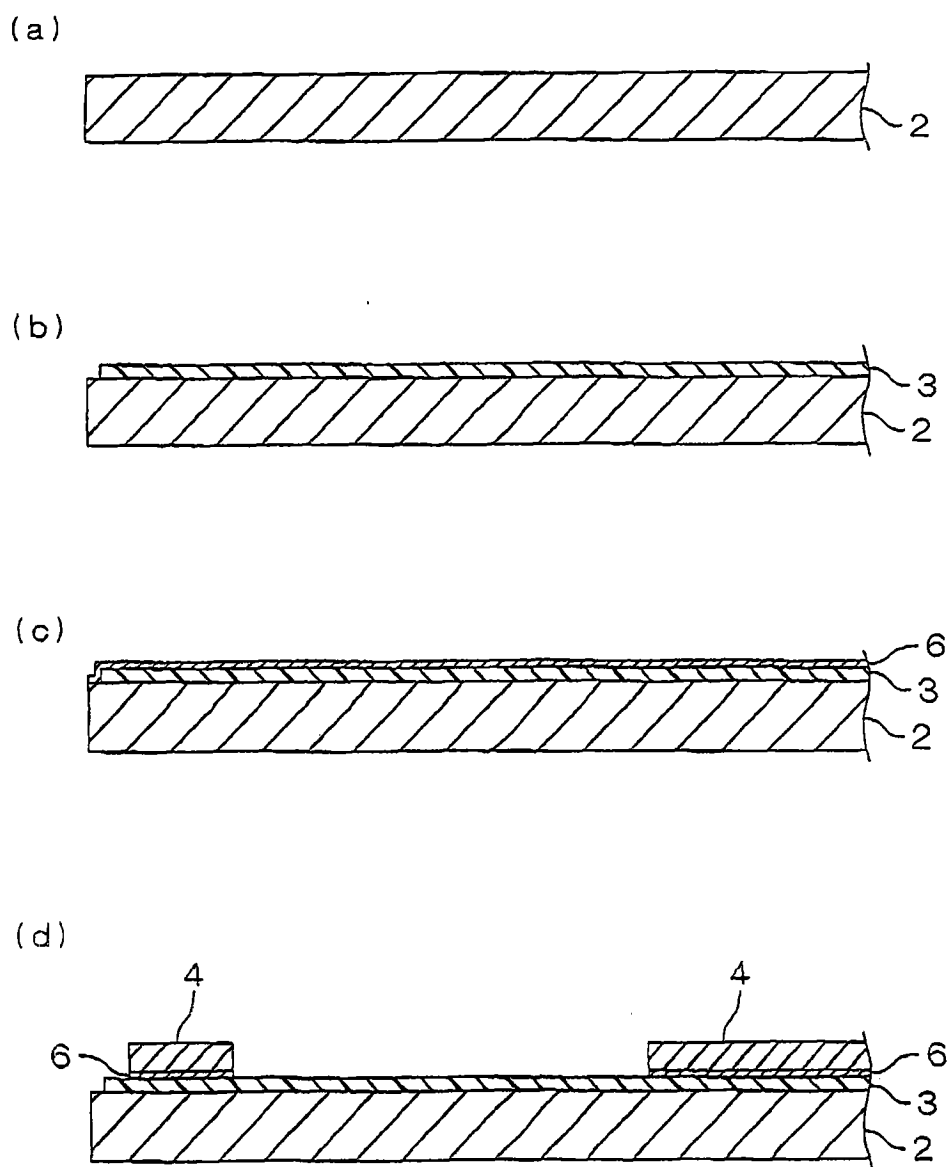


图 4

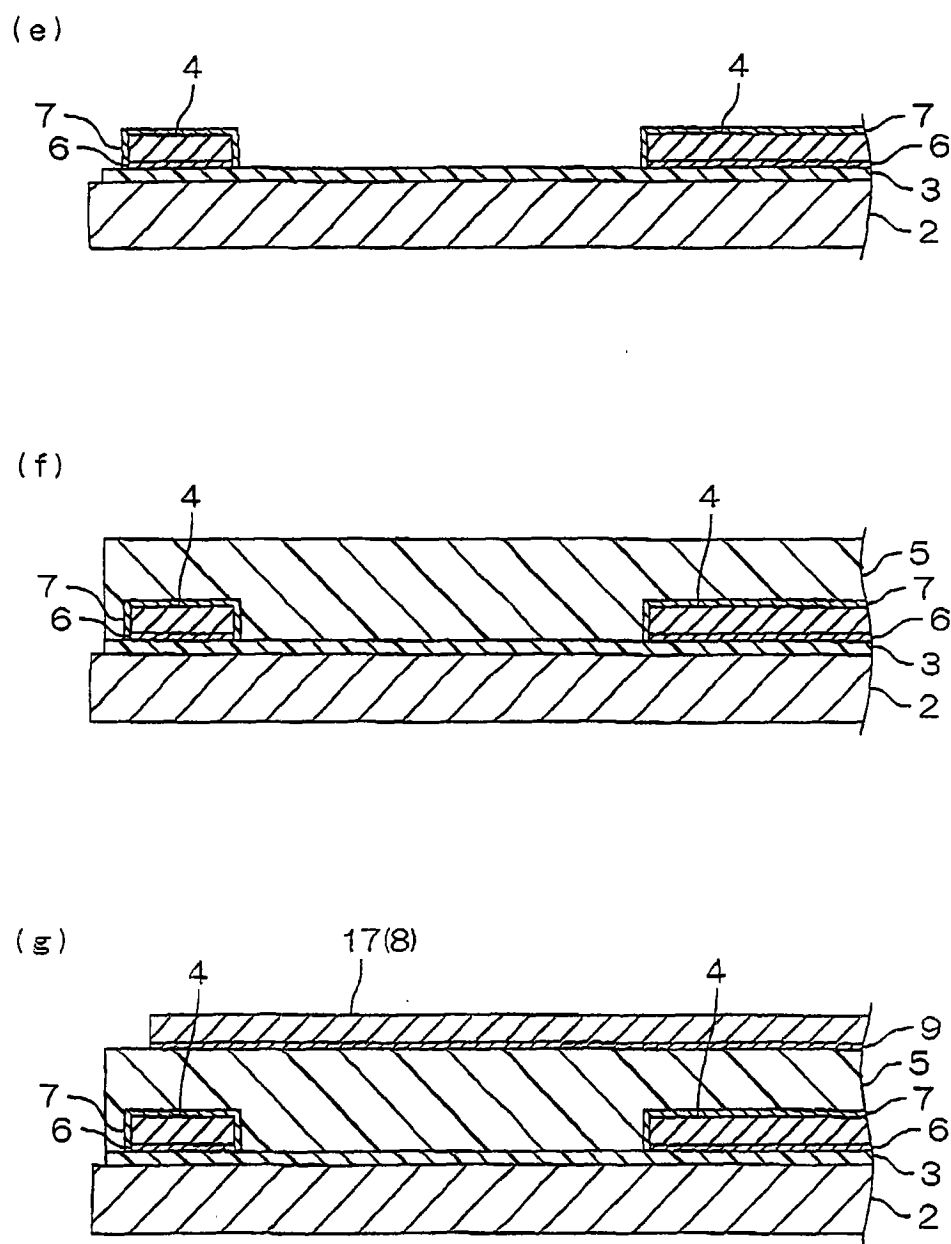


图 5

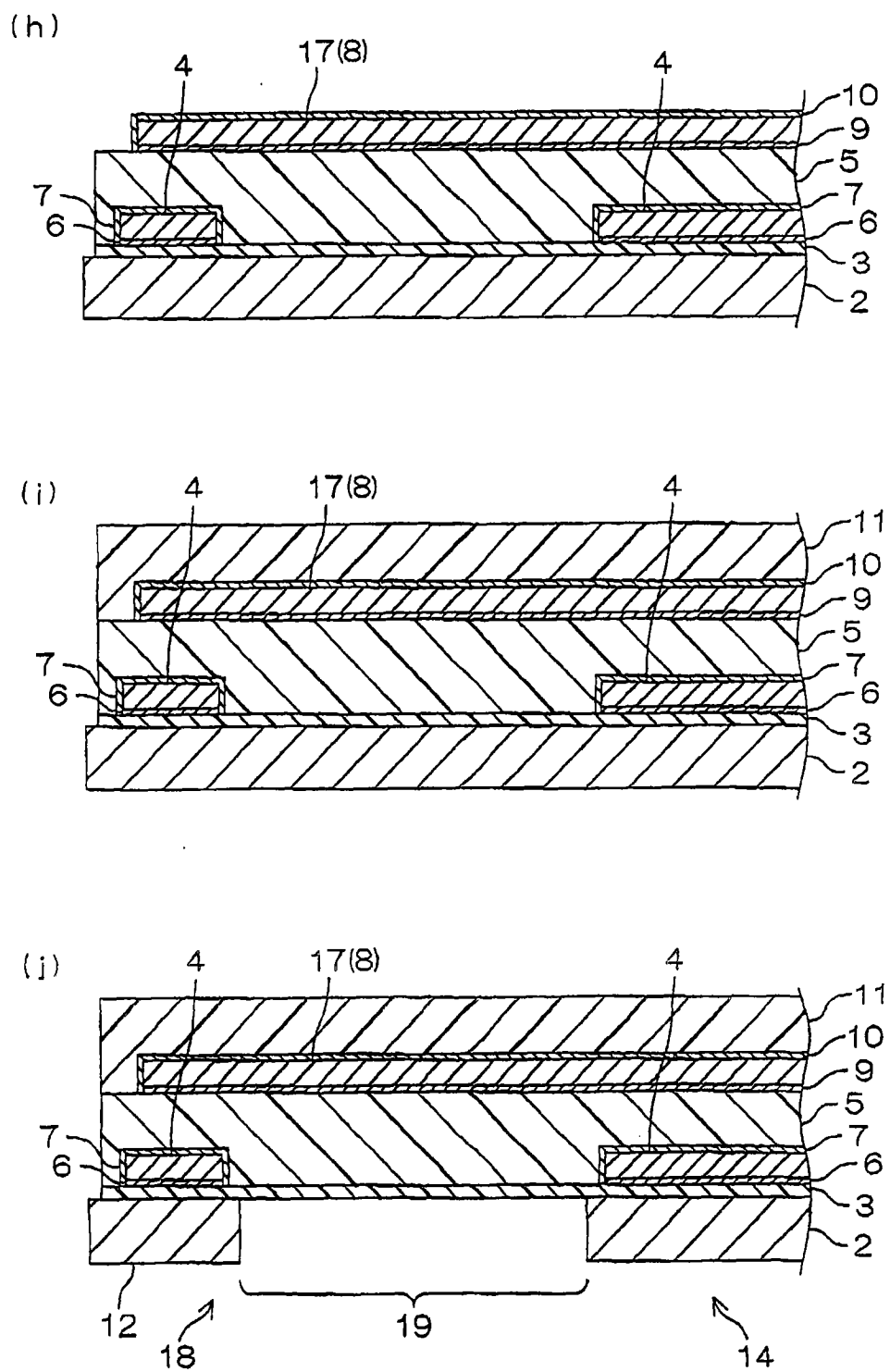


图 6