

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5197978号
(P5197978)

(45) 発行日 平成25年5月15日(2013.5.15)

(24) 登録日 平成25年2月15日(2013.2.15)

(51) Int.Cl.	F 1		
HO 1 L 31/02	(2006.01)	HO 1 L 31/02	B
HO 1 L 31/10	(2006.01)	HO 1 L 31/10	A
HO 1 S 5/022	(2006.01)	HO 1 S 5/022	

請求項の数 9 (全 13 頁)

(21) 出願番号	特願2007-86131 (P2007-86131)
(22) 出願日	平成19年3月29日 (2007.3.29)
(65) 公開番号	特開2008-244368 (P2008-244368A)
(43) 公開日	平成20年10月9日 (2008.10.9)
審査請求日	平成22年3月5日 (2010.3.5)

(73) 特許権者	000154325 住友電工デバイス・イノベーション株式会 社 神奈川県横浜市栄区金井町1番地
(74) 代理人	100087480 弁理士 片山 修平
(74) 復代理人	100137615 弁理士 横山 照夫
(74) 復代理人	100134511 弁理士 八田 俊之
(72) 発明者	米田 昌博 山梨県中巨摩郡昭和町大字紙漉阿原100 0番地 ユーディナデバイス株式会社内

最終頁に続く

(54) 【発明の名称】光半導体モジュール

(57) 【特許請求の範囲】

【請求項 1】

発光素子と、

上面及び側面に反射防止膜が設けられた受光面を備えるメサ型の受光素子と、

その表面に設けられた実装面を備える搭載部であって、前記実装面と前記受光素子の上面とが同一方向を向く位置関係で、かつ、前記発光素子からの出射光が、少なくとも前記受光素子の側面の受光面に光結合される位置関係で、前記実装面上に前記発光素子と前記受光素子とを搭載する搭載部と、

を具備し、

前記受光素子の前記上面は、前記発光素子の活性層より低いことを特徴とする光半導体モジュール。

【請求項 2】

前記発光素子と相対する前記受光素子の前記側面とは反対側の別の側面に設けられた反射膜を具備することを特徴とする請求項1記載の光半導体モジュール。

【請求項 3】

前記受光素子の側面の形状は逆メサであることを特徴とする請求項2記載の光半導体モジュール。

【請求項 4】

前記受光素子の前記側面の表面は平面状であることを特徴とする請求項1記載の光半導体モジュール。

10

20

【請求項 5】

前記受光素子は光吸收層と前記光吸收層を挟む第1導電型半導体層及び第2導電型半導体層とを有し、

前記発光素子と前記受光素子を挟んで反対側に設けられ、それぞれ第1導電型半導体層及び第2導電型半導体層に接続された第1パッド及び第2パッドを具備することを特徴とする請求項1記載の光半導体モジュール。

【請求項 6】

前記第1パッド及び前記第2パッドのいずれか一方は、前記第1パッド及び前記第2パッドの他方の両側に設けられていることを特徴とする請求項5記載の光半導体モジュール。

10

【請求項 7】

前記反射防止膜は多層膜であることを特徴とする請求項1記載の光半導体モジュール。

【請求項 8】

前記受光素子は光吸收層と前記光吸收層を挟む第1導電型半導体層及び第2導電型半導体層とを有し、

少なくとも前記第2導電型半導体層は前記側面まで延在していることを特徴とする請求項1記載の光半導体モジュール。

【請求項 9】

前記反射膜は、 SiO_2 / TiO_2 、 TiON 、 Si 、 Au 、 Ag 及び AuGe のいずれかであることを特徴とする請求項3記載の光半導体モジュール。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光半導体モジュールに関し、特に発光素子と受光素子とを有する光半導体モジュールに関する。

【背景技術】

【0002】

半導体レーザ等の発光素子を搭載した光半導体モジュールは光通信等に用いられている。例えば光通信に用いる光半導体モジュールにおいては、発光素子から発射される光出力を一定に保つことが求められている。そこで、発光素子と受光素子とを有し、発光素子の光出力の一部を受光素子で受光し、受光素子の出力をフィードバックし、発光素子の光出力を一定に保つ光半導体モジュールが用いられている。

30

【0003】

図1は上記従来の光半導体モジュールの模式図である。レーザダイオード(LD)チップである発光素子62が専用の搭載キャリア53を介しモジュールパッケージ50に搭載されている。プレーナ型のフォトダイオード(PD)チップである受光素子80が搭載キャリア51を介しパッケージ50に搭載されている。光を伝搬する光ファイバ56及び集光レンズ54が固定部(不図示)を介しパッケージ50に固定されている。発光素子62は光を出射する活性層66を有している。受光素子80は光吸收層84と光透過層85とを有し、光透過層85内に受光領域である不純物拡散領域86を有する。

40

【0004】

発光素子62の前方側面67から出射された前方出射光70は集光レンズ54により光ファイバ56に入射する。一方、後方側面68から後方出射光72が出射し受光素子80の不純物拡散領域86に入射する。後方出射光72は前方出射光70の光出力強度のモニターのための光である。このため、後方出射光72の強度は前方出射光70に比べ非常に小さくてよい。受光素子80(LDモニター)は出射光72の光強度に応じ、電気信号を出力する。制御部(不図示)が、電気信号に応じ発光素子62の光出力強度を制御する。これにより、前方出射光70の光出力強度を一定に保つことができる。

【0005】

特許文献1及び特許文献2には、発光素子の搭載面と受光素子の搭載面とが平行であり

50

、発光素子から発射された光が反射し受光素子に入射する光半導体モジュールが開示されている。特許文献3には、発光素子の搭載面と受光素子の搭載面とが平行であり、図1の従来例に対し受光素子が直接搭載面に搭載された光半導体モジュールが開示されている。

【特許文献1】特開平5-175614号公報

【特許文献2】特開平10-321900号公報

【特許文献3】特開昭59-96789号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

LD等の発光素子は搭載面（搭載部等に搭載される面）に対し側面から光を出射する。一方、PD等の受光素子は搭載面に対し上面で光を受光する。このため、図1の従来例においては、発光素子62の後方側面68から出射される光を受光素子80の上面の不純物拡散領域86で受光している。これを実現するためには、発光素子62の搭載面に対し受光素子80の搭載面をほぼ垂直にすることが求められる。よって、図1のよう、発光素子62の搭載キャリア53と受光素子80の搭載キャリア51とを別に設けることとなる。このため、組立工数、部品数及び製造コストが増大する。

【0007】

また、特許文献1及び特許文献2に記載の技術は、発光素子と受光素子とを同一搭載キャリアに搭載することは可能である。しかし、発光素子から出射した光を反射する部材が必要である。よって、製造コストが増大してしまう。特許文献3に記載の技術は、特に部材を必要としないため、図1の従来例に比べ製造コストは増大しない。しかし、プレーナ型の受光素子を発光素子と平行に搭載しているため、図1に比べて受光感度が低減してしまう。さらに、受光面以外の光吸収層から発光素子の光が余分に入射されるため、この入射された光のほとんどが電気信号に変更されないなどの課題も有する。

【0008】

本発明は、上記課題に鑑み、製造コストを削減し、従来と同等の受光感度を得ることが可能な光半導体モジュールを提供することを目的とする。

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明においては、発光素子と、上面及び側面に反射防止膜が設けられた受光面を備えるメサ型の受光素子と、その表面に設けられた実装面を備える搭載部であって、前記実装面と前記受光素子の上面とが同一方向を向く位置関係で、かつ、前記発光素子からの出射光が、少なくとも前記受光素子の側面の受光面に光結合される位置関係で、前記実装面上に前記発光素子と前記受光素子とを搭載する搭載部と、を具備し、前記受光素子の前記上面は、前記発光素子の活性層より低い。本発明によれば、発光素子と受光素子とを同じ搭載部上に搭載できるため、製造工数、部品及び製造コストを削減しつつ、受光感度特性も良好にことができる。

【0012】

上記構成において、前記発光素子と相対する前記受光素子の前記側面とは反対側の別の側面に設けられた反射膜を具備する構成とすることができる。この構成によれば、受光素子の感度をより向上させることができる。

【0013】

上記構成において、前記受光素子の側面の形状は逆メサである構成とすることができる。この構成によれば、側面から入射する光がより屈折するため、受光素子の感度をより向上させることができる。

【0014】

上記構成において、前記受光素子の前記側面の表面は平面状である構成とすることができる。この構成によれば、出射光が入射する側面が平面なため、受光素子の感度をより向上させることができる。

【0015】

10

20

30

40

50

上記構成において、前記受光素子は光吸収層と前記光吸収層を挟む第1導電型半導体層及び第2導電型半導体層とを有し、前記発光素子と前記受光素子を挟んで反対側に設けられ、それぞれ第1導電型半導体層及び第2導電型半導体層に接続された第1パッド及び第2パッドを具備する構成とすることができます。この構成によれば、パッドに接続する例えばワイヤにより出射光が散乱されることはなく、受光素子の出射光に対する感度をより高めることができる。

【0016】

上記構成において、前記第1パッド及び前記第2パッドのいずれか一方は、前記第1パッド及び前記第2パッドの他方の両側に設けられている構成とすることができます。この構成によれば、実装形態によらず例えばワイヤがクロスすることを抑制することができる。

10

【0017】

上記構成において、前記反射防止膜は多層膜である構成とすることができます。

【0018】

上記構成において、前記受光素子は光吸収層と前記光吸収層を挟む第1導電型半導体層及び第2導電型半導体層とを有し、少なくとも前記第2導電型半導体層は前記側面まで延在している構成とすることができます。この構成によれば、受光素子は側面から入射した光も電気信号に変換することができる。よって、受光素子の感度を向上させることができます。

【0019】

上記構成において、記反射膜は、 SiO_2 / TiO_2 、 TiON 、 Si 、 Au 、 Ag 及び AuGe のいずれかである構成とすることができます。

20

【発明の効果】

【0021】

本発明によれば、発光素子と受光素子と同じ搭載部上に搭載できるため、製造工数の削減、部品の削減が可能となり、製造コストを削減することができ、さらには従来と同等の受光感度も維持することができる。

【発明を実施するための最良の形態】

【0022】

図1においては受光素子80としてはプレーナ型の受光素子が用いられることが多い。プレーナ型の受光素子は、光透過層85に例えばP型の不純物拡散領域86を例えばイオン注入法や拡散法により形成している。このため、製造が簡単であり、光通信用及びLDモニター用途に一般的に用いられている。一方、発明者は、受光素子80として本発明のメサ型の受光素子を用いることにより、従来に比べて、組立工数、製造コストを削減でき、かつ受光感度も良好な光半導体モジュールを提供できることを見出した。以下にその原理を説明する。

30

【0023】

図2はメサ型の受光素子の断面図である。例えばInP(インジウムリン)半絶縁性基板10上にN型-InGaAs(インジウムガリウム砒素)からなる第1導電型半導体層12、i-InGaAsからなる光吸収層14、P型-InGaAsからなる第2導電型(第1導電型と反対の導電型)半導体層16が積層している。周囲の積層は第1導電型半導体層12にまで達するように除去され、メサが形成されている。第1導電型半導体層12に接続するAuGe(金ゲルマニウム)からなる第1電極22、第2導電型半導体層16に接続するAuZn(金亜鉛)からなる第2電極24が形成されている。上面34の受光領域21以外の領域、例えば側面32に接するようにSiN(窒化シリコン)からなる保護膜17が形成されている。受光領域21及び保護膜17上にSiNからなる反射防止膜18が形成されている。第1電極22及び第2電極24はTi(チタン)/Pt(白金)/Au(金)からなる配線26を介しAuからなるパッド28に接続される(第2電極24に接続する配線及びパッドは図示していない)。基板10の下面にはTi/Pt/Auからなる金属膜30が形成されている。

40

【0024】

50

図2のメサ型の受光素子は第1導電型半導体層12と第2導電型半導体層16の間に電圧を印加する。受光領域21に入射した光は光吸收層14において吸収され、第1導電型半導体層12と第2導電型半導体層16との間に電流が流れる。この電流を電気信号として出力する。

【0025】

例えは、メサ型の受光素子においては、図2のように、側面32近傍の光吸收層14の上下にも第1導電型半導体層12及び第2導電型半導体層16が設けられている。このため、側面32から光吸收層14に入射した光を電気信号に変換することができる。一方、プレーナ型の受光素子の場合、図1のように、第2導電型半導体層16に相当する不純物拡散領域86が光透過層85の一部にしか形成されていない。そのため、受光素子の側面から光が入射しても、側面の近傍の光吸收層84の上には不純物拡散領域86が設けられていない。このため、側面から光吸收層14に入射した光の多くは電気信号に変換されない。

10

【0026】

また、図2のメサ型の受光素子は、受光モジュール用途に使用するため暗電流低減が求められている。そこで、メサ部側面32にはリーク電流低減のための保護膜17(パッジベーション膜)が形成されている。これにより、メサ部の上面34領域に受光領域21を形成することとなり、LDチップと同一平面に搭載しても、LDのモニターをするのに十分な受光感度を得ることができなかった。以上のことから、LDのモニターとして例えはメサ型の受光素子を用いることは非常識であった。そこで、本発明者は以下の検知から本発明の受光素子を見出したのである。その知見とは、光モニター用の受光素子の場合、受信用と異なり暗電流低減が求められず保護膜17を用いず、反射防止膜18を配置するだけでもモニター用受光素子の役割を十分に満たすことである。

20

【0027】

本発明の原理は、側面から光を出射する発光素子の出射光をメサ部の側面で受光可能な受光素子で受光することである。これにより、発光素子と受光素子の搭載面を平行とすることができる。よって、従来に比べて製造工数や部品数を削減し、製造コストを削減することができ、かつ受光感度も維持することができる。以下、本発明の実施例を説明する。

【実施例1】

【0028】

30

図3は実施例1に係る光半導体モジュールの模式図である。発光素子62は、例えはファブリペロー型LDまたは分布帰還型LDである。受光素子60は後述するメサ型の受光素子であり、基板10上にメサ部20を有している。図1に対し、搭載キャリア52上に発光素子62及び受光素子60が搭載されている。受光素子60は、発光素子62の後方側面68から出射した後方出射光72を側面32で受光する。その他の構成は図1と同じであり説明を省略する。

【0029】

図4は実施例1に用いる受光素子60の断面図である。図2の受光素子に対し、保護膜が形成されておらず、メサ部20の側面32及び上面34には反射防止膜18が直接形成されている。その他の構成は図2と同じであり説明を省略する。

40

【0030】

図5(a)から図6(c)は受光素子60の製造工程を示す断面図である。図5(a)のように、InP基板10上に、第1導電型半導体層12、光吸收層14及び第2導電型半導体層16を例えはMOCVD(Metal Organic Chemical Vapour Deposition)法を用い成長する。図5(b)のように、第2導電型半導体層16、光吸收層14及び第1導電型半導体層12の所定領域をエッチングし、メサ部20を形成する。図5(c)のように、CVD法を用い膜厚が100nm~300nmのSiNからなる反射防止膜18を形成する。

【0031】

図6(a)のように、第1導電型半導体層12に接続する第1電極22及び第2導電型

50

半導体層 1 6 に接続する第 2 電極 2 4 を蒸着法を用い形成する。図 6 (b) のように、蒸着法を用い第 1 電極 2 2 、第 2 電極 2 4 に接続する配線 2 6 を形成する。メッキ法を用い配線 2 6 に接続するパッド 2 8 を形成する。図 6 (c) のように、基板 1 0 を下面から研磨し薄くする。下面に蒸着法を用い金属膜 3 0 を形成する。以上により、受光素子 6 0 が完成する。

【 0 0 3 2 】

ここで、図 2 の受光素子と図 4 の受光素子との相違を以下に説明する。図 2 の受光素子においては、上面 3 4 の第 2 導電型半導体層 1 6 上には保護膜 1 7 が形成されておらず、反射防止膜 1 8 が形成されている。この反射防止膜 1 8 により、所望の波長の光の反射を防止している。ところが、側面 3 2 には保護膜 1 7 と反射防止膜 1 8 とが形成されている。このため、側面 3 2 から入射した所望の波長の光が反射されてしまう。一方、図 4 の受光素子 6 0 においては、保護膜 1 7 (パッシベーション膜) が形成されていないため、側面 3 2 から入射した所望の波長の光の反射を抑制することができる。なお、図 2 において、保護膜 1 7 は側面 3 2 近傍のリーク電流に起因した暗電流を抑制するために設けられている。LD モニター用の受光素子 6 0 は暗電流に厳しくない。これにより、保護膜 1 7 が設けられていない図 4 の受光素子 6 0 を LD モニター用の受光素子として用いることができる。

【 0 0 3 3 】

実施例 1 においては、光半導体モジュールは、パッケージ 5 0 上に搭載キャリア 5 2 (搭載部) を介し搭載され側面 6 8 から光を出射する発光素子 6 2 と、パッケージ 5 0 上に搭載キャリア 5 2 を介し搭載され発光素子 6 2 から出射された光を側面 3 2 で受光する受光素子 6 0 と、を有している。つまり、受光素子 6 0 は、上面 3 4 及び側面 3 2 に反射防止膜 1 8 が設けられている。すなわち、上面 3 4 及び側面 3 2 に反射防止膜 1 8 が設けられた受光面を有する。搭載部である搭載キャリア 5 2 は発光素子 6 2 からの出射光が、少なくとも受光素子 6 0 の側面 3 2 の受光面に光結合される位置関係で、発光素子 6 2 と受光素子とを搭載している。これにより、発光素子 6 2 及び受光素子 6 0 を同じ搭載キャリア 5 2 上に搭載できる。つまり、発光素子 6 2 と受光素子 6 0 とは、搭載キャリア 5 2 の同一平面上に搭載されている。このため、製造工数の削減、部品の削減が可能となり、製造コストを削減でき、受光感度も良好にすることができる。

【 0 0 3 4 】

また、図 4 のように、受光素子 6 0 の第 1 導電型半導体層 1 2 及び第 2 導電型半導体層 1 6 は側面 3 2 に接していることが好ましい。つまり。少なくとも第 2 導電型半導体層 1 6 は側面 3 2 にまで延在していることが好ましい。これにより、側面 3 2 から光吸收層 1 4 に入射した光を電気信号に変換することができる。このようにメサ型の受光素子であることが好ましい。

【 実施例 2 】

【 0 0 3 5 】

図 7 (a) は実施例 2 に係る光半導体モジュールの模式図である。実施例 1 の図 3 に対し、受光素子 6 0 の上面 3 4 が発光素子 6 2 の活性層 6 6 より低く設けられている。その他の構成は図 3 と同じであり説明を省略する。

【 0 0 3 6 】

受光素子 6 0 の上面 3 4 が発光素子 6 2 の活性層 6 6 より低いことにより、図 7 (b) のように、受光素子 6 0 は、発光素子 6 2 の後方側面 6 8 より出射された後方出射光 7 2 a を側面 3 2 で受光し、後方出射光 7 2 b を上面 3 4 で受光することができる。これにより、受光素子 6 0 の後方出射光 7 2 に対する感度をより高めることができる。

【 0 0 3 7 】

実施例 2 のように、受光素子 6 0 の上面 3 4 は、発光素子 6 2 の活性層 6 6 より低いことが好ましい。しかしながら、活性層 6 6 は発光素子 6 2 の上面 6 9 より $1 \mu m$ 程度低いだけである。一方、発光素子 6 2 及び受光素子 6 0 の厚さは $1 0 0 \mu m$ 程度である。つまり、図 7 (a) の発光素子 6 0 の活性層 6 6 と受光素子 6 0 の上面 3 4 との高さ $h 1$ は、発

10

20

30

40

50

光素子 6 2 の上面 6 9 と受光素子 6 0 の上面 3 4 との高さ h_2 と実質的に同じである。よって、実効的には、受光素子 6 0 の上面 3 4 は、発光素子 6 2 の上面 6 9 より低ければよい。

【0038】

発光素子 6 2 の厚さは一般的に $100 \mu m$ から $150 \mu m$ である。よって、受光素子 6 0 の厚さは $100 \mu m$ 以下であることが好ましい。

【実施例 3】

【0039】

図 8 は実施例 3 に係る光半導体モジュールの模式図である。実施例 1 の図 3 に対し、発光素子 6 2 と相対する受光素子 6 0 の出射光 7 2 が入射する側面 3 2 とは反対側の別の側面 3 3 に、高反射膜 3 6 (H R) が設けられている。図 9 は図 8 の受光素子 6 0 の断面図である。図 4 に対し受光素子 6 0 の側面 3 2 の反対の側面 3 3 に側面側から膜厚が $200 nm \sim 300 nm$ の SiO_2 (酸化シリコン) / 膜厚が $100 nm \sim 200 nm$ の TiO_2 (酸化チタン) 膜、膜厚が $50 nm \sim 200 nm$ の $TiON$ (酸化窒化チタン) 膜、膜厚が $50 nm \sim 200 nm$ の Si 膜、膜厚が $100 nm \sim 200 nm$ の Au 膜、膜厚が $100 nm \sim 200 nm$ の Ag 膜、膜厚が $100 nm \sim 200 nm$ の $AuGe$ 膜等の高反射膜 3 6 が設けられている。これらの高反射膜 3 6 は、例えばスパッタ法や真空蒸着法により成膜が可能である。その他の構成は実施例 1 の図 3 、図 4 と同じで有り説明を省略する。

【0040】

実施例 3 によれば、図 8 のように、受光素子 6 0 のメサ部 2 0 に入射した光のうちメサ部 2 0 を通過した光 7 2 c が高反射膜 3 6 により反射する。反射した光 7 2 d は再度光吸收層 1 4 を通過する際に光吸收層 1 4 により吸収される。よって、受光素子 6 0 の出射光 7 2 に対する感度をより高めることができる。

【実施例 4】

【0041】

図 1 0 は実施例 4 に係る光半導体モジュールの模式図、図 1 1 は受光素子の断面図である。実施例 2 の図 7 (a) 、図 8 に対し、受光素子 6 0 の側面 3 2 a の形状が逆メサである。その他の構成は図 7 (a) 、図 8 と同じで説明を省略する。逆メサはメサ部 2 0 を形成する際に、ウェットエッチングを用い結晶の面方位を利用することにより形成することができる。

【0042】

実施例 4 によれば、受光素子 6 0 の上面 3 4 は発光素子 6 2 の上面 6 9 より低い。このため、図 1 1 のように、斜め下に伝搬する光 7 2 a が受光素子 6 0 の側面 3 2 a に入射する。この際、側面 3 2 a が逆メサのため、光が屈折し光吸收層 1 4 に入射した光 7 2 e は、ほぼ水平方向に伝搬する。よって、光 7 2 e は光吸收層 1 4 を長く通過し光吸收層 1 4 に吸収しやすくなる。よって、受光素子 6 0 の出射光 7 2 a に対する感度をより高めることができる。なお、逆メサの角度は、受光素子 6 0 と発光素子 6 2 との距離、高さ h_1 や光吸收層 1 4 の屈折率等に基づき設定されることが好ましい。

【実施例 5】

【0043】

図 1 2 は実施例 5 に係る光半導体モジュールの受光素子 6 0 の断面図である。実施例 1 の図 4 に対し、反射防止膜 1 8 が、膜厚が $50 nm \sim 200 nm$ 程度の SiO_2 膜からなる保護膜 1 8 a 及び膜厚が $50 nm \sim 200 nm$ 程度の SiN 膜からなる調整膜 1 8 b の 2 層で形成されている。保護膜 1 8 a は側面 3 2 、 3 3 を保護する膜であり、第 1 導電型半導体層 1 2 と第 2 導電型半導体層 1 6 との間のリーク電流を抑制する。一方、調整膜 1 8 b は反射防止膜 1 8 が入射する光の波長に対し反射防止する機能を有するように調整する膜である。これにより、図 2 の受光素子の保護膜 1 7 と同様に保護膜 1 8 a により前述のリーク電流を抑制することができる。さらに、保護膜 1 8 a と調整膜 1 8 b とで所望の波長の光の反射を抑制することができる。図 1 3 は実施例 5 の変形例である。実施例 5 の

10

20

30

40

50

図12に対し、保護膜18cがi-InPからなっている。このように、反射防止膜18は側面32、33の光吸収層14に接して設けられていることが好ましい。反射防止膜18は実施例1のように単層膜でもよいし、実施例5のように2層以上の多層膜でもよい。また、反射防止膜18内の保護膜18a、18cは実施例5のように絶縁膜でもよいし、実施例5の変形例のように半導体膜でもよい。

【実施例6】

【0044】

図14は実施例6に係る光半導体モジュールの受光素子60の断面図である。実施例1の図4に対し、第1導電型半導体層12aがN型のInP、第2導電型半導体層16aがP型のInPからなる。実施例6のように、受光素子60、発光素子62を構成する材料は任意に選択することができる。

10

【実施例7】

【0045】

図15は比較例の受光素子の斜視模式図である。基板10上にメサ部20が設けられている。メサ部20上面34には第2電極24が設けられている。メサ部20の周囲の第1導電型半導体層(不図示)上には第1電極22が設けられている。第1パッド28及び第2パッド29が基板10上に設けられており、第1パッド28及び第2パッド29はそれぞれ配線26、27を介しそれぞれ第1電極22及び第2電極24に接続している。第1パッド28及び第2パッド29にはそれぞれワイヤ(不図示)が接合し、ワイヤを通じ受光素子の電気信号を例えれば制御部(不図示)に取り出すことができる。比較例においては、発光素子62の出射光72が第1パッド28方向から入射するため、第1パッド28に接続したワイヤにより出射光72の一部が散乱してしまう。

20

【0046】

図16は実施例7の受光素子の斜視模式図である。第2電極24は受光素子のメサ部20の上面に設け、第1電極22はメサ部20の周辺に設けられている。配線26及び27はそれぞれ第1電極22及び第2電極24に接続され受光面の外側の領域に引き出されている。第1パッド28及び第2パッド29(電極パッド)はそれぞれ配線26及び27に接続されている。図16は比較例の図15に対し、第1パッド28及び第2パッド29が受光素子のメサ部20を挟んで発光素子62の反対側に設けられている。これにより、比較例のようにワイヤにより出射光72が散乱されることはなく、受光素子60の出射光72に対する感度をより高めることができる。

30

【0047】

また、第1パッド28は第2パッド29の両側に設けられている。第1パッド28のいずれかにワイヤを接続すればよいため、光半導体モジュールのパッケージ側のパッドの位置にかかわらず、第1パッド28に接続するワイヤと第2パッド29に接続するワイヤとがクロスすることを抑制することができる。なお、第2パッド29の両側に第1パッド28が設けられていても良い。

【実施例8】

【0048】

図17は実施例8の受光素子の斜視模式図である。図17は実施例7の図16に対し、メサ部20bが四角柱の形状をなしている。このため、側面32bの表面は平面状である。これにより、出射光72がより側面32bに照射する。よって、受光素子60の出射光72に対する感度をより高めることができる。なお、メサ部20の側面のうち出射光72が入射する側面が平面状であればよく、その他の側面は曲面でも良い。

40

【0049】

実施例1から実施例8において、発光素子62及び受光素子60は搭載キャリア52を介さずパッケージ50上に直接搭載しても良い。つまり、パッケージ50を発光素子62及び受光素子60が搭載される搭載部としてもよい。また、第1導電型半導体層12がN型、第2導電型半導体層がP型の例であったが、第1導電型半導体層12と第2導電型半導体層16とは反対導電層であればよく、第1導電型半導体層12がP型、第2導電型半

50

導体層 1 6 が N 型でもよい。

【 0 0 5 0 】

また、実施例 1 から実施例 8 においては、受光素子としてメサ型のフォトダイオードを例に説明したが、本発明は、P I N 型、アバランシェフォトダイオード (A P D) 、その他の受光素子にも適用できる。

【 0 0 5 1 】

以上、発明の好ましい実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

【 図面の簡単な説明 】

10

【 0 0 5 2 】

【 図 1 】 図 1 は従来の光半導体モジュールの模式図である。

【 図 2 】 図 2 は受光素子の断面図である。

【 図 3 】 図 3 は実施例 1 に係る光半導体モジュールの模式図である。

【 図 4 】 図 4 は実施例 1 の受光素子の断面図である。

【 図 5 】 図 5 (a) から図 5 (c) は実施例 1 の受光素子の製造工程を示す断面図 (その 1) である。

【 図 6 】 図 6 (a) から図 6 (c) は実施例 1 の受光素子の製造工程を示す断面図 (その 2) である。

【 図 7 】 図 7 (a) 及び図 7 (b) は実施例 2 に係る光半導体モジュールの模式図である

20

。

【 図 8 】 図 8 は実施例 3 に係る光半導体モジュールの模式図である。

【 図 9 】 図 9 は実施例 3 の受光素子の断面図である。

【 図 1 0 】 図 1 0 は実施例 4 に係る光半導体モジュールの模式図である。

【 図 1 1 】 図 1 1 は実施例 4 の受光素子の断面図である。

【 図 1 2 】 図 1 2 は実施例 5 の受光素子の断面図である。

【 図 1 3 】 図 1 3 は実施例 5 の変形例の受光素子の断面図である。

【 図 1 4 】 図 1 4 は実施例 6 の受光素子の断面図である。

【 図 1 5 】 図 1 5 は比較例の受光素子の斜視模式図である。

【 図 1 6 】 図 1 6 は実施例 7 の受光素子の斜視模式図である。

30

【 図 1 7 】 図 1 7 は実施例 8 の受光素子の斜視模式図である。

【 符号の説明 】

【 0 0 5 3 】

1 0	基板
1 2	第 1 導電型半導体層
1 4	光吸收層
1 6	第 2 導電型半導体層
1 8	反射防止膜
2 0	メサ部
2 2	第 1 電極
2 4	第 2 電極
2 6 、 2 7	配線
2 8	第 1 パッド
2 9	第 2 パッド
3 0	金属膜
3 2	側面
3 4	上面
3 5	別の側面
3 6	反射膜
5 0	パッケージ

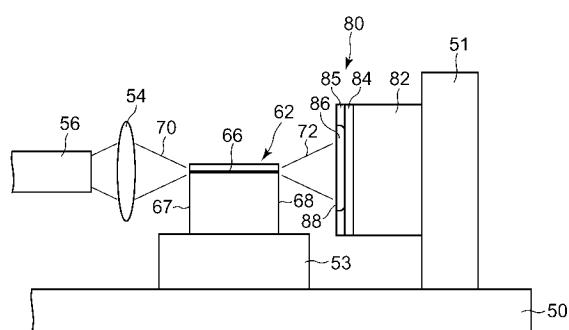
40

50

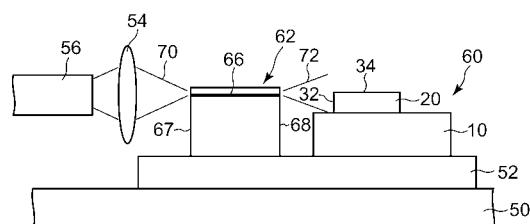
5 2	搭載キャリア
5 4	集光レンズ
5 6	光ファイバ
6 0	受光素子
6 2	発光素子
6 6	活性層
6 7	前方側面
6 8	後方側面
6 9	上面
7 0	前方出射光
7 2	出射光

10

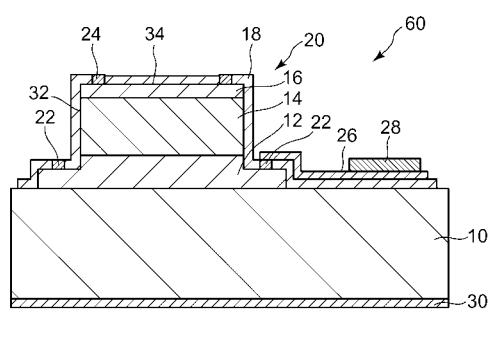
【図 1】



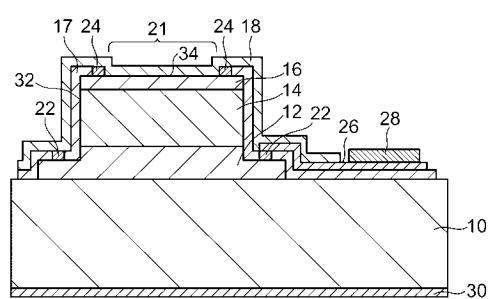
【図 3】



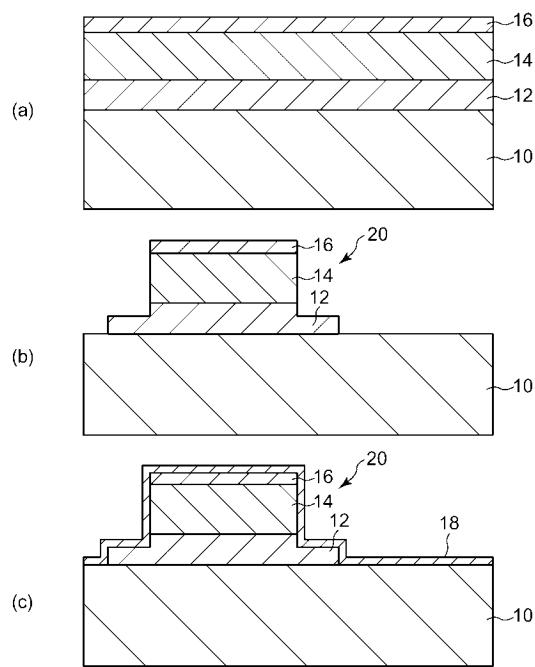
【図 4】



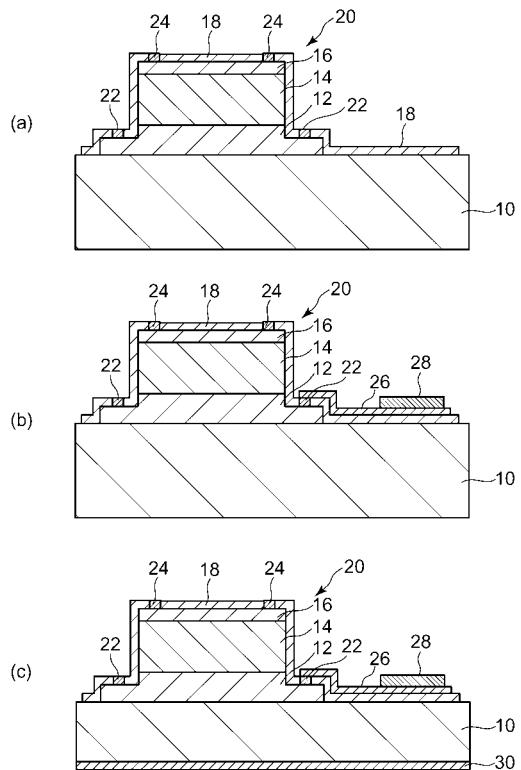
【図 2】



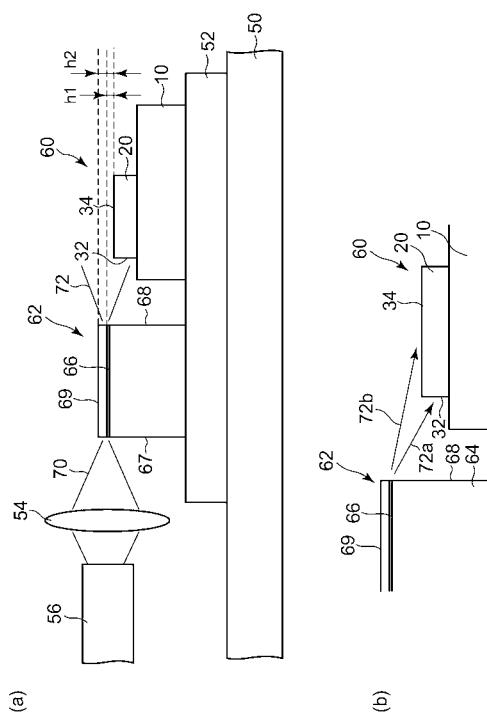
【図5】



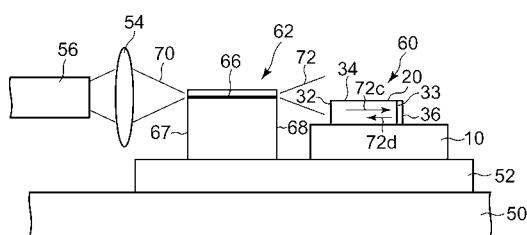
【図6】



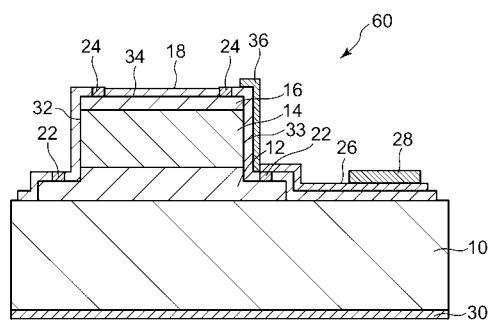
【図7】



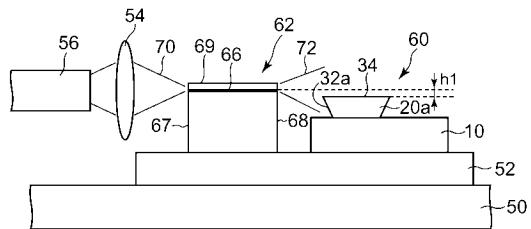
【図8】



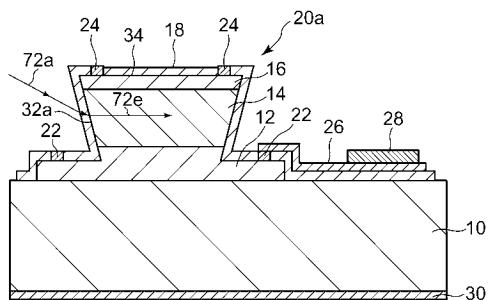
【図9】



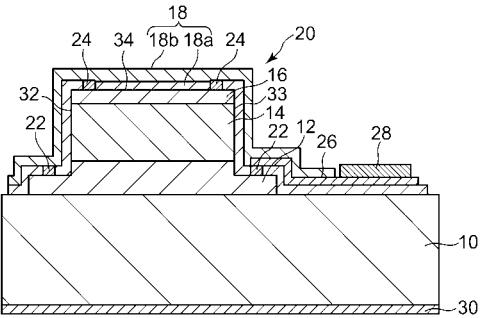
【図 1 0】



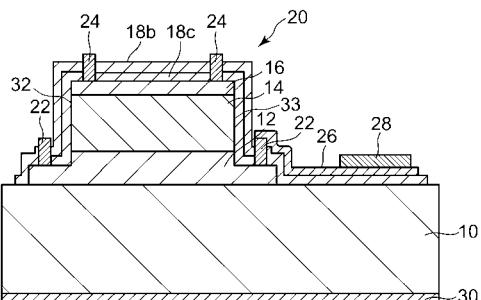
【図 1 1】



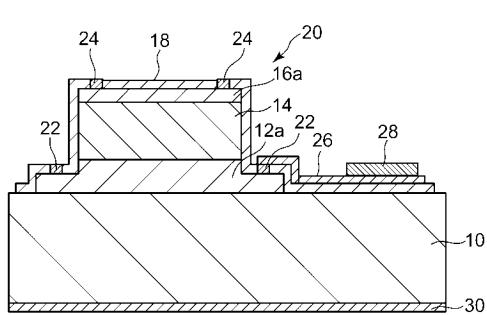
【図 1 2】



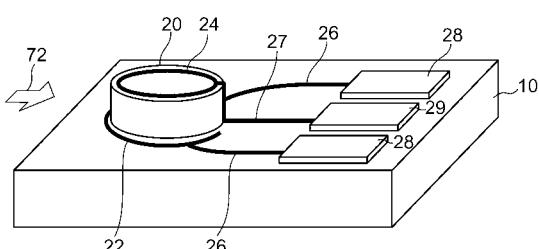
【図 1 3】



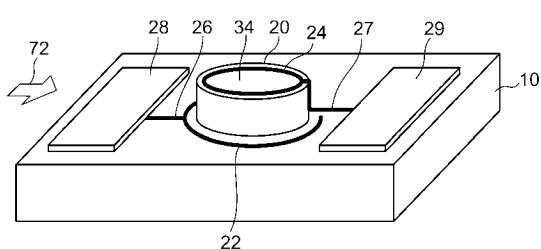
【図 1 4】



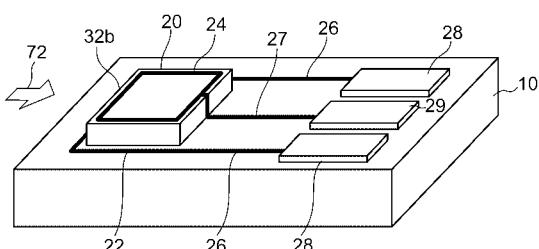
【図 1 6】



【図 1 5】



【図 1 7】



フロントページの続き

(72)発明者 山日 竜二

山梨県中巨摩郡昭和町大字紙漉阿原1000番地 ユーディナデバイス株式会社内

審査官 井上 徹

(56)参考文献 特開平05-067803 (JP, A)

特開平05-082827 (JP, A)

特開昭59-047778 (JP, A)

特開2006-032567 (JP, A)

特開2008-010710 (JP, A)

特開2003-209268 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 31/08 - 31/119

H01L 31/00 - 31/0392

H01S 5/00 - 5/50