(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2008-233501
(P2008-233501A)
(43)公開日　平成20年10月2日(2008.10.2)

(51)Int.Cl.		F I			テーマコード（参考）
G09G 3/30	(2006.01)	G09G	3/30	J	3K107
G09G 3/20	(2006.01)	G09G	3/30	K	5C080
H01L 51/50	(2006.01)	G09G	3/20	642A	
		G09G	3/20	621A	
		G09G	3/20	624B	

審査請求 未請求　請求項の数 3　ＯＬ　（全 33 頁）　最終頁に続く

(21)出願番号　特願2007-72503(P2007-72503)
(22)出願日　平成19年3月20日(2007.3.20)

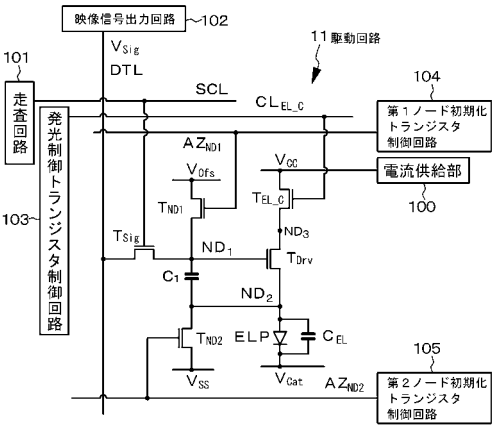
(71)出願人　000002185
ソニー株式会社
東京都港区港南１丁目７番１号
(74)代理人　100094363
弁理士　山本　孝久
(72)発明者　山本　哲郎
東京都港区港南１丁目７番１号　ソニー株式会社内
(72)発明者　内野　勝秀
東京都港区港南１丁目７番１号　ソニー株式会社内

Ｆターム(参考)　3K107 AA01 BB01 CC21 CC33 EE03 HH04 HH05
5C080 AA06 BB05 DD05 EE28 EE29 FF11 JJ02 JJ03 JJ04 JJ06

(54)【発明の名称】有機エレクトロルミネッセンス発光部の駆動方法

(57)【要約】
【課題】移動度補正処理の時間長の変動に起因した表示画面の品質の劣化を抑制することができる有機ＥＬ発光部の駆動方法を提供する。
【解決手段】駆動方法においては、駆動トランジスタT_{Drv}、映像信号書込みトランジスタT_{Sig}、発光制御トランジスタT_{EL_C}、及びコンデンサ部C_1を備えた駆動回路を用い、前処理［ＴＰ（５）$_1$］、閾値電圧キャンセル処理［ＴＰ（５）$_2$］、書込み処理［ＴＰ（５）$_6$］を行う有機ＥＬ発光部の駆動方法において、閾値補正／書込み処理［ＴＰ（５）$_6$］の前に、発光制御トランジスタT_{EL_C}をオン状態とし、書込み処理［ＴＰ（５）$_6$］において、同時に移動度補正処理を行う。
【選択図】　図１

【図１】［５Ｔｒ／１Ｃ駆動回路］



T_{Sig}　：映像信号書込みトランジスタ
T_{Drv}　：駆動トランジスタ
T_{EL_C}　：発光制御トランジスタ
T_{ND1}　：第１ノード初期化トランジスタ
T_{ND2}　：第２ノード初期化トランジスタ
C_1　：コンデンサ部
ELP　：有機ＥＬ発光素子の発光部
C_{EL}　：発光部の寄生容量
DTL　：データ線
SCL　：走査線
CL_{EL_C}　：発光制御トランジスタ制御線
AZ_{ND1}　：第１ノード初期化トランジスタ制御線
AZ_{ND2}　：第２ノード初期化トランジスタ制御線

【特許請求の範囲】
【請求項１】
（Ａ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた駆動トランジスタ、
（Ｂ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた映像信号書込みトランジスタ、
（Ｃ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた発光制御トランジスタ、並びに、
（Ｄ）一対の電極を備えたコンデンサ部、
から構成された駆動回路であって、
駆動トランジスタにおいては、
（Ａ－１）一方のソース／ドレイン領域は、発光制御トランジスタの他方のソース／ドレイン領域に接続されており、
（Ａ－２）他方のソース／ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、コンデンサ部の一方の電極に接続されており、第２ノードを構成し、
（Ａ－３）ゲート電極は、映像信号書込みトランジスタの他方のソース／ドレイン領域に接続され、且つ、コンデンサ部の他方の電極に接続されており、第１ノードを構成し、
映像信号書込みトランジスタにおいては、
（Ｂ－１）一方のソース／ドレイン領域は、データ線に接続されており、
（Ｂ－２）ゲート電極は、走査線に接続されており、
発光制御トランジスタにおいては、
（Ｃ－１）一方のソース／ドレイン領域は、電流供給部に接続されており、
（Ｃ－２）ゲート電極は、発光制御トランジスタ制御線に接続されている、
駆動回路を用いた有機エレクトロルミネッセンス発光部の駆動方法であって、
（ａ）第１ノードと第２ノードとの間の電位差が、駆動トランジスタの閾値電圧を越え、且つ、有機エレクトロルミネッセンス発光部のカソード電極と第２ノードとの間の電位差が、有機エレクトロルミネッセンス発光部の閾値電圧を越えないように、第１ノードに第１ノード初期化電圧を印加し、且つ、第２ノードに第２ノード初期化電圧を印加する前処理を行い、次いで、
（ｂ）第１ノードの電位を保った状態で、第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって、第２ノードの電位を変化させる閾値電圧キャンセル処理を行い、その後、
（ｃ）発光制御トランジスタ制御線からの信号により発光制御トランジスタのオン状態を保った状態にした後、走査線からの信号によりオン状態とされた映像信号書込みトランジスタを介して、データ線から映像信号を第１ノードに印加する書込み処理を行い、次いで、
（ｄ）走査線からの信号により映像信号書込みトランジスタをオフ状態とすることにより第１ノードを浮遊状態として、第１ノードと第２ノードとの間の電位差の値に応じた電流を、電流供給部から駆動トランジスタを介して有機エレクトロルミネッセンス発光部に流すことによって、有機エレクトロルミネッセンス発光部を駆動する、
各工程から成ることを特徴とする有機エレクトロルミネッセンス発光部の駆動方法。
【請求項２】
駆動回路は、
（Ｅ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた第２ノード初期化トランジスタ、
を更に備えており、
第２ノード初期化トランジスタにおいては、
（Ｅ－１）一方のソース／ドレイン領域は、第２ノード初期化電圧供給線に接続されており、

（Ｅ－２）他方のソース／ドレイン領域は、第２ノードに接続されており、
（Ｅ－３）ゲート電極は、第２ノード初期化トランジスタ制御線に接続されており、
前記工程（ａ）において、第２ノード初期化トランジスタ制御線からの信号によりオン状態とされた第２ノード初期化トランジスタを介して、第２ノード初期化電圧供給線から第２ノードに第２ノード初期化電圧を印加した後、第２ノード初期化トランジスタ制御線からの信号により第２ノード初期化トランジスタをオフ状態とすることを特徴とする請求項１に記載の有機エレクトロルミネッセンス発光部の駆動方法。
【請求項３】
駆動回路は、
（Ｆ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた第１ノード初期化トランジスタ、
を更に備えており、
第１ノード初期化トランジスタにおいては、
（Ｆ－１）一方のソース／ドレイン領域は、第１ノード初期化電圧供給線に接続されており、
（Ｆ－２）他方のソース／ドレイン領域は、第１ノードに接続されており、
（Ｆ－３）ゲート電極は、第１ノード初期化トランジスタ制御線に接続されており、
前記工程（ａ）において、第１ノード初期化トランジスタ制御線からの信号によりオン状態とされた第１ノード初期化トランジスタを介して、第１ノード初期化電圧供給線から第１ノードに第１ノード初期化電圧を印加することを特徴とする請求項２に記載の有機エレクトロルミネッセンス発光部の駆動方法。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、有機エレクトロルミネッセンス発光部の駆動方法に関する。
【背景技術】
【０００２】
有機エレクトロルミネッセンス素子（以下、単に、有機ＥＬ素子と略称する）を発光素子として用いた有機エレクトロルミネッセンス表示装置（以下、単に、有機ＥＬ表示装置と略称する）において、有機ＥＬ素子の輝度は、有機ＥＬ素子を流れる電流値によって制御される。そして、液晶表示装置と同様に、有機ＥＬ表示装置においても、駆動方式として、単純マトリクス方式、及び、アクティブマトリクス方式が周知である。アクティブマトリクス方式は、単純マトリクス方式に比べて構造が複雑となるといった欠点はあるが、画像の輝度を高いものとすることができる等、種々の利点を有する。
【０００３】
有機ＥＬ素子を構成する有機エレクトロルミネッセンス発光部（以下、単に、発光部と略称する）を駆動するための回路として、５つのトランジスタと１つのコンデンサ部から構成された駆動回路（５Ｔｒ／１Ｃ駆動回路と呼ぶ）が、例えば、特開２００６－２１５２１３から周知である。この従来の５Ｔｒ／１Ｃ駆動回路は、図１に示すように、映像信号書込みトランジスタT_{Sig}、駆動トランジスタT_{Drv}、発光制御トランジスタT_{EL_C}、第１ノード初期化トランジスタT_{ND1}、第２ノード初期化トランジスタT_{ND2}の５つのトランジスタから構成され、更には、１つのコンデンサ部C_1から構成されている。ここで、駆動トランジスタT_{Drv}の他方のソース／ドレイン領域は第２ノードND_2を構成し、駆動トランジスタT_{Drv}のゲート電極は第１ノードND_1を構成する。
【０００４】
尚、これらのトランジスタ及びコンデンサ部については、後に詳しく説明する。
【０００５】
例えば、各トランジスタはｎチャネル型の薄膜トランジスタ（ＴＦＴ）から成り、発光部ＥＬＰは、駆動回路を覆うように形成された層間絶縁層等の上に設けられている。発光部ＥＬＰのアノード電極は、駆動トランジスタT_{Drv}の他方のソース／ドレイン領域に接

続されている。一方、発光部ＥＬＰのカソード電極には、電圧V_{Cat}（例えば、０ボルト）が印加される。符号C_{EL}は発光部ＥＬＰの寄生容量を表す。

【０００６】

駆動のタイミングチャートを模式的に図１７に示す。［期間－ＴＰ（５）$_1$］において、閾値電圧キャンセル処理を行うための前処理が実行される。即ち、第１ノード初期化トランジスタT_{ND1}及び第２ノード初期化トランジスタT_{ND2}をオン状態とすることで、第１ノードND_1の電位は、V_{Ofs}（例えば、０ボルト）となる。一方、第２ノードND_2の電位は、V_{SS}（例えば、－１０ボルト）となる。そして、これによって、駆動トランジスタT_{Drv}のゲート電極と他方のソース／ドレイン領域（以下、便宜上、ソース領域と呼ぶ）との間の電位差が、駆動トランジスタT_{Drv}の閾値電圧V_{th}以上となり、駆動トランジスタT_{Drv}はオン状態となる。

【０００７】

次いで、［期間－ＴＰ（５）$_2$］において、閾値電圧キャンセル処理が行われる。即ち、第１ノード初期化トランジスタT_{ND1}のオン状態を維持したまま、発光制御トランジスタT_{EL_C}をオン状態とする。その結果、第１ノードND_1の電位から駆動トランジスタT_{Drv}の閾値電圧V_{th}を減じた電位に向かって、第２ノードND_2の電位は変化する。即ち、浮遊状態の第２ノードND_2の電位は上昇する。そして、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}に達すると、駆動トランジスタT_{Drv}がオフ状態となる。この状態にあっては、第２ノードの電位は、概ね（$V_{Ofs}-V_{th}$）である。その後、［期間－ＴＰ（５）$_3$］において、第１ノード初期化トランジスタT_{ND1}のオン状態を維持したまま、発光制御トランジスタT_{EL_C}をオフ状態とする。次に、［期間－ＴＰ（５）$_4$］において、第１ノード初期化トランジスタT_{ND1}をオフ状態とする。

【０００８】

次いで、［期間－ＴＰ（５）$_5$’］において、駆動トランジスタT_{Drv}に対する一種の書込み処理を実行する。具体的には、第１ノード初期化トランジスタT_{ND1}、第２ノード初期化トランジスタT_{ND2}、及び、発光制御トランジスタT_{EL_C}のオフ状態を維持したまま、データ線ＤＴＬの電位を映像信号に相当する電圧［発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）V_{Sig}］とし、次いで、走査線ＳＣＬをハイレベルとすることによって映像信号書込みトランジスタT_{Sig}をオン状態とする。その結果、第１ノードND_1の電位は、V_{Sig}へと上昇する。第１ノードND_1の電位の変化分に基づく電荷は、コンデンサ部C_1、発光部ＥＬＰの寄生容量C_{EL}、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の寄生容量に振り分けられる。従って、第１ノードND_1の電位が変化すると、第２ノードND_2の電位も変化する。しかしながら、発光部ＥＬＰの寄生容量C_{EL}の容量値が大きな値である程、第２ノードND_2の電位の変化は小さくなる。そして、一般に、発光部ＥＬＰの寄生容量C_{EL}の容量値は、コンデンサ部C_1の容量値及び駆動トランジスタT_{DRV}の寄生容量の値よりも大きい。そこで、第２ノードND_2の電位は殆ど変化しないとすれば、駆動トランジスタT_{Drv}のゲート電極と他方のソース／ドレイン領域との間の電位差V_{gs}は、以下の式（Ａ）のとおりとなる。

【０００９】

$$V_{gs} \quad V_{Sig}-(V_{Ofs}-V_{th}) \qquad (A)$$

【００１０】

その後、［期間－ＴＰ（５）$_6$’］において駆動トランジスタT_{Drv}の特性（例えば、移動度μの大小等）に基づく駆動トランジスタT_{Drv}のソース領域（第２ノードND_2）の電位の補正（移動度補正処理）を行う。具体的には、駆動トランジスタT_{Drv}のオン状態を維持したまま、発光制御トランジスタT_{EL_C}をオン状態とし、次いで、所定の時間（ｔ’$_0$）が経過した後、映像信号書込みトランジスタT_{Sig}をオフ状態とし、第１ノードND_1（駆動トランジスタT_{Drv}のゲート電極）を浮遊状態とする。その結果、駆動トランジスタT_{Drv}の移動度μの値が大きい場合、駆動トランジスタT_{Drv}のソース領域における電位の上昇量ΔＶ（電位補正値）は大きくなり、駆動トランジスタT_{Drv}の移動度μの値が小さい場合、駆動トランジスタT_{Drv}のソース領域における電位の上昇量ΔＶ（電位補正値

）は小さくなる。ここで、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}は、式（Ａ）から以下の式（Ｂ）のように変形される。尚、移動度補正処理を実行するための所定の時間（［期間－ＴＰ（５）$_6$’］の全時間（ｔ’$_0$））は、有機ＥＬ表示装置の設計の際、設計値として予め決定しておけばよい。

【００１１】

V_{gs}　$V_{Sig}-(V_{Ofs}-V_{th})-\Delta V$　　（Ｂ）

【００１２】

以上の操作によって、閾値電圧キャンセル処理、書込み処理、移動度補正処理が完了する。そして、その後の［期間－ＴＰ（５）$_7$］においては、映像信号書込みトランジスタT_{Sig}がオフ状態となり、第１ノードＮＤ$_1$、即ち、駆動トランジスタT_{Drv}のゲート電極は浮遊状態となる一方、発光制御トランジスタT_{EL_C}はオン状態を維持しており、発光制御トランジスタT_{EL_C}の一方のソース／ドレイン領域（以下、便宜上、ドレイン領域と呼ぶ）は、発光部ＥＬＰの発光を制御するための電流供給部（電圧V_{CC}、例えば２０ボルト）に接続された状態にある。従って、以上の結果として、第２ノードＮＤ$_2$の電位が上昇し、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタT_{Drv}のゲート電極に生じ、第１ノードＮＤ$_1$の電位も上昇する。その結果、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}は、式（Ｂ）の値を保持する。また、発光部ＥＬＰを流れる電流は、駆動トランジスタT_{Drv}の一方のソース／ドレイン領域（以下、便宜上、ドレイン領域と呼ぶ）からソース領域へと流れるドレイン電流I_{ds}であるので、式（Ｃ）で表すことができる。発光部ＥＬＰは、ドレイン電流I_{ds}の値に応じた輝度で発光する。尚、係数ｋについては後述する。

【００１３】

$I_{ds}=k\cdot\mu\cdot(V_{gs}-V_{th})^2$

$=k\cdot\mu\cdot(V_{Sig}-V_{Ofs}-\Delta V)^2$　　（Ｃ）

【００１４】

以上に概要を説明した５Ｔｒ／１Ｃ駆動回路の駆動等についても、後に詳しく説明する。

【００１５】

【特許文献１】特開２００６－２１５２１３

【発明の開示】

【発明が解決しようとする課題】

【００１６】

ところで、［期間－ＴＰ（５）$_5$’］の開始直前にあっては、発光制御トランジスタT_{EL_C}はオフ状態であり、且つ、駆動トランジスタT_{Drv}もオフ状態にある。また、［期間－ＴＰ（５）$_5$’］にあっても、発光制御トランジスタT_{EL_C}はオフ状態である。従って、発光制御トランジスタT_{EL_C}の他方のソース／ドレイン領域（以下、便宜上、ソース領域と呼ぶ）及び駆動トランジスタT_{Drv}のドレイン領域（以下、これらの領域を総称して、第３ノードＮＤ$_3$と呼ぶ）は、電流供給部１００とは電気的に接続されていない状態である。

【００１７】

［期間－ＴＰ（５）$_5$’］において、駆動トランジスタT_{Drv}のゲート電極には、表示すべき画像の輝度に応じた映像信号V_{Sig}が印加される。このとき、第３ノードＮＤ$_3$の電位は、駆動トランジスタT_{Drv}のゲート電極とドレイン領域との間の寄生容量によるカップリングに起因して変動する。従って、［期間－ＴＰ（５）$_5$’］の終期における第３ノードＮＤ$_3$の電位は、駆動トランジスタT_{Drv}のゲート電極に印加される映像信号V_{Sig}の値に応じた値となる。

【００１８】

次いで、［期間－ＴＰ（５）$_6$’］の始期において、発光制御トランジスタT_{EL_C}はオン状態となる。このとき、第３ノードＮＤ$_3$の電位は、上述した映像信号V_{Sig}に応じた値から、電流供給部の電圧V_{CC}へと上昇する。従って、このときの第３ノードＮＤ$_3$の電位

の変化量は、映像信号V_{Sig}の値に依存する。

【００１９】

一方、発光制御トランジスタT_{EL_C}のソース領域とゲート電極との間にも、寄生容量が存在する。そして、発光制御トランジスタT_{EL_C}のソース領域とゲート電極との間のカップリングによって、発光制御トランジスタT_{EL_C}のゲート電極の電位に変動が生じる。上述したように、［期間－ＴＰ（５）$_6$’］の始期における第３ノードND_3の電位の変化量は、上述した映像信号V_{Sig}の値に依存する。従って、発光制御トランジスタT_{EL_C}のゲート電極の電位の変動の程度も、上述した映像信号V_{Sig}の値に応じて変化する。

【００２０】

以上に説明したように、［期間－ＴＰ（５）$_6$’］の始期において、上述した発光制御トランジスタT_{EL_C}のソース領域とゲート電極との間のカップリングに起因して、発光制御トランジスタT_{EL_C}のゲート電極の電位に変動が生じる。その結果、［期間－ＴＰ（５）$_6$’］の時間長、即ち、移動度補正処理の時間長に変動が生じ、表示される画像の輝度の均一性が劣化するといった問題がある。

【００２１】

従って、本発明の目的は、移動度補正処理の時間長の変動に起因した表示画面の品質の劣化を抑制することができる有機エレクトロルミネッセンス発光部の駆動方法を提供することにある。

【課題を解決するための手段】

【００２２】

上記の目的を達成するための本発明の有機エレクトロルミネッセンス発光部の駆動方法は、

（Ａ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた駆動トランジスタ、

（Ｂ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた映像信号書込みトランジスタ、

（Ｃ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた発光制御トランジスタ、並びに、

（Ｄ）一対の電極を備えたコンデンサ部、

から構成された駆動回路であって、

駆動トランジスタにおいては、

（Ａ－１）一方のソース／ドレイン領域は、発光制御トランジスタの他方のソース／ドレイン領域に接続されており、

（Ａ－２）他方のソース／ドレイン領域は、有機エレクトロルミネッセンス発光部に備えられたアノード電極に接続され、且つ、コンデンサ部の一方の電極に接続されており、第２ノードを構成し、

（Ａ－３）ゲート電極は、映像信号書込みトランジスタの他方のソース／ドレイン領域に接続され、且つ、コンデンサ部の他方の電極に接続されており、第１ノードを構成し、

映像信号書込みトランジスタにおいては、

（Ｂ－１）一方のソース／ドレイン領域は、データ線に接続されており、

（Ｂ－２）ゲート電極は、走査線に接続されており、

発光制御トランジスタにおいては、

（Ｃ－１）一方のソース／ドレイン領域は、電流供給部に接続されており、

（Ｃ－２）ゲート電極は、発光制御トランジスタ制御線に接続されている、

駆動回路を用いた有機エレクトロルミネッセンス発光部の駆動方法である。

【００２３】

そして、

（ａ）第１ノードと第２ノードとの間の電位差が、駆動トランジスタの閾値電圧を越え、且つ、有機エレクトロルミネッセンス発光部のカソード電極と第２ノードとの間の電位差が、有機エレクトロルミネッセンス発光部の閾値電圧を越えないように、第１ノードに

第１ノード初期化電圧を印加し、且つ、第２ノードに第２ノード初期化電圧を印加する前処理を行い、次いで、

（ｂ）第１ノードの電位を保った状態で、第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって、第２ノードの電位を変化させる閾値電圧キャンセル処理を行い、その後、

（ｃ）発光制御トランジスタ制御線からの信号により発光制御トランジスタのオン状態を保った状態にした後、走査線からの信号によりオン状態とされた映像信号書込みトランジスタを介して、データ線から映像信号を第１ノードに印加する書込み処理を行い、次いで、

（ｄ）走査線からの信号により映像信号書込みトランジスタをオフ状態とすることにより第１ノードを浮遊状態として、第１ノードと第２ノードとの間の電位差の値に応じた電流を、電流供給部から駆動トランジスタを介して有機エレクトロルミネッセンス発光部に流すことによって、有機エレクトロルミネッセンス発光部を駆動する、

各工程から成ることを特徴とする。

【００２４】

尚、前記工程（ｂ）において、第１ノードの電位を保った状態で、第１ノードの電位から駆動トランジスタの閾値電圧を減じた電位に向かって、第２ノードの電位を変化させるには、前記工程（ａ）における第２ノードの電位に駆動トランジスタの閾値電圧を加えた電圧を超える電圧を電流供給部から駆動トランジスタの一方のソース／ドレイン領域に印加すればよい。

【００２５】

本発明の有機エレクトロルミネッセンス発光部の駆動方法（以下、本発明の駆動方法と略称する）において、駆動回路は、

（Ｅ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた第２ノード初期化トランジスタ、

を更に備えており、

第２ノード初期化トランジスタにおいては、

（Ｅ－１）一方のソース／ドレイン領域は、第２ノード初期化電圧供給線に接続されており、

（Ｅ－２）他方のソース／ドレイン領域は、第２ノードに接続されており、

（Ｅ－３）ゲート電極は、第２ノード初期化トランジスタ制御線に接続されており、

前記工程（ａ）において、第２ノード初期化トランジスタ制御線からの信号によりオン状態とされた第２ノード初期化トランジスタを介して、第２ノード初期化電圧供給線から第２ノードに第２ノード初期化電圧を印加した後、第２ノード初期化トランジスタ制御線からの信号により第２ノード初期化トランジスタをオフ状態とする形態とすることができる。そして、更には、駆動回路は、

（Ｆ）ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた第１ノード初期化トランジスタ、

を更に備えており、

第１ノード初期化トランジスタにおいては、

（Ｆ－１）一方のソース／ドレイン領域は、第１ノード初期化電圧供給線に接続されており、

（Ｆ－２）他方のソース／ドレイン領域は、第１ノードに接続されており、

（Ｆ－３）ゲート電極は、第１ノード初期化トランジスタ制御線に接続されており、

前記工程（ａ）において、第１ノード初期化トランジスタ制御線からの信号によりオン状態とされた第１ノード初期化トランジスタを介して、第１ノード初期化電圧供給線から第１ノードに第１ノード初期化電圧を印加する形態とすることができる。

【００２６】

駆動回路の詳細は後述するが、上述したとおり、５つのトランジスタと１つのコンデンサ部から構成された駆動回路（５Ｔｒ／１Ｃ駆動回路）、４つのトランジスタと１つのコ

ンデンサ部から構成された駆動回路（４Ｔｒ／１Ｃ駆動回路と呼ぶ）、３つのトランジスタと１つのコンデンサ部から構成された駆動回路（３Ｔｒ／１Ｃ駆動回路と呼ぶ）から構成することができる。

【００２７】

本発明の駆動方法における有機エレクトロルミネッセンス表示装置（有機ＥＬ表示装置）にあっては、電流供給部、走査線が接続された走査回路、データ線が接続された映像信号出力回路、発光制御トランジスタ制御線が接続された発光制御トランジスタ制御回路、走査線、データ線、発光制御トランジスタ制御線、有機エレクトロルミネッセンス発光部（以下、単に、発光部と呼ぶ場合がある）の構成、構造は、周知の構成、構造とすることができる。具体的には、発光部は、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等から構成することができる。

【００２８】

本発明の駆動方法におけるカラー表示用の有機ＥＬ表示装置にあっては、１つの画素は複数の副画素から構成されているが、具体的には、１つの画素は、赤色発光副画素、緑色発光副画素、青色発光副画素の３つの副画素から構成されている形態とすることができる。あるいは又、これらの３種の副画素に更に１種類あるいは複数種類の副画素を加えた１組（例えば、輝度向上のために白色光を発光する副画素を加えた１組、色再現範囲を拡大するために補色を発光する副画素を加えた１組、色再現範囲を拡大するためにイエローを発光する副画素を加えた１組、色再現範囲を拡大するためにイエロー及びシアンを発光する副画素を加えた１組）から構成することもできる。

【００２９】

駆動回路を構成するトランジスタとして、ｎチャネル型の薄膜トランジスタ（ＴＦＴ）を挙げることができるが、場合によっては、例えば、発光制御トランジスタにｐチャネル型の薄膜トランジスタを用いることもできる。更には、シリコン半導体基板に形成された電界効果トランジスタ（例えば、ＭＯＳトランジスタ）から構成することもできる。コンデンサ部は、一方の電極、他方の電極、及び、これらの電極に挟まれた誘電体層（絶縁層）から構成することができる。駆動回路を構成するトランジスタ及びコンデンサ部は、或る平面内に形成され（例えば、支持体上に形成され）、発光部は、例えば、層間絶縁層を介して、駆動回路を構成するトランジスタ及びコンデンサ部の上方に形成されている。また、駆動トランジスタの他方のソース／ドレイン領域は、発光部に備えられたアノード電極に、例えば、コンタクトホールを介して接続されている。

【００３０】

本発明の駆動方法が適用される有機ＥＬ表示装置は、

（イ）走査回路、

（ロ）映像信号出力回路、

（ハ）第１の方向にＮ個、第１の方向とは異なる第２の方向にＭ個、合計Ｎ×Ｍ個の、２次元マトリクス状に配列された有機エレクトロルミネッセンス素子、

（ニ）走査回路に接続され、第１の方向に延びるＭ本の走査線、

（ホ）映像信号出力回路に接続され、第２の方向に延びるＮ本のデータ線、

（ヘ）発光制御トランジスタ制御回路に接続され、第１の方向に延びるＭ本の発光制御トランジスタ制御線、並びに、

（ト）電流供給部、

を備えている構成とすることができる。そして、各有機エレクトロルミネッセンス素子（有機ＥＬ素子と略称する）は、

駆動トランジスタ、映像信号書込みトランジスタ、発光制御トランジスタ、及び、コンデンサ部を具備した駆動回路、並びに、

有機エレクトロルミネッセンス発光部（発光部）、

から構成されている。

【発明の効果】

【００３１】

本発明の駆動方法によれば、発光制御トランジスタのオン状態を保った状態とした後、データ線から映像信号を第１ノードに印加する書込み処理において、移動度補正処理が同時に行われる。ここで、発光制御トランジスタが予めオン状態に保持された状態にあるので、書込み処理の時間長（即ち、移動度補正処理の時間長）は、映像信号書込みトランジスタがオン状態とされた時間のみによって規定される。また、移動度補正／書込み処理を行う際、及び、その前後において、第３ノードの電位は略電流供給部の電圧に保たれた状態にあるので、駆動トランジスタのゲート電極の電位が変化しても、その影響が寄生容量により発光制御トランジスタのゲート電極に伝播することもない。そして、このように、発光制御トランジスタのゲート電極の電位変動が移動度補正処理の時間長に対して影響を与えることがないので、移動度補正処理の時間長の変動に起因した表示画面の品質の劣化といった問題が発生することもない。

【発明を実施するための最良の形態】

【００３２】

以下、図面を参照して、実施例に基づき本発明を説明するが、それに先立ち、各実施例において用いられる有機ＥＬ表示装置の概要を説明する。

【００３３】

各実施例での使用に適した有機ＥＬ表示装置は、複数の画素を備えた有機ＥＬ表示装置である。そして１つの画素は複数の副画素（各実施例にあっては、３つの副画素である赤色発光副画素、緑色発光副画素、青色発光副画素）から構成されており、各副画素は、駆動回路１１と、この駆動回路１１に接続された有機エレクトロルミネッセンス発光部（発光部ＥＬＰ）とが積層された構造を有する有機エレクトロルミネッセンス素子（有機ＥＬ素子）１０から構成されている。実施例１、実施例２、実施例３における有機ＥＬ表示装置の等価回路図を、それぞれ、図１、図６、図１１に示し、実施例１、実施例２、実施例３における有機ＥＬ表示装置の概念図を、それぞれ、図２、図７、図１２に示す。尚、図１及び図２には、５トランジスタ／１コンデンサ部から基本的に構成された駆動回路を示し、図６及び図７には、４トランジスタ／１コンデンサ部から基本的に構成された駆動回路を示し、図１１及び図１２には、３トランジスタ／１コンデンサ部から基本的に構成された駆動回路を示す。

【００３４】

ここで、各実施例における有機ＥＬ表示装置は、

（イ）走査回路１０１、

（ロ）映像信号出力回路１０２、

（ハ）第１の方向にＮ個、第１の方向とは異なる第２の方向（具体的には、第１の方向に直交する方向）にＭ個、合計Ｎ×Ｍ個の、２次元マトリクス状に配列された有機ＥＬ素子１０、

（ニ）走査回路１０１に接続され、第１の方向に延びるＭ本の走査線ＳＣＬ、

（ホ）映像信号出力回路１０２に接続され、第２の方向に延びるＮ本のデータ線ＤＴＬ、

（ヘ）発光制御トランジスタ制御回路１０３に接続され、第１の方向に延びるＭ本の発光制御トランジスタ制御線CL_{EL_C}、並びに、

（ト）電流供給部１００、

を備えている。尚、図２、図７及び図１２においては、３×３個の有機ＥＬ素子１０を図示しているが、これは、あくまでも例示に過ぎない。

【００３５】

発光部ＥＬＰは、例えば、アノード電極、正孔輸送層、発光層、電子輸送層、カソード電極等の周知の構成、構造を有する。また、走査線ＳＣＬの一端に走査回路１０１が設けられている。走査回路１０１、映像信号出力回路１０２、走査線ＳＣＬ、データ線ＤＴＬ、電流供給部１００の構成、構造は、周知の構成、構造とすることができる。

【００３６】

駆動回路の最小構成要素を挙げると、この駆動回路は、最低、駆動トランジスタT_{Drv}

、映像信号書込みトランジスタT_{Sig}、発光制御トランジスタT_{EL_C}、及び、一対の電極を備えたコンデンサ部C_1から構成されている。駆動トランジスタT_{Drv}は、ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、ｎチャネル型のＴＦＴから成る。また、映像信号書込みトランジスタT_{Sig}も、ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、ｎチャネル型のＴＦＴから成る。更には、発光制御トランジスタT_{EL_C}も、ソース／ドレイン領域、チャネル形成領域、及び、ゲート電極を備えた、ｎチャネル型のＴＦＴから成る。尚、発光制御トランジスタT_{EL_C}や映像信号書込みトランジスタT_{Sig}を、ｐチャネル型のＴＦＴから構成してもよい。

【００３７】

ここで、駆動トランジスタT_{Drv}においては、

（Ａ－１）一方のソース／ドレイン領域（以下、ドレイン領域と呼ぶ）は、発光制御トランジスタT_{EL_C}の他方のソース／ドレイン領域に接続されており、

（Ａ－２）他方のソース／ドレイン領域（以下、ソース領域と呼ぶ）は、発光部ＥＬＰに備えられたアノード電極に接続され、且つ、コンデンサ部C_1の一方の電極に接続されており、第２ノードND_2を構成し、

（Ａ－３）ゲート電極は、映像信号書込みトランジスタT_{Sig}の他方のソース／ドレイン領域に接続され、且つ、コンデンサ部C_1の他方の電極に接続されており、第１ノードND_1を構成する。

【００３８】

尚、駆動トランジスタT_{Drv}のドレイン領域と発光制御トランジスタT_{EL_C}の他方のソース／ドレイン領域とは、例えば、同じ領域を占めており、係る領域を第３ノードND_3と呼ぶ。

【００３９】

また、映像信号書込みトランジスタT_{Sig}においては、

（Ｂ－１）一方のソース／ドレイン領域は、データ線ＤＴＬに接続されており、

（Ｂ－２）ゲート電極は、走査線ＳＣＬに接続されている。

【００４０】

更には、発光制御トランジスタT_{EL_C}においては、

（Ｃ－１）一方のソース／ドレイン領域は、電流供給部１００に接続されており、

（Ｃ－２）ゲート電極は、発光制御トランジスタ制御線CL_{EL_C}に接続されている。

【００４１】

より具体的には、図１６に一部分の模式的な一部断面図を示すように、駆動回路を構成するトランジスタT_{Sig}，T_{Drv}及びコンデンサ部C_1は支持体上に形成され、発光部ＥＬＰは、例えば、層間絶縁層４０を介して、駆動回路を構成するトランジスタT_{Sig}，T_{Drv}及びコンデンサ部C_1の上方に形成されている。また、駆動トランジスタT_{Drv}の他方のソース／ドレイン領域は、発光部ＥＬＰに備えられたアノード電極に、コンタクトホールを介して接続されている。尚、図１６においては、駆動トランジスタT_{Drv}のみを図示する。映像信号書込みトランジスタT_{Sig}やその他のトランジスタは隠れて見えない。

【００４２】

より具体的には、駆動トランジスタT_{Drv}は、ゲート電極３１、ゲート絶縁層３２、半導体層３３に設けられたソース／ドレイン領域３５、及び、ソース／ドレイン領域３５の間の半導体層３３の部分が該当するチャネル形成領域３４から構成されている。一方、コンデンサ部C_1は、他方の電極３６、ゲート絶縁層３２の延在部から構成された誘電体層、及び、一方の電極３７（第２ノードND_2に相当する）から成る。ゲート電極３１、ゲート絶縁層３２の一部、及びコンデンサ部C_1を構成する他方の電極３６は、支持体２０上に形成されている。駆動トランジスタT_{Drv}の一方のソース／ドレイン領域３５は配線３８に接続され、他方のソース／ドレイン領域３５は一方の電極３７（第２ノードND_2に相当する）に接続されている。駆動トランジスタT_{Drv}及びコンデンサ部C_1等は、層間絶縁層４０で覆われており、層間絶縁層４０上に、アノード電極５１、正孔輸送層、発光層、電子輸送層、及び、カソード電極５３から成る発光部ＥＬＰが設けられている。尚、

図面においては、正孔輸送層、発光層、及び、電子輸送層を１層５２で表した。発光部ＥＬＰが設けられていない層間絶縁層４０の部分の上には、第２層間絶縁層５４が設けられ、第２層間絶縁層５４及びカソード電極５３上には透明な基板２１が配置されており、発光層にて発光した光は、基板２１を通過して、外部に出射される。尚、一方の電極３７（第２ノードND_2）とアノード電極５１とは、層間絶縁層４０に設けられたコンタクトホールによって接続されている。また、カソード電極５３は、第２層間絶縁層５４、層間絶縁層４０に設けられたコンタクトホール５６，５５を介して、ゲート絶縁層３２の延在部上に設けられた配線３９に接続されている。

【００４３】

有機ＥＬ表示装置は、（Ｎ／３）×Ｍ個の２次元マトリクス状に配列された画素から構成されている。そして、各画素を構成する有機ＥＬ素子１０は、線順次駆動されるとし、表示フレームレートをＦＲ（回／秒）とする。即ち、第ｍ行目（但し、ｍ＝１，２，３・・・Ｍ）に配列された（Ｎ／３）個の画素（Ｎ個の副画素）のそれぞれを構成する有機ＥＬ素子１０が同時に駆動される。換言すれば、１つの行を構成する各有機ＥＬ素子１０にあっては、その発光／非発光のタイミングは、それらが属する行単位で制御される。尚、１つの行を構成する各画素について映像信号を書き込む処理は、全ての画素について同時に映像信号を書き込む処理（以下、単に、同時書込み処理と呼ぶ場合がある）であってもよいし、各画素毎に順次映像信号を書き込む処理（以下、単に、順次書込み処理と呼ぶ場合がある）であってもよい。いずれの書込み処理とするかは、駆動回路の構成に応じて適宜選択すればよい。

【００４４】

ここで、原則として、第ｍ行目、第ｎ列（但し、ｎ＝１，２，３・・・Ｎ）に位置する画素における１つの副画素を構成する有機ＥＬ素子１０に関する駆動、動作を説明するが、係る副画素あるいは有機ＥＬ素子１０を、以下、第（ｎ，ｍ）番目の副画素あるいは第（ｎ，ｍ）番目の有機ＥＬ素子１０と呼ぶ。そして、第ｍ行目に配列された各有機ＥＬ素子１０の水平走査期間（第ｍ番目の水平走査期間）が終了するまでに、各種の処理（後述する閾値電圧キャンセル処理、移動度補正／書込み処理）が行われる。尚、移動度補正／書込み処理は、第ｍ番目の水平走査期間内に行われるが、場合によっては、第（ｍ－ｍ”）番目の水平走査期間から第ｍ番目の水平走査期間に亙り、行われる場合もある。一方、駆動回路の種類によっては、閾値電圧キャンセル処理やこれに伴う前処理を第ｍ番目の水平走査期間より先行して行うことができる。

【００４５】

そして、上述した各種の処理が全て終了した後、第ｍ行目に配列された各有機ＥＬ素子１０を構成する発光部を発光させる。尚、上述した各種の処理が全て終了した後、直ちに発光部を発光させてもよいし、所定の期間（例えば、所定の行数分の水平走査期間）が経過した後に発光部を発光させてもよい。この所定の期間は、有機ＥＬ表示装置の仕様や駆動回路の構成等に応じて、適宜設定することができる。尚、以下の説明においては、説明の便宜のため、各種の処理終了後、直ちに発光部を発光させるものとする。そして、第ｍ行目に配列された各有機ＥＬ素子１０を構成する発光部の発光は、第（ｍ＋ｍ’）行目に配列された各有機ＥＬ素子１０の水平走査期間の開始直前まで継続される。ここで、「ｍ’」は、有機ＥＬ表示装置の設計仕様によって決定される。即ち、或る表示フレームの第ｍ行目に配列された各有機ＥＬ素子１０を構成する発光部の発光は、第（ｍ＋ｍ’－１）番目の水平走査期間まで継続される。一方、第（ｍ＋ｍ’）番目の水平走査期間の始期から、次の表示フレームにおける第ｍ番目の水平走査期間内において移動度補正／書込み処理が完了するまで、第ｍ行目に配列された各有機ＥＬ素子１０を構成する発光部は、非発光状態を維持する。上述した非発光状態の期間（以下、単に、非発光期間と呼ぶ場合がある）を設けることにより、アクティブマトリクス駆動に伴う残像ボケが低減され、動画品位をより優れたものとすることができる。但し、各副画素（有機ＥＬ素子１０）の発光状態／非発光状態は、以上に説明した状態に限定するものではない。また、水平走査期間の時間長は、（１／ＦＲ）×（１／Ｍ）秒未満の時間長である。（ｍ＋ｍ’）の値がＭを越

える場合、越えた分の水平走査期間は、次の表示フレームにおいて処理される。

【００４６】

１つのトランジスタの有する２つのソース／ドレイン領域において、「一方のソース／ドレイン領域」という用語を、電源部に接続された側のソース／ドレイン領域といった意味において使用する場合がある。また、トランジスタがオン状態にあるとは、ソース／ドレイン領域間にチャネルが形成されている状態を意味する。係るトランジスタの一方のソース／ドレイン領域から他方のソース／ドレイン領域に電流が流れているか否かは問わない。一方、トランジスタがオフ状態にあるとは、ソース／ドレイン領域間にチャネルが形成されていない状態を意味する。また、或るトランジスタのソース／ドレイン領域が他のトランジスタのソース／ドレイン領域に接続されているとは、或るトランジスタのソース／ドレイン領域と他のトランジスタのソース／ドレイン領域とが同じ領域を占めている形態を包含する。更には、ソース／ドレイン領域は、不純物を含有したポリシリコンやアモルファスシリコン等の導電性物質から構成することができるだけでなく、金属、合金、導電性粒子、これらの積層構造、有機材料（導電性高分子）から成る層から構成することができる。また、以下の説明で用いるタイミングチャートにおいて、各期間を示す横軸の長さ（時間長）は模式的なものであり、各期間の時間長の割合を示すものではない。

【００４７】

以下、実施例に基づき、５Ｔｒ／１Ｃ駆動回路、４Ｔｒ／１Ｃ駆動回路、３Ｔｒ／１Ｃ駆動回路を用いた発光部ＥＬＰの駆動方法を説明する。

【実施例１】

【００４８】

実施例１は、本発明の有機エレクトロルミネッセンス発光部の駆動方法に関する。実施例１にあっては、駆動回路は５Ｔｒ／１Ｃ駆動回路から構成されている。

【００４９】

５Ｔｒ／１Ｃ駆動回路の等価回路図を図１に示し、概念図を図２を示し、駆動のタイミングチャートを模式的に図３に示し、各トランジスタのオン／オフ状態等を模式的に図４の（Ａ）～（Ｄ）及び図５の（Ａ）～（Ｅ）に示す。

【００５０】

この５Ｔｒ／１Ｃ駆動回路は、映像信号書込みトランジスタT_{Sig}、駆動トランジスタT_{Drv}、発光制御トランジスタT_{EL_C}、第１ノード初期化トランジスタT_{ND1}、第２ノード初期化トランジスタT_{ND2}の５つのトランジスタから構成され、更には、１つのコンデンサ部C_1から構成されている。

【００５１】

［発光制御トランジスタT_{EL_C}］

発光制御トランジスタT_{EL_C}の一方のソース／ドレイン領域は、電流供給部１００（電圧V_{CC}）に接続され、発光制御トランジスタT_{EL_C}の他方のソース／ドレイン領域は、駆動トランジスタT_{Drv}の一方のソース／ドレイン領域に接続されている。また、発光制御トランジスタT_{EL_C}のオン／オフ動作は、発光制御トランジスタT_{EL_C}のゲート電極に接続された発光制御トランジスタ制御線CL_{EL_C}によって制御される。尚、電流供給部１００は、有機ＥＬ素子１０の発光部ＥＬＰに電流を供給し、発光部ＥＬＰの発光を制御するために設けられている。また、発光制御トランジスタ制御線CL_{EL_C}は、発光制御トランジスタ制御回路１０３に接続されている。

【００５２】

［駆動トランジスタT_{Drv}］

駆動トランジスタT_{Drv}の一方のソース／ドレイン領域は、上述のとおり、発光制御トランジスタT_{EL_C}の他方のソース／ドレイン領域に接続されている。即ち、駆動トランジスタT_{Drv}の一方のソース／ドレイン領域は、発光制御トランジスタT_{EL_C}を介して、電流供給部１００に接続されている。一方、駆動トランジスタT_{Drv}の他方のソース／ドレイン領域は、

［１］発光部ＥＬＰのアノード電極、

［２］第２ノード初期化トランジスタT_{ND2}の他方のソース／ドレイン領域、及び、
［３］コンデンサ部C_1の一方の電極、
に接続されており、第２ノードND_2を構成する。また、駆動トランジスタT_{Drv}のゲート電極は、
［１］映像信号書込みトランジスタT_{Sig}の他方のソース／ドレイン領域、
［２］第１ノード初期化トランジスタT_{ND1}の他方のソース／ドレイン領域、及び、
［３］コンデンサ部C_1の他方の電極、
に接続されており、第１ノードND_1を構成する。

【００５３】

ここで、駆動トランジスタT_{Drv}は、有機ＥＬ素子１０の発光状態においては、以下の式（１）に従ってドレイン電流I_{ds}を流すように駆動される。有機ＥＬ素子１０の発光状態においては、駆動トランジスタT_{Drv}の一方のソース／ドレイン領域はドレイン領域として働き、他方のソース／ドレイン領域はソース領域として働く。説明の便宜のため、以下の説明において、駆動トランジスタT_{Drv}の一方のソース／ドレイン領域を単にドレイン領域と呼び、他方のソース／ドレイン領域を単にソース領域と呼ぶ場合がある。尚、

μ　：実効的な移動度
Ｌ　：チャネル長
Ｗ　：チャネル幅
V_{gs}：ゲート電極とソース領域との間の電位差
V_{th}：閾値電圧
C_{ox}：（ゲート絶縁層の比誘電率）×（真空の誘電率）／（ゲート絶縁層の厚さ）
$k \equiv (1/2) \cdot (W/L) \cdot C_{ox}$

とする。

【００５４】

$$I_{ds} = k \cdot \mu \cdot (V_{gs} - V_{th})^2 \quad (1)$$

【００５５】

このドレイン電流I_{ds}が有機ＥＬ素子１０の発光部ＥＬＰを流れることで、有機ＥＬ素子１０の発光部ＥＬＰが発光する。更には、このドレイン電流I_{ds}の値の大小によって、有機ＥＬ素子１０の発光部ＥＬＰにおける発光状態（輝度）が制御される。

【００５６】

［映像信号書込みトランジスタT_{Sig}］

映像信号書込みトランジスタT_{Sig}の他方のソース／ドレイン領域は、上述のとおり、駆動トランジスタT_{Drv}のゲート電極に接続されている。一方、映像信号書込みトランジスタT_{Sig}の一方のソース／ドレイン領域は、データ線ＤＴＬに接続されている。そして、映像信号出力回路１０２からデータ線ＤＴＬを介して、発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）V_{Sig}が、一方のソース／ドレイン領域に供給される。尚、データ線ＤＴＬを介して、V_{Sig}以外の種々の信号・電圧（プリチャージ駆動のための信号や各種の基準電圧等）が、一方のソース／ドレイン領域に供給されてもよい。また、映像信号書込みトランジスタT_{Sig}のオン／オフ動作は、映像信号書込みトランジスタT_{Sig}のゲート電極に接続された走査線ＳＣＬによって制御される。

【００５７】

［第１ノード初期化トランジスタT_{ND1}］

第１ノード初期化トランジスタT_{ND1}の他方のソース／ドレイン領域は、上述のとおり、駆動トランジスタT_{Drv}のゲート電極に接続されている。一方、第１ノード初期化トランジスタT_{ND1}の一方のソース／ドレイン領域には、第１ノードND_1の電位（即ち、駆動トランジスタT_{Drv}のゲート電極の電位）を初期化するための電圧V_{Ofs}が供給される。また、第１ノード初期化トランジスタT_{ND1}のオン／オフ動作は、第１ノード初期化トランジスタT_{ND1}のゲート電極に接続された第１ノード初期化トランジスタ制御線AZ_{ND1}によって制御される。第１ノード初期化トランジスタ制御線AZ_{ND1}は、第１ノード初期化トランジスタ制御回路１０４に接続されている。

【００５８】
［第２ノード初期化トランジスタT_{ND2}］
第２ノード初期化トランジスタT_{ND2}の他方のソース／ドレイン領域は、上述のとおり、駆動トランジスタT_{Drv}のソース領域に接続されている。一方、第２ノード初期化トランジスタT_{ND2}の一方のソース／ドレイン領域には、第２ノードND_2の電位（即ち、駆動トランジスタT_{Drv}のソース領域の電位）を初期化するための電圧V_{SS}が供給される。また、第２ノード初期化トランジスタT_{ND2}のオン／オフ動作は、第２ノード初期化トランジスタT_{ND2}のゲート電極に接続された第２ノード初期化トランジスタ制御線AZ_{ND2}によって制御される。第２ノード初期化トランジスタ制御線AZ_{ND2}は、第２ノード初期化トランジスタ制御回路１０５に接続されている。

【００５９】
［発光部ＥＬＰ］
発光部ＥＬＰのアノード電極は、上述のとおり、駆動トランジスタT_{Drv}のソース領域に接続されている。一方、発光部ＥＬＰのカソード電極には、電圧V_{Cat}が印加される。発光部ＥＬＰの寄生容量を符号C_{EL}で表す。また、発光部ＥＬＰの発光に必要とされる閾値電圧をV_{th-EL}とする。即ち、発光部ＥＬＰのアノード電極とカソード電極との間にV_{th-EL}以上の電圧が印加されると、発光部ＥＬＰは発光する。

【００６０】
以下の説明において、電圧あるいは電位の値を以下のとおりとするが、これは、あくまでも説明のための値であり、これらの値に限定されるものではない。

【００６１】
V_{Sig}：発光部ＥＬＰにおける輝度を制御するための映像信号
・・・０ボルト～１０ボルト
V_{CC}：発光部ＥＬＰの発光を制御するための電流供給部の電圧
・・・２０ボルト
V_{Ofs}：駆動トランジスタT_{Drv}のゲート電極の電位（第１ノードND_1の電位）を初期化するための電圧
・・・０ボルト
V_{SS}：駆動トランジスタT_{Drv}のソース領域の電位（第２ノードND_2の電位）を初期化するための電圧
・・・－１０ボルト
V_{th}：駆動トランジスタT_{Drv}の閾値電圧
・・・３ボルト
V_{Cat}：発光部ＥＬＰのカソード電極に印加される電圧
・・・０ボルト
V_{th-EL}：発光部ＥＬＰの閾値電圧
・・・３ボルト

【００６２】
以下、５Ｔｒ／１Ｃ駆動回路の動作説明を行う。尚、上述したように、各種の処理（閾値電圧キャンセル処理、移動度補正／書込み処理）が全て完了した後、直ちに発光状態が始まるものとして説明するが、これに限るものではない。後述する実施例２～実施例３（４Ｔｒ／１Ｃ駆動回路、３Ｔｒ／１Ｃ駆動回路）の説明においても同様である。

【００６３】
［期間－ＴＰ（５）$_{-1}$］（図４の（Ａ）参照）
この［期間－ＴＰ（５）$_{-1}$］は、例えば、前の表示フレームにおける動作であり、前回の各種の処理完了後に第（ｎ，ｍ）番目の有機ＥＬ素子１０が発光状態にある期間である。即ち、第（ｎ，ｍ）番目の副画素を構成する有機ＥＬ素子１０における発光部ＥＬＰには、後述する式（４）に基づくドレイン電流I'_{ds}が流れており、第（ｎ，ｍ）番目の副画素を構成する有機ＥＬ素子１０の輝度は、係るドレイン電流I'_{ds}に対応した値である。ここで、映像信号書込みトランジスタT_{Sig}、第１ノード初期化トランジスタT_{ND1}及び

第２ノード初期化トランジスタT_{ND2}はオフ状態であり、発光制御トランジスタT_{EL_C}及び駆動トランジスタT_{Drv}はオン状態である。第（ｎ，ｍ）番目の有機ＥＬ素子１０の発光状態は、第（ｍ＋ｍ’）行目に配列された有機ＥＬ素子１０の水平走査期間の開始直前まで継続される。

【００６４】

図３に示す［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］は、前回の各種の処理完了後の発光状態が終了した後から、次の移動度補正／書込み処理が行われる直前までの動作期間である。即ち、この［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］は、例えば、前の表示フレームにおける第（ｍ＋ｍ’）番目の水平走査期間の始期から、現表示フレームにおける第（ｍ－１）番目の水平走査期間の終期までの或る時間長さの期間である。尚、［期間－ＴＰ（５）$_1$］～［期間－ＴＰ（５）$_4$］を、現表示フレームにおける第ｍ番目の水平走査期間内に含む構成とすることもできる。

【００６５】

そして、この［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］において、第（ｎ，ｍ）番目の有機ＥＬ素子１０は非発光状態にある。即ち、［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_1$］、［期間－ＴＰ（５）$_3$］～［期間－ＴＰ（５）$_4$］においては、発光制御トランジスタT_{EL_C}はオフ状態であるので、有機ＥＬ素子１０は発光しない。尚、［期間－ＴＰ（５）$_2$］においては、発光制御トランジスタT_{EL_C}はオン状態となる。しかし、この期間においては後述する閾値電圧キャンセル処理が行われている。閾値電圧キャンセル処理の説明において詳しく述べるが、後述する式（２）を満たすことを前提とすれば、有機ＥＬ素子１０が発光することはない。

【００６６】

以下、［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］の各期間について、先ず、説明する。尚、［期間－ＴＰ（５）$_1$］の始期や、［期間－ＴＰ（５）$_1$］～［期間－ＴＰ（５）$_4$］の各期間の長さは、有機ＥＬ表示装置の設計に応じて適宜設定すればよい。

【００６７】

［期間－ＴＰ（５）$_0$］

上述したように、この［期間－ＴＰ（５）$_0$］において、第（ｎ，ｍ）番目の有機ＥＬ素子１０は、非発光状態にある。映像信号書込みトランジスタT_{Sig}、第１ノード初期化トランジスタT_{ND1}、第２ノード初期化トランジスタT_{ND2}はオフ状態である。また、［期間－ＴＰ（５）$_{-1}$］から［期間－ＴＰ（５）$_0$］に移る時点で、発光制御トランジスタT_{EL_C}がオフ状態となるが故に、第２ノードND_2（駆動トランジスタT_{Drv}のソース領域あるいは発光部ＥＬＰのアノード電極）の電位は、（$V_{th\text{-}EL}+V_{Cat}$）まで低下し、発光部ＥＬＰは非発光状態となる。また、第２ノードND_2の電位低下に倣うように、浮遊状態の第１ノードND_1（駆動トランジスタT_{Drv}のゲート電極）の電位も低下する。

【００６８】

［期間－ＴＰ（５）$_1$］（図４の（Ｂ）及び（Ｃ）参照）

この［期間－ＴＰ（５）$_1$］において、後述する閾値電圧キャンセル処理を行うための前処理が行われる。即ち、第１ノードND_1と第２ノードND_2との間の電位差が、駆動トランジスタT_{Drv}の閾値電圧V_{th}を越え、且つ、発光部ＥＬＰのカソード電極と第２ノードとの間の電位差が、発光部ＥＬＰの閾値電圧$V_{th\text{-}EL}$を越えないように、第１ノードND_1に第１ノード初期化電圧を印加し、且つ、第２ノードND_2に第２ノード初期化電圧を印加する。具体的には、［期間－ＴＰ（５）$_1$］の開始時、第１ノード初期化トランジスタ制御回路１０４及び第２ノード初期化トランジスタ制御回路１０５の動作に基づき第１ノード初期化トランジスタ制御線AZ_{ND1}及び第２ノード初期化トランジスタ制御線AZ_{ND2}をハイレベルとすることによって、第１ノード初期化トランジスタT_{ND1}及び第２ノード初期化トランジスタT_{ND2}をオン状態とする。その結果、第１ノードND_1の電位は、V_{Ofs}（例えば、０ボルト）となる。一方、第２ノードND_2の電位は、V_{SS}（例えば、－１０ボルト）となる。そして、この［期間－ＴＰ（５）$_1$］の完了以前において、第２ノード初期化トランジスタ制御回路１０５の動作に基づき第２ノード初期化トランジスタ制御

線AZ_{ND2}をローレベルとすることによって、第２ノード初期化トランジスタT_{ND2}をオフ状態とする。尚、第１ノード初期化トランジスタT_{ND1}のオン状態及び第２ノード初期化トランジスタT_{ND2}を同時にオン状態としてもよいし、第１ノード初期化トランジスタT_{ND1}を先にオン状態としてもよいし、第２ノード初期化トランジスタT_{ND2}を先にオン状態としてもよい。

【００６９】

以上の処理により、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}以上となり、駆動トランジスタT_{Drv}はオン状態となる。

【００７０】

［期間－ＴＰ（５）$_2$］（図４の（Ｄ）参照）

次に、第１ノードND_1の電位を保った状態で、具体的には、［期間－ＴＰ（５）$_1$］における第２ノードND_2の電位に駆動トランジスタT_{Drv}の閾値電圧V_{th}を加えた電位を越える電圧を電流供給部１００から駆動トランジスタT_{Drv}の一方のソース／ドレイン領域（ドレイン領域）に印加することにより、第１ノードND_1と第２ノードND_2との間の電位差を駆動トランジスタT_{Drv}の閾値電圧V_{th}に近づける（具体的には、第２ノードND_2の電位を上昇させる）閾値電圧キャンセル処理を行う。より具体的には、第１ノード初期化トランジスタT_{ND1}のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をハイレベルとすることによって、発光制御トランジスタT_{EL_C}をオン状態とする。その結果、第１ノードND_1の電位は変化しないが（V_{Ofs}＝０ボルトを維持）、第１ノードND_1の電位から駆動トランジスタT_{Drv}の閾値電圧V_{th}を減じた電位に向かって、第２ノードND_2の電位は変化する。具体的には、浮遊状態の第２ノードND_2の電位は上昇する。そして、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}に達すると、駆動トランジスタT_{Drv}がオフ状態となる。より一層具体的には、浮遊状態の第２ノードND_2の電位が（$V_{Ofs}-V_{th}$＝－３ボルト＞V_{SS}）に近づき、最終的に（$V_{Ofs}-V_{th}$）となる。ここで、以下の式（２）が保証されていれば、云い換えれば、式（２）を満足するように電位を選択、決定しておけば、発光部ＥＬＰが発光することはない。尚、定性的には、閾値電圧キャンセル処理において、第１ノードND_1と第２ノードND_2との間の電位差（換言すれば、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差）が駆動トランジスタT_{Drv}の閾値電圧V_{th}に近づく程度は、閾値電圧キャンセル処理の時間により左右される。従って、例えば閾値電圧キャンセル処理の時間を充分長く確保した場合には、第１ノードND_1と第２ノードND_2との間の電位差は駆動トランジスタT_{Drv}の閾値電圧V_{th}に達し、駆動トランジスタT_{Drv}はオフ状態となる。一方、例えば閾値電圧キャンセル処理の時間を短く設定した場合には、第１ノードND_1と第２ノードND_2との間の電位差が駆動トランジスタT_{Drv}の閾値電圧V_{th}より大きく、駆動トランジスタT_{Drv}はオフ状態とはならない場合がある。即ち、閾値電圧キャンセル処理の結果として、必ずしも駆動トランジスタT_{Drv}がオフ状態となることを要しない。

【００７１】

$$(V_{Ofs}-V_{th}) < (V_{th\text{-}EL}+V_{Cat}) \qquad (2)$$

【００７２】

この［期間－ＴＰ（５）$_2$］にあっては、第２ノードND_2の電位は、例えば、最終的に、（$V_{Ofs}-V_{th}$）となる。即ち、駆動トランジスタT_{Drv}の閾値電圧V_{th}、及び、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs}のみに依存して、第２ノードND_2の電位は決定される。云い換えれば、発光部ＥＬＰの閾値電圧$V_{th\text{-}EL}$には依存しない。

【００７３】

［期間－ＴＰ（５）$_3$］（図５の（Ａ）参照）

その後、第１ノード初期化トランジスタT_{ND1}のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をローレベルとすることによって、発光制御トランジスタT_{EL_C}をオフ状態とする。その結果、第

１ノードＮＤ$_1$の電位は変化せず（V_{Ofs}＝０ボルトを維持）、浮遊状態の第２ノードＮＤ$_2$の電位も変化せず、（$V_{Ofs}-V_{th}$＝－３ボルト）を保持する。

【００７４】

［期間－ＴＰ（５）$_4$］（図５の（Ｂ）参照）

次いで、第１ノード初期化トランジスタ制御回路１０４の動作に基づき第１ノード初期化トランジスタ制御線AZ_{ND1}をローレベルとすることによって、第１ノード初期化トランジスタT_{ND1}をオフ状態とする。第１ノードＮＤ$_1$及び第２ノードＮＤ$_2$の電位は、実質上、変化しない（実際には、寄生容量等の静電結合により電位変化が生じ得るが、通常、これらは無視することができる）。

【００７５】

次いで、［期間－ＴＰ（５）$_5$］～［期間－ＴＰ（５）$_7$］の各期間について説明する。尚、後述するように、［期間－ＴＰ（５）$_5$］において、移動度補正／書込み処理のための前処理が行われ、［期間－ＴＰ（５）$_6$］において、移動度補正／書込み処理が同時に行われる。上述したように、これらの処理は、第ｍ番目の水平走査期間内に行えばよいが、場合によっては、複数の水平走査期間を跨ってもよい。後述する実施例２～実施例３においても同様である。但し、実施例１においては、説明の便宜のため、［期間－ＴＰ（５）$_5$］の始期と［期間－ＴＰ（５）$_6$］の終期とは、それぞれ、第ｍ番目の水平走査期間の始期と終期とに一致するものとして説明する。

【００７６】

一般に、駆動トランジスタT_{Drv}をポリシリコン薄膜トランジスタ等から作製した場合、トランジスタ間で移動度μにばらつきが生じることは避け難い。従って、移動度μに差異がある複数の駆動トランジスタT_{Drv}のゲート電極に同じ値の映像信号V_{Sig}を印加したとしても、移動度μの大きい駆動トランジスタT_{Drv}を流れるドレイン電流I_{ds}と、移動度μの小さい駆動トランジスタT_{Drv}を流れるドレイン電流I_{ds}との間に、差異が生じてしまう。そして、このような差異が生じると、有機ＥＬ表示装置の画面の均一的（ユニフォーミティ）が損なわれてしまう。

【００７７】

［期間－ＴＰ（５）$_5$］（図５の（Ｃ）参照）

従って、駆動トランジスタT_{Drv}の移動度μの大小に基づく駆動トランジスタT_{Drv}のソース領域（第２ノードＮＤ$_2$）の電位の補正（移動度補正処理）を含めた移動度補正／書込み処理を行うが、その前に、以下の前処理を行う。即ち、発光制御トランジスタ制御線CL_{EL_C}からの信号により発光制御トランジスタT_{EL_C}のオン状態を保った状態とする。具体的には、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をハイレベルとすることによって、発光制御トランジスタT_{EL_C}をオン状態とする。その結果、第１ノードＮＤ$_1$の電位は変化せず（V_{Ofs}＝０ボルトを維持）、浮遊状態の第２ノードＮＤ$_2$の電位も変化せず、（$V_{Ofs}-V_{th}$＝－３ボルト）を保持した状態で、第３ノードＮＤ$_3$の電位は概ねV_{CC}となる。

【００７８】

［期間－ＴＰ（５）$_6$］（図５の（Ｄ）参照）

次に、駆動トランジスタT_{Drv}の移動度μの大小に基づく駆動トランジスタT_{Drv}のソース領域（第２ノードＮＤ$_2$）の電位の補正（移動度補正処理）を行うと同時に、駆動トランジスタT_{Drv}に対する書込み処理を実行する。即ち、移動度補正／書込み処理を実行する。

【００７９】

具体的には、第１ノード初期化トランジスタT_{ND1}、第２ノード初期化トランジスタT_{ND2}のオフ状態を維持したまま、映像信号出力回路１０２の動作に基づき、データ線ＤＴＬの電位を、発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）V_{Sig}とし、次いで、走査回路１０１の動作に基づき走査線ＳＣＬをハイレベルとすることによって、映像信号書込みトランジスタT_{Sig}をオン状態とする。その結果、第１ノードＮＤ$_1$の電位は、V_{Sig}へと上昇する。そして、所定の時間（t_0）が経過した後、走査

回路１０１の動作に基づき走査線ＳＣＬをローレベルとすることによって、映像信号書込みトランジスタT_{Sig}をオフ状態とし、第１ノードND_1（駆動トランジスタT_{Drv}のゲート電極）を浮遊状態とする。以上の結果、駆動トランジスタT_{Drv}の移動度μの値が大きい場合、駆動トランジスタT_{Drv}のソース領域における電位の上昇量ΔＶ（電位補正値）は大きくなり、駆動トランジスタT_{Drv}の移動度μの値が小さい場合、駆動トランジスタT_{Drv}のソース領域における電位の上昇量ΔＶ（電位補正値）は小さくなる。ここで、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}は、以下の式（３）のとおりとなる。

【００８０】

$V_g = V_{Sig}$

$V_s \quad V_{Ofs} - V_{th} + \Delta V$

$V_{gs} \quad V_{Sig} - (V_{Ofs} - V_{th} + \Delta V)$ （３）

【００８１】

即ち、駆動トランジスタT_{Drv}に対する移動度補正／書込み処理において得られたV_{gs}は、発光部ＥＬＰにおける輝度を制御するための映像信号（駆動信号、輝度信号）V_{Sig}、駆動トランジスタT_{Drv}の閾値電圧V_{th}、及び、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs}、及び、駆動トランジスタT_{Drv}の移動度μに依存した電位の上昇量ΔＶ（電位補正値）のみに依存している。そして、発光部ＥＬＰの閾値電圧V_{th-EL}とは無関係である。

【００８２】

尚、移動度補正／書込み処理である［期間－ＴＰ（５）$_6$］の全時間t_0は、有機ＥＬ表示装置の設計の際、設計値として予め決定しておけばよい。また、このときの駆動トランジスタT_{Drv}のソース領域における電位（$V_{Ofs} - V_{th} + \Delta V$）が以下の式（２’）を満足するように、［期間－ＴＰ（５）$_6$］の全時間t_0は決定されている。そして、これによって、［期間－ＴＰ（５）$_6$］において、発光部ＥＬＰが発光することはない。更には、この移動度補正／書込み処理によって、係数ｋ（≡（１／２）・（Ｗ／Ｌ）・C_{ox}）のばらつきの補正も同時に行われる。

【００８３】

$(V_{Ofs} - V_{th} + \Delta V) < (V_{th-EL} + V_{Cat})$ （２’）

【００８４】

［期間－ＴＰ（５）$_7$］（図５の（Ｅ）参照）

以上の操作によって、閾値電圧キャンセル処理、移動度補正／書込み処理が完了するので、走査線ＳＣＬからの信号により映像信号書込みトランジスタT_{Sig}をオフ状態とすることにより第１ノードND_1を浮遊状態として、第１ノードND_1と第２ノードND_2との間の電位差の値に応じた電流を、電流供給部１００から駆動トランジスタT_{Drv}を介して発光部ＥＬＰに流すことによって、発光部ＥＬＰを駆動する。即ち、発光部ＥＬＰを発光させる。

【００８５】

具体的には、所定の時間（t_0）が経過した後、走査回路１０１の動作に基づき走査線ＳＣＬをローレベルとすることによって、映像信号書込みトランジスタT_{Sig}をオフ状態とし、第１ノードND_1（駆動トランジスタT_{Drv}のゲート電極）を浮遊状態とする。一方、発光制御トランジスタT_{EL_C}はオン状態を維持しており、発光制御トランジスタT_{EL_C}のドレイン領域は、発光部ＥＬＰの発光を制御するための電流供給部１００（電圧V_{CC}、例えば２０ボルト）に接続された状態にある。従って、以上の結果として、第２ノードND_2の電位は上昇する。ここで、上述したとおり、駆動トランジスタT_{Drv}のゲート電極は浮遊状態にあり、しかも、コンデンサ部C_1が存在するが故に、所謂ブートストラップ回路におけると同様の現象が駆動トランジスタT_{Drv}のゲート電極に生じ、第１ノードND_1の電位も上昇する。その結果、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}は、式（３）の値を保持する。また、第２ノードND_2の電位が上昇し、（$V_{th-EL} + V_{Cat}$）を越えるので、発光部ＥＬＰは発光を開始する。このとき、発光部ＥＬ

Ｐを流れる電流は、駆動トランジスタT_{Drv}のドレイン領域からソース領域へと流れるドレイン電流I_{ds}であるので、式（１）で表すことができる。ここで、式（１）と式（３）から、式（１）は、以下の式（４）のように変形することができる。

【００８６】

$$I_{ds}=k\cdot\mu\cdot(V_{Sig}-V_{Ofs}-\Delta V)^2 \qquad (4)$$

【００８７】

従って、発光部ＥＬＰを流れる電流I_{ds}は、例えば、V_{Ofs}を０ボルトに設定したとした場合、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}の値から、駆動トランジスタT_{Drv}の移動度μに起因した第２ノードND_2（駆動トランジスタT_{Drv}のソース領域）における電位補正値ΔＶの値を減じた値の２乗に比例する。云い換えれば、発光部ＥＬＰを流れる電流I_{ds}は、発光部ＥＬＰの閾値電圧V_{th-EL}、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}には依存しない。即ち、発光部ＥＬＰの発光量（輝度）は、発光部ＥＬＰの閾値電圧V_{th-EL}の影響、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}の影響を受けない。そして、第（ｎ，ｍ）番目の有機ＥＬ素子１０の輝度は、係る電流I_{ds}に対応した値である。

【００８８】

しかも、移動度μの大きな駆動トランジスタT_{Drv}ほど、電位補正値ΔＶが大きくなるので、式（４）の左辺のV_{gs}の値が小さくなる。従って、式（４）において、移動度μの値が大きくとも、$(V_{Sig}-V_{Ofs}-\Delta V)^2$の値が小さくなる結果、ドレイン電流$I_{ds}$を補正することができる。即ち、移動度μの異なる駆動トランジスタT_{Drv}においても、映像信号V_{Sig}の値が同じであれば、ドレイン電流I_{ds}が略同じとなる結果、発光部ＥＬＰを流れ、発光部ＥＬＰの輝度を制御する電流I_{ds}が均一化される。即ち、移動度μのばらつき（更には、ｋのばらつき）に起因する発光部の輝度のばらつきを補正することができる。

【００８９】

発光部ＥＬＰの発光状態を第（ｍ＋ｍ’－１）番目の水平走査期間まで継続する。この時点は、［期間－ＴＰ（５）$_{-1}$］の終わりに相当する。

【００９０】

以上によって、有機ＥＬ素子１０［第（ｎ，ｍ）番目の副画素（有機ＥＬ素子１０）］の発光の動作が完了する。

【００９１】

実施例１の駆動方法によれば、発光制御トランジスタT_{EL_C}のオン状態を保持した状態で、データ線ＤＴＬから映像信号V_{Sig}を第１ノードND_1に印加する書込み処理において移動度補正処理が同時に行われる。従って、移動度補正／書込み処理の時間長は、映像信号書込みトランジスタT_{Sig}がオン状態とされた時間のみによって規定される。また、移動度補正／書込み処理を行う際、及び、その前後において、第３ノードND_3の電位は略電流供給部の電圧V_{CC}に保たれた状態にあるので、駆動トランジスタT_{Drv}のゲート電極の電位が映像信号V_{Sig}へと変化しても、その影響が寄生容量により発光制御トランジスタT_{EL_C}のゲート電極に伝播することもない。それ故、移動度補正処理の時間長の変動に起因した表示画面の品質の劣化といった問題が発生することがない。

【実施例２】

【００９２】

実施例２は、実施例１の変形である。実施例２にあっては、駆動回路は４Ｔｒ／１Ｃ駆動回路から構成されている。４Ｔｒ／１Ｃ駆動回路の等価回路図を図６に示し、概念図を図７を示し、駆動のタイミングチャートを模式的に図８に示し、各トランジスタのオン／オフ状態等を模式的に図９の（Ａ）～（Ｄ）及び図１０の（Ａ）～（Ｄ）に示す。

【００９３】

この４Ｔｒ／１Ｃ駆動回路においては、前述した５Ｔｒ／１Ｃ駆動回路から、第１ノード初期化トランジスタT_{ND1}が省略されている。即ち、この４Ｔｒ／１Ｃ駆動回路は、映像信号書込みトランジスタT_{Sig}、駆動トランジスタT_{Drv}、発光制御トランジスタT_{EL_C}

、第２ノード初期化トランジスタT_{ND2}の４つのトランジスタから構成され、更には、１つのコンデンサ部C_1から構成されている。

【００９４】

［発光制御トランジスタT_{EL_C}］

発光制御トランジスタT_{EL_C}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した発光制御トランジスタT_{EL_C}の構成と同じであるので、詳細な説明は省略する。

【００９５】

［駆動トランジスタT_{Drv}］

駆動トランジスタT_{Drv}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した駆動トランジスタT_{Drv}の構成と同じであるので、詳細な説明は省略する。

【００９６】

［第２ノード初期化トランジスタT_{ND2}］

第２ノード初期化トランジスタT_{ND2}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した第２ノード初期化トランジスタT_{ND2}の構成と同じであるので、詳細な説明は省略する。

【００９７】

［映像信号書込みトランジスタT_{Sig}］

映像信号書込みトランジスタT_{Sig}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した映像信号書込みトランジスタT_{Sig}の構成と同じであるので、詳細な説明は省略する。但し、映像信号書込みトランジスタT_{Sig}の一方のソース／ドレイン領域は、データ線ＤＴＬに接続されているが、映像信号出力回路１０２から、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}だけでなく、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs}も供給される。この点が、５Ｔｒ／１Ｃ駆動回路において説明した映像信号書込みトランジスタT_{Sig}の動作と相違している。尚、映像信号出力回路１０２から、データ線ＤＴＬを介して、V_{Sig}やV_{Ofs}以外の信号・電圧（例えば、プリチャージ駆動のための信号）が、一方のソース／ドレイン領域に供給されてもよい。

【００９８】

［発光部ＥＬＰ］

発光部ＥＬＰの構成は、５Ｔｒ／１Ｃ駆動回路において説明した発光部ＥＬＰの構成と同じであるので、詳細な説明は省略する。

【００９９】

以下、４Ｔｒ／１Ｃ駆動回路の動作説明を行う。

【０１００】

［期間－ＴＰ（４）$_{-1}$］（図９の（Ａ）参照）

この［期間－ＴＰ（４）$_{-1}$］は、例えば、前の表示フレームにおける動作であり、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_{-1}$］と同じ動作である。

【０１０１】

図８に示す［期間－ＴＰ（４）$_0$］～［期間－ＴＰ（４）$_4$］は、図３に示す［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］に対応する期間であり、次の移動度補正／書込み処理が行われる直前までの動作期間である。そして、５Ｔｒ／１Ｃ駆動回路と同様に、［期間－ＴＰ（４）$_0$］～［期間－ＴＰ（４）$_4$］において、第（ｎ，ｍ）番目の有機ＥＬ素子１０は非発光状態にある。但し、４Ｔｒ／１Ｃ駆動回路の動作においては、図８に示す［期間－ＴＰ（４）$_5$］～［期間－ＴＰ（４）$_6$］の他、［期間－ＴＰ（４）$_2$］～［期間－ＴＰ（４）$_4$］も第ｍ番目の水平走査期間に包含される点が、５Ｔｒ／１Ｃ駆動回路の動作とは異なる。尚、説明の便宜のため、［期間－ＴＰ（４）$_2$］の始期、及び、［期間－ＴＰ（４）$_6$］の終期は、それぞれ、第ｍ番目の水平走査期間の始期、及び、終期に一致するものとして説明する。

【０１０２】

以下、［期間－ＴＰ（４）$_0$］～［期間－ＴＰ（４）$_4$］の各期間について、説明する。尚、５Ｔｒ／１Ｃ駆動回路において説明したと同様に、［期間－ＴＰ（４）$_1$］の始期や

、［期間－ＴＰ（４）$_1$］～［期間－ＴＰ（４）$_4$］の各期間の長さは、有機ＥＬ表示装置の設計に応じて適宜設定すればよい。

【０１０３】

［期間－ＴＰ（４）$_0$］

この［期間－ＴＰ（４）$_0$］は、例えば、前の表示フレームから現表示フレームにおける動作であり、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_0$］と、実質的に同じ動作である。

【０１０４】

［期間－ＴＰ（４）$_1$］（図９の（Ｂ）参照）

この［期間－ＴＰ（４）$_1$］は、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_1$］に相当する。この［期間－ＴＰ（４）$_1$］において、後述する閾値電圧キャンセル処理を行うための前処理が行われる。［期間－ＴＰ（４）$_1$］の開始時、第２ノード初期化トランジスタ制御回路１０５の動作に基づき第２ノード初期化トランジスタ制御線AZ_{ND2}をハイレベルとすることによって、第２ノード初期化トランジスタT_{ND2}をオン状態とする。その結果、第２ノードND_2の電位は、V_{SS}（例えば、－１０ボルト）となる。また、第２ノードND_2の電位低下に倣うように、浮遊状態の第１ノードND_1（駆動トランジスタT_{Drv}のゲート電極）の電位も低下する。尚、［期間－ＴＰ（４）$_1$］における第１ノードND_1の電位は、［期間－ＴＰ（４）$_{-1}$］における第１ノードND_1の電位（前フレームのV_{Sig}の値に応じて定まる）により左右されるので、一定の値をとるものではない。

【０１０５】

［期間－ＴＰ（４）$_2$］（図９の（Ｃ）参照）

その後、映像信号出力回路１０２の動作に基づきデータ線ＤＴＬの電位をV_{Ofs}とし、走査回路１０１の動作に基づき走査線ＳＣＬをハイレベルとすることによって、映像信号書込みトランジスタT_{Sig}をオン状態とする。その結果、第１ノードND_1の電位は、V_{Ofs}（例えば、０ボルト）となる。第２ノードND_2の電位はV_{SS}（例えば、－１０ボルト）を保持する。その後、第２ノード初期化トランジスタ制御回路１０５の動作に基づき第２ノード初期化トランジスタ制御線AZ_{ND2}をローレベルとすることによって、第２ノード初期化トランジスタT_{ND2}をオフ状態とする。

【０１０６】

尚、［期間－ＴＰ（４）$_1$］の開始と同時に、あるいは、［期間－ＴＰ（４）$_1$］の途中で、映像信号書込みトランジスタT_{Sig}をオン状態としてもよい。

【０１０７】

以上の処理により、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}以上となり、駆動トランジスタT_{Drv}はオン状態となる。

【０１０８】

［期間－ＴＰ（４）$_3$］（図９の（Ｄ）参照）

次に、閾値電圧キャンセル処理が行われる。即ち、映像信号書込みトランジスタT_{Sig}のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をハイレベルとすることによって、発光制御トランジスタT_{EL_C}をオン状態とする。その結果、第１ノードND_1の電位は変化しないが（V_{Ofs}＝０ボルトを維持）、第１ノードND_1の電位から駆動トランジスタT_{Drv}の閾値電圧V_{th}を減じた電位に向かって、第２ノードND_2の電位は変化する。即ち、浮遊状態の第２ノードND_2の電位は上昇する。そして、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}に達すると、駆動トランジスタT_{Drv}がオフ状態となる。具体的には、浮遊状態の第２ノードND_2の電位が（$V_{Ofs}－V_{th}$＝－３ボルト）に近づき、最終的に（$V_{Ofs}－V_{th}$）となる。ここで、上述した式（２）が保証されていれば、云い換えれば、式（２）を満足するように電位を選択、決定しておけば、発光部ＥＬＰが発光することはない。

【０１０９】

この［期間－ＴＰ（４）$_3$］にあっては、第２ノードＮＤ$_2$の電位は、例えば、最終的に、（V_{Ofs}－V_{th}）となる。即ち、駆動トランジスタＴ$_{Drv}$の閾値電圧V_{th}、及び、駆動トランジスタＴ$_{Drv}$のゲート電極を初期化するための電圧V_{Ofs}のみに依存して、第２ノードＮＤ$_2$の電位は決定される。そして、発光部ＥＬＰの閾値電圧V_{th-EL}とは無関係である。

【０１１０】

［期間－ＴＰ（４）$_4$］（図１０の（Ａ）参照）

その後、映像信号書込みトランジスタＴ$_{Sig}$のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線ＣＬ$_{EL_C}$をローレベルとすることによって、発光制御トランジスタＴ$_{EL_C}$をオフ状態とする。その結果、第１ノードＮＤ$_1$の電位は変化せず（V_{Ofs}＝０ボルトを維持）、浮遊状態の第２ノードＮＤ$_2$の電位も、実質上、変化せず（実際には、寄生容量等の静電結合により電位変化が生じ得るが、通常、これらは無視することができる）、（V_{Ofs}－V_{th}＝－３ボルト）を保持する。

【０１１１】

次いで、［期間－ＴＰ（４）$_5$］～［期間－ＴＰ（４）$_7$］の各期間について説明する。これらの期間は、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_5$］～［期間－ＴＰ（５）$_7$］と、実質的に同じ動作である。

【０１１２】

［期間－ＴＰ（４）$_5$］（図１０の（Ｂ）参照）

次に、移動度補正／書込み処理のための前処理を行う。具体的には、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_5$］と同じ動作を行えばよい。即ち、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線ＣＬ$_{EL_C}$をハイレベルとすることによって、発光制御トランジスタＴ$_{EL_C}$をオン状態とする。

【０１１３】

［期間－ＴＰ（４）$_6$］（図１０の（Ｃ）参照）

次に、駆動トランジスタＴ$_{Drv}$の移動度μの大小に基づく駆動トランジスタＴ$_{Drv}$のソース領域（第２ノードＮＤ$_2$）の電位の補正（移動度補正処理）を行うと同時に、駆動トランジスタＴ$_{Drv}$に対する書込み処理を実行する。即ち、移動度補正／書込み処理を実行する。具体的には、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_6$］と同じ動作を行えばよい。即ち、第２ノード初期化トランジスタＴ$_{ND2}$のオフ状態を維持したまま、映像信号出力回路１０２の動作に基づきデータ線ＤＴＬの電位を、V_{Ofs}から、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}に切り替えた後、走査回路１０１の動作に基づき走査線ＳＣＬをハイレベルとすることによって、映像信号書込みトランジスタＴ$_{Sig}$をオン状態とする。その結果、第１ノードＮＤ$_1$の電位は、V_{Sig}へと上昇し、第２ノードＮＤ$_2$の電位は、概ね（V_{Ofs}－V_{th}＋ΔＶ）へと上昇する。これによって、５Ｔｒ／１Ｃ駆動回路において説明したと同様に、第１ノードＮＤ$_1$と第２ノードＮＤ$_2$の電位差、即ち、駆動トランジスタＴ$_{Drv}$のゲート電極とソース領域との間の電位差V_{gs}として、式（３）で説明した値を得ることができる。尚、［期間－ＴＰ（４）$_6$］の全時間（t_0）は、有機ＥＬ表示装置の設計の際、設計値として予め決定しておけばよい。

【０１１４】

即ち、４Ｔｒ／１Ｃ駆動回路においても、駆動トランジスタＴ$_{Drv}$に対する移動度補正／書込み処理において得られたV_{gs}は、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}、駆動トランジスタＴ$_{Drv}$の閾値電圧V_{th}、駆動トランジスタＴ$_{Drv}$のゲート電極を初期化するための電圧V_{Ofs}、及び、駆動トランジスタＴ$_{Drv}$の移動度μに依存した電位の上昇量ΔＶ（電位補正値）のみに依存している。そして、発光部ＥＬＰの閾値電圧V_{th-EL}とは無関係である。

【０１１５】

［期間－ＴＰ（４）$_7$］（図１０の（Ｄ）参照）

以上の操作によって、閾値電圧キャンセル処理、移動度補正／書込み処理が完了する。そして、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_7$］と同じ処理がな

され、第２ノードND_2の電位が上昇し、（$V_{th-EL}+V_{Cat}$）を越えるので、発光部ＥＬＰは発光を開始する。このとき、発光部ＥＬＰを流れる電流は、前述した式（４）にて得ることができるので、発光部ＥＬＰを流れる電流I_{ds}は、発光部ＥＬＰの閾値電圧V_{th-EL}、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}には依存しない。即ち、発光部ＥＬＰの発光量（輝度）は、発光部ＥＬＰの閾値電圧V_{th-EL}の影響、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}の影響を受けない。加えて、駆動トランジスタT_{Drv}における移動度μのばらつきに起因したドレイン電流I_{ds}のばらつき発生を抑制することができる。

【０１１６】

そして、発光部ＥＬＰの発光状態を第（ｍ＋ｍ’－１）番目の水平走査期間まで継続する。この時点は、［期間－ＴＰ（４）$_{-1}$］の終わりに相当する。

【０１１７】

以上によって、有機ＥＬ素子１０［第（ｎ，ｍ）番目の副画素（有機ＥＬ素子１０）］の発光の動作が完了する。

【実施例３】

【０１１８】

実施例３も、実施例１の変形である。実施例３にあっては、駆動回路は３Ｔｒ／１Ｃ駆動回路から構成されている。３Ｔｒ／１Ｃ駆動回路の等価回路図を図１１に示し、概念図を図１２を示し、駆動のタイミングチャートを模式的に図１３に示し、各トランジスタのオン／オフ状態等を模式的に図１４の（Ａ）～（Ｄ）及び図１５の（Ａ）～（Ｅ）に示す。

【０１１９】

この３Ｔｒ／１Ｃ駆動回路においては、前述した５Ｔｒ／１Ｃ駆動回路から、第１ノード初期化トランジスタT_{ND1}、及び、第２ノード初期化トランジスタT_{ND2}の２つのトランジスタが省略されている。即ち、この３Ｔｒ／１Ｃ駆動回路は、映像信号書込みトランジスタT_{Sig}、発光制御トランジスタT_{EL_C}、及び、駆動トランジスタT_{Drv}の３つのトランジスタから構成され、更には、１つのコンデンサ部C_1から構成されている。

【０１２０】

［発光制御トランジスタT_{EL_C}］

発光制御トランジスタT_{EL_C}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した発光制御トランジスタT_{EL_C}の構成と同じであるので、詳細な説明は省略する。

【０１２１】

［駆動トランジスタT_{Drv}］

駆動トランジスタT_{Drv}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した駆動トランジスタT_{Drv}の構成と同じであるので、詳細な説明は省略する。

【０１２２】

［映像信号書込みトランジスタT_{Sig}］

映像信号書込みトランジスタT_{Sig}の構成は、５Ｔｒ／１Ｃ駆動回路において説明した映像信号書込みトランジスタT_{Sig}の構成と同じであるので、詳細な説明は省略する。但し、映像信号書込みトランジスタT_{Sig}の一方のソース／ドレイン領域は、データ線ＤＴＬに接続されているが、映像信号出力回路１０２から、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}だけでなく、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-H}及び電圧V_{Ofs-L}も供給される。この点が、５Ｔｒ／１Ｃ駆動回路において説明した映像信号書込みトランジスタT_{Sig}の動作と相違している。尚、映像信号出力回路１０２から、データ線ＤＴＬを介して、V_{Sig}やV_{Ofs-H}／V_{Ofs-L}以外の信号・電圧（例えば、プリチャージ駆動のための信号）が、一方のソース／ドレイン領域に供給されてもよい。電圧V_{Ofs-H}及び電圧V_{Ofs-L}の値として、限定するものではないが、例えば、

V_{Ofs-H}＝約３０ボルト

V_{Ofs-L}＝約０ボルト

を例示することができる。

【０１２３】
［C_{EL}とC_1の値の関係］
後述するように、３Ｔｒ／１Ｃ駆動回路においては、データ線ＤＴＬを利用して第２ノードＮＤ$_2$の電位を変化させる必要がある。上述した５Ｔｒ／１Ｃ駆動回路や４Ｔｒ／１Ｃの駆動回路においては、値c_{EL}は、値c_1及び値c_{gs}と比較して十分に大きな値であるとし、駆動トランジスタT_{Drv}のゲート電極の電位の変化分（$V_{Sig}-V_{Ofs}$）に基づく駆動トランジスタT_{Drv}のソース領域（第２ノードＮＤ$_2$）の電位の変化を考慮せずに説明を行った。一方、３Ｔｒ／１Ｃ駆動回路においては、値c_1を、設計上、他の駆動回路よりも大きい値（例えば、値c_1を値c_{EL}の約１／４～１／３程度）に設定する。従って、他の駆動回路よりも、第１ノードＮＤ$_1$の電位変化により生ずる第２ノードＮＤ$_2$の電位変化の程度は大きい。このため、３Ｔｒ／１Ｃの説明においては、第１ノードＮＤ$_1$の電位変化により生ずる第２ノードＮＤ$_2$の電位変化を考慮して説明を行う。尚、図示した駆動のタイミングチャートも、第１ノードＮＤ$_1$の電位変化により生ずる第２ノードＮＤ$_2$の電位変化を考慮して示した。

【０１２４】
［発光部ＥＬＰ］
発光部ＥＬＰの構成は、５Ｔｒ／１Ｃ駆動回路において説明した発光部ＥＬＰの構成と同じであるので、詳細な説明は省略する。

【０１２５】
以下、３Ｔｒ／１Ｃ駆動回路の動作説明を行う。

【０１２６】
［期間－ＴＰ（３）$_{-1}$］（図１４の（Ａ）参照）
この［期間－ＴＰ（３）$_{-1}$］は、例えば、前の表示フレームにおける動作であり、実質的に、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_{-1}$］と同じ動作である。

【０１２７】
図１３に示す［期間－ＴＰ（３）$_0$］～［期間－ＴＰ（３）$_4$］は、図３に示す［期間－ＴＰ（５）$_0$］～［期間－ＴＰ（５）$_4$］に対応する期間であり、次の移動度補正／書込み処理が行われる直前までの動作期間である。そして、５Ｔｒ／１Ｃ駆動回路と同様に、［期間－ＴＰ（３）$_0$］～［期間－ＴＰ（３）$_4$］において、第（ｎ，ｍ）番目の有機ＥＬ素子１０は非発光状態にある。但し、３Ｔｒ／１Ｃ駆動回路の動作においては、図１３に示すように、［期間－ＴＰ（３）$_5$］～［期間－ＴＰ（３）$_6$］の他、［期間－ＴＰ（３）$_1$］～［期間－ＴＰ（３）$_4$］も第ｍ番目の水平走査期間に包含される点が、５Ｔｒ／１Ｃ駆動回路の動作とは異なる。尚、説明の便宜のため、［期間－ＴＰ（３）$_1$］の始期、及び、［期間－ＴＰ（３）$_6$］の終期は、それぞれ、第ｍ番目の水平走査期間の始期、及び、終期に一致するものとして説明する。

【０１２８】
以下、［期間－ＴＰ（３）$_0$］～［期間－ＴＰ（３）$_4$］の各期間について、説明する。尚、５Ｔｒ／１Ｃ駆動回路において説明したと同様に、［期間－ＴＰ（３）$_1$］～［期間－ＴＰ（３）$_4$］の各期間の長さは、有機ＥＬ表示装置の設計に応じて適宜設定すればよい。

【０１２９】
［期間－ＴＰ（３）$_0$］（図１４の（Ｂ）参照）
この［期間－ＴＰ（３）$_0$］は、例えば、前の表示フレームから現表示フレームにおける動作であり、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_0$］と、実質的に同じ動作である。

【０１３０】
［期間－ＴＰ（３）$_1$］（図１４の（Ｃ）参照）
そして、現表示フレームにおける第ｍ行目の水平走査期間が開始する。［期間－ＴＰ（３）$_1$］の開始時、映像信号出力回路１０２の動作に基づきデータ線ＤＴＬの電位を、駆

動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-H}とし、次いで、走査回路１０１の動作に基づき走査線ＳＣＬをハイレベルとすることによって、映像信号書込みトランジスタT_{Sig}をオン状態とする。その結果、第１ノードND_1の電位は、V_{Ofs-H}となる。上述したように、コンデンサ部C_1の値c_1を、設計上、他の駆動回路よりも大きい値としたので、ソース領域の電位（第２ノードND_2の電位）は上昇する。そして、発光部ＥＬＰの両端の電位差が閾値電圧V_{th-EL}を超えるので、電位発光部ＥＬＰは導通状態となるが、駆動トランジスタT_{Drv}のソース領域の電位は、再び、（$V_{th-EL}+V_{Cat}$）まで、直ちに低下する。尚、この過程において、発光部ＥＬＰが発光し得るが、発光は一瞬であり、実用上、問題とはならない。一方、駆動トランジスタT_{Drv}のゲート電極は電圧V_{Ofs-H}を保持する。

【０１３１】

［期間－ＴＰ（３）$_2$］（図１４の（Ｄ）参照）

その後、映像信号出力回路１０２の動作に基づき、データ線ＤＴＬの電位を、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-H}から電圧V_{Ofs-L}へと変更することによって、第１ノードND_1の電位は、V_{Ofs-L}となる。そして、第１ノードND_1の電位の低下に伴い、第２ノードND_2の電位も低下する。即ち、駆動トランジスタT_{Drv}のゲート電極の電位の変化分（$V_{Ofs-L}-V_{Ofs-H}$）に基づく電荷が、コンデンサ部C_1、発光部ＥＬＰの寄生容量C_{EL}、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の寄生容量に振り分けられる。尚、後述する［期間－ＴＰ（３）$_3$］における動作の前提として、［期間－ＴＰ（３）$_2$］の終期において、第２ノードND_2の電位が$V_{Ofs-L}-V_{th}$よりも低いことが必要となる。V_{Ofs-H}の値等は、この条件を満たすように設定されている。即ち、以上の処理により、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}以上となり、駆動トランジスタT_{Drv}はオン状態となる。

【０１３２】

［期間－ＴＰ（３）$_3$］（図１５の（Ａ）参照）

次に、閾値電圧キャンセル処理が行われる。即ち、映像信号書込みトランジスタT_{Sig}のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をハイレベルとすることによって、発光制御トランジスタT_{EL_C}をオン状態とする。その結果、第１ノードND_1の電位は変化しないが（V_{Ofs-L}＝０ボルトを維持）、第１ノードND_1の電位から駆動トランジスタT_{Drv}の閾値電圧V_{th}を減じた電位に向かって、第２ノードND_2の電位は変化する。即ち、浮遊状態の第２ノードND_2の電位は上昇する。そして、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差がV_{th}に達すると、駆動トランジスタT_{Drv}がオフ状態となる。具体的には、浮遊状態の第２ノードND_2の電位が（$V_{Ofs-L}-V_{th}$＝－３ボルト）に近づき、最終的に（$V_{Ofs-L}-V_{th}$）となる。ここで、上述した式（２）が保証されていれば、云い換えれば、式（２）を満足するように電位を選択、決定しておけば、発光部ＥＬＰが発光することはない。

【０１３３】

この［期間－ＴＰ（３）$_3$］にあっては、第２ノードND_2の電位は、例えば、最終的に、（$V_{Ofs-L}-V_{th}$）となる。即ち、駆動トランジスタT_{Drv}の閾値電圧V_{th}、及び、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-L}のみに依存して、第２ノードND_2の電位は決定される。そして、発光部ＥＬＰの閾値電圧V_{th-EL}とは無関係である。

【０１３４】

［期間－ＴＰ（３）$_4$］（図１５の（Ｂ）参照）

その後、映像信号書込みトランジスタT_{Sig}のオン状態を維持したまま、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をローレベルとすることによって、発光制御トランジスタT_{EL_C}をオフ状態とする。その結果、第１ノードND_1の電位は変化せず（V_{Ofs-L}＝０ボルトを維持）、浮遊状態の第２ノードND_2の電位も変化せず、（$V_{Ofs-L}-V_{th}$＝－３ボルト）を保持する。

【０１３５】
次いで、［期間－ＴＰ（３）$_5$］～［期間－ＴＰ（３）$_7$］の各期間について説明する。これらは、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_5$］～［期間－ＴＰ（５）$_7$］と、実質的に同じ動作である。
【０１３６】
［期間－ＴＰ（３）$_5$］（図１５の（Ｃ）参照）
次に、移動度補正／書込み処理のための前処理を行う。具体的には、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_5$］と同じ動作を行えばよい。即ち、発光制御トランジスタ制御回路１０３の動作に基づき発光制御トランジスタ制御線CL_{EL_C}をハイレベルとすることによって、発光制御トランジスタT_{EL_C}をオン状態とする。
【０１３７】
［期間－ＴＰ（３）$_6$］（図１５の（Ｄ）参照）
その後、駆動トランジスタT_{Drv}の移動度μの大小に基づく駆動トランジスタT_{Drv}のソース領域（第２ノードND_2）の電位の補正（移動度補正処理）、及び、書込み処理を同時に実行する。即ち、移動度補正／書込み処理を行う。具体的には、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_6$］と同じ動作を行えばよい。尚、移動度補正／書込み処理を実行するための所定の時間（［期間－ＴＰ（３）$_6$］の全時間（t_0））は、有機ＥＬ表示装置の設計の際、設計値として予め決定しておけばよい。以上の結果として、第１ノードND_1の電位は、V_{Sig}へと上昇し、第２ノードND_2の電位は、概ね（$V_{Ofs}-V_{th}+\Delta V$）へと上昇する。これによって、５Ｔｒ／１Ｃ駆動回路において説明したと同様に、第１ノードND_1と第２ノードND_2の電位差、即ち、駆動トランジスタT_{Drv}のゲート電極とソース領域との間の電位差V_{gs}として、式（３）で説明した値を得ることができる。
【０１３８】
即ち、３Ｔｒ／１Ｃ駆動回路においても、駆動トランジスタT_{Drv}に対する移動度補正／書込み処理において得られたV_{gs}は、発光部ＥＬＰにおける輝度を制御するための映像信号V_{Sig}、駆動トランジスタT_{Drv}の閾値電圧V_{th}、駆動トランジスタT_{Drv}のゲート電極を初期化するための電圧V_{Ofs-L}、及び、駆動トランジスタT_{Drv}の移動度μに依存した電位の上昇量ΔＶ（電位補正値）のみに依存している。そして、発光部ＥＬＰの閾値電圧V_{th-EL}とは無関係である。
【０１３９】
［期間－ＴＰ（３）$_7$］（図１５の（Ｅ）参照）
以上の操作によって、閾値電圧キャンセル処理、移動度補正／書込み処理が完了する。そして、５Ｔｒ／１Ｃ駆動回路において説明した［期間－ＴＰ（５）$_7$］と同じ処理がなされ、第２ノードND_2の電位が上昇し、（$V_{th-EL}+V_{Cat}$）を越えるので、発光部ＥＬＰは発光を開始する。このとき、発光部ＥＬＰを流れる電流は、前述した式（４）にて得ることができるので、発光部ＥＬＰを流れる電流I_{ds}は、発光部ＥＬＰの閾値電圧V_{th-EL}、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}には依存しない。即ち、発光部ＥＬＰの発光量（輝度）は、発光部ＥＬＰの閾値電圧V_{th-EL}の影響、及び、駆動トランジスタT_{Drv}の閾値電圧V_{th}の影響を受けない。加えて、駆動トランジスタT_{Drv}における移動度μのばらつきに起因したドレイン電流I_{ds}のばらつき発生を抑制することができる。
【０１４０】
そして、発光部ＥＬＰの発光状態を第（ｍ＋ｍ’－１）番目の水平走査期間まで継続する。この時点は、［期間－ＴＰ（４）$_{-1}$］の終わりに相当する。
【０１４１】
以上によって、有機ＥＬ素子１０［第（ｎ，ｍ）番目の副画素（有機ＥＬ素子１０）］の発光の動作が完了する。
【０１４２】
以上、本発明を好ましい実施例に基づき説明したが、本発明はこれらの実施例に限定されるものではない。実施例において説明した有機ＥＬ表示装置を構成する各種の構成要素

の構成、構造は例示であり、適宜、変更することができる。

【図面の簡単な説明】

【０１４３】

【図１】図１は、５トランジスタ／１コンデンサ部から基本的に構成された実施例１の駆動回路の等価回路図である。

【図２】図２は、５トランジスタ／１コンデンサ部から基本的に構成された実施例１の駆動回路の概念図である。

【図３】図３は、５トランジスタ／１コンデンサ部から基本的に構成された実施例１の駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図４】図４の（Ａ）～（Ｄ）は、５トランジスタ／１コンデンサ部から基本的に構成された実施例１の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図５】図５の（Ａ）～（Ｅ）は、図４の（Ｄ）に引き続き、５トランジスタ／１コンデンサ部から基本的に構成された実施例１の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図６】図６は、４トランジスタ／１コンデンサ部から基本的に構成された実施例２の駆動回路の等価回路図である。

【図７】図７は、４トランジスタ／１コンデンサ部から基本的に構成された実施例２の駆動回路の概念図である。

【図８】図８は、４トランジスタ／１コンデンサ部から基本的に構成された実施例２の駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図９】図９の（Ａ）～（Ｄ）は、４トランジスタ／１コンデンサ部から基本的に構成された実施例２の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図１０】図１０の（Ａ）～（Ｄ）は、図９の（Ｄ）に引き続き、４トランジスタ／１コンデンサ部から基本的に構成された実施例２の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図１１】図１１は、３トランジスタ／１コンデンサ部から基本的に構成された実施例３の駆動回路の等価回路図である。

【図１２】図１２は、３トランジスタ／１コンデンサ部から基本的に構成された実施例３の駆動回路の概念図である。

【図１３】図１３は、３トランジスタ／１コンデンサ部から基本的に構成された実施例３の駆動回路の駆動のタイミングチャートを模式的に示す図である。

【図１４】図１４の（Ａ）～（Ｄ）は、３トランジスタ／１コンデンサ部から基本的に構成された実施例３の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図１５】図１５の（Ａ）～（Ｅ）は、図１４の（Ｄ）に引き続き、３トランジスタ／１コンデンサ部から基本的に構成された実施例３の駆動回路を構成する各トランジスタのオン／オフ状態等を模式的に示す図である。

【図１６】図１６は、有機エレクトロルミネッセンス素子の一部分の模式的な一部断面図である。

【図１７】図１７は、５トランジスタ／１コンデンサ部から基本的に構成された従来の駆動回路の等価回路図である。

【符号の説明】

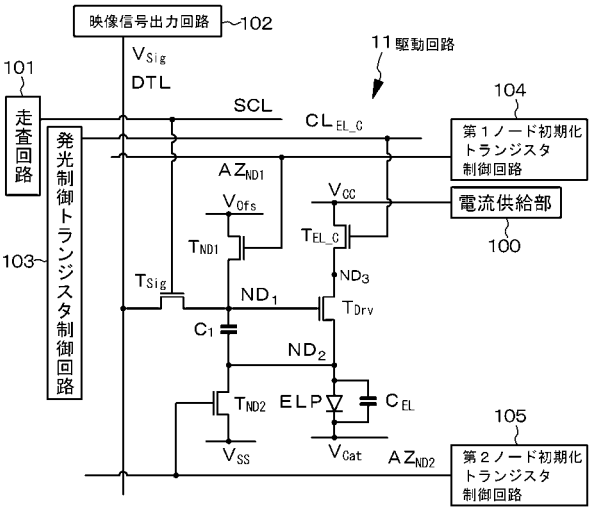
【０１４４】

T_{Sig}・・・映像信号書込みトランジスタ、T_{Drv}・・・駆動トランジスタ、T_{EL_C}・・・発光制御トランジスタ、T_{ND1}・・・第１ノード初期化トランジスタ、T_{ND2}・・・第２ノード初期化トランジスタ、C_1・・・コンデンサー部、ＥＬＰ・・・有機エレクトロルミネッセンス発光部（発光部）、C_{EL}・・・発光部ＥＬＰの寄生容量、ND_1・・・第１ノード、ND_2・・・第２ノード、ND_3・・・第３ノード、ＳＣＬ・・・走査線、ＤＴＬ・

・・データ線、CL_{EL_C}・・・発光制御トランジスタ制御線、AZ_{ND1}・・・第１ノード初期化トランジスタ制御線、AZ_{ND2}・・・第２ノード初期化トランジスタ制御線、１０・・・有機エレクトロルミネッセンス素子、１１・・・駆動回路、２０・・・支持体、２１・・・基板、３１・・・ゲート電極、３２・・・ゲート絶縁層、３３・・・半導体層、３４・・・チャネル形成領域、３５・・・ソース／ドレイン領域、３６・・・他方の電極、３７・・・一方の電極、３８，３９・・・配線、４０・・・層間絶縁層、５１・・・アノード電極、５２・・・正孔輸送層、発光層及び電子輸送層、５３・・・カソード電極、５４・・・第２層間絶縁層、５５，５６・・・コンタクトホール、１００・・・電流供給部、１０１・・・走査回路、１０２・・・映像信号出力回路、１０３・・・発光制御トランジスタ制御回路、１０４・・・第１ノード初期化トランジスタ制御回路、１０５・・・第２ノード初期化トランジスタ制御回路

【図１】

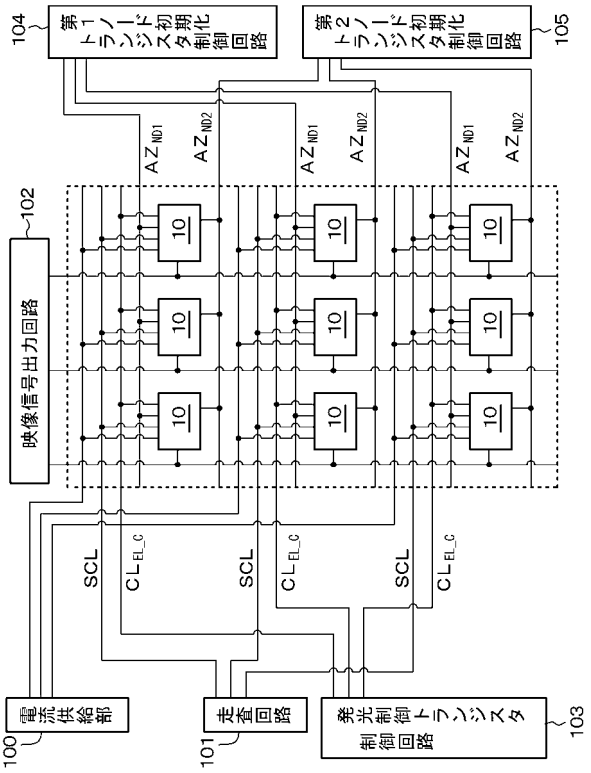
【図1】［５Ｔｒ／１Ｃ駆動回路］



T_{Sig} ：映像信号書込みトランジスタ
T_{Drv} ：駆動トランジスタ
T_{EL_C} ：発光制御トランジスタ
T_{ND1} ：第１ノード初期化トランジスタ
T_{ND2} ：第２ノード初期化トランジスタ
C_1 ：コンデンサ部
ELP ：有機ＥＬ発光素子の発光部
C_{EL} ：発光部の寄生容量
DTL ：データ線
SCL ：走査線
CL_{EL_C} ：発光制御トランジスタ制御線
AZ_{ND1} ：第１ノード初期化トランジスタ制御線
AZ_{ND2} ：第２ノード初期化トランジスタ制御線

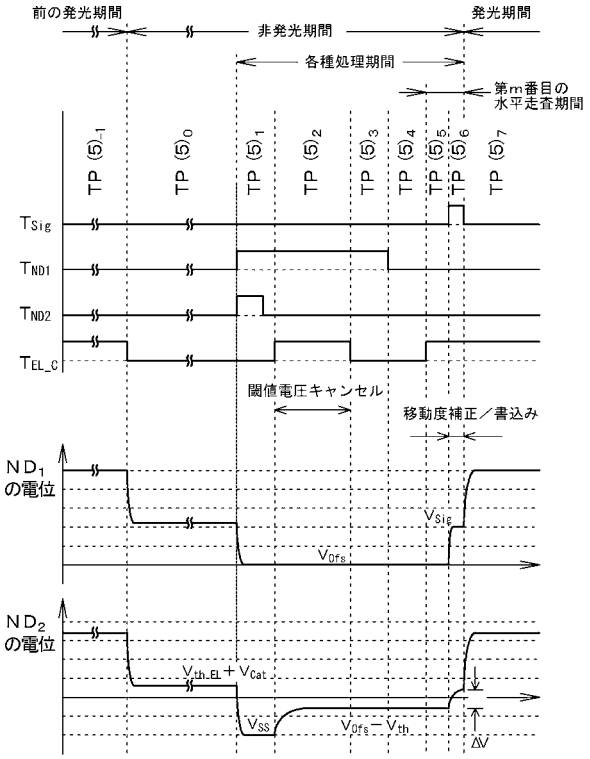
【図２】

【図2】［５Ｔｒ／１Ｃ駆動回路構成の表示装置］



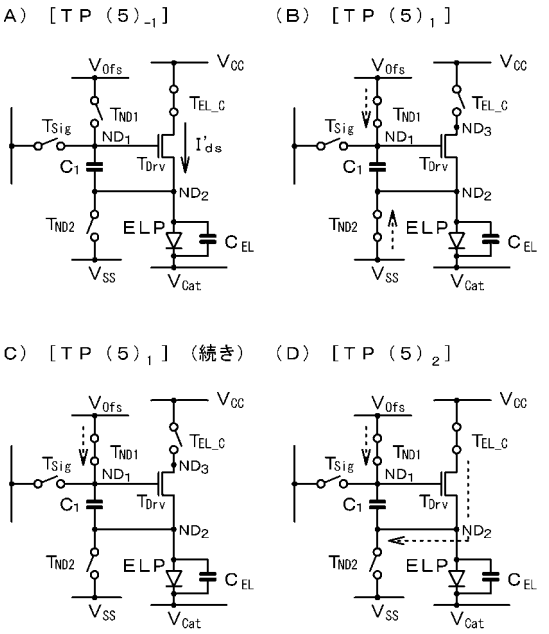
【図３】

【図３】［５Ｔｒ／１Ｃ駆動回路］



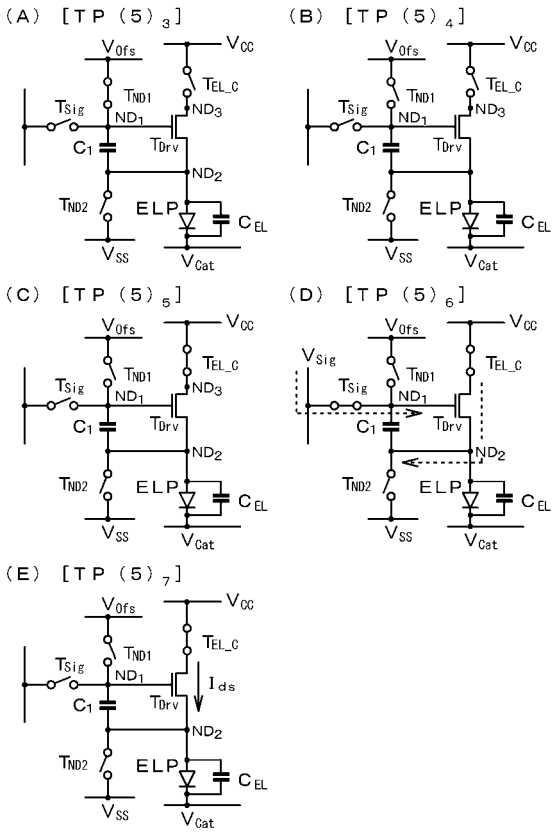
【図４】

【図４】［５Ｔｒ／１Ｃ駆動回路］



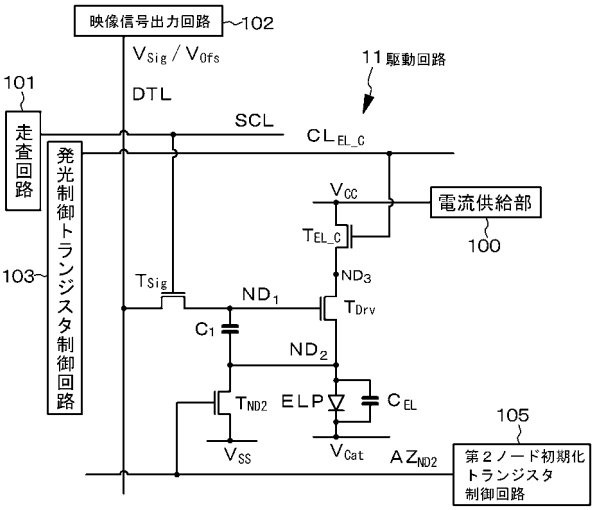
【図５】

【図５】［５Ｔｒ／１Ｃ駆動回路］



【図６】

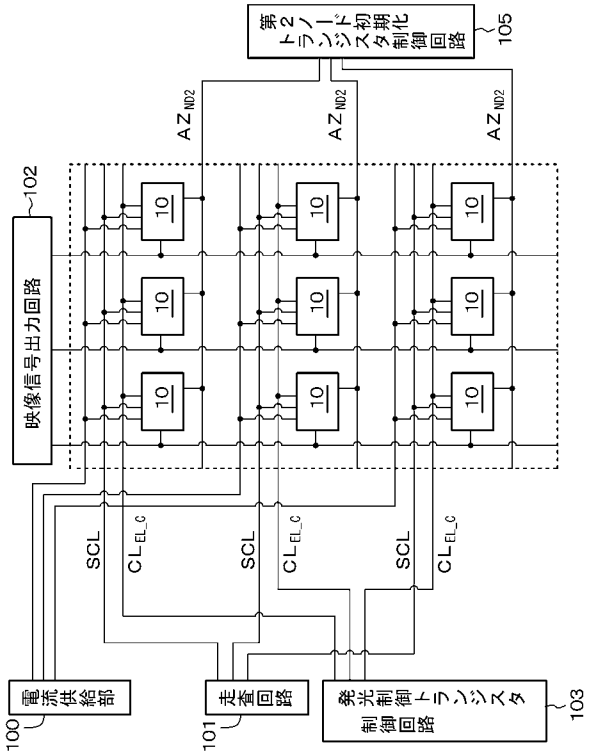
【図６】［４Ｔｒ／１Ｃ駆動回路］



TSig ：映像信号書込みトランジスタ
TDrv ：駆動トランジスタ
TEL_C ：発光制御トランジスタ
TND2 ：第２ノード初期化トランジスタ
C1 ：コンデンサ部
ELP ：有機ＥＬ発光素子の発光部
CEL ：発光部の寄生容量
DTL ：データ線
SCL ：走査線
CLEL_C ：発光制御トランジスタ制御線
AZS ：第２ノード初期化トランジスタ制御線

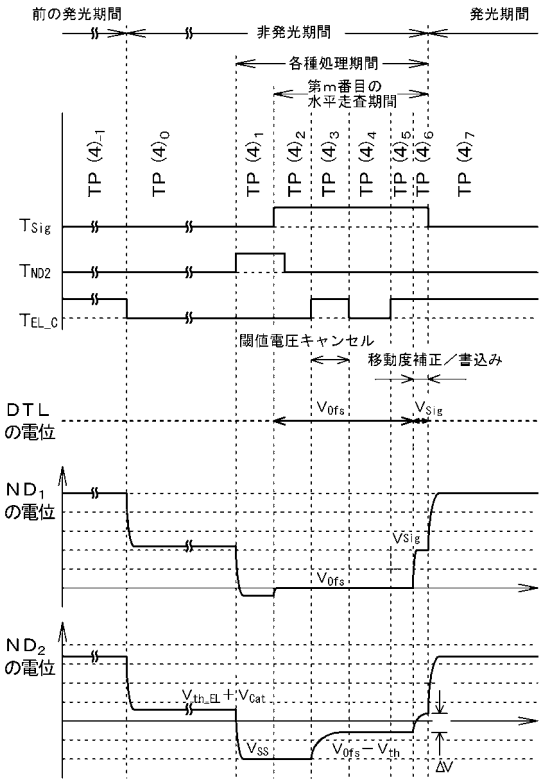
【図７】

【図７】［４Ｔｒ／１Ｃ駆動回路構成の表示装置］



【図８】

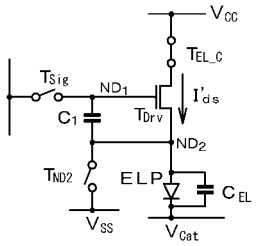
【図８】［４Ｔｒ／１Ｃ駆動回路］



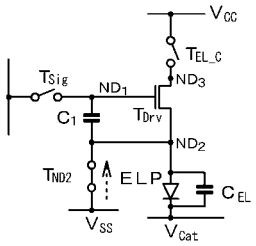
【図９】

【図９】［４Ｔｒ／１Ｃ駆動回路］

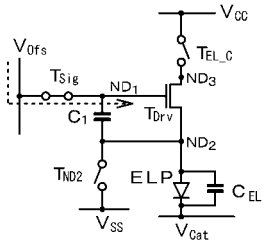
（Ａ）［ＴＰ（４）$_{-1}$］



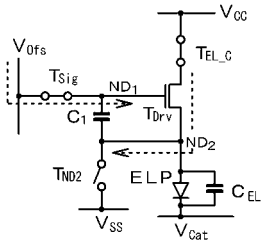
（Ｂ）［ＴＰ（４）$_{1}$］



（Ｃ）［ＴＰ（４）$_{2}$］



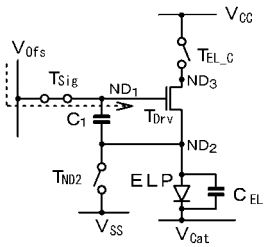
（Ｄ）［ＴＰ（４）$_{3}$］



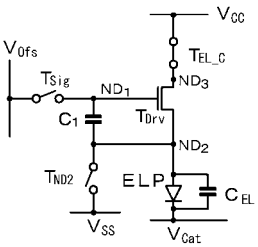
【図１０】

【図１０】［４Ｔｒ／１Ｃ駆動回路］

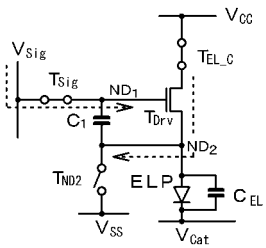
（Ａ）［ＴＰ（４）$_{4}$］



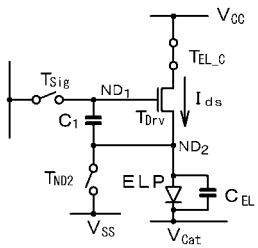
（Ｂ）［ＴＰ（４）$_{5}$］



（Ｃ）［ＴＰ（４）$_{6}$］

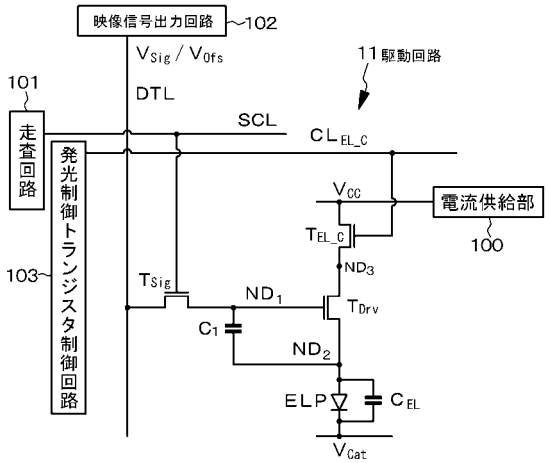


（Ｄ）［ＴＰ（４）$_{7}$］



【図１１】

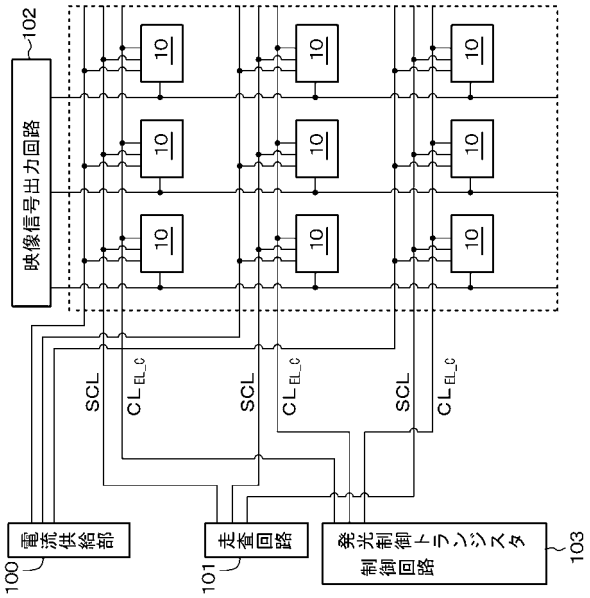
【図１１】［３Ｔｒ／１Ｃ駆動回路］



T_{Sig} ：映像信号書込みトランジスタ
T_{Drv} ：駆動トランジスタ
T_{EL_C} ：発光制御トランジスタ
C_1 ：コンデンサ部
ELP ：有機ＥＬ発光素子の発光部
C_{EL} ：発光部の寄生容量
DTL ：データ線
SCL ：走査線
CL_{EL_C} ：発光制御トランジスタ制御線

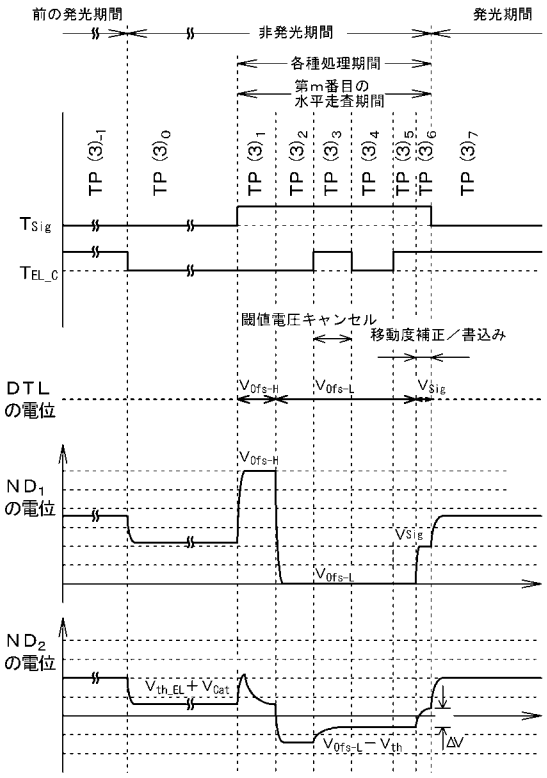
【図１２】

【図１２】［３Ｔｒ／１Ｃ駆動回路構成の表示装置］



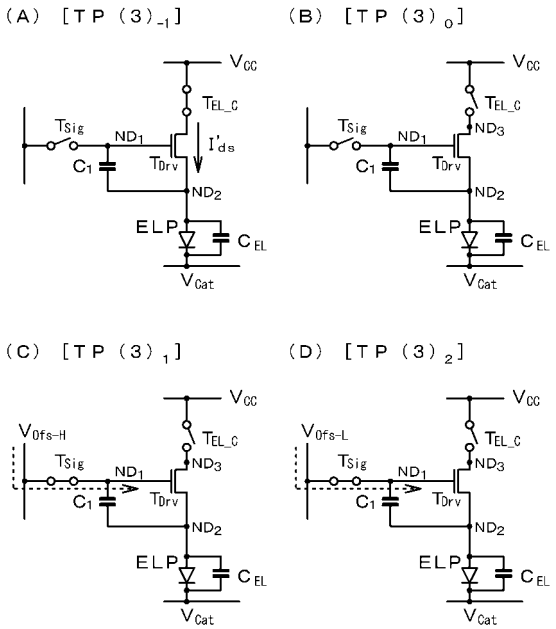
【図１３】

【図１３】［３Ｔｒ／１Ｃ駆動回路］



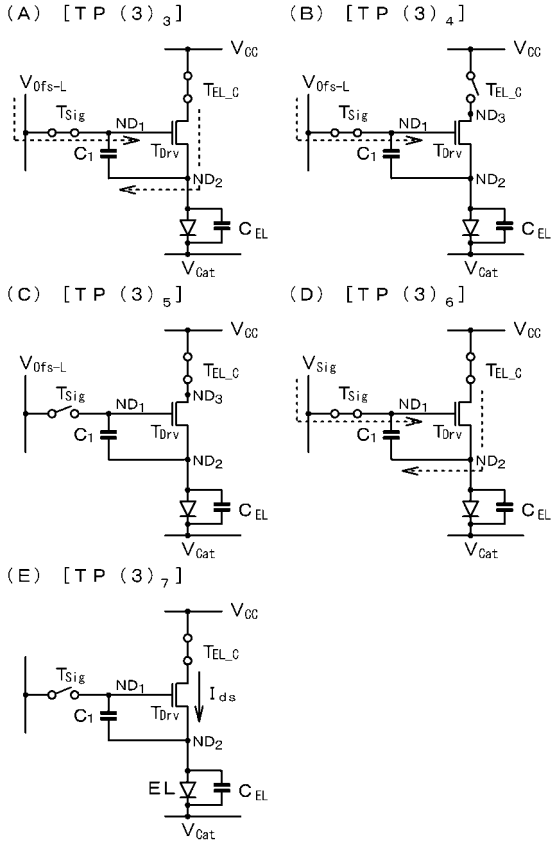
【図１４】

【図１４】［３Ｔｒ／１Ｃ駆動回路］



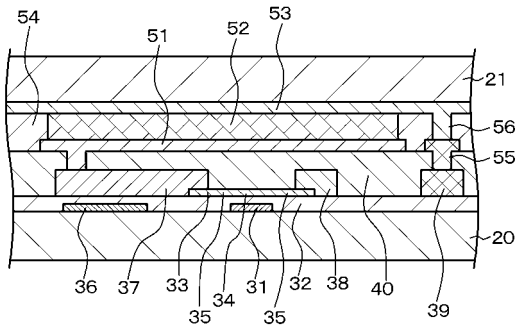
【図１５】

【図１５】［３Ｔｒ／１Ｃ駆動回路］



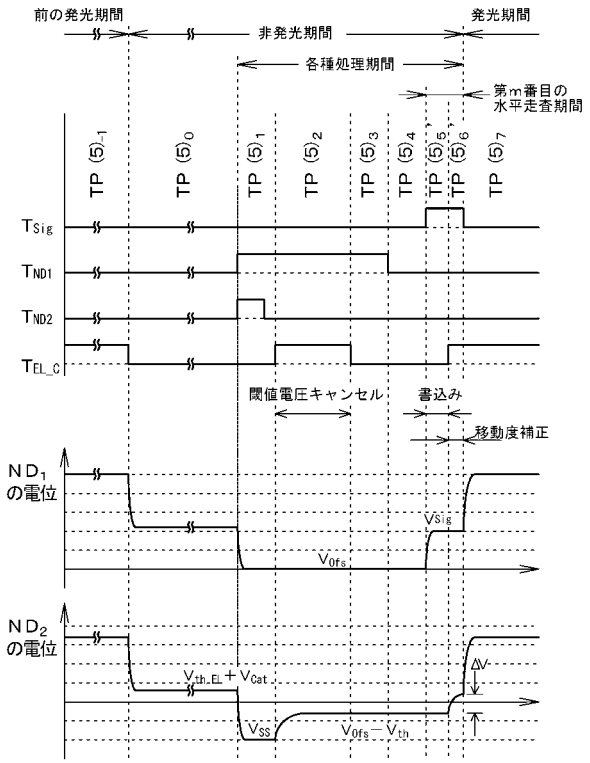
【図１６】

【図１６】



【図１７】

【図１７】［従来の５Ｔｒ／１Ｃ駆動回路］



フロントページの続き

(51)Int.Cl.	FI		テーマコード（参考）
	H05B 33/14	A	