

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 18 年 1 月 5 日 (2006.1.5)

【公開番号】特開 2003-229433 (P2003-229433A)

【公開日】平成 15 年 8 月 15 日 (2003.8.15)

【出願番号】特願 2002-347455 (P2002-347455)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

G 0 2 F 1/1368 (2006.01)

H 0 1 L 21/20 (2006.01)

【F I】

H 0 1 L 29/78 6 2 7 C

G 0 2 F 1/1368

H 0 1 L 21/20

H 0 1 L 29/78 6 1 2 B

H 0 1 L 29/78 6 1 3 A

H 0 1 L 29/78 6 1 7 J

【手続補正書】

【提出日】平成 17 年 11 月 11 日 (2005.11.11)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置及びその作製方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

同一の導電層からなるゲート電極を備えた第 1 の T F T と第 2 の T F T とを有し、
前記第 1 の T F T のゲート電極は端部がテーパ状であり、
前記第 2 の T F T のゲート電極は端部が垂直であることを特徴とする半導体装置。

【請求項 2】

同一の導電層によってゲート電極が形成される、第 1 の T F T と第 2 の T F T とを有する半導体装置の作製方法であって、

第 1 の露光手段によって第 1 のレジストマスクを形成し、

前記第 1 のレジストマスクを用いて、前記導電層の第 1 の領域をエッチングし、前記第 1 の T F T のゲート電極となる、テーパ状の端部を有するゲート電極を形成し、

前記第 1 の T F T のゲート電極を形成した後、第 2 の露光手段によって第 2 のレジストマスクを形成し、

前記第 2 のレジストマスクを用いて、前記第 1 の領域とは異なる前記導電層の第 2 の領域をエッチングし、前記第 2 の T F T のゲート電極となる、垂直な端部を有するゲート電極を形成することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 2 において、

前記第 1 の露光手段と前記第 2 の露光手段では、解像度が異なることを特徴とする半導体装置の作製方法。

【請求項 4】

同一の導電層によってゲート電極が形成される、第 1 の T F T と第 2 の T F T とを有する半導体装置の作製方法であって、

第 1 の露光手段によって第 1 のレジストマスクを形成 し、

前記第 1 のレジストマスクを用いて、前記導電層の第 1 の領域をエッチングし、前記第 1 の T F T のゲート電極を形成 し、

前記第 1 の T F T のゲート電極を形成した後、第 2 の露光手段によって第 2 のレジストマスクを形成 し、

前記第 2 のレジストマスクを用いて、前記第 1 の領域とは異なる前記導電層の第 2 の領域をエッチングし、前記第 2 の T F T のゲート電極を形成 し、

前記第 1 の露光手段と前記第 2 の露光手段では、解像度が異なることを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 3 または請求項 4 において、

前記第 1 の露光手段と前記第 2 の露光手段の一方は、等倍投影露光装置を用い、他方は、縮小投影露光装置を用いることを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 3 乃至請求項 5 のいずれか一項において、

前記第 1 の露光手段と前記第 2 の露光手段では、露光に用いる光の波長が異なることを特徴とする半導体装置の作製方法。

【請求項 7】

請求項 2 乃至請求項 6 のいずれか一項において、

前記第 1 のレジストマスクは、前記導電層の第 2 の領域を覆い、

前記第 2 のレジストマスクは、前記第 1 の T F T のゲート電極を覆っていることを特徴とする半導体装置の作製方法。

【請求項 8】

同一の導電層によってゲート電極が形成される、第 1 の T F T と第 2 の T F T とを有する半導体装置の作製方法であって、

第 1 の露光手段によって第 1 のレジストマスクを形成 し、

前記第 1 のレジストマスクを用いて、前記導電層の第 1 の領域をエッチングし、前記第 1 の T F T のゲート電極を形成 し、

前記第 1 の T F T のゲート電極を形成した後、前記第 1 の T F T の半導体活性層に、第 1 の不純物元素をドーピング し、

前記第 1 の不純物元素をドーピングした後、第 2 の露光手段によって第 2 のレジストマスクを形成 し、

前記第 2 のレジストマスクを用いて、前記第 1 の領域とは異なる前記導電層の第 2 の領域をエッチングし、前記第 2 の T F T のゲート電極を形成 し、

前記第 2 の T F T のゲート電極を形成した後、前記第 2 の T F T の半導体活性層に、第 2 の不純物元素をドーピング すること を特徴とする半導体装置の作製方法。

【請求項 9】

同一の導電層によってゲート電極が形成される、第 1 の T F T と第 2 の T F T とを有する半導体装置の作製方法であって、

第 1 の露光手段によって第 1 のレジストマスクを形成 し、

前記第 1 のレジストマスクを用いて、前記導電層の第 1 の領域をエッチングし、前記第 1 の T F T のゲート電極を形成 し、

前記第 1 の T F T のゲート電極を形成した後、前記第 1 の T F T の半導体活性層に、第 1 の不純物元素をドーピング し、

前記第 1 の不純物元素をドーピングした後、第 2 の露光手段によって第 2 のレジストマスクを形成し、

前記第 2 のレジストマスクを用いて、前記第 1 の領域とは異なる前記導電層の第 2 の領域をエッチングし、前記第 2 の T F T のゲート電極を形成し、

前記第 2 の T F T のゲート電極を形成した後、前記第 2 の T F T の半導体活性層に、第 2 の不純物元素をドーピングし、

前記第 2 の不純物元素をドーピングした後、前記第 1 の T F T の半導体活性層及び前記第 2 の T F T の半導体活性層に、第 3 の不純物元素をドーピングすることを特徴とする半導体装置の作製方法。

【請求項 1 0】

同一の導電層によってゲート電極が形成される、第 1 の T F T と第 2 の T F T とを有する半導体装置の作製方法であって、

第 1 の露光手段によって第 1 のレジストマスクを形成し、

前記第 1 のレジストマスクを用いて、前記導電層の第 1 の領域をエッチングし、前記第 1 の T F T のゲート電極を形成し、

前記第 1 の T F T のゲート電極を形成した後、第 2 の露光手段によって第 2 のレジストマスクを形成し、

前記第 2 のレジストマスクを用いて、前記第 1 の領域とは異なる前記導電層の第 2 の領域をエッチングし、前記第 2 の T F T のゲート電極を形成し、

前記第 2 の T F T のゲート電極を形成した後、前記第 1 の T F T の半導体活性層及び前記第 2 の T F T の半導体活性層に、不純物元素をドーピングすることを特徴とする半導体装置の作製方法。

【請求項 1 1】

請求項 8 乃至請求項 1 0 のいずれか一項において、

前記第 1 の T F T のゲート電極は、

前記導電層の前記第 1 の領域をエッチングし、第 1 の形状の導電層を形成し、

前記第 1 の形状の導電層を介して、前記第 1 の T F T の半導体活性層に、第 4 の不純物元素をドーピングし、

前記第 4 の不純物元素をドーピングした後、前記第 1 の形状の導電層をエッチングすることによって形成されることを特徴とする半導体装置の作製方法。

【請求項 1 2】

請求項 8 乃至請求項 1 0 のいずれか一項において、

前記第 1 の T F T のゲート電極は、

前記導電層の前記第 1 の領域をエッチングし、第 1 の形状の導電層を形成し、

前記第 1 の形状の導電層を介して、前記第 1 の T F T の半導体活性層に、第 4 の不純物元素をドーピングし、

前記第 1 の形状の導電層をエッチングして、第 2 の形状の導電層を形成し、

前記第 2 の形状の導電層を介して、前記第 1 の T F T の半導体活性層に、第 5 の不純物元素をドーピングし、

前記第 5 の不純物元素をドーピングした後、前記第 2 の形状の導電層をエッチングすることによって形成されることを特徴とする半導体装置の作製方法。

【請求項 1 3】

請求項 8 乃至請求項 1 2 のいずれか一項において、

前記第 1 のレジストマスクは、前記導電層の第 2 の領域を覆い、

前記第 2 のレジストマスクは、前記第 1 の T F T のゲート電極を覆っていることを特徴とする半導体装置の作製方法。

【請求項 1 4】

請求項 8 乃至請求項 1 3 のいずれか一項において、

前記第 1 の露光手段と前記第 2 の露光手段では、解像度が異なることを特徴とする半導体装置の作製方法。

【請求項 15】

請求項 14 において、

前記第 1 の露光手段と前記第 2 の露光手段の一方は、等倍投影露光装置を用い、他方は、縮小投影露光装置を用いることを特徴とする半導体装置の作製方法。

【請求項 16】

請求項 14 において、

前記第 1 の露光手段と前記第 2 の露光手段では、露光に用いる光の波長が異なることを特徴とする半導体装置の作製方法。

【請求項 17】

請求項 2 乃至請求項 16 のいずれか一項において、

前記第 1 の T F T と前記第 2 の T F T の半導体活性層を形成する半導体膜は、連続発振のレーザ光を用いたレーザアニールによって結晶化されることを特徴とする半導体装置の作製方法。