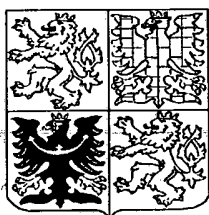


ČESKÁ
REPUBLIKA

(19)



ÚŘAD
PRŮMYSLOVÉHO
VLASTNICTVÍ

ZVEŘEJNĚNÁ PŘIHLÁŠKA VYNÁLEZU

(12)

(21) 1976-94

(13) A3

6(51)

H 03 L 7/081
H 03 K 5/13

(22) 22.12.93

(32) 23.12.92

(31) 92/994831

(33) US

(40) 13.09.95

(71) COMSTREAM CORPORATION, San Diego, CA, US;

(72) Goldenberg Yoav, Kiryat Haim, IL;
Gur Shimon, San Diego, CA, US;

(54) Způsob posuvu fáze a zařízení k provádění
tohoto způsobu

(57) Z časové vlny s předem stanovenou frekvencí se vytváří výstupní vlna, přičemž se odvodí digitální řídicí systém s hodnotou, měnící se v závislosti na relativní fázi vstupního signálu a má konstantní frekvenci vzhledem k výstupní vlně, časová vlna se několikrát diskrétně zpozdí a odvodí se několik vln s různými časovými pozicemi, z nich se jedna vybere v závislosti na velikosti digitálního řídicího signálu, čímž se získá výstupní vlna, načež se hodnota digitálního řídicího signálu znovu nastaví na předem stanovenou hodnotu vždy, když má výstupní vlna změněnou fázi vůči časové vlně o 360° z důvodu změny vztahu předbíhání/zpoždování fází výstupní a časové vlny. Zařízení pro změnu časové vlny s předem stanovenou frekvencí, ze které se odvozuje výstupní signál, obsahuje prostředky odvození digitálního řídicího signálu napojené na prostředky zpoždění časové vlny několika diskrétními zpožděními a na prostředky vynulování hodnoty digitálního řídicího signálu.

ZPŮSOB POSUVU FÁZE A ZAŘÍZENÍ K PROVÁDĚNÍ TOHOTO ZPŮSOBU

Oblast techniky:

Předkládaný vynález se obecně týká způsobu posuvu fáze a posouvačů fáze řízených signálem. Přesněji se týká posouvačů fáze obsahujících alespoň několik spožďovacích elementů připojovaných k výstupní svorce v závislosti na velikosti řídicího signálu.

Vynález se také týká signálových multiplexorů řízených alespoň některými signály a ještě přesněji takových multiplexorů, které jsou řízeny uvažovaným kódovaným signálem.

Dosavadní stav techniky:

Posouvače fáze řízené signálem jsou obvykle analogová zařízení obsahující proměnné reaktance jako jsou varaktory, které mají velikost řízenou amplitudou napětí. Takovéto posouvače fáze jsou často zabudovány v napětím řízených generátorech proměnlivé frekvence, stejně jako v zpětnovazebních smyčkách fázových závěsů. V takových případech se jako řídicí napětí přivádí pevné hodiny. Oscilátor s proměnnou frekvencí vytváří výstupní frekvenci a ta se přivádí zpátky na jeden ze vstupů fázového detektoru s tím, že druhý vstup je citlivý na vstupní frekvenci. Fázový detektor odvozuje chybové napětí, které je přivedeno na filtr smyčky, který je připojen k napětím řízenému oscilátoru s proměnnou amplitudou napětí, která řídí výstupní frekvenci oscilátoru. Zpětnovazební smyčky fázových závěsů se používají k zavěšení přijmače na vstupní frekvenci s nulovou frekvencí nebo fázovou chybou. V přijmačích citlivých na signály s různou fází, které reprezentují digitální data, tj. QPSK nebo BPSK signály, je demodulátor přijmače zavěšen na znakovou frekvenci s nulovou fázovou chybou. Takovéto zavěšení se obvykle provede v prvním nebo v druhém průchodu zpětnovazebnou smyčkou fázového závěsu.

Dříve používané analogové posouvače fáze a analogové zpětnovazební smyčky fázového závěsu měly nepříjemné vlastnosti všech analogových obvodů, tj. obtížnou opakovatelnost při výrobě, nízký zisk výroby, nepřesnost a potřebné přizpůsobení analogových částí k zbývajícím částem zařízení. Aby byly tyto problémy

odstraněny, byly vyvinuty digitální zpětnovazební smyčky fázových závěsů. Digitální zpětnovazební smyčka fázového závěsu citlivého na signály v základním pásmu, které mají být demodulovány, obsahuje analogovo-digitální převodník s jedním vstupem citlivým na tento signál. Převodník má druhý vstup citlivý na vzorkovací hodinový kmitočet mající proměnlivou frekvenci řízenou digitální zpětnovazební smyčkou fázového závěsu. Převodník vytváří vícebitový digitální výstupní signál mající proměnlivou hodnotu závislou na amplitudě signálu v základním pásmu, když se objeví vzorek odvozený od hodin. Signál v základním pásmu se vyskytuje v celém rozsahu hodnot z důvodu poruch při přenosu a při zpracování signálu mezi původním místem a místem zpětnovazební smyčky fázového závěsu. Normálně jsou během jednoho symbolu odebrány alespoň dva vzorky.

Proměnlivý digitální výstupní signál z převodníku postupuje do dekodéru symbolů a do generátoru chyb. Dekodér symbolů a chybový generátor odvozují výstupní datový signál reprezentující digitální hodnotu symbolu stejně tak, jako signál indikující fázovou chybu mezi signálem s proměnnou fází a vzorkovacími hodinami. Digitální signál reprezentující fázovou chybu postupuje do smyčky filtru časování symbolu, který následně řídí přímý digitální syntetizér mající digitální výstupní signál s hodnotami reprezentujícími amplitudy sinusového signálu. Přímý digitální syntetizér řídí digitálně-analogový převodník, který má výstup podobný sinusovému průběhu s hodnotami rovnými digitálním hodnotám odvozovaným syntetizérem. Sinusovému signálu podobný signál z digitálně-analogového převodníku vstupuje do dolní propusti. Přímé digitální syntetizéry jsou frekvenčně omezeny několika mega Herty, takže výstup dolní propusti má výrazně nižší frekvenci, než signál v základním pásmu vstupující do analogovo-digitálního převodníku. Aby byla zajištěna přijatelná vzorkovací frekvence pro analogovo-digitální převodník, je výstup dolní propusti předáván do zpětnovazební smyčky fázového závěsu, která násobí frekvenci. Tyto dřívější systémy jsou relativně složité, vyžadují analogovou zpětnovazební smyčku fázového závěsu s digitální zpětnovazební smyčkou fázového závěsu společně s digitálně-analogovým převodníkem a dolní propust.

Jiné dřívější digitální systémy pro demodulování signálů s proměnnou fází dodávaných do přijmačů zahrnovaly analogovo-digitální převodníky mající po řadě první a druhý vstupní vstup připojené na signál v základním pásmu a na stálý vzorkovací hodinový kmitočet. Analogovo-digitální převodník odvozoval digitální výstup mající hodnoty vyjadřující amplitudu signálu v základním pásmu vstupujícího do převodníku v okamžicích, kdy se objevovaly vzorkovací hodiny. K určení úrovně přesnosti výstupního signálu analogovo-digitálního převodníku, je interpolátor citlivý na výstup převodníku, kde nachází v kýžené okamžiky navzorkované hodnoty. Interpolátor je typ citlivý buďto na konečné nebo na nekonečné impulsy. Interpolátor poskytuje digitální výstup, který postupuje do procesoru časování symbolů, který má výstup, který upravuje koeficienty používané v interpolátoru. Procesor časování symbolů také poskytuje data reprezentující výstupní signály.

Další typ digitálního fázového závěsu vzorkuje amplitudu přijmaného signálu. Výsledné vzorky jsou zpracovány, aby z nich byl odvozen chybový řídicí signál pro frekvenci vzorkovaného zdroje. Řídicí signál chyby řídí frekvenci vzorkování zdroje tím, že volí jeden z několika předem stanovených dělicích faktorů pro zdroj konstantního hodinového kmitočtu. Tak, jak se mění chyba, mění se dělicí faktor a tak se vzorkovací frekvence mění o konečné, pevné hodnoty. Tento typ fázového závěsu má tu nevýhodu, že se nehodí pro vysoké frekvence vzorkování zdroje a nezajišťuje rozlišení vysokých frekvencí.

Podstata vynálezu:

Předmětem tohoto vynálezu je tedy nový a vylepšený způsob posuvu fáze řízeného signálem a zařízení pro uskutečnění tohoto způsobu.

Dalším předmětem tohoto vynálezu je popsat nový signálem řízený oscilátor s proměnnou frekvencí a popsat způsob odvozování vlny s proměnnou frekvencí citlivé na řídicí signál.

Nadto je cílem tohoto vynálezu popsat nový a vylepšený digitální fázový závěs a způsob digitálního zavěšování fáze vstupní frekvence a hodin.

Ještě další cíl tohoto vynálezu je popsat digitální fázový závěs obsahující digitálně řízený asynchronní posouvač fáze taktovaný pevným hodinovým kmitočtem.

A dalším cílem tohoto vynálezu je popsat digitální fázový závěs vhodný pro vysoké frekvence, který je relativně levný, protože obsahuje zdroj konstantní frekvence.

V souladu s prvním aspektem tohoto vynálezu, je jeho podstatou změna vlny hodinového signálu mající pevnou předem stanovenou frekvenci, ze které se odvozuje výstupní vlna obsahující odvozený digitální řídicí signál mající velikost, která se pohybuje v závislosti na relativní fázi vstupního signálu s konstantní frekvencí, což má za následek, že hodinová vlna má alespoň několik diskrétních spoždění tak, že je odvozeno alespoň několik vln majících rozdílné časové pozice, které jsou kopiemi hodinové vlny, kde se vybírá jedna z alespoň několika vln, které mají rozdílné časové pozice v závislosti na velikosti digitálního řídicího signálu, ze kterého se odvozuje výstupní vlna a znovu se nastaví hodnota digitálního řídicího signálu na předem stanovenou počáteční hodnotu a tak tedy výstupní vlna nepřetržitě mění fázi vzhledem k hodinové vlně o přibližně 360° z důvodu předbíhání/spožďování fází výstupní vlny a hodinové vlny.

Vynález je také zaměřen na způsob diskrétní změny fázového posuvu hodinové vlny jako funkce času, pokud možno o hodnoty v násobcích 360° tím, že převádí hodnotu požadovaného fázového posuvu pro časovou vlnu na signál mající alespoň několik diskrétních hodnot, které se mění jako funkce času tak, že zvyšují diskrétní hodnotu signálu o určitou hodnotu pro každou jednotku požadované změny fázového posuvu, zajišťuje alespoň několik diskrétních spoždovacích okamžiků pro časovou vlnu;

vybírá jednu z alespoň několika diskretních časových spoždění pro časovou vlnu v závislosti na diskretní hodnotě signálu tak, že existuje korespondence mezi diskretními spoždovacími časy, kterým se vztahuje hodinová vlna a měnícími se hodnotami diskretního signálu; spožďuje hodinovou vlnu o zvolený diskretní spoždovací čas, aby tak z ní mohla být odvozena spožděná hodinová vlna a znovu nastavuje diskretní hodnotu signálu na předem stanovenou hodnotu v závislosti na fázi spožděné hodinové vlny, která se mění o přibližně celistvé násobky 360° fáze časové vlny.

Tyto metody se provádí tak, aby se dosáhlo fázového zavěšení mezi vstupem s konstantní frekvencí s hodinovou vlnou, kde se diskretní spoždění realizuje pomocí: vzorkování amplitudy vstupu vzorkovací frekvencí dané zvolenou hodinovou vlnou, v závislosti na vzorkované amplitudě, ze které se odvozuje první údaj, který má hodnotu rovnou frekvenční chybě mezi vzorkovací frekvencí a vstupem s konstantní frekvencí; měněním frekvence hodinové vlny o hodnotu určenou hodnotou prvního údaje tak, že se integruje první údaj a z tohoto se pak odvozuje druhý údaj, který má hodnotu odpovídající fázové změně, která se má aplikovat a má jednu z několika posledních různých diskretních hodnot.

Vstup může obsahovat datové symboly, v tomto případě se vzorkování provádí alespoň jednou na symbol, aby se tak pro každý symbol odvodila vícebitová digitální reprezentace vzorkované amplitudy. Přednostně je diskretní hodnota příslušně zakódovaná a diskretní hodnota je znovu nastavena na nulovou hodnotu. Výše zmíněné metody se mohou provádět pomocí vhodného zařízení.

V souladu s jiným aspektem, zařízení pro změnu fázového posuvu časové vlny v závislosti na řídicím signálu vyjadřujícím fázovou změnu, která se má aplikovat na časovou vlnu obsahující obvod citlivý na hodinovou vlnu pro odvozování alespoň několika replik časové vlny, kde repliky mají jedna ke druhé rozdílné časové spoždění. Spojovací člen citlivý na fázovou změnu reprezentující signál spojuje zvolenou repliku na výstupní svorku jako funkci hodnoty řídicího signálu. Přístroj je začleněn ve smyčce fázového závěsu obsahující analogovo-digitální převodník

citlivý na symboly, které mají být vzorkovány převodníkem. Alespoň část symbolu má tendenci být znehodnocována. Převodník odvozuje vícebitový digitální signál reprezentující amplitudu jednoho ze symbolů v závislosti na vzorkované vlně odvozené v závislosti na zvolené replice na výstupní svorku. Odvozovač signálu citlivý na převodník odvozuje signály vyjadřující frekvenční chybu a fázovou korekci symbolů tak, jak je aplikována na převodník relativně k zvolené replice a odvozený signál fázové opravy je řídicí signál.

Odvozovač signálu přednostně integruje signál reprezentující frekvenční chybu odvozený z převodníku, aby odvodil signál reprezentující integrovanou frekvenční chybu z převodníku. Odvozovač signálů dále přednostně zahrnuje čítač citlivý na signál reprezentující integrovanou frekvenční chybu odvozenou z převodníku pro odvození signálu opravy fáze. Čítač je nulován do nulové hodnoty v závislosti na detekci zvolené repliky na výstupní svorce, která je změněna o celistvý násobek cyklu hodin.

Čítač přednostně odvozuje uvažovaný kódovaný řídicí signál mající M bitů pro řízení spojovacího členu a replika je odvozena obvodem obsahujícím multiplexor mající N signálových vstupů označených po řadě $0, 1, 2, \dots, (N-1)$ citlivých na hodiny mající spoždění přibližně $0, DT, 2DT, \dots, (N-1)DT$, kde DT jednotka časového spoždění. Multiplexor obsahuje $(N-1)$ bran, kde každá obsahuje : (a) první a druhý signálový vstup, (b) signálový výstup a (c) řídicí vstup citlivý na bit uvažovaného kódovaného signálu pro nasměrování signálu jednoho ze dvou signálových vstupů na signálový výstup jako funkce bitové hodnoty na řídicím vstupu. Signálové vstupy a signálové výstupy bran jsou připojeny navzájem. Vstupní svorky multiplexoru a výstupní svorka multiplexoru a řídicí vstupy bran jsou spojeny, aby odpovídaly M bitům řídicího signálu tak, že když se uvažovaná hodnota signálu změní od uvažované hodnoty reprezentující hodnotu o základu 10 od i k $(i+1)$, signál na výstupu multiplexoru se změní od signálu na vstupní svorce multiplexoru i na signál na vstupní svorce multiplexoru $(i+1)$, kde i je jeden z $0, 1, 2, \dots, (N-2)$.

Další aspekt tohoto vynálezu se týká zařízení pro změnu fázového spoždění časové vlny v závislosti na řídicím signálu vyjadřujícím změnu fáze, která se má provést s časovou vlnou. Přístroj obsahuje obvod připojený na časovou vlnu pro odvození alespoň několika replik časové vlny, které mají mezi sebou navzájem různé časové spoždění. Odvozovač citlivý na fázovou změnu reprezentující signál připojuje zvolenou repliku na výstupní svorku jako funkce velikosti řídicího signálu. Zařízení pro odvozování replik zahrnuje $(N-1)$ kaskádně zapojených elementů stejného časového spoždění označené jako $1, 2, \dots, (N-1)$ a obsahuje multiplexor s N vstupními svorkami označenými $0, 1, \dots, (N-1)$, kde vstupní svorka 0 je zapojena na hodiny a vstupní svorka k je zapojena na repliku od spožďovacího elementu k , kde k je mezi $1, 2 \dots (N-1)$. Multiplexor obsahuje další vstup připojený na řídicí signál a výstupní svorku, uvažovaný zakódovaný fázově posunutý signál. Multiplexor obsahuje pole $(N-1)$ bran, z nichž každá obsahuje: první a druhý signálový vstup, signálový výstup a řídicí vstup připojený na bit řídicího signálu uvažovaného zakódovaného signálu pro nasměrování signálu na jednoho ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu na řídicím vstupu.

Další aspekt vynálezu se týká zařízení pro změnu fázového posuvu časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která má být aplikována na časovou vlnu. Přístroj obsahuje obvod připojený na časovou vlnu pro odvození alespoň několika replik časové vlny, které mají mezi sebou navzájem různé časové spoždění. Odvozovač citlivý na fázovou změnu reprezentující signál připojuje zvolenou repliku na výstupní svorku jako funkce velikosti řídicího signálu. Přístroj je obsažen v oscilátoru s proměnnou frekvencí citlivou na frekvenci řídicího signálu. Integrátor připojený na frekvenci řízený signál odvozuje signál reprezentující fázovou změnu.

Přístroj pro změnu fázového posuvu časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která se má aplikovat na časovou vlnu také může obsahovat obvod připojený na

časovou vlnu pro odvozování alespoň několika replik časové vlny, kde repliky mají mezi sebou navzájem různé časové odstupy. Odvozovač citlivý na signál reprezentující fázovou změnu připojuje zvolenou repliku na výstupní svorku jako funkci velikosti řídicího signálu. Odvozovač obsahuje multiplexor mající výstupní signálovou svorku stejně jako N vstupních signálových svorek označených $0, 1, \dots, (N-1)$. Multiplexor je připojený na uvažovaný kódovaný signál mající M bitů tak, že $2^M = N$ a N je celé číslo větší než 2. Multiplexor obsahuje: $(N-1)$ takových, že každá se skládá z: první a druhé signálové vstupy, signálový výstup, a řídicí vstup připojený na bit uvažovaného zakódovaného signálu pro nasměrování jednoho ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu na řídicím vstupu. Signálové vstupy, signálové výstupy jsou a řídicí vstupy a M bitů je zapojeno dohromady tak, že když se hodnota uvažovaného signálu změní od uvažované hodnoty reprezentující hodnotu v základu 10 od i k $(i+1)$, signál na výstupní svorce se změní od signálu na vstupní svorce i k signálu na vstupní svorce $(i+1)$, kde je v rozmezí $0, 1, \dots, (N-2)$.

Odvozovač má při přepnutí v závislosti na fázové změně řídicího signálu tendenci vytvářet na výstupní svorce zákmity. Obvod připojený na výstupní svorku zamezuje odvozování zákmitů na výstupní svorce.

Další aspekt vynálezu se týká způsobu dosažení fázového zavěšení mezi vstupem s konstantní frekvencí a hodinami, které mají frekvenci mírně odlišnou od konstantní frekvence vzorkováním amplitudy vstupu vzorkovací frekvencí, která odpovídá vzorkované amplitudě, ze které se odvozuje první údaj, mající hodnotu rovnou frekvenční chybě mezi vzorkovací frekvencí a vstupem s konstantní frekvencí a mění frekvencí časové vlny o hodnotu danou hodnotou prvního údaje získanou integrováním prvního údaje, ze kterého se pak odvodí druhý údaj, který má hodnotu odpovídající fázovému posuvu, který se má provést na časové vlně. Změna fáze, která se má provést má jednu z alespoň několika diskrétních hodnot. Sousední hodnoty zmíněného fázového posuvu jsou od sebe přibližně stejně vzdáleny. Spoždění se provádí na časové vlně časem přímo

úměrným k zvolené diskretní hodnotě, aby se tak odvodily fázově posunuté hodiny.

Další aspekt vynálezu se týká způsobu diskretní změny fázového posuvu časové vlny jako funkce času odvozováním signálu majícího alespoň několik diskretně se měnících hodnot jako funkci času; zřízení alespoň několika diskretních spožďovacích časů pro časovou vlnu, citlivých na alespoň několik hodnot signálu, aby byla časová vlna podrobena alespoň několika ze zřízených diskretních spožďovacích časů, tak, aby existovala korespondence mezi diskretními spožďovacími časy, kterým je časová vlna podrobena a měnící se hodnotami signálu, aby tak, jak je časová vlna podrobena spožděním, byla diskretně posouvána její fáze a vytváří alespoň několik diskretních časových spoždění tak, že na časovou vlnu aplikuje alespoň několik kaskádně zapojených spožďovacích jednotek majících diskretní spožďovací časy. Přiměřený krok se provede změnou počtu připojených spožďovacích jednotek k časové vlně, takže tak, jak se mění hodnota signálu, jsou kaskádní spožďovací jednotky k časové vlně připojovány a odpojovány.

Další, přídavný aspekt vynálezu se týká zařízení pro posun fáze periodického průběhu v závislosti na velikosti řídicího signálu, kde je fázový posun vložen mezi zdrojovou výstupní svorku zdroje a druhou výstupní svorku. Přístroj obsahuje alespoň několik spožďovacích jednotek s diskretními časovými spožděními a řadič citlivý na velikost řídicího signálu. Řadič řídí připojování spožďovacích jednotek mezi výstupní svorku zdroje vln a druhou výstupní svorku tak, že s tím, jak se mění hodnota řídicího signálu, provádí se adekvátní změna v spožďovacím čase, která se děje vkládáním spožďovacích jednotek periodického signálu mezi výstupní svorkou zdroje vln a druhou výstupní svorkou. Spožďovací jednotky jsou navzájem kaskádně zapojeny a řadič reaguje na hodnotu řídicího signálu a tak řídí počet spožďovacích jednotek vložených mezi výstupní svorku zdroje a druhou výstupní svorku tak, že s tím, jak se mění hodnota řídicího signálu, provádí se adekvátní změna počtu spožďovacích jednotek vložených mezi výstupní svorky. 1, 2 ... N zmíněných

spožďovacích jednotek je spojeno tak, že jejich výstup je připojen ke zmíněné druhé výstupní svorce bez propojení skrz žádnou další zmíněnou spožďovací jednotku. Řadič řídí spojování mezi vstupními a výstupními svorkami spožďovacích jednotek a mezi výstupní svorkou zdroje a vstupní svorkou zmíněné spožďovací jednotky 1 tak, že v závislosti na řídicím signálu, který má hodnotu k , která vyjadřuje, že mezi výstupní svorkou zdroje a druhou výstupní svorkou má být zařazeno k spožďovacích jednotek. Vstupní svorka spožďovacího členu k je připojena k výstupní svorce zdroje bez propojení skrz žádnou zmíněných N jednotek. Vstupní svorka spožďovací jednotky j je připojena ke vstupní svorce spožďovací jednotky $(j-1)$, kde k je celé číslo mezi $2 \dots N$ a j je celé číslo mezi 2 a k .

Řadič přednostně zajišťuje spojení mezi spožďovací jednotkou k a $(k-1)$ před tím, než přeruší spojení mezi vstupem spožďovací jednotky $(k-1)$ a výstupní svorkou zdroje vln v závislosti na vloženém spoždění měnícím se od k ke $(k-1)$.

Vynález se také týká zařízení pro posuv fáze periodického průběhu v závislosti na hodnotě řídicího signálu, kde se fázový posun vkládá mezi výstupní svorku zdroje vln a druhou výstupní svorku. Přístroj obsahuje alespoň několik spožďovacích jednotek majících diskrétní spožďovací časy a z řadiče citlivého na velikost řídicího signálu. Řadič řídí spojování spožďovacích jednotek mezi výstupní svorkou zdroje vln a druhou výstupní svorkou tak, že s tím, jak se mění hodnota řídicího signálu, mění se adekvátně čas spoždění vložený mezi výstupní svorku zdroje vln a druhou výstupní svorkou; je použito N spožďovacích jednotek, protože existuje možnost N různých diskrétních časových spoždění. Řadič reaguje na hodnotu řídicího signálu a spojuje k z N spožďovacích jednotek za sebe mezi výstupní svorku zdroje vln a druhou výstupní svorku a rozpojuje zbývajících $(N-k)$ spožďovacích jednotek od k spojených spožďovacích jednotek.

V přednostní realizaci, dělí řadič N jednotek do několikačetných skupin a monotónně mění hodnotu k od (1) do P pro první skupinu P z N jednotek během prvního časového intervalu

a (2) potom od 1 do Q pro druhou skupinu Q jednotek v druhém časovém intervalu.

Řadič přednostně čítač mající P stavů, které jsou seřazeny od 1 do P. Odvozovač odvozuje řídicí signály indikující (1) ve kterém z P stavů se nachází čítač v první skupině během prvního časového intervalu a (2) ve kterém z Q stavů se nachází čítač druhé skupiny Q jednotek během druhého časového intervalu, kde Q není větší, než P.

Ještě další předmět tohoto vynálezu je popsat nový a vylepšený signálový multiplexor, který má alespoň několik vstupních svorek a který je citlivý na uvažovaný kódovaný signál pro spojení signálu na jedné z uvažovaných svorek na výstupní svorku.

Další, přídavný aspekt vynálezu je popsat signálový multiplexor, který má alespoň několik vstupních svorek a který citlivý na uvažovaný kódovaný signál tak, že existuje vzájemně jednoznačné přiřazení mezi hodnotami o základu 10 uvažovaného kódovaného signálu a signálem na zvolené vstupní svorce, který je spojen na výstupní svorku.

Výše zmíněné a některé další cíle, znaky a vylepšení tohoto vynálezu budou ozřejměny s pomocí následujících detailních popisů několika specifických realizací, obzvláště s pomocí přiložených výkresů.

Přehled obrázků na výkresech:

Obr.1 je částečně blokový a částečně obvodový diagram fázového závěsu obsahujícího digitálně řízený asynchronní posouvač fáze v souladu s jednou realizací vynálezu;

Obr.2 je blokový diagram preferované realizace multiplexoru z obr.1;

Obr.3 je blokový diagram jiné realizace asynchronního digitálně řízeného posouvače fáze v souladu s předkládaným vynálezem;

Obr.4 je schematický diagram spožďovací jednotky obsažené ve struktuře na obr.3;

Obr.5 je obvodový diagram řadiče z obr.3; a

Obr.6 je vývojový diagram sekvenceru z obr.5.

Příklady provedení vynálezu:

Na obr.1 je smyčka fázového závěsu připojená na fázově posunutý signál v základním pásmu s komponentami I a Q na přívodech 12 a 14. Signály na přívodech 12 a 14 jsou typicky zkreslené z důvodů přenosu a příjmu, které se dějí dříve, než se tyto signály objeví na přívodech a proto jsou amplitudy původních proměnných fází kanálů I a Q transformovány na signály mající rozsah amplitud mezi dvojicí úrovní na přívodech 12 a 14. Typická bitová, znaková nebo baudová rychlost pro signály na přívodech 12 a 14 je 20 MHz. Signály na přívodech 12 a 14 jsou po řadě předávány do analogovo-digitálních převodníků 16 a 18, které oba vytváří vícebitový digitální paralelní signál mající hodnotu úměrnou amplitudě signálu dodávaného do převodníků v okamžicích určených proměnnou vzorkovací frekvencí na vodiči 20. V obvyklých přijmačích obsahujících fázový závěs je vzorkovací frekvence dvakrát větší, než znaková rychlost signálů na přívodech 12 a 14, aby se mohly provést časné a pozdní vzorky, jak je to obvyklé.

Výstupní signály převodníků 16 a 18 jsou dodávány do digitálního datového dekodéru a chybového generátoru 22, kde se vytváří paralelní vícebitové datové a chybové výstupy na sběrnicích po řadě 24 a 26. Chybový signál na sběrnici 26 reprezentuje (digitálně) odchylku navzorkované fáze poskytované signálem na vodiči 20 vůči ideálnímu vzorkovacímu okamžiku.

Chybový signál na sběrnici 26 se předává do filtru smyčky časování znaků 28, aby se na sběrnici 30 objevil paralelní vícebitový řídicí signál vyjadřující frekvenční chybu příslušnou k chybovému signálu na sběrnici 26. Filtr smyčky časování symbolů 28 odvozuje jeden signál frekvenční chyby pro každý symbol na přívodech 12 a 14. Struktura převodníků 16 a 18, datový dekodér a chybový generátor 22 a filtr smyčky časování znaků 28 jsou běžné a nepotřebují žádný další popis nebo vysvětlování.

Signál frekvenční chyby generovaný filtrem smyčky časování znaků 28 na sběrnici 30 řídí frekvenci a fázi vzorkovacích hodin na vodiči 20. Na tomto konci je signál frekvenční chyby na sběrnici 30 převeden úplnou přičítačkou 32, což je účinně digitální integrátor na digitální signál fázové chyby. Bit přetečení signálu fázové chyby je předáván po vodiči 34 na vstup čítače v uvažovaném (přednostně Grayově) kódovém čítači 36, který má vícebitový paralelní výstup v uvažovaném kódu, který je přiveden na vstup výběr 38 multiplexoru 40. Multiplexer 40 obsahuje N vstupních signálových svorek, označených $0, 1, \dots, (N-2)$ a $(N-1)$. N signálových vstupních svorek multiplexoru 40 je připojeno na zdroj pevného hodinového kmitočtu 42 a na spožděné repliky tohoto signálu. Signálová svorka 0 multiplexoru 40 je přímo připojena na zdroj pevného hodinového kmitočtu 42, zatímco signálové vstupní svorky 1, 2, ... (N-2), (N-1) jsou připojené na repliky, které jsou po řadě spožděny o $\delta T, 2\delta T, \dots, (N-2)\delta T, (N-1)\delta T$, kde δT je čas spoždění.

Spožděné repliky dodávané na vstupní svorky 1, 2, ... (N-2), (N-1) jsou po řadě odvozeny od kaskádně spojených elementů 44.1, 44.2 ... 44.(N-2), 44.(N-1). V přednostní realizaci obsahuje každý ze spoždovacích elementů 44 dvojici kaskádně spojených invertujících zesilovačů; propagační spoždění kaskádně spojených zesilovačů je rovné časovému spoždění každého jednoho spoždovacího elementu. Celkový čas spoždění kaskádně zapojených elementů 44.1, 44.2, ... 44.(N-2), 44.(N-1) pro všechny možné spoždovací časy spoždovacích elementů převyšuje jeden cyklus hodin s pevnou frekvencí 42. V přednostní realizaci je $128 (2^7)$

vstupních signálových svorek multiplexoru 40, takže $N = 128$ a realizace obsahuje 127 spožďovacích elementů 44.

Multiplexor 40 má připojen digitální řídicí signál na vstup výběr 38 a dodává jednu ze spožděných replik na vstupních signálových svorkách 0, 1, 2 ... (N-2), (N-1) na výstupní svorku multiplexoru 46. Signál na svorce 46 je tedy časově spožděná replika hodinového kmitočtu s pevnou frekvencí zdroje 42. Spoždění je úměrné fázovému posuvu, na frekvenci hodin zdroje 42, dané velikostí digitálního řídicího signálu na svorce 38.

Kvůli zpětné vazbě se smyčkou fázového závěsu, vrací se výstup multiplexoru 40 na svorce 46 do vztahu "ve fázi" s fází hodin 42 v případě, že fáze hodin byla posunuta vzhledem sama k sobě o přibližně jeden celý cyklus, tj. 360° . Kvůli této zpětné vazbě je posouvač fáze obsahující multiplexer 40 a spožďovací elementy 44 asynchronní a není nutné, aby čas spoždění příslušící každému spožďovacímu elementu 44 zůstal absolutně neměnný. Čas propagace elementů 44 se tedy může měnit jako funkce napájecího napětí, teploty a výrobního procesu. V zásadě je frekvence hodin 42 více, než dvojnásobná, než frekvence znaků signálů na přívodech 12 a 14. To způsobuje, že fáze vlny na svorce 46 je v mírném monotónním náskoku o mnoho cyklů hodin 42. Příslušná změna ve vzorkovací frekvenci vytvářena mezi svorkou 46 k vodiči 20 pomocí obvodu blokujícího zákmity 48. Signál frekvenční chyby na sběrnici 30 se skrz úplnou přičítačku 32 mění na signál fázové chyby mající bit přetečení připojený na vodič 34. Po mnoha cyklech hodin 42 je odvozena inkrementální změna v signálu fázové chyby úplnou přičítačkou 32, která má za následek monotónní změnu fáze vstupního signálu, který je dodáván na svorku 38 multiplexoru 40.

Vzorkovací hodiny spojené ze svorky 46 na přívod 20 způsobují konečnou změnu ve výstupu filtru 28 na sběrnici 30. To má za následek změny ve výstupu úplné přičítačky 34 a na vstupní signál na vstupu výběr 38 multiplexoru 40. Dokonce i když není žádná změna v signálu frekvenční chyby odvozeného z filtru smyčky 24, výstup úplné přičítačky nebo integrátoru 32 se mění, protože

signál frekvenční chyby odvozený z filtru smyčky má konečnou, nenulovou hodnotu. Tak se tedy fáze repliky hodin na svorce 46 monotónně mění pomalu během mnoha cyklů hodin 42. Každá fázová změna se děje o diskrétní hodnotu, která je ve vztahu k hodnotě signálu dodávaného na vstup 38 a k spožďovacím časům přidruženým k spožďovacím elementům 44. Fáze výstupu 46 zůstává konstantní ve vztahu k fázi hodin 42 po mnoho cyklů hodin, dokud se neobjeví změna ve velikosti signálu generovaném čítačem v Grayově kódu 36 a připojeným ke vstupu 38 multiplexoru 40.

V závislosti na fázi hodin se replika na svorce 46 otáčí o 360° , tj. o přibližně jeden cyklus hodin 42 a čítač v Grayově kódu 36 je nastaven na 0. V závislosti na tom, že čítač 36 je vynulován, je vstup 38 multiplexoru 40 nastaven na 0, což má za následek, že se hodiny na signálové vstupní svorce multiplexoru 40 přenesou na výstupní svorku 46. Výstup multiplexoru je tak tedy ve fázi s výstupem hodin 42, což umožňuje, aby byl zahájen nový cyklus fázového posuvu.

Kdykoliv je multiplexor 40 přepnut, může se na výstupní svorce 46 objevit zákmit. Je velmi důležité, aby se tento zákmit nedostal na svorku 20. Zákmit blokující obvod 48, který má takovýmto zákmitům zamezit, obsahuje hradla NEBO 50, klopný obvod 52 a spožďovací element 54. Vstup hradla NEBO 50 je připojen přímo na výstup 46 multiplexoru 40, zatímco výstup hradla NEBO je připojen na hodinový vstup klopného obvodu D; vstup klopného obvodu D je napojen na konstantní úroveň binární 1. Hodinové pulsy na přívodu 20 jsou připojeny na hodinový vstup čítače v Grayově kódu 36, takže čítač v Grayově kódu čítá náběžné hrany hodinových pulsů. Klopný obvod 52 obsahuje Q a non Q výstupní svorky po řadě připojené k druhému vstupu hradla NEBO 50 a k asynchronnímu nulovacímu vstupu R klopného obvodu 52 přes spožďovací element 54. Spožďovací element 54 má čas spoždění větší, než čas požadovaný na multiplexoru 40, aby vyprodukoval fázovou změnu na výstupní svorce 46 v závislosti na změně na hodnotě signálu na vstupu 38; delší čas se zde vztahuje k času propagace multiplexoru.

V závislosti na náběžné hraně vytvořené na výstupní svorce 46 multiplexoru 40 je odvozena hradlem NEBO 50 náběžná hrana. Náběžná hrana vytvořená hradlem NEBO 50 aktivuje klopný obvod 52 tak, že se výstup Q změní ze stavu 0 do stavu 1, což má za následek, že hradlo NEBO 50 je nuceno klopit se do stavu 1. Výstup hradla NEBO 50 zůstává ve stavu 1 po čas delší je propagační doba multiplexoru. Po vypršení spoždění daného spožďovacím elementem 54, přechod z 1 do 0 na výstupu elementu 54 vynuluje klopný obvod 52. Když je klopný obvod 52 nastaven do počátečního stavu, výstup hradla NEBO 50 kopíruje přechody na výstupní svorce 46 multiplexoru 40. Vnitřní spožďovací zařízení elementu 54 ukončí nulování klopného obvodu 52 tak, že vyprodukuje přechod z 0 do 1 na výstupu elementu 54.

Výstup hradla NEBO 50 je připojen na přívod 20, což způsobí, že signály na přívodech 12 a 14 jsou vzorkovány analogovo-digitálními převodníky 16 a 18 dvakrát během každé znakové periody. Navíc je výstup hradla NEBO 50 přiveden na jeden vstup detektoru fázové změny 56, který má druhý vstup připojen přes spožďovací element 58 na hodiny 42. Spožďovací element 58 má čas spoždění rovný času propagace multiplexoru plus čas propagace hradla NEBO 50. Když se objeví změna v předbíhání/spožďování fází náběžných hran na dvou vstupech detektoru 56, detektor vydá na výstup 60 puls; tento puls je přiveden v nulovací vstup čítače v Grayově kódu 36. Detektor 56 a s ním spojené obvody je jednoduché detektory fázového posunu přibližně $n \times 360^\circ$ (kde n je celé číslo včetně 1) vlny na svorce 46 vzhledem k výstupní vlně časového zdroje 42.

Aby se zabránilo zablokování čítače v Grayově kódu 36 v stavu 0, detektor 56 je uzpůsoben tak, že nevydá druhý výstupní puls okamžitě po tom, co vydá první výstupní puls a ještě o nějakou dobu navíc, dokud není signál na výstupní svorce 46 adekvátně fázově posunut. Tohoto se dosahuje potlačením výstupu detektoru 56, když má výstup čítače 36 hodnotu 0 a hodnoty příslušné několika stupni nad 0° . Na tomto konci je výstup detektoru 56 spojen skrz hradlo (není zobrazeno) a výstup čítače 36 je předáván do detektoru (není zobrazeno), který dodává do

hradla blokovací signál, když je výstup čítače v rozsahu příslušícímu hodnotám fázového posuvu hodin 42 od 0° až do 340° pro nejhorší případ. Protože bitové rychlosti signálů na přívodech 12 a 14 se dají považovat za konstantní na hodnotě několika kHz (např. 7 kHz), která je nižší, než je frekvence hodin 42, fázová změna na výstupu 46 multiplexoru 40 se vždy zvyšuje stejným směrem vzhledem k hodinám 42, takže detektor 56 nemůže poskytnout puls na vodič 60 jako výsledek nulového fázového rozdílu mezi výstupem hodin 42 a signálem na svorce 46.

V přednostní realizaci je multiplexor 40 připojen na uvažovaný signál v Grayově kódu s M bity, kde $N = 2^M$; N je celkový počet 0, 1, 2, ... (N-1) vstupů multiplexoru od spožďovacích elementů 44. Uvažované kódované signály jsou žádoucí, protože jenom binární hodnota signálu se mění pro každou změnu jedné číslice v základu 10. V závislosti na změně jedné binární hodnoty v signálu na vstupu 38 zvolí multiplexor 40 progresivní větší nebo menší signál na jednom ze svých 0, 1, 2, ... (N-2), (N-1) vstupů.

Multiplexor 40 v podstatě obsahuje pole (N-1) bran, z nichž každé má dva signálové vstupy (A a B) a řídicí vstup (S) připojený na binární úroveň pro určení, která ze dvou vstupů se má přenést na výstup. Hradla jsou v poli seskupena ve stromu tak, že řádek 0 stromu má N/2 bran, řádek 1 stromu má N/4 bran, řádek 2 stromu má N/8 bran a řádek r má $N(2^{-(r+1)})$ bran.

Signálové vstupy bran v řádku 0 jsou připojeny k signálovým vstupním svorkám multiplexoru tak, že liché brány v řádku 0 mají vstupy, které jsou položeny podle vstupních svorek multiplexoru, zatímco mezi zbývajícimi branami řádku 0 a svorkami signálových vstupů je provedeno přímé spojení. Výstupy bran v řádku 0 jsou podobným způsobem přivedeny na vstupy sousedních bran A a B v řádku 1.

V podstatě multiplexor při směrování N vstupních signálů na výstupní svorku postupuje tak, že vstupy A a B brány k (kde k je liché celé číslo od 0 do $(N/2 - 2)$) v řádku 0 jsou připojeny tak,

aby odpovídaly signálům na signálových vstupních svorkách $2k$ a $(2k+1)$ multiplexoru, zatímco vstupy A a B brány $(k+1)$ v řádku 0 jsou připojeny tak, aby odpovídaly signálům na signálových vstupních svorkách $(2k+3)$ a $2(k+1)$. Vstupy A a B brány j (kde j je liché celé číslo od 0 do $N2^{-(r+1)}-2$) v řádku $(r+1)$ jsou připojeny tak, aby odpovídaly signálům na signálových výstupních svorkách bran $2j$ a $(2j+1)$ řádku r , zatímco vstupy A a B brány $(j+1)$ v řádku $(r+1)$ jsou připojeny tak, aby odpovídaly signálům na výstupních svorkách bran $(2j+3)$ a $2(j+1)$ v řádku r , kde r je postupně 0 až $(M-1)$ a je posupně 0, 1, 2, ... $N(2^{-r-1})$. Speciální pole multiplexoru umožňuje rozložení a směřování výstupů ze směrovacích elementů 44 do multiplexoru 40 přímo a mezi brány v multiplexoru s žádnými dalšími propojovacími cestami, takže je možné dosáhnout stejného spoždění pro všechny cesty skrz multiplexor s dobrou přesností.

Řídící vstupy bran v řádku 0 jsou připojeny na nejnižší významový bit z čítače v Grayově kódu 36, řídící vstupy bran v řádku 1 jsou připojeny na nejbližší vyšší bit k nejnižšímu významovému bitu z čítače 36, atd., takže řídící vstup do poslední brány v posledním řádku $(M-1)$ je připojen na nejvyšší významový bit z čítače 36. Takže v závislosti na změně uvažovaného kódovaného signálu o základě 10 se mění stav všech bran pouze v jednom řádku stromu.

Zjednodušená verze multiplexoru 40 připojená na výstup zdroje pevného hodinového kmitočtu 42 a sedm spožděných replik tohoto signálu a výstup čítače v Grayově kódu 36 je zobrazeno na obr.2. Na obr.2 řídí pevné hodiny 42 kaskádně spojené elementy 44.1, 44.2 ... 44.7. Výstup hodin 42 je přiveden na signálovou vstupní svorku 0 multiplexoru 40, zatímco výstupy spoždovacích elementů 44.1, 44.2 ... 44.7 jsou po řadě přivedeny na signálové vstupní svorky 1, 2, ... 7 multiplexoru. Pro tuto zjednodušenou situaci na obr.2 obsahuje multiplexor 40 pole sedmi bran, sestavených do tří řádků tak, že řádek 0 (první řádek) obsahuje čtyři brány, řádek 1 (druhý řádek) obsahuje dvě brány a řádek 2 (třetí, tedy poslední řádek) obsahuje jednu bránu. Tedy řádek 0

obsahuje brány 70.11, 70.12, 70.13 a 70.14, řádek 1 obsahuje brány 70.21 a 70.22 a řádek 2 obsahuje bránu 70.31.

Každá z bran 70 má dvě signálové vstupní svorky A a B, řídicí vstupní svorku S a výstupní svorku. Pokud má signál na svorce S binární hodnotu 0, je signál A přenesen na výstup svorku brány; pokud má signál S binární hodnotu 1, je na výstupní svorku přenesen signál B. Vstupy A a B brány 70.11 jsou po řadě připojené k signálům na vstupních svorkách multiplexoru 0 a 1, zatímco vstupy A a B brány 70.12 jsou po řadě připojeny na signály na vstupních signálových svorkách multiplexoru 3 a 2. Podobný vztah existuje pro vstupy A a B vstupních svorek zbývajících bran v řádku 0 tak, že vstupy A a B brány 70.13 jsou připojeny na signály na signálových vstupních svorkách 4 a 5 multiplexoru, zatímco vstupy A a B brány 70.14 jsou po řadě připojeny na signálové vstupní svorky multiplexoru 7 a 6. Řídicí vstupy S bran 70.11-0.14 jsou řízeny paralelně nejméně významným bitem výstupu čítače v Grayově kódu 36.

Řídicí vstupy S bran 70.21 a 70.22 v řádku 1 jsou řízeny paralelně druhým nejméně významným bitem výstupu čítače v Grayově kódu 36. Vstupy A a B brány 70.21 jsou po řadě připojeny k výstupům bran 70.11 a 70.12, zatímco vstupy A a B brány 70.22 jsou po řadě připojené k výstupům bran 70.14 a 70.13.

Vstup řídicího signálu S brány 70.31 v řádku 2 je připojen na nejvyšší významový bit výstupu signálu v Grayově signálu. Vstupy A a B brány 70.31 jsou po řadě připojeny k výstupům multiplexoru 70.21 a 70.22. Pro zjednodušenou situaci na obr.2 se výstup multiplexoru odvozuje od brány 70.31.

Za chodu se pro každou změnu jednoho bitu v signálu v Grayově kódu připojeného k branám 70 provede jedno-kroková změna čísla na vstupních svorkách multiplexoru procházejícího na výstup multiplexoru. Například pokud na hradla 70 přivedena hodnota 000, výstup hradla 70.31 je signál na signálové vstupní svorce 0 multiplexoru. V této situaci jsou všechny brány 70 aktivovány tak, že signál na jejich vstupech A je předán na

jejich výstup, takže signál na vstupní svorce 0 postupuje skrz hradlo 70.11, 70.21 a 70.31 na výstup multiplexoru. Pokud se signál v Grayově kódu změní z 000 na 001, je signál na vstupní svorce multiplexoru 1 předán na výstup brány 70.31 přes brány 70.11 a 70.21. Pokud se signál v Grayově kódu změní na 011, je na výstup multiplexoru skrz brány 70.12, 70.21, a 70.31 předán signál na vstupní svorce 2. Pokud se signál v Grayově kódu změní na 010, je signál na vstupní svorce multiplexoru 3 předán skrz brány 70.12, 70.21 a 70.31 na výstup multiplexoru. V případě, že je signál v Grayově kódu inkrementován ze stavu 010 do 110, je signál na vstupní svorce 4 předán skrz brány 70.13, 70.22 a 70.31 na výstup multiplexoru. Pokud má signál v Grayově kódu hodnotu 111, je signál ze vstupní svorky 5 předáván skrz brány 70.13, 70.22 a 70.31 na výstup multiplexoru. Pokud má signál v Grayově kódu hodnotu 101, je signál na vstupní svorce multiplexoru předáván skrz brány 70.14, 70.22 a 70.31 na výstup multiplexoru. Konečně, pokud má signál v Grayově kódu hodnotu 100, je na výstupní svorku multiplexoru předáván skrze brány 70.14, 70.22 a 70.31 signál na vstupní svorce 7 multiplexoru. Na výstupu multiplexoru se tedy postupně objevují signály na jeho vstupních svorkách v závislosti na změnách jednotlivých bitů Grayova kódu, které jsou jako řídicí signály dodávány do bran 70. Protože se v Grayově kódu mění pouze v jeden okamžik pouze jeden bit, změní se v jeden okamžik pouze brána v jedné řadě.

Digitální posouvač fáze na obr.1 vyžaduje obvod blokující zákmity 48. Z mnoha důvodů je žádoucí úplně zamezit možnosti vzniku zákmítů a tedy odstranit obvod blokující zákmity 48. Takový digitálně řízený asynchronní posouvač fáze 198 je zobrazen na obr.3. Posouvač fáze 198 nahradí celý digitální posouvač fáze na obr.1 ve smyčce fázového závěsu přijmače. Přijmač na obr.1 je modifikován tak, že je vypuštěn čítač v Grayově kódu 36, takže posouvač fáze 198 je řízen výstupem úplné přičítanky 32 tak, že vstup příkazu posunu řídicí jednotky posouvače fáze 198 se mění s tím, jak se mění výstup úplné přičítanky.

Posouvač fáze 198 může být považován za oscilátor s proměnnou frekvencí a fází řízený δf signálem odvozeným od

filtru smyčky 28 podobným způsobem, jako digitální posouvač fáze z obr.1 pracuje v závislosti na frekvenci výstupního řídicího signálu δf odvozeného z filtru smyčky 28.

Zdroj hodin s proměnnou fází zobrazený na obr.3 zahrnuje N spožďovacích jednotek 200.1, 200.2, ... 200.(k-1), 200.(k), 200.(k+1) ... 200.(N). Zvolený počet (i) spožďovacích jednotek 200 je spojeno kaskádně za sebou a dále pomocí spínačů 202 a 204 se zdrojem pevného kmitočtu a fázových hodin 208. Stav spínačů 202 a 204 jsou řízeny řídicí jednotkou 206, aby odpovídaly zdroji pevného kmitočtu a fázovým hodinám 208. Celkem je na diagramu N spínačů 202 a N spínačů 204 s tím, že jeden ze spínačů je přidružen k jiné spožďovací jednotce 200. Spínače 202.1 a 204.1 patří k spožďovací jednotce 200.1 spínače 202.2 a 204.2 patří k spožďovací jednotce 200.2, spínače 202.(k) a 204.(k) patří k spožďovací jednotce 200.(k), atd. Výstup spožďovací jednotky 200.1 je považován za výstup s "nulovým" spožděním. Spínače 202 připojují různé spožďovací jednotky 200 navzájem do série, zatímco spínače 204 selektivně kopírují vstupy spožďovacích jednotek na výstupní svorku zdroje hodinového kmitočtu 208. Spínače 202 a 204 jsou aktivovány řídicí jednotkou 206 tak, že spínače sdružené s příslušnou spožďovací jednotkou jsou aktivovány při sestavování před módem zastavení.

Na počátku jsou všechny spínače 204 ve stavu sepnuto a všechny spínače 202 ve stavu rozepnuto. Řídicí jednotka reaguje na řídicí signál posun dodávaný do ní z výstupu úplné přičítačky 32 (obr.1) a dále dodávané do náběžné hrany výstupu hodin 208, aby byly spínače 202 a 204 tak, aby při náběžné hraně prvního následujícího hodinového pulsu po prvním signálu posun, změnily spínače 202.1 a 204.1 změnily svůj stav na sepnuto spínač 202.1 a rozepnuto spínač 204.1. Protože všechny spínače 204 (a dále spínač 204.2) jsou sepnuty, objeví se sestavení před operací. Při náběžné hraně prvního hodinového pulsu následujícího po druhém pulsu posun přicházejícího do řídicí jednotky 206, se spínače 202.2 a 204.2 po řadě sepnou a rozepnou. Operace pokračuje tak, že spínače 202.(k) a 204.(k) se po řadě sepnou a rozepnou při náběžné hraně prvního hodinového pulsu následujícího po tom, co

přijde do řídicí jednotky 206 puls posun k. Řídicí jednotka je znovu nastavena na 0, aby se znovu inicializoval dříve zmíněný počáteční stav, v závislosti na vynulovaném výstupu detektoru fázové změny 56. Spínače 202, jakmile jsou jednou sepnuty, zůstávají sepnuty, zatímco spínače 204, jakmile jsou jednou rozepnuty, zůstávají rozepnuty, dokud není řídicí jednotka 206 vynulována výstupem detektoru 56, což se stane, když se vlna na výstupní svorce 210 posunula o trochu víc, než o jeden cyklus frekvence hodin 208, tak jak se objevuje na výstupní svorce hodin 212.

V počátečním podmíněném stavu zařízení na obr.3 je v obvodu aktivní jedna spožďovací jednotka 200.1, takže je vytvářen mírný, konstantní fázový posun vlny ze zdroje 208 mezi výstupní svorkou 212 zdroje a výstupní svorkou 210. Jakmile přijde do řídicí jednotky 206 puls posun 1, je vloženo spoždění spožďovací jednotky 200.2 a fáze zdroje hodin 208, tak jak je přenášena na svorku 210 se přiměřeně změní.

Jakmile přijde k-tý puls posun do řídicí jednotky, jsou vložena mezi výstup pevných hodin 208 a svorku 210 spoždění spožďovacích jednotek 200.1, 200.2, ..., 200.(k) a 200.(k+1), čímž se vytvoří fázový posuv o asi $(k+1)\delta T$, kde δT je přibližně rovné spoždění každé spožďovací jednotky 200. Spožďovací časy jednotek 200 jsou přibližně sobě navzájem rovné, ale ne přesně, z důvodů tolerancí při výrobě a odchylek, které se objevují ve spožďovacích jednotkách za chodu. Celkový čas spoždění spožďovacích jednotek 200.1 - 200.(N) je o trochu větší, než jedna perioda zdroje pevného hodinového kmitočtu 208. Ve většině případů je řídicí jednotka 206 nulována výstupem detektoru 56, dříve, než je aktivován spínač 202.(N) ze svého normálně rozepnutého do svého normálně sepnutého stavu a dříve, než je spínač 204.(N) aktivován ze svého normálně sepnutého do normálně rozepnutého stavu.

Nyní bude proveden popis obr.4, což je schematický diagram jedné spožďovací jednotky 200.(k) z kaskády spožďovacích jednotek 200.1 - 200.(N). Spožďovací jednotka 200.(k) obsahuje hradla NEBO

213 a 214, jejichž výstupy jsou přivedeny na vstupy hradla A_SOUČASNĚ 215. (Většinou jsou hradla 213 - 215 na jednom integrovaném obvodu NEBO - A_SOUČASNĚ hradel; všechny spožďovací jednotky na obr.1 a 3 jsou integrované obvody na polovodičových čípech.) Hradlo A_SOUČASNĚ 215 má výstupní svorku 216 připojenou přímo na vstup hradla NEBO spožďovací jednotky 200.(k-1) korespondující s podobným vstupem hradla NEBO 214 spožďovací jednotky 200.(k). Podobně je jeden vstup hradla NEBO 214 spožďovací jednotky 200.(k) připojen na výstupní svorku spožďovací jednotky 200.(k+1) korespondující s výstupní svorkou 216 spožďovací jednotky 200.(k+1). Hradla NEBO 213 a 214 jsou řízeny komplementárními verzemi signálu na svorce 228, který se odvozuje z výstupu řídicí jednotky 206 příslušícímu spožďovací jednotce 200.(k). Tyto komplementární vstupy vlastně realizují symbolické spínače 202.(k) a 204.(k) z obr.3, takže vstupy NEBO hradel 213 a 214 po řadě implementují spínače 204.(k) a 202.(k). Signál na svorce 228 se předává přímo na vstup NEBO hradla 214 a na vstup hradla 213 přes invertor 218. Druhý vstup hradla NEBO 213 je připojen na výstup hodin 208.

Propagační spoždění NEBO hradel 213 a 214 v kombinaci s propagačním spožděním hradla A_SOUČASNĚ 215, zajišťuje spoždění jednotky 200.(k) mezi výstupní svorkou 217 spožďovací jednotky 200.(k+1) a vstupem do spožďovací jednotky 200.(k-1) na svorce 216. Podobné propagační spoždění zajišťuje spožďovací jednotka 200.(k) pro hodiny 208 mezi vstupem hradla NEBO 213 a svorkou 216. Struktura hradel 213-215, stejně jako hradel NEBO-A_SOUČASNĚ zajišťuje symetrické časy spoždění pro náběžné i sestupné hrany pulsů dodávaných do spožďovací jednotky 200.(k).

Pokud má signál z řídicí jednotky 206 na svorce 228 binární hodnotu 0, vydává hradlo NEBO 213 na výstupu binární 1, která povoluje, aby hradlo A_SOUČASNĚ 215 bylo citlivé na změny na výstupu hradla NEBO 214. Výstupy hradel 213 a 214 jsou tedy necitlivé na pulsy ze zdroje hodinového kmitočtu 208. Za těchto podmínek hradlo NEBO 214 reaguje na přechody z binární 1 do 0 na výstupu hradla A_SOUČASNĚ spožďovací jednotky 200.(k+1), který koresponduje s výstupem 216 hradla A_SOUČASNĚ 215. Zatímco je

tedy úroveň signálu na svorce 228 spožďovací jednotky 200.(k) binární 0, jsou přechody z binární 0 na binární 1 na výstupu spožďovací jednotky 200.(k+1) propagovány na výstup 216 hradla A_SOUČASNĚ 215 a na vstup spožďovací jednotky 200.(k-1) s časem spoždění rovným času spoždění spožďovací jednotky 200.(k).

Naopak, v závislosti na tom, kdy je úroveň na svorce 228 ve stavu binární 1, je výstup hradla A_SOUČASNĚ 215 replikou signálu ze zdroje hodinového kmitočtu 208. To je proto, že hradlo 214 je nastaveno na hodnotu binární 1, když je výstup řídicí jednotky ve stavu binární 1, aby tak povolil hradlu A_SOUČASNĚ 215, aby bylo citlivé na přechody na výstupu hradlo NEBO 213 a aby zabránil přenášení přechodů v signálu na svorce 217 skrz hradlo NEBO 214 a do hradla A_SOUČASNĚ 215. Za těchto podmínek je výstup hradla NEBO 213 replikou výstupu hodin 208. Proto je výstup 216 hradla A_SOUČASNĚ 215 překlopen do stavu binární 1 při úrovni binární 1 ze zdroje hodin 208. Pulsy binární 1 se na svorce 216 objevují v době, která je spožděná od výskytu hodinových pulsů na vstupu hradla 213 po propagační době spožďovací jednotky 200.(k).

Nejpřímochařejší přístup k implementaci řídicí jednotky 206 je zajistit samostatné řízení článku pro každé spožďovací články 200.1-200.(N). Protože spožďovacích jednotek je velké množství, číslo N nebývá hodnoty jako např. 64, 128 nebo 256, klade tento přístup velké nároku na množství hardware-u. Aby se snížilo množství hardware-u na snesitelné množství, jsou spožďovací jednotky 200.1-200.(N) rozděleny do skupin, kde každá skupina obsahuje stejné množství spožďovacích jednotek. V speciálně popisované realizaci je použito v každé skupině 16 spožďovacích jednotek a při celkovém počtu čtyř skupin je tedy použito $N = 64$.

Spožďovací jednotky 200 jsou v jednotlivých skupinách aktivovány postupně, počínaje spožďovací jednotkou s nejmenším číslem postupně až k jednotce s nejvyšším pořadovým číslem ve skupině. Například v první skupině jsou tedy postupně spínány, vkládány a rozpínány spínače 202.1-202.16. Zatímco jsou spínače 202.1-202.16 a 204.1-204.16 postupně aktivovány, jsou zbývající spínače příslušící k spožďovacím jednotkám 200.17-200.(N) také

postupně rozpínány a spínány. Operace spínačů spožďovacích jednotek 200.17-200.(N), zatímco pracují spínače spožďovacích jednotek 200.1-200.16, nemá žádný efekt na spoždění vkládané mezi svorky 212 a 210, protože spínač 200.16 se rozezne během přechodů ve stavech spínačů 202.1-15 a 204.1-15. Když je spínač po řadě 202.16 resp. 204.16 sepnut resp. rozeznut, je garantováno, že spínač 202.17 resp. 204.17 je po řadě rozeznut resp. sepnut. Po té, co jsou postupně aktivovány spínače 202.1-202.16 a 204.1-204.16, tak je použita stejná struktura řídicí jednotky 206, která řídila spínače spožďovacích jednotek 200.1-200.16, pro sekvenční spínání spínačů 202.17-202.32, prokládané rozpínáním spínačů 204.17-204.32. Spínače 202.1-16 zůstávají v staticky sepnutém stavu, zatímco spínače 204.1-16 zůstávají v staticky rozeznutém stavu. Spínače 202.1-16 a 204.1-16 zůstávají v statickém stavu a potom i spínače spožďovacích jednotek 200.1-200.32 zůstávají v statickém stavu a jsou postupně aktivovány spínače spožďovacích jednotek 200.33-200.48. Operace pokračuje tímto způsobem, dokud detektor fázové změny nevygeneruje nulovací puls a v tento okamžik je řídicí jednotka znovu nastavena do iniciálního stavu.

Obr.5 je schematický diagram řídicí jednotky 206 obsahující čtyřbitový bezzákmitový čítač 220, tj. čítač v Grayově kódu, hradla A_SOUČASNĚ 224.1-224.4, sekvencer 232, čtyřbitový cyklický posuvný registr 234, synchronní klopné obvody RS 236.1-236.4 a hradla A_SOUČASNĚ 238.1-238.4, vše propojené tak, aby řídilo 64 spožďovacích jednotek 200.1-200.64. Pulsy ze zdroje hodinového kmitočtu 208 jsou dodávány na vstup hodin (C) čítače 220, sekvenceru 232, posuvného registru 234 a klopných obvodů 236.1-236.4. Vstupní pulsy posun jsou připojeny na vstup "čítání povoleno" (CE) čítače 220 a ze sekvenceru 232 na vstup "posun povolen" (SE) posuvného registru 234. Zatímco je tedy "povoleno", čítač 220 a posuvný registr 234 reagují na náběžné hrany pulsů ze zdroje hodinových pulsů 208, aby se tak čítač inkrementoval a posuvný registr aby změnil svůj stav.

Čítač 220 má dekodovanou 15 bitovou výstupní sběrnici obsahující vodiče 222.1-222.15. V počátečním stavu jsou všechny

vodiče ve stavu binární 1. Na vodičích 222.1-222.15 se postupně dějí přechody z 1 do 0 v závislosti na 15 přicházejících pulsech z řídicí jednotky 206 skrz svorku 270. Čítač 220 postupně přechází ze stavu 0 do stavu 15 v závislosti na 15 přicházejících pulsech "posun", které jsou přivedeny na vstup "čítání povoleno" (CE), následovány hodinovým pulsem 208, který je přiveden na hodinový vstup čítače (C). Z důvodu frekvenčního předstihu mezi výstupem hodin 42 (odpovídá hodinám 208 na obr.3) a frekvencí informací přicházejících po vodičích 12 a 14 (obr.1) se objevuje monotónní vzestup hodnoty na úplné přičítače 32, což má za následek postupný, takřka konstantní posun frekvence výstupních pulsů na vodiči 34. Na vodičích 222.1-222.15 vystupujících z čítače 220 se objevuje takřka konstantní změna frekvence.

Vodiče 222.1-222.15 jsou přivedeny paralelně na vstupy hradlového pole 224.1-224.4, kde každé z nich přináleží k jedné ze čtyř skupin spožďovacích jednotek 200.1-200.64; každé hradlové pole 224.1-224.4 obsahuje 15 hradel A_SOUČASNĚ, jedno pro každou spožďovací jednotku 200.1-200.15, 200.17-200.31, 200.33-200.47 a 200.49-200.63. Hradla A_SOUČASNĚ 224.1-224.4 jsou potlačena z důvodu binární 0, která je postupně aplikována po řadě na zbývající vstup hradel na vodičích 226.1-226.4.

Na počátku jsou klopné obvody 236.1-236.4 aktivovány tak, že je na každý z přívodů 226.1-226.4 přivedena binární 1, aby se tak povolily všechny hradla A_SOUČASNĚ 224.1-224.4. Při příchodu 16, 32, 48 a 64 pulsů "posun" dodávaných z řadiče 206 skrz svorku 270 se úrovně na vodičích 226.1-226.4 po řadě mění z 1 na 0, aby tak sekvenčně potlačily hradla A_SOUČASNĚ 224.1-224.4. Každé z hradel A_SOUČASNĚ 224.1-224.4 má 15 bitovou výstupní sběrnici; každý z 15 bitů je přiveden na jednu vstupní svorku tak, že každý z nich odpovídá sorce 228 spožďovací jednotky 200.(k) (obr.4). Oddělené bity 15 bitové výstupních sběrnic hradel 224.1, 224.2, 224.3 a 224.4 jsou po řadě připojeny na vstupy odpovídající sorce 228 spožďovacích jednotek 200.1-200.15, 200.17-200.31, 200.33-200.37 a 200.49-200.63. Vstupní svorky 228 spožďovacích jednotek 200.16, 200.32, 200.48 a 200.64 po řadě odpovídají binárním úrovním na vodičích 228.16, 228.32, 228.48

a 228.64, odpovídají tedy binárním úrovním dodávaným do čtyř článků zpětnovazebního posuvného registru 234. Na počátku je registr naplněn hodnotami 0001 na vodičích po řadě 228.64, 228.48, 228.32 a 228.16. Při každém I-tém posunu se počáteční hodnota binární 1 posune, takže je postupně aplikována na vodiče 228.16, 228.32, 228.48 a 228.64.

Čítač 220 obsahuje vstup "nulování" (RST), který je skrz hradlo NEBO 230 připojen na výstup "nulování" detektoru změny fáze 56. Hradlo NEBO 230 je také připojeno na výstup "nulování" naprogramovaného sekvenceru 232, který postupuje svými stavy v závislosti na pulsech ze zdroje hodinových pulsů 208 a má vstup "nulování" (RST) připojený na výstup "nulování" detektoru změny fáze 56.

Sekvencer 232 obsahuje vstup ze svorky TC čítače 220, který má hodnotu binární 1, když je čítač ve svém posledním stavu. V posledním stavu čítače 220 je binární 0 na všech vodičích 221.1-221.15. Sekvencer 232 také reaguje na pulsy "posun" na svorce 270. Sekvencer 232 ze svých vstupů odvozuje výstupní signály pro řízení aplikování pulsů na vodiče 226.1-226.4, stejně tak jako na vodiče 228.16-228.32, 228.48 a 228.64. Sekvencer 232 vysílá "I-tý posun" na vstup "posun povolen" (SE) posuvného registru 234 a selektivně dodává puls "nastav skupinu" paralelně s nastavováním vstupů R s S klopných obvodů po řadě 236.1, 236.2, 236.3, a 236.4 skrz hradla A_SOUČASNĚ 238.1, 238.2, 238.3 a 238.4. Hradla A_SOUČASNĚ 238.1-238.4 jsou také po řadě připojeny na výstupy ze čtyř článků posuvného registru 234, takže vodiče 228.16, 228.32, 228.48 a 228.64 jsou po řadě připojeny k hradlům 238.1, 238.2, 238.3 a 238.4.

Posuvný registr 234 je aktivován tak, že články 1-4 jsou postupně naplňovány binárními jedničkami, aby tak postupně povolovaly hradla 238.1-238.4 tak, že výstupní pulsy sekvenceru 232 "nastav skupinu" jsou postupně aplikovány na vstupní svorky "nastav" (S) klopných obvodů 236.1-236.4. To způsobí postupně přechody z binární 1 do binární 0 na vodičích 226.1-226.4. Všechny klopné obvody 236.1-236.4 jsou současně vynulovány do

stavu 0 při výstupu "vynuluj" detektoru změny fáze 56. Protože vodiče 226.1-226.4 jsou připojeny na invertující výstupní svorky klopných obvodů 236.1-236.4, jsou v okamžiku, kdy jsou klopné obvody nulovány, na vodičích 226.1-226.4 binární jedničky.

Poslední článek čtyřbitových zpětnovazebních posuvných registrů 234 je připojena zpátky na datový (D) vstup posuvných registrů. Posuvný registr 234 je aktivován do počátečního stavu při výstupu "vynuluj" z detektoru změny fáze 56. V počátečním stavu je binární 1 v prvním článku posuvného registru 234 a zbývající články jsou ve stavu binární 0. Posuvný registr 234 obsahuje vstup "posun povolen" (SE) připojený na výstup sekvenceru 232 "I-tý posuv" a vstupní svorku hodin (C) připojenou na výstup hodin 208. Posuvný registr 234 je sestaven tak, že binární 1 na jeho prvním článku je posouvána do článků 2, 3 a 4 v závislosti na 16, 32, 48 a 64 pulsech "posun" (každý z nich následovaný pulsem ze zdroje hodin 208) přicházejících na svorku 270. Takže původní úroveň binární 1 je aplikována na izolovaný vodič 228.16.

Po 16 pulsech "posun" se uskuteční přechod z binární 1 do 0 na vodiči 228.16 a binární přechod z 0 do 1 je aplikován druhým článkem posuvného registru 234 na vodič 228.32. Binární úroveň 1 zůstává na vodiči 228.32, dokud nepříjde na svorku 270 32 pulsů "posun". Operace pokračuje tímto způsobem pro vodiče 228.48 a 228.64, dokud není detektorem 56 generován puls "vynuluj" před tím, než se objeví 64-tý puls "posun".

Vývojový diagram pro práci sekvenceru 232 je zobrazen na obr.6. Sekvencer 232 je aktivován postupně a ze svých vstupů generuje výstupy "nastav skupinu", "I-tý posun" a C_{RST} , které jsou po řadě přivedeny na hradla 238.1-238.4, na vstup posuvného registru 234 SE a na vstup čítače 220 RST. Když na vstup sekvenceru RST přijde puls z detektoru změny fáze 56, je sekvencer převeden do stavu "pasivní" 252. Další hodinový puls 208 přivede sekvencer 232 na bod rozhodnutí 254, kde se provede rozhodnutí, zda-li je na výstupu čítače 220 TC binární hodnota 1; binární hodnota 1 na výstupu čítače 220 TC indikuje, že čítač

je ve svém posledním stavu. Jestliže čítač je ve svém posledním stavu, sekvencer pokročí do stavu "nastav skupinu" 256, během kterého dodává sekvencer binární 1 paralelně na všechny hradla A_SOUČASNĚ 238.1-238.4. Další hodinový puls posune sekvencer 232 do stavu 258. Ve stavu 258 dodá sekvencer 232 binární 1 skrz hradlo NEBO 230 na vstup RST čítače 220. Další puls ze zdroje hodin 208 posune sekvencer 232 na bod rozhodnutí 260, kde se provádí rozhodnutí, zda-li vyslat puls "posun" do řídicí jednotky 206. Je-li signál "posun" přítomen, pokračuje sekvencer do stavu 262. Ve stavu 262 vysílá sekvencer 232 puls "I-tý posun" na vstup "posun povolen" posuvného registru 234. Při dalším hodinovém pulsu se sekvencer 232 vrací do stavu "pasivní" 252 a cyklus se při dalších hodinových pulsech opakuje.

Pokud se v bodě rozhodnutí 254 sekvenceru 232 určí, že čítač 220 ještě není v posledním stavu, zůstává sekvencer ve stavu "pasivní" 252. Sekvencer zůstává ve stavu 252, dokud se neobjeví binární 1 a výstupu TC čítače 220, která indikuje, že čítač je v posledním stavu. V případě, že se v bodě rozhodnutí 260 určí, že do sekvenceru nepřichází puls "posun", zůstává sekvencer 232 ve stavu 258 a nepřetržitě nuluje čítač 220 do počátečního stavu. Sekvencer 232 zůstává ve stavu 258 dokud nepřijde na svorku 270 sekvenceru 232 puls "posun".

V počátečním stavu jsou binární 1 vysílány řídicí jednotkou 206 na svorku 228 každé spožďovací jednotky 200.1-200.64, s výjimkou svorek 228 spožďovacích jednotek 200.32, 200.48 a 200.64. Ve vynulovaném stavu přivádí vodiče 226.1-226.4 binární 1 na hradla A_SOUČASNĚ po řadě 224.1-224.4 a je aktivován čítač 220, takže na každém jeho výstupním vodiči 222.1-222.15 se objeví binární 1 a binární 1 v prvním článku posuvného registru 234 se přenáší na vodič 228.16 připojený na vstupní svorku 228 spožďovací jednotky 200.16. Tím jsou hodinové pulsy ze zdroje 208 na svorce 212 na cestě od svorky 212 ke svorce 210 spožděny o spožďovací čas příslušící ke spožďovací jednotce 200.1.

Spožďovací jednotka 200.1 mezi svorkami 212 a 210 je použita pro pulsy ze zdroje hodin 208, dokud nepřijde pulse "posun

povolen" 1 na vstup "čítání povoleno" (CE) čítače 220 a na vstup sekvenceru 232. Jakmile je puls "posun" 1 následován náběžnou hranou dalšího hodinového pulsu ze zdroje 208, je stav čítače inkrementován o 1. To způsobí, že binární hodnota na svorkách 228 spožďovacích jednotek 200.1, 200.17, 200.33 a 200.49 se změní z binární 1 na binární 0, zatímco binární úroveň na svorkách 228 zbývajících spožďovacích jednotek jsou nezměněny. Změna z binární 1 na binární 0 na řídicích svorkách spožďovacích jednotek 200.17, 200.33 a 200.49 nemá žádný efekt na spoždění vložené spožďovacím obvodem 198 na výstup hodin 208. Je to proto, že na vodič 228.16 je přivedena izolační úroveň "1", aby se rozepnul spínač 202.16 a odepnul všechny spožďovací jednotky 200.17-200.64 od spožďovacích jednotek 200.1-200.16, které jsou přítomny v obvodě.

Se spožďovacími jednotkami 200 nastavených jako na počátku, jsou pulsy ze zdroje hodin 208 spožděny o spožďovací čas spožďovacích jednotek 200.1 a 200.2. Binární 0 přivedená na řídicí svorku 228 spožďovací jednotky 200.1 zamezuje spojení pulsů ze zdroje hodin 208 skrz hradlo NEBO 213 spožďovací jednotky 200.1. Binární 1 přivedená na řídicí svorku 228 spožďovací jednotky 200.2 způsobuje, že puls ze zdroje hodin 208 je spojen, se spožděním odpovídajícím spožďovací jednotce 200.2, skrz hradlo NEBO 213 a hradlo A_SOUČASNĚ 215 na svorku 216 spožďovací jednotky 200.2. Puls na výstupní svorce 216 spožďovací jednotky 200.2 je připojen na svorku 217 spožďovací jednotky 200.1, odtud na výstupní svorku 216 spožďovací jednotky 200.1 s vloženým spožděním spožďovací jednotky 200.1. Tak jsou hodinové pulsy ze zdroje hodin 208 propojeny ze svorky 212 na svorku 210 s kombinovaným spožděním spožďovacích jednotek 200.1 a 200.2.

Operace pokračuje tímto způsobem pro spožďovací jednotky 200.1-200.15 tak, jak je čítač 220 inkrementován prvními 15-ti úspěšnými pulsy "posun". V tomto okamžiku čítač dosáhl svého posledního stavu. To má za následek, že je binární 1 z výstupu TC čítače 220 předána do sekvenceru 232 a aby společně s hodinovým pulsem 208 posunula sekvencer do stavu "nastav skupinu" 256. Je-li sekvencer ve stavu 256 je binární 1 vyslána ze sekvenceru

paralelně na každé hradlo A_SOUČASNĚ 238.1-238.4.

Při dalším hodinovém pulsu ze zdroje 208 pokročí sekvencer 232 do stavu "vynulování" 258, ve kterém vynuluje čítač 220 do počátečního stavu s binárními 1 ve všech člancích čítače, takže jsou binární 1 přiváděny na všechny vodiče 222.1-222.15. Další puls ze zdroje hodin 208 posune sekvencer 232 na bod rozhodnutí 260, kde se detekuje přítomnost nebo nepřítomnost pulsu "posun" na svorce 270. V závislosti na pulsu "posun" 16 přejde sekvencer 232 do stavu 262 a vyšle binární 1 na vstup "posun povolen" (SE) posuvného registru 234. To způsobí, že bude hodnotou binární 1 naplněn druhý článek posuvného registru, zatímco všechny články 1, 3 a 4 posuvného registru budou naplněny binární 0.

Zatímco je sekvencer 232 ve stavu 256 následkem čítače 220, který do tohoto stavu dočítal pomocí 15-ti pulsů, klopný obvod RS 236.1 je nastaven do 1, což způsobí, že se úroveň na vodiči 226.1 změní z binární 1 na binární 0. Tato změna nastane, protože binární 1 z prvního článku posuvného registru 234 je spojena skrz hradlo A_SOUČASNĚ 238.1 do klopného obvodu RS 236.1. V závislosti na binární 0 na vodiči 226.1 je hradlo A_SOUČASNĚ 224.1 uzavřeno a na vstupní svorky 228 spožďovacích jednotek 220.1-220.15 je přivedena binární 0, dokud detektor 56 nevydá další pulse "nulování".

Binární 1 je přiváděna na vstupní svorku 228 spožďovací jednotky 200.16, dokud nepříjde do řídicí jednotky 206 puls "posun" 16, následovaný hodinovým pulsem. Je to proto, že první článek posuvného registru 234 zůstává během intervalu pulsů posun 1-15 v stavu binární 1. Puls "posun" 16 následovaný hodinovým pulsem ze zdroje 208 způsobí, že se první článek posuvného registru 234 změní ze stavu binární 1 do stavu binární 0. Současně je druhý článek posuvného registru naplněn binární 1, zatímco zbývající články posuvného registru jsou naplněny stavem binární 1. To způsobí binární přechod z 1 do 0 na vodiči 228.16, takže je spožďovací jednotka 200.16 vložena mezi svorky 212 a 210. Celkový čas spoždění mezi svorkami 212 a 210 zdroje hodinového kmitočtu 208, je tedy složený čas spoždění

spožďovacích jednotek 200.1-200.16. Po operaci 262 je sekvencer 232 aktivován dalším hodinovým pulsem ze zdroje 208 a tím se vrátí do stavu "pasivní" 252.

Tedy po té, co 16-tý puls přijde do sekvenceru 232 a do čítače 220, následovaný dalším pulsem ze zdroje hodin 208, je na řídicí svorky spožďovacích jednotek 200.1-200.16 přivedena hodnota binární 0. Současně jsou klopnými obvody RS 236.2-236.4 přivedeny binární 1 na hradla A_SOUČASNĚ po řadě 224.2-224.4 a z čítače 220 na vodiče 222.1-222.15. Tím jsou úrovně binární 1 přivedeny na vstupní svorky 228 spožďovacích jednotek 200.17-200.64, s výjimkou spožďovacích jednotek 200.48 a 200.64, na které je přivedena binární 0.

Operace pokračuje naznačeným způsobem pro zbývajících spožďovacích jednotek 200.17-200.64, v závislosti na pulsech "posun" 17-64, dokud není detektorem změny fáze 56 do řídicí jednotky 206 přiveden puls "vynuluj". V mnoha případech je puls "vynuluj" z detektoru změny fáze 56 přiveden do řídicí jednotky 206 podstatně dříve, než se úroveň na svorce 228 řídicí jednotky 200.64 změní z binární 1 do binární 0. Okamžik, kdy je puls "vynuluj" vydán je ve vztahu k změně stavu specifické spožďovací jednotky 200 náhodný a proměnný, jako funkce výrobních tolerancí, teploty a napájecího napětí spožďovacích jednotek. V každém případě je nezbytné, aby byl celkový čas spoždění spožďovacích jednotek 200.1-200.64, jsou-li spojeny dohromady za sebou, větší, než-li perioda mezi sousedními pulsy hodinového zdroje 208. V závislosti na pulsu "vynuluj" z detektoru změny fáze, jsou čítač 220, sekvencer 232, posuvný registr 234 a klopné obvody RS 236.1-236.4 převedeny do počátečního stavu, popsaného dříve. Posloupnost pak začíná znovu v závislosti na dalších pulsech "posun" na svorce 270.

I když zde byla popsána a ilustrována určitá speciální realizace vynálezu, je jasné, že je možno provést různé úpravy detailů zde popsané a ilustrované speciální realizace, bez skutečných odchylek od principu věci a rozsahu platnosti vynálezu tak, jak je nárokován v přiložených nárocích.

Úřad
pro
patenty
a
obchodní
značky

21 XI 94	Poslo	159178
----------	-------	--------

P A T E N T O V É N Á R O K Y

1. Způsob přeměny časové vlny, která má předem stanovenou pevnou frekvenci v y z n a č u j í c í s e t í m, že se vytváří výstupní vlna zahrnující:

odvození digitálního řídicího signálu, který má hodnotu, která se mění v závislosti na relativní fázi vstupního signálu s konstantní frekvencí vzhledem k výstupní vlně;

podrobení časové vlny alespoň několika diskretním spožděním tak, že je odvozeno alespoň několik vln s různými časovými pozicemi a tyto vlny jsou replikami časové vlny;

výběr jedné z alespoň několika vln majících různou časovou pozici v závislosti na velikosti digitálního řídicího signálu, aby se tak získala výstupní vlna; a

vynulování hodnoty digitálního řídicího signálu na předem stanovenou počáteční hodnotu vždy, když má výstupní vlna změněnou fázi relativně vůči časové vlně o přibližně 360° , z důvodu změny vztahu předbíhání/spožďování fází výstupní a časové vlny.

2. Způsob diskretní změny fázového spoždění časové vlny jako funkce času, pokud možno o hodnoty převyšující násobek 360° v y z n a č u j í c í s e t í m, že zahrnuje:

převedení hodnoty požadovaného fázového spoždění pro časovou vlnu na signál mající alespoň několik diskretních hodnot, které se mění jako funkce času,

inkrementování diskretní hodnoty signálu na určitou úroveň pro každou jednotku požadované změny fázového posunu v cyklu hodinové vlny,

zajištění alespoň několika diskretních spoždovacích časů pro časovou vlnu,

výběr jednoho z alespoň několika diskretních spoždovacích časů pro časovou vlnu v závislosti na diskretní hodnotě signálu tak, že existuje korespondence mezi diskretním spoždovacím časem, ke kterému se časová vlna vztahuje a měnícími se hodnotami diskretního signálu, spoždění časové vlny o zvolený diskretní spoždovací čas, aby se tak odvodila spožděná časová vlna,

a vynulování diskretní hodnoty signálu na předem určenou hodnotu v závislosti na spožděné časové vlně měnící se o přibližně celistvý násobek 360° vzhledem k fázi časové vlny.

3. Způsob podle nároku 1 nebo 2 v y z n a č u j í c í s e t í m, že se tento způsob provádí za účelem fázového zavěšení mezi vstupem s konstantní frekvencí a časovou vlnou, diskretní spoždění se dosahuje vzorkováním amplitudy vstupu vzorkovací frekvencí určené určenou časovou vlnou, použití navzorkované amplitudy k odvození prvního údaje majícího hodnotu stejně velkou jako je frekvenční chyba mezi vzorkovací frekvencí a vstupem s konstantní frekvencí, změna frekvence časové vlny o hodnotu určenou hodnotou prvního údaje integrováním prvního údaje, aby se z něho odvodil druhý údaj mající hodnotu úměrnou k fázovému posuvu, který se má provést s časovou vlnou; fázový posuv, který se má uskutečnit, má jednu z alespoň několika různých diskretních hodnot.

4. Způsob podle nároku 3 v y z n a č u j í c í s e t í m, že vstup obsahuje datové symboly a vzorkování je prováděno alespoň jednou na symbol, aby se tak odvodil pro každý symbol více-bitový digitální údaj navzorkované amplitudy.

5. Způsob podle kteréhokoliv z předcházejících nároků v y z n a č u j í c í s e t í m, že diskretní hodnoty jsou příslušně zakódované.

6. Způsob podle kteréhokoliv z předcházejících nároků v y z n a č u j í c í s e t í m, že diskretní hodnota je znovu nastavována do nuly.

7. Přístroj pro změnu časové vlny mající předem stanovenou pevnou frekvenci, ze které se odvozuje výstupní vlna

v y z n a č u j í c í s e t í m, že zahrnuje:

prostředky pro odvození digitálního řídicího signálu majícího hodnotu, které se mění v závislosti na relativní fázi vstupního signálu s konstantní frekvencí a výstupní vlny,

prostředky pro spoždění časové vlny alespoň několika diskrétním spožděním tak, že je odvozeno alespoň několik vln s různými časovými pozicemi v závislosti na hodnotě diskrétního řídicího signálu, aby se tak získala výstupní vlna, a

prostředky pro vynulování hodnoty digitálního řídicího signálu na předem stanovenou počáteční hodnotu pokaždé, když výstupní vlna změni fázi vzhledem k časové vlně o přibližně 360° z důvodu změny předbíhání/spožďování fází výstupní vlny a časové vlny.

8. Zařízení pro diskrétní změnu fáze časové vlny jako funkce času, pokud možno o hodnoty přesahující násobek 360° v y z n a č u j í c í s e t í m, že zahrnuje:

prostředky pro převedení hodnoty požadovaného fázového spoždění pro časovou vlnu na signál mající alespoň několik diskrétních hodnot, které se mění jako funkce času,

prostředky pro inkrementování diskrétní hodnoty signálu na určitou úroveň pro každou jednotku kýžené fázové změny v cyklu hodinové vlny,

prostředky pro zajištění alespoň několika diskrétních časů spoždění pro časovou vlnu,

prostředky pro vybrání jednoho z alespoň několika spoždění pro časovou vlnu v závislosti na diskrétní hodnotě signálu tak, že existuje korespondence mezi diskrétním spoždovacím časem, kterému je časová vlna podrobena a měnícími se hodnotami diskrétního signálu,

prostředky pro spoždování časové vlny o zvolené diskrétní časové spoždění, aby se tak získala spožděná časová vlna, a

prostředky pro znovunastavení diskrétní hodnoty signálu na předem stanovenou hodnotu v závislosti na fázi spožděné časové vlny měnící se vůči fázi hodin o přibližně celistvý násobek 360° .

9. Zařízení pro změnu fázového spoždění časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která se má aplikovat na časovou vlnu, obsahující obvod připojený na hodinou vlnu pro odvozování alespoň několika replik časové vlny, kde repliky mají mezi sebou navzájem různá časová spoždění a spojovač citlivý na signál reprezentující fázovou změnu pro spojování jedné vybrané repliky na výstupní svorku jako funkci hodnoty řídicího signálu v y z n a č u j í c í s e t í m, že zařízení je obsaženo ve smyčce fázového závěsu obsahující analogovo-digitální převodník připojený na symboly, které mají být převodníkem vzorkovány, kde alespoň část symbolů má tendenci ke zkreslování; převodník odvozuje více-bitový digitální signál reprezentující amplitudu jednoho ze symbolů v závislosti na vzorkovací vlně odvozené v závislosti na zvolené replice na výstupní svorku a odvozovač signálu připojený na převodník pro odvozování signálů reprezentujících frekvenční chybu a fázovou korekci symbolů, tak jak se aplikuje na převodník ve vztahu k zvolené replice; odvozený signál fázové korekce je řídicí signál.

10. Zařízení podle nároku 9 v y z n a č u j í c í s e t í m, že odvozovač signálu integruje signál reprezentující frekvenční chybu odvozenou z převodníku, aby se tak odvodil signál reprezentující celkovou frekvenční chybu odvozenou z převodníku.

11. Zařízení podle nároku 10 v y z n a č u j í c í s e t í m, že odvozovač signálu obsahuje čítač připojený na signál reprezentující celkovou frekvenční chybu odvozenou z převodníku pro odvození signálu fázové korekce, kde čítač je znovu nastavován na nulovou hodnotu v závislosti na detekci toho, že zvolená replika na výstupní svorce je posunuta o celistvý násobek jednoho cyklu hodin.

12. Zařízení podle nároku 11 v y z n a č u j í c í s e t í m, že čítač odvozuje příslušně zakódovaný řídicí signál

mající M bitů pro řízení spojovače, kde replika je odvozována obvodem obsahujícím multiplexor; multiplexor má N signálových vstupních svorek označených po řadě $0, 1, 2 \dots (N-1)$ připojených na repliky hodin mající spoždění přibližně $0, DT, 2DT \dots (N-1)DT$, kde DT je čas spoždění jednotky, multiplexor obsahuje $(N-1)$ bran, kde každé má: (a) první a druhý signálový vstup, (b) signálový výstup a (c) řídicí vstup připojený na bit příslušně zakódovaného signálu pro nasměrování signálu z jednoho ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu na řídicím vstupu; signálové vstupy a signálové výstupy bran jsou spojeny dohromady, vstupní a výstupní svorky multiplexoru a řídicí vstupy bran jsou spojeny tak, aby odpovídaly M bitům řídicího signálu tak, že s tím, jak se uvažovaná hodnota signálu změní z uvažované hodnoty reprezentující hodnotu o základu 10 od i k $(i+1)$, změní se signál na výstupní svorce multiplexoru ze signálu na vstupní svorce multiplexoru i na signál na vstupní svorce multiplexoru $(i+1)$, kde i je jeden z $0, 1, 2, \dots (N-2)$.

13. Zařízení pro změnu fázového posunu časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která se má aplikovat na časovou vlnu v y z n a č u j í c í s e t í m, že obsahuje obvod připojený na časovou vlnu pro odvození alespoň několika replik časové vlny; repliky mají mezi sebou navzájem různé časové spoždění a spojovač reagující na signál reprezentující fázovou změnu pro spojení zvolené jedné z replik na výstupní svorku jako funkci hodnoty řídicího signálu; zařízení pro odvozování replik obsahuje $(N-1)$ kaskádně spojených spoždovacích elementů s přibližně stejným spožděním označených $1, 2, \dots (N-1)$ a spojovač obsahující multiplexor s N vstupními svorkami označenými $0, 1, 2, \dots (N-1)$, kde vstupní svorka 0 je připojena na hodiny, vstupní svorka k je připojena na repliku odvozenou od spoždovacího elementu k , kde k je jeden z $1, 2, 3 \dots (N-1)$; multiplexor obsahuje další vstup připojený na řídicí signál a výstupní svorku; fázově posunutý signál je příslušně zakódován; multiplexor obsahuje pole $(N-1)$ bran, kde každá brána obsahuje: první a druhou signálový vstup, signálový výstup a řídicí vstup připojený na bit uvažovaného kódovaného signálu.

pro nasměrování signálu z jednoho ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu na řídicím vstupu.

14. Zařízení pro změnu fázového spoždění časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která se má aplikovat na časovou vlnu v y z n a č u j í c í s e t í m, že obsahuje obvod připojený na časovou vlnu pro odvození alespoň několika replik časové vlny, kde repliky mají mezi sebou navzájem různá časová spoždění a spojovač reagující na signál reprezentující fázovou změnu pro připojení zvolené jedné z replik na výstupní svorku jako funkci hodnoty řídicího signálu, kde zařízení je obsaženo v oscilátoru s proměnnou frekvencí řízený řídicím signálem frekvence a integrátor připojený na řídicí signál frekvence pro odvození řídicího signálu reprezentujícího fázovou změnu.

15. Zařízení pro změnu fázového spoždění časové vlny v závislosti na řídicím signálu reprezentujícím fázovou změnu, která se má aplikovat na časovou vlnu v y z n a č u j í c í s e t í m, že obsahuje obvod připojený na časovou vlnu pro odvození alespoň několika replik časové vlny, kde repliky mají mezi sebou navzájem různá časová spoždění a spojovač reagující na signál reprezentující fázovou změnu pro připojení zvolené jedné z replik na výstupní svorku jako funkci hodnoty řídicího signálu, kde spojovač obsahuje multiplexor, který má signálovou výstupní svorku, N signálových vstupních svorek označených $0, 1, 2 \dots (N-1)$; multiplexor je připojen na uvažovaný zakódovaný signál mající M bitů, kde $2^M = N$, kde N je celé číslo větší než 2; multiplexor obsahuje: $(N-1)$ bran z nichž každá má první a druhý signálový vstup, signálový výstup a řídicí vstup připojený na bit uvažovaného kódovaného signálu pro nasměrování signálu na jednom ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu na řídicím vstupu; signálové vstupy, signálové výstupy, řídicí vstupy a M bitů je propojeno tak, že s tím, jak se změní hodnota uvažovaného signálu od i k $(i+1)$, změní signál na

výstupní svorce ze signálu na vstupní svorce i na signál na vstupní svorce $(i+1)$, kde i je jeden z $0, 1, 2 \dots (N-2)$.

16. Zařízení podle kteréhokoliv z nároků 9-15 v y z n a č u j í c í s e t í m, že spojovač má konečný čas propagace, nulovač řídicího signálu obsahuje prostředky pro detekci skutečně současných výskytů takových přechodů ve zvolené replice na výstupní svorce a repliky časové vlny, tak jak je spožděna časem propagace.

17. Zařízení podle kteréhokoliv z nároků 9-16 v y z n a č u j í c í s e t í m, že spojovač, je-li sepnut v závislosti na řídicím signálu fázové změny, má tendenci vytvářet na výstupní svorce zákmity a obvod připojený na výstupní svorku pro odstranění přenášení zákmitů na výstupní svorku.

18. Způsob fázového zavěšení mezi vstupem s konstantní frekvencí a časovou vlnou mající frekvenci mírně odlišnou od konstantní frekvence v y z n a č u j í c í s e t í m, že zahrnuje vzorkování amplitudy vstupu vzorkovací frekvencí; reaguje na navzorkovanou amplitudu tím, že odvozuje první údaj mající hodnotu stejnou s frekvenční chybou mezi vzorkovací frekvencí a vstupem s konstantní frekvencí; mění frekvenci časové vlny o hodnotu určenou velikostí prvního údaje integrováním prvního údaje, aby tak odvodil druhý údaj mající hodnotu úměrnou k fázové změně, která se má provést s časovou vlnou; fázová změna, která se má provést má jednu z alespoň několika diskrétních hodnot; sousední hodnoty zmíněné fázové změny jsou přibližně stejně vzdáleny jedna od druhé a provádí spoždění časové vlny o čas přímo úměrný vybrané diskrétní hodnotě, aby se tak odvodily frekvenčně posunuté hodiny.

19. Způsob diskrétní změny fázového spoždění časové vlny jako funkce času v y z n a č u j í c í s e t í m, že zahrnuje

odvozování signálu majícího alespoň několik diskretně se měnících hodnot jako funkce času, zajištění alespoň několika diskretních spožďovacích časů pro časovou vlnu, reakce na alespoň několik hodnot signálu tak, aby byla časová vlna podrobena alespoň některému diskretnímu spožďovacímu času tak, aby existovala korespondence diskretními spožďovacími časy, ke kterým je časová vlna vystavena a měnícími se hodnotami signálu tak, že časová vlna, tak jak je vystavena spožděním je diskretně fázově posouvána; zajišťuje alespoň několik diskretních časových spoždění tím, že přivádí hodiny na alespoň několik kaskádně zapojených spožďovacích jednotek majících diskretní čas spoždění, kde příslušný krok se provádí změnou počtu kaskádních spožďovacích jednotek připojených k časové vlně tak, že s tím, jak se mění hodnota signálu, jsou kaskádní spožďovací jednotky připojovány a odpojovány od časové vlny.

20. Zařízení pro posun fáze periodického průběhu v závislosti na hodnotě řídicího signálu v y z n a č u j í c í s e t í m, že fázový posun se vkládá mezi výstupní svorku zdroje průběhu a druhou výstupní svorku a zahrnující alespoň několik spožďovacích jednotek majících diskretní časy spoždění a řadič reagující na hodnotu řídicího signálu pro řízení připojování spožďovacích jednotek mezi výstupní svorku zdroje průběhu a druhou výstupní svorku tak, že s tím, jak se mění hodnota řídicího signálu, jsou provedeny adekvátní změny v čase spoždění vkládaném pomocí spožďovacích jednotek do periodického průběhu mezi výstupní svorku zdroje průběhu a druhou výstupní svorku; spožďovací jednotky jsou navzájem kaskádně zapojeny; řadič reaguje na hodnotu řídicího signálu a řídí počet spožďovacích jednotek vložených mezi výstupní svorku zdroje a druhou výstupní svorku tak, že s tím, jak se mění hodnota řídicího signálu, mění se adekvátně počet spožďovacích jednotek vložených kaskádně mezi výstupní svorky; jsou použity spožďovací jednotky 1, 2, ... N; spožďovací jednotka 1 je připojena tak, že její výstup je připojen ke zmíněné druhé výstupní svorce bez toho, aby procházel některou ze zbývajících spožďovacích jednotek; řadič řídí spojování mezi vstupními a výstupními svorkami spožďovacích

jednotek, mezi výstupní svorkou zdroje a vstupní svorkou zmíněné spožďovací jednotky 1 tak, že v závislosti na řídicím signálu k , který určuje, že má být mezi výstupní svorku zdroje a druhou výstupní svorku vloženo k zmíněných spožďovacích jednotek; vstupní svorka spožďovací jednotky k je připojena k výstupní svorce zdroje bez toho, aby procházela kteroukoliv jinou ze zmíněných N spožďovacích jednotek, a výstupní svorka spožďovací jednotky j je připojena na vstup spožďovací jednotky $(j-1)$, kde k je celé číslo mezi 2 a N a j je postupně celé číslo od 2 do k .

21. Zařízení podle nároku 12 v y z n a č u j í c í s e t í m, že řadič zajišťuje spojení mezi spožďovacími jednotkami k a $(k-1)$ před tím, než zruší spojení mezi vstupem spožďovací jednotky $(k-1)$ a výstupní svorkou zdroje průběhu v závislosti na vloženém spoždění měnícím se od k do $(k-1)$.

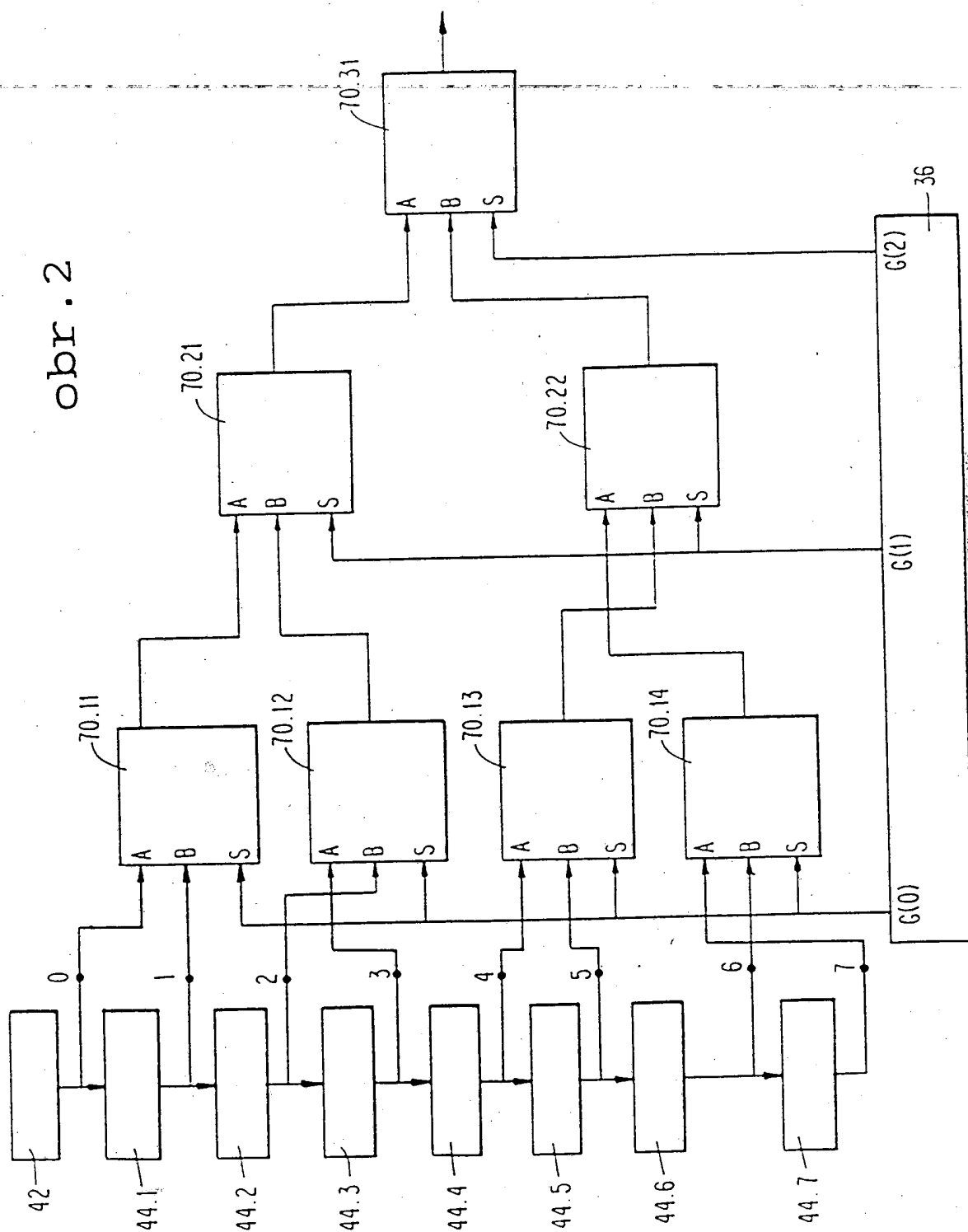
22. Zařízení pro posun fáze periodického průběhu v závislosti na hodnotě řídicího signálu v y z n a č u j í c í s e t í m, že se fázový posun vkládá mezi výstupní svorku zdroje průběhu a druhou výstupní svorku, zahrnující alespoň několik spožďovacích jednotek majících diskrétní časy spoždění a řadič citlivý na hodnotu řídicího signálu pro řízení připojování spožďovacích jednotek mezi výstupní svorku zdroje průběhu a druhou výstupní svorku tak, že s tím, jak se mění hodnota řídicího signálu, mění se adekvátně spožďovací čas vkládaný pomocí spožďovacích jednotek na periodický průběh mezi výstupní svorkou zdroje průběhu a druhou výstupní svorkou; je použito N zmíněných spožďovacích jednotek, takže existuje možnost vytvoření N různých diskrétních spoždění; řadič reaguje na hodnotu řídicího signálu a připojuje k z N zmíněných spožďovacích jednotek kaskádně za sebou mezi výstupní svorku zdroje průběhu a druhou výstupní svorku a rozpojuje $(N-k)$ zbývajících spožďovacích jednotek od k kaskádně spojených spožďovacích jednotek.

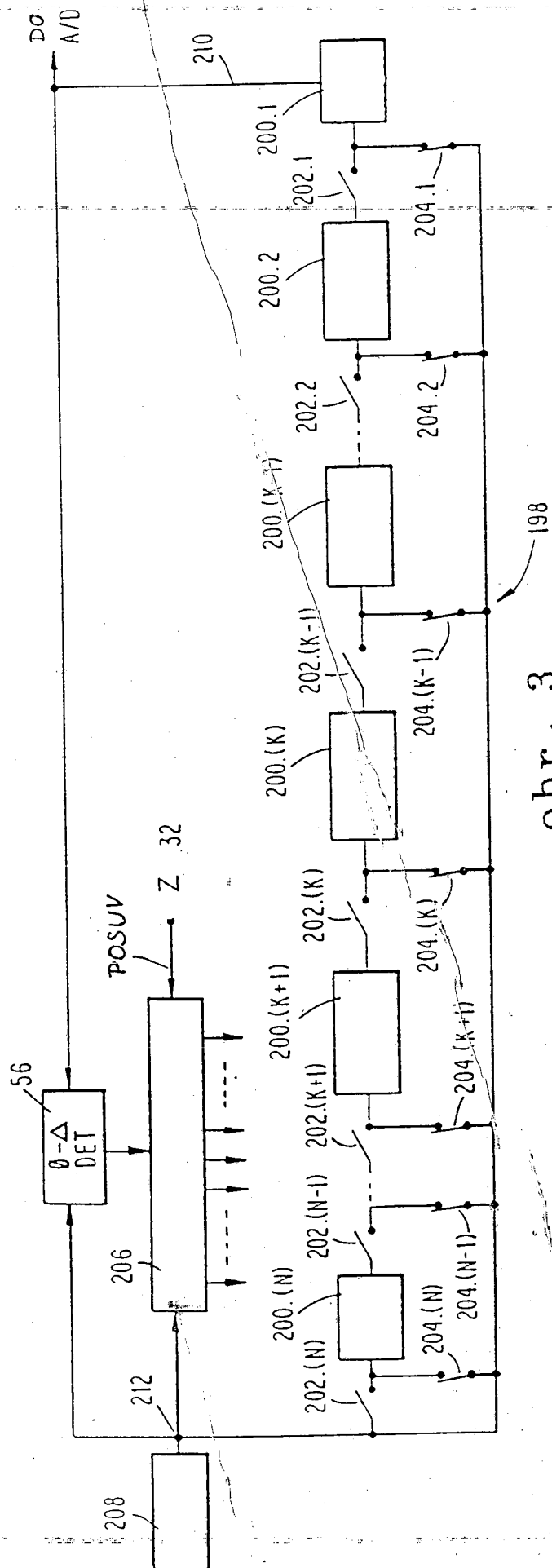
23. Zařízení podle nároku 21 v y z n a č u j í c í s e t í m, že řadič rozdělí N jednotek do skupin, monotónně mění hodnotu k od 1 do P pro první skupinu P z N jednotek během prvního časového intervalu a monotónně mění hodnotu k od 1 do Q pro druhou skupinu Q jednotek během druhého časového intervalu.

24. Zařízení podle nároku 22 v y z n a č u j í c í s e t í m, že řadič obsahuje čítač mající P stavů, které jsou zřetězeny od 1 do P a spojovač pro spojování řídicích signálů indikujících, ve kterém z P stavů se čítač nachází při čítání první skupinu P jednotek během prvního časového intervalu a pro spojování řídicích signálů indikujících, ve kterém z Q stavů se čítač nachází při čítání druhé skupiny Q jednotek během druhého časového intervalu, kde Q není větší než P .

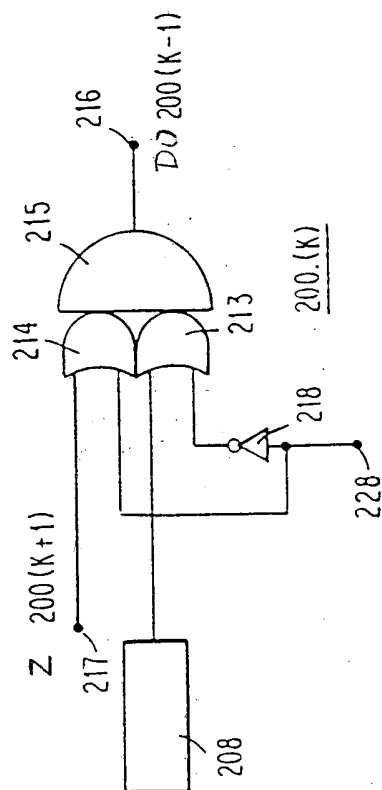
25. Multiplexor schopný směrování N vstupních signálů na výstupní signálovou svorku v závislosti na uvažovaném zakódovaném signálu majícím M bitů, kde $2^M = N$ a N je celé číslo větší než 2 v y z n a č u j í c í s e t í m, že zahrnuje N signálových vstupních svorek označených 0, 1, 2 ... $(N-1)$; $(N-1)$ bran, kde každá z bran má první a druhý signálový vstup, signálový výstup a řídicí vstup připojený na bit uvažovaného kódovaného signálu určený pro směrování signálu z jednoho ze dvou signálových vstupů na signálový výstup jako funkci hodnoty bitu řídicího vstupu; signálové vstupy, signálový výstup a M bitů je spojeno dohromady tak, že když se změní hodnota signálu od uvažované hodnoty reprezentující číslo o základu 10 z i na $(i+1)$, změní se signál na výstupní signálové svorce ze signálu z vstupní signálové svorky i na signál ze vstupní signálové svorky $(i+1)$, kde i je postupně 0, 1, 2, ... $(N-2)$.

obr. 2





obr. 3

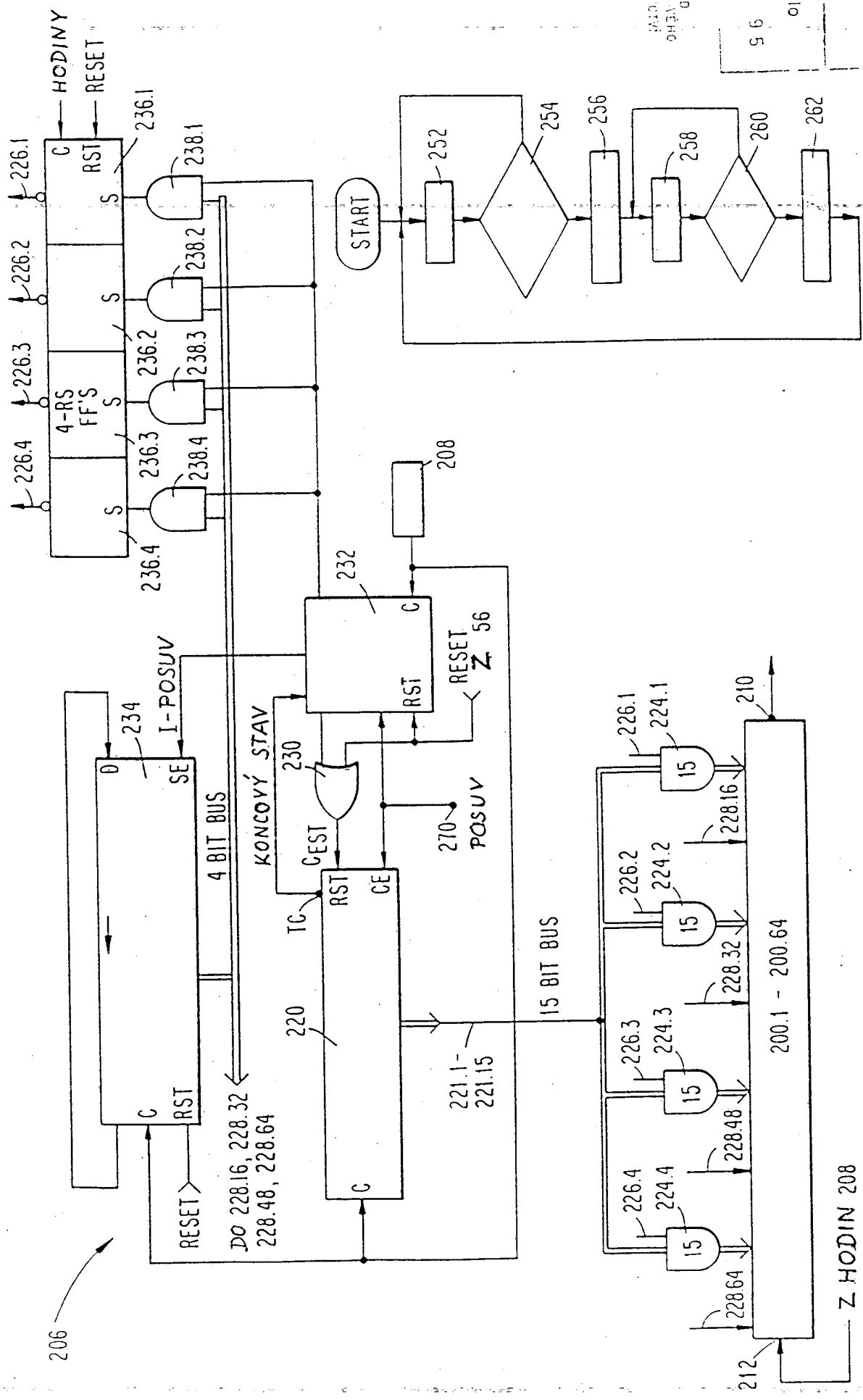


obr. 4

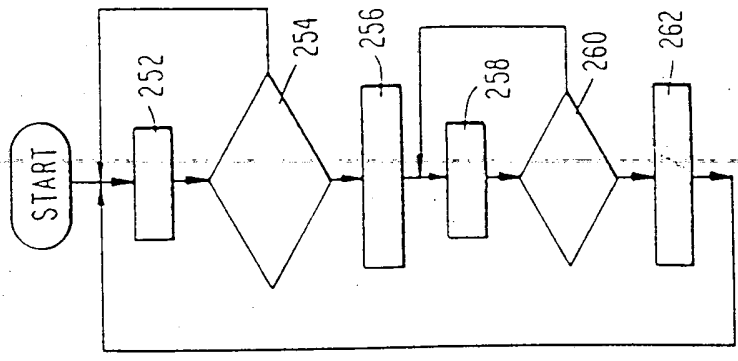
PV 1946-94

UČENÍ
PROJEKT
OPERAČNÍ
SYSTÉMU

56	161	10
01503		
6	1	1
8		



obr. 5



obr. 6

PV 1946-94
 56 / 61
 oisod
 6110811
 10

OBR. 5
 OBR. 6
 OBR. 7