

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7686827号
(P7686827)

(45)発行日 令和7年6月2日(2025.6.2)

(24)登録日 令和7年5月23日(2025.5.23)

(51)国際特許分類

H 1 0 D 30/67 (2025.01)**F I**

H 1 0 D	30/67	1 0 4 A
H 1 0 D	30/67	1 0 2 K
H 1 0 D	30/67	1 0 2 L
H 1 0 D	30/67	1 0 2 M
H 1 0 D	30/67	1 0 2 T

請求項の数 1 (全52頁) 最終頁に続く

(21)出願番号 特願2024-47811(P2024-47811)
(22)出願日 令和6年3月25日(2024.3.25)
(62)分割の表示 特願2023-37708(P2023-37708)の分割
原出願日 平成31年3月15日(2019.3.15)
(65)公開番号 特開2024-81709(P2024-81709A)
(43)公開日 令和6年6月18日(2024.6.18)
審査請求日 令和6年3月28日(2024.3.28)
(31)優先権主張番号 特願2018-64931(P2018-64931)
(32)優先日 平成30年3月29日(2018.3.29)
(33)優先権主張国・地域又は機関
日本国(JP)

(73)特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72)発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72)発明者	岡崎 健一 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72)発明者	神長 正美 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
(72)発明者	井口 貴弘 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】 半導体装置

(57)【特許請求の範囲】**【請求項1】**

半導体層と、第1の絶縁層と、第2の絶縁層と、第3の絶縁層と、第1の導電層と、第2の導電層と、金属酸化物層と、を有し、
前記半導体層は、前記第1の絶縁層上に設けられ、
前記第1の絶縁層は、厚さ方向に突出した第1の領域を有し、
前記半導体層は、前記第1の領域と重なりを有し、
前記第2の絶縁層は、前記第1の絶縁層のうち前記第1の領域以外の第2の領域の上面と、前記第1の領域の側面と、前記半導体層の上面と、前記半導体層の側面とに接する領域を有し、

前記金属酸化物層は、前記第2の絶縁層上に設けられ、
前記第1の導電層は、前記金属酸化物層上に設けられ、
前記第1の導電層は、前記第2の領域上における前記第1の導電層の下面が、前記半導体層の下面よりも低い位置に配置された領域を有し、
前記半導体層は、前記第1の導電層、前記金属酸化物層及び前記第2の絶縁層と重なりを有さない第3の領域を有し、
前記第3の絶縁層は、前記第3の領域の上面と接する領域を有し、
前記半導体層及び前記金属酸化物層は、インジウム及びガリウムを含む金属酸化物を含み、
前記金属酸化物層は、前記半導体層よりもガリウムの組成が高く、

前記半導体層は、第1の金属酸化物膜と、前記第1の金属酸化物膜上の第2の金属酸化物膜と、を有し、

前記第2の金属酸化物膜は、前記第1の金属酸化物膜よりも結晶性が高く、
前記第3の絶縁層は、窒化物を含む、
半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の一態様は、半導体装置に関する。本発明の一態様は、表示装置に関する。本発明の一態様は、半導体装置、または表示装置の作製方法に関する。

10

【0002】

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、電子機器、照明装置、入力装置、入出力装置、それらの駆動方法、又はそれらの製造方法、を一例として挙げることができる。半導体装置は、半導体特性を利用して機能しうる装置全般を指す。

【背景技術】

【0003】

トランジスタに適用可能な半導体材料として、金属酸化物を用いた酸化物半導体が注目されている。例えば、特許文献1では、複数の酸化物半導体層を積層し、当該複数の酸化物半導体層の中で、チャネルとなる酸化物半導体層がインジウム及びガリウムを含み、且つインジウムの割合をガリウムの割合よりも大きくすることで、電界効果移動度（単に移動度、または μ FEという場合がある）を高めた半導体装置が開示されている。

20

【0004】

半導体層に用いることのできる金属酸化物は、スパッタリング法などを用いて形成できるため、大型の表示装置を構成するトランジスタの半導体層に用いることができる。また、多結晶シリコンや非晶質シリコンを用いたトランジスタの生産設備の一部を改良して利用することが可能なため、設備投資を抑えられる。また、金属酸化物を用いたトランジスタは、非晶質シリコンを用いた場合に比べて高い電界効果移動度を有するため、駆動回路を設けた高性能の表示装置を実現できる。

30

【0005】

また、特許文献2には、ソース領域およびドレイン領域に、アルミニウム、ホウ素、ガリウム、インジウム、チタン、シリコン、ゲルマニウム、スズ、および鉛からなる群のうちの少なくとも一種をドーパントとして含む低抵抗領域を有する酸化物半導体膜が適用された薄膜トランジスタが開示されている。

【先行技術文献】

【特許文献】

【0006】

【文献】特開2014-7399号公報

【文献】特開2011-228622号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の一態様は、電気特性の良好な半導体装置を提供することを課題の一とする。特に、大きな電流を流すことのできる半導体装置を提供することを課題の一とする。または、電気特性の安定した半導体装置を提供することを課題の一とする。または、信頼性の高い半導体装置を提供することを課題の一とする。または、信頼性の高い表示装置を提供することを課題の一とする。

【0008】

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の

50

一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から抽出することが可能である。

【課題を解決するための手段】

【0009】

本発明の一態様は、半導体層と、第1の絶縁層と、第2の絶縁層と、第3の絶縁層と、第1の導電層と、を有する半導体装置である。半導体層は、第1の絶縁層上に設けられる。第1の絶縁層は、半導体層と重なる一部が厚さ方向に突出した形状を有し、且つ、半導体層と重なる第1の領域と、半導体層と重ならず、第1の領域よりも薄い第2の領域と、を有する。第2の絶縁層は、第2の領域の上面、第1の領域の側面、並びに半導体層の上面及び側面を覆って設けられる。第1の導電層は、第2の絶縁層上に設けられ、且つ、第2の領域上における下面が、半導体層の下面よりも低く位置する部分を有する。半導体層は、第2の絶縁層及び第1の導電層と重なる第3の領域と、第1の導電層及び第2の絶縁層と重ならない第4の領域と、を有する。第3の絶縁層は、半導体層の第4の領域と接して設けられる。半導体層は、金属酸化物を含み、第3の絶縁層は、窒化物を含む。

10

【0010】

また、上記において、第1の絶縁層は、第1の領域の厚さが、第2の領域の厚さの1.2倍以上10倍以下であることが好ましい。

【0011】

また、上記において、第1の絶縁層は、第1の領域の側面が、半導体層の下端部と接する部分から第2の領域にかけて、勾配が連続的に変化する形状を有することが好ましい。

20

【0012】

また、上記において、第1の導電層は、その上面が半導体層の下面よりも低く位置する部分を有することが好ましい。

【0013】

また、上記において、半導体層は、第1の金属酸化物膜と、第2の金属酸化物膜とがこの順に積層された積層構造を有することが好ましい。このとき、第2の金属酸化物膜は、第1の金属酸化物膜よりも結晶性が高いことが好ましい。

30

【0014】

または、上記において、半導体層は、第1の金属酸化物膜と、第2の金属酸化物膜とを有することが好ましい。このとき、第1の金属酸化物膜は、第1の領域上に位置し、第2の金属酸化物膜は、第1の領域の側面、並びに第1の金属酸化物膜の側面及び上面に接して設けられることが好ましい。さらに、第2の金属酸化物膜は、第1の金属酸化物膜よりも結晶性が高いことが好ましい。

【0015】

また、上記において、第3の絶縁層は、アルミニウム、チタン、タンタル、タングステン、クロム、またはルテニウムから選ばれる一以上の元素と、窒素とを含むことが好ましい。このとき、半導体層の第4の領域は、金属状態のインジウムが存在することが好ましい。

40

【0016】

または、上記において、第3の絶縁層は、シリコンと、窒素と、水素と、を含むことが好ましい。

【0017】

また、上記において、第1の導電層の、半導体層と重畳する領域におけるチャネル長方向の長さが、 $2 \mu m$ 以上 $3 \mu m$ 以下であることが好ましい。

【0018】

また、上記において、半導体層の、第1の導電層に覆われる領域におけるチャネル幅方向の長さが、 $1 \mu m$ 以上 $100 \mu m$ 以下であることが好ましい。

【0019】

また、本発明の他の一態様は、酸化物を含む第1の絶縁層を形成する第1の工程と、第1の絶縁層上に、金属酸化物膜を成膜する第2の工程と、金属酸化物膜上にレジストマス

50

クを形成し、当該レジストマスクに覆われない金属酸化物膜の一部をエッティングして半導体層を形成すると共に、第1の絶縁層の一部を露出させる第3の工程と、レジストマスクに覆われない第1の絶縁層の一部をエッティングして薄膜化し、半導体層と重なる第1の領域と、半導体層と重ならない第2の領域と、を形成する第4の工程と、レジストマスクを除去する第5の工程と、半導体層、第1の領域の側面、及び第2の領域の上面を覆う第2の絶縁層と、当該第2の絶縁層上に、下面が半導体層の下面よりも低く位置する第1の導電層と、を形成する第6の工程と、半導体層の、第1の導電層に覆われない部分に接して、窒化物を含む第1の層を形成した後に、加熱処理を行なう第7の工程と、を有する、半導体装置の作製方法である。

【0020】

10

また、上記において、第1の層は、アルミニウム、チタン、タンタル、タンゲステン、クロム、またはルテニウムから選ばれる一以上の元素と、窒素とを含むように形成することが好ましい。

【0021】

または、上記において、第1の層は、シリコンと、窒素と、水素とを含むように形成することが好ましい。

【発明の効果】

【0022】

本発明の一態様によれば、電気特性の良好な半導体装置を提供できる。または、大きな電流を流すことのできる半導体装置を提供できる。または、電気特性の安定した半導体装置を提供できる。または、信頼性の高い半導体装置を提供できる。または、信頼性の高い表示装置を提供できる。

20

【0023】

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から抽出することが可能である。

【図面の簡単な説明】

【0024】

【図1】(A)、(B)、(C)半導体装置の構成例。

30

【図2】(A)、(B)半導体装置の構成例。

【図3】(A)、(B)、(C)半導体装置の構成例。

【図4】(A)、(B)半導体装置の構成例。

【図5】(A)、(B)、(C)半導体装置の構成例。

【図6】(A)、(B)半導体装置の作製方法を説明する図。

【図7】(A)、(B)半導体装置の作製方法を説明する図。

【図8】(A)、(B)半導体装置の作製方法を説明する図。

【図9】(A)、(B)半導体装置の作製方法を説明する図。

【図10】(A)、(B)半導体装置の作製方法を説明する図。

【図11】(A)、(B)、(C)表示装置の上面図。

40

【図12】表示装置の断面図。

【図13】表示装置の断面図。

【図14】表示装置の断面図。

【図15】表示装置の断面図。

【図16】(A)表示装置のブロック図、(B)、(C)回路図。

【図17】(A)、(C)、(D)表示装置の回路図、(B)タイミングチャート。

【図18】(A)、(B)表示モジュールの構成例。

【図19】(A)、(B)電子機器の構成例。

【図20】(A)乃至(E)電子機器の構成例。

【図21】(A)乃至(G)電子機器の構成例。

【図22】(A)乃至(D)電子機器の構成例。

50

【発明を実施するための形態】

【0025】

以下、実施の形態について図面を参照しながら説明する。ただし、実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は、以下の実施の形態の記載内容に限定して解釈されるものではない。

【0026】

また、本明細書で説明する各図において、各構成の大きさ、層の厚さ、または領域は、明瞭化のために誇張されている場合がある。

【0027】

また、本明細書にて用いる「第1」、「第2」、「第3」という序数詞は、構成要素の混同を避けるために付したものであり、数的に限定するものではない。

10

【0028】

また、本明細書において、「上に」、「下に」などの配置を示す語句は、構成同士の位置関係を、図面を参照して説明するために、便宜上用いている。また、構成同士の位置関係は、各構成を描写する方向に応じて適宜変化するものである。従って、明細書で説明した語句に限定されず、状況に応じて適切に言い換えることができる。

【0029】

また、本明細書等において、トランジスタが有するソースとドレインの機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合には入れ替わることがある。このため、ソースやドレインの用語は、入れ替えて用いることができるものとする。

20

【0030】

なお、本明細書等において、トランジスタのチャネル長方向とは、ソース領域とドレン領域間を最短距離で結ぶ直線に平行な方向のうちの1つをいう。すなわち、チャネル長方向は、トランジスタがオン状態のときに半導体層を流れる電流の方向のうちの1つに相当する。また、チャネル幅方向とは、当該チャネル長方向に直交する方向をいう。なお、トランジスタの構造や形状によっては、チャネル長方向及びチャネル幅方向は1つに定まらない場合がある。

【0031】

30

また、本明細書等において、「電気的に接続」には、「何らかの電気的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電気的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電気的作用を有するもの」には、電極や配線をはじめ、トランジスタなどのスイッチング素子、抵抗素子、インダクタ、キャパシタ、その他の各種機能を有する素子などが含まれる。

【0032】

また、本明細書等において、「膜」という用語と、「層」という用語とは、互いに入れ替えることが可能である。例えば、「導電層」や「絶縁層」という用語は、「導電膜」や「絶縁膜」という用語に相互に交換することが可能な場合がある。

40

【0033】

また、本明細書等において、特に断りがない場合、オフ電流とは、トランジスタがオフ状態（非導通状態、遮断状態、ともいう）にあるときのドレイン電流をいう。オフ状態とは、特に断りがない場合、nチャネル型トランジスタでは、ゲートとソースの間の電圧 V_{g_s} がしきい値電圧 V_{t_h} よりも低い（pチャネル型トランジスタでは、 V_{t_h} よりも高い）状態をいう。

【0034】

本明細書等において、表示装置の一態様である表示パネルは表示面に画像等を表示（出力）する機能を有するものである。したがって表示パネルは出力装置の一態様である。

【0035】

50

また、本明細書等では、表示パネルの基板に、例えばF P C (F l e x i b l e P r i n t e d C i r c u i t) もしくはT C P (T a p e C a r r i e r P a c k a g e) などのコネクターが取り付けられたもの、または基板にC O G (C h i p O n G l a s s) 方式等によりI C が実装されたものを、表示パネルモジュール、表示モジュール、または単に表示パネルなどと呼ぶ場合がある。

【 0 0 3 6 】

なお、本明細書等において、表示装置の一態様であるタッチパネルは表示面に画像等を表示する機能と、表示面に指やスタイルスなどの被検知体が触れる、押圧する、または近づくことなどを検出するタッチセンサとしての機能と、を有する。したがってタッチパネルは入出力装置の一態様である。

10

【 0 0 3 7 】

タッチパネルは、例えばタッチセンサ付き表示パネル（または表示装置）、タッチセンサ機能つき表示パネル（または表示装置）とも呼ぶことができる。タッチパネルは、表示パネルとタッチセンサパネルとを有する構成とすることもできる。または、表示パネルの内部または表面にタッチセンサとしての機能を有する構成とすることもできる。

【 0 0 3 8 】

また、本明細書等では、タッチパネルの基板に、コネクターやI C が実装されたものを、タッチパネルモジュール、表示モジュール、または単にタッチパネルなどと呼ぶ場合がある。

【 0 0 3 9 】

20

(実施の形態 1)

本実施の形態では、本発明の一態様の半導体装置、表示装置、およびその作製方法について説明する。

【 0 0 4 0 】

本発明の一態様は、第1の絶縁層上に、チャネルが形成される半導体層と、半導体層上にゲート絶縁層と、ゲート絶縁層上にゲート電極として機能する導電層（第1の導電層ともいう）と、を有するトランジスタである。半導体層は、半導体特性を示す金属酸化物（以下、酸化物半導体ともいう）を含んで構成されることが好ましい。

【 0 0 4 1 】

第1の絶縁層は、半導体層と重畳する第1の領域と、それ以外の第2の領域とを有する。また第1の絶縁層は、第1の領域の厚さが、第2の領域の厚さよりも厚い。言い換えると、第1の領域が第2の領域よりも厚さ方向に突出した凸部を有する。このとき、半導体層は、第1の絶縁層の第1の領域の凸部の上に設けられる。

30

【 0 0 4 2 】

また、第1の絶縁層の第1の領域の側面（すなわち、凸部の外縁部）は、テーパ形状を有することが好ましい。このとき、第1の領域の側面と第2の領域の上面との成す角が、90°より大きく180°未満、好ましくは100°以上170°以下、より好ましくは110°以上160°以下とする。これにより、第1の領域の側面を覆うゲート絶縁層の被覆性を向上できるため、この部分の厚さが薄くなることを抑制することができる。

【 0 0 4 3 】

40

また、第1の絶縁層の第1の領域の側面は、半導体層の下端部と接する部分から、第2の領域にかけて、連続的に勾配が変化する形状とすることが好ましい。これにより、半導体層及び第1の絶縁層を覆うゲート絶縁層、ゲート電極、また後述する第1の層等の被覆性をさらに向上させることができる。

【 0 0 4 4 】

また、ゲート絶縁層及びゲート電極は、トランジスタのチャネル幅方向において、半導体層の上面及び側面、ならびに第1の絶縁層の第1の領域の側面、及び第2の領域の上面を覆って設けられる。このとき、第2の領域と重なる部分におけるゲート電極の下面が、第1の領域上の半導体層の下面よりも下側に位置することが好ましい。これにより、ゲート電極に電圧を印加した時に生じる電界が、半導体層の上面側からだけでなく、側面側、

50

及び斜め下方側からも作用し、当該電界で半導体層を電気的に取り囲むことができる。したがって、半導体層にチャネルを誘起させるための電界を、より効果的に印加することができるため、トランジスタの電界効果移動度が向上し、オン電流を増大させることができる。

【0045】

第1の絶縁層の、第1の領域と第2の領域との厚さの差は、ゲート絶縁層の厚さ等を考慮して制御することができる。第1の領域と第2の領域との厚さの差は、少なくともゲート絶縁層の厚さよりも大きくする。また、半導体層と、ゲート電極との間に、ゲート絶縁層以外の層を設ける場合には、その層の厚さも考慮して、第2の領域を薄く加工することが好ましい。

10

【0046】

例えば、第1の領域の厚さは、第2の領域の厚さの1.2倍以上、好ましくは1.5倍以上、より好ましくは2倍以上、さらに好ましくは2.5倍以上であって、10倍以下の厚さとすることができます。

【0047】

または、第1の領域の厚さと、第2の領域の厚さの差が、ゲート絶縁層の厚さの1倍以上、好ましくは1.2倍以上、より好ましくは1.5倍以上、さらに好ましくは2倍以上であって、20倍以下となるように、第1の絶縁層が加工されていることが好ましい。

20

【0048】

第1の絶縁層の形成方法の例について説明する。まず、第1の絶縁層となる絶縁膜上に半導体層となる金属酸化物膜を成膜し、当該金属酸化物膜上にレジストマスクを形成して、当該レジストマスクに覆われない金属酸化物膜の一部をエッティングして半導体層を形成する。続いて、第1の絶縁層となる絶縁膜の、上記レジストマスクに覆われない部分をエッティングにより薄膜化することで、半導体層と重畠する第1の領域と、これよりも厚さの薄い第2の領域とを形成することができる。このとき、第2の領域が消失しない程度にエッティングすることが重要である。

【0049】

なお、第1の絶縁層を2以上の絶縁膜を積層した積層構造とし、第2の領域は、第1の絶縁層の上部に位置する1以上の絶縁膜を除去した構成としてもよい。

【0050】

30

ここで、金属酸化物膜のエッティングにウェットエッティング法を用い、第1の絶縁層となる絶縁膜のエッティングには、異方性のドライエッティング法を用いることが好ましい。または、金属酸化物膜と、第1の絶縁層となる絶縁膜とを、ドライエッティング法により連続してエッティングしてもよい。

【0051】

半導体層のゲート電極に覆われる領域は、チャネル形成領域として機能する。一方、ゲート電極に覆われない領域は、ソース領域またはドレイン領域として機能し、チャネル形成領域よりも低抵抗な領域（以下、低抵抗領域ともいう）とすることが好ましい。そこで、半導体層のゲート電極に覆われない部分に、半導体層を低抵抗化させることのできる第1の層（第3の絶縁層ともいう）を接して設けることが好ましい。

40

【0052】

例えば、半導体層の低抵抗領域は、当該低抵抗領域を覆って、第1の層を形成した状態で加熱処理を施すことで、低抵抗化された領域であることが好ましい。

【0053】

第1の層としては、アルミニウム、チタン、タンタル、タングステン、クロム、及びルテニウムなどの金属元素の少なくとも一を含む膜を用いることができる。特に、アルミニウム、チタン、タンタル、及びタングステンの少なくとも一を含むことが好ましい。または、これら金属元素を少なくとも一を含む窒化物、またはこれら金属元素の少なくとも一を含む酸化物を好適に用いることができる。

【0054】

50

例えば、窒化アルミニウム膜、窒化アルミニウムチタン膜、窒化チタン膜などの窒化物膜や、酸化アルミニウムチタン膜などの酸化物膜などを好適に用いることができる。または、タンゲステン膜、チタン膜などの金属膜を用いてもよい。

【0055】

例えば窒化アルミニウムチタン膜を用いる場合、組成式が AlTiN_x (x は 0 より大きく 3 以下の実数)、または組成式が AlTi_xN_y (x は 0 より大きく 2 以下の実数、 y は 0 より大きく 4 以下の実数) を満たす膜を用いることがより好ましい。

【0056】

また、加熱処理の温度は高いほど低抵抗領域の低抵抗化が促進されるため好ましい。加熱処理の温度は、ゲート電極の耐熱性などを考慮して決定すればよい。例えば、150 以上 500 以下、好ましくは 200 以上 450 以下、より好ましくは 250 以上 450 以下、さらに好ましくは 300 以上 400 以下の温度とすることができます。例えば加熱処理の温度を 350 程度とすることで、大型のガラス基板を用いた生産設備で歩留り良く半導体装置を生産することができる。

10

【0057】

半導体層の一部に第 1 の層を接して設けた状態で、加熱処理を行うことで、半導体層中の酸素が第 1 の層に吸引され、半導体層中に酸素欠損を多く形成することができる。これにより、極めて低抵抗な低抵抗領域を形成することができる。

【0058】

このように形成された低抵抗領域は、後の処理で高抵抗化しにくいといった特徴を有する。例えば、酸素を含む雰囲気下での加熱処理や、酸素を含む雰囲気下での成膜処理などを行っても、低抵抗領域の導電性が損なわれる懼れがないため、電気特性が良好で、且つ信頼性の高いトランジスタを実現できる。

20

【0059】

また、加熱処理を経た後の第 1 の層が導電性を有する場合には、加熱処理後に第 1 の層を除去することが好ましい。一方、第 1 の層が絶縁性を有する場合には、これを残存させることで第 1 の層を保護絶縁膜（第 3 の絶縁層）として機能させることができます。

【0060】

特に、上述した窒化アルミニウム、または窒化アルミニウムチタン膜は絶縁性に優れた膜であるため、残存させることが好ましい。

30

【0061】

または、低抵抗領域は、チャネル形成領域よりも水素を多く含む領域としてもよい。これにより、低抵抗領域を、チャネル形成領域よりも低抵抗な状態とすることができます。これにより、チャネル形成領域はキャリア密度が極めて低く、ソース領域及びドレイン領域は極めて低抵抗な状態となるため、電気特性に優れたトランジスタを実現できる。

【0062】

低抵抗領域に水素を供給する方法としては、例えば、第 1 の層として水素を含む膜（第 3 の絶縁層）を半導体層の一部に接して設け、その状態で加熱処理を行なうことが好ましい。これにより、低抵抗領域の水素濃度を、チャネル形成領域よりも高くすることができます。

40

【0063】

第 1 の層としては、例えばシリコンと、水素と、窒素とを含む絶縁膜を用いることが特に好ましい。より具体的には、プラズマ CVD 法により成膜された、水素を含む窒化シリコン膜（SiN : H とも表記する）を用いることが好ましい。

【0064】

なお、低抵抗領域に水素を供給する方法は上記に限られず、例えばゲート電極をマスクとして、イオンドーピング法やイオン注入法、水素を含む雰囲気下における加熱処理などの方法により、半導体層に水素を供給してもよい。

【0065】

ここで、第 1 の絶縁層は、加熱により酸素を放出しうる膜であることが好ましい。この

50

とき、半導体層の下部に位置する第1の領域から、加熱により半導体層のチャネル形成領域に酸素を供給することができる。

【0066】

さらに、第1の層（第3の絶縁層）は、半導体層の低抵抗領域を覆うだけでなく、トランジスタのチャネル長方向において、半導体層の低抵抗領域よりも外側に位置する、第1の絶縁層の第1の領域の側面を覆って設けられることが好ましい。上述した第1の層は、酸素を透過しにくい性質を有するため、第1の領域に含まれる酸素が、その側面から外方拡散することを防ぐことができる。これにより、半導体層のチャネル形成領域に多くの酸素を供給することができ、チャネル形成領域中のキャリア密度が低減し、信頼性の高いトランジスタを実現できる。

10

【0067】

このような構成を有する本発明の一態様のトランジスタは、良好な電気特性と、高い信頼性を兼ね備えたトランジスタである。

【0068】

以下では、より具体的な例について、図面を参照して説明する。

【0069】

[構成例1]

図1(A)は、トランジスタ100の上面図であり、図1(B)は、図1(A)に示す一点鎖線A1-A2における切断面の断面図に相当し、図1(C)は、図1(A)に示す一点鎖線B1-B2における切断面の断面図に相当する。なお、図1(A)において、トランジスタ100の構成要素の一部（絶縁層等）を省略して図示している。また、一点鎖線A1-A2方向はチャネル長方向、一点鎖線B1-B2方向はチャネル幅方向に相当する。また、トランジスタの上面図については、以降の図面においても図1(A)と同様に、構成要素の一部を省略して図示するものとする。

20

【0070】

トランジスタ100は、基板102上に設けられ、絶縁層103、半導体層108、絶縁層110、金属酸化物層114、導電層112、絶縁層116、絶縁層118等を有する。島状の半導体層108は、絶縁層103上に設けられる。絶縁層110、金属酸化物層114、及び導電層112は、この順に半導体層108の一部、及び絶縁層103の一部を覆って積層されている。また絶縁層110、金属酸化物層114、及び導電層112は、平面視において、上面形状が概略一致するように設けられている。絶縁層116は、導電層112の上面及び側面、金属酸化物層114の側面、絶縁層110の上面及び側面、半導体層108の上面及び側面、並びに絶縁層103の表面を覆って設けられている。絶縁層118は、絶縁層116を覆って設けられている。

30

【0071】

なお、本明細書等において「上面形状が概略一致」とは、積層した層と層との間で少なくとも輪郭の一部が重なることをいう。例えば、上層と下層とが、同一のマスクパターン、または一部が同一のマスクパターンにより加工された場合を含む。ただし、厳密には輪郭が重なり合わず、上層が下層の内側に位置することや、上層が下層の外側に位置することもあり、この場合も「上面形状が概略一致」という。

40

【0072】

導電層112の一部は、ゲート電極として機能する。絶縁層110の一部は、ゲート絶縁層として機能する。半導体層108の導電層112と重畳する部分は、チャネル形成領域として機能する。トランジスタ100は、半導体層108上にゲート電極が設けられる、いわゆるトップゲート型のトランジスタである。

【0073】

また、図1(A)、(B)に示すように、トランジスタ100は、絶縁層118上に導電層120a及び導電層120bを有していてよい。導電層120a及び導電層120bはソース電極またはドレイン電極として機能する。導電層120a及び導電層120bは、それぞれ絶縁層118及び絶縁層116に設けられた開口部141aまたは開口部1

50

41bを介して、後述する領域108Nに電気的に接続される。

【0074】

半導体層108は、金属酸化物を含むことが好ましい。

【0075】

例えば半導体層108は、インジウムと、M(Mは、ガリウム、アルミニウム、シリコン、ホウ素、イットリウム、スズ、銅、バナジウム、ベリリウム、チタン、鉄、ニッケル、ゲルマニウム、ジルコニウム、モリブデン、ランタン、セリウム、ネオジム、ハフニウム、タンタル、タングステン、またはマグネシウムから選ばれた一種または複数種)と、亜鉛と、を有すると好ましい。特にMはアルミニウム、ガリウム、イットリウム、またはスズから選ばれた一種または複数種とすることが好ましい。

10

【0076】

特に、半導体層108として、インジウム、ガリウム、及び亜鉛を含む酸化物を用いることが好ましい。

【0077】

半導体層108として、組成の異なる層、または結晶性の異なる層、または不純物濃度の異なる層を積層した積層構造としてもよい。

【0078】

絶縁層110と導電層112との間に位置する金属酸化物層114は、絶縁層110に含まれる酸素が導電層112側に拡散することを防ぐバリア膜として機能する。さらに金属酸化物層114は、導電層112に含まれる水素や水が絶縁層110側に拡散することを防ぐバリア膜としても機能する。金属酸化物層114は、例えば少なくとも絶縁層110よりも酸素及び水素を透過しにくい材料を用いることができる。

20

【0079】

導電層112にアルミニウムや銅などの酸素を吸引しやすい金属材料を用いた場合であっても、金属酸化物層114により、絶縁層110から導電層112へ酸素が拡散することを防ぐことができる。また、導電層112が水素を含む場合であっても、導電層112から絶縁層110を介して半導体層108へ水素が拡散することを防ぐことができる。その結果、半導体層108のチャネル形成領域におけるキャリア密度を極めて低いものとすることができる。

【0080】

30

金属酸化物層114としては、絶縁性材料または導電性材料を用いることができる。金属酸化物層114が絶縁性を有する場合には、ゲート絶縁層の一部として機能する。一方、金属酸化物層114が導電性を有する場合には、ゲート電極の一部として機能する。

【0081】

金属酸化物層114として、酸化シリコンよりも誘電率の高い絶縁性材料を用いることが好ましい。特に、酸化アルミニウム膜、酸化ハフニウム膜、またはハフニウムアルミニート膜等を用いると、駆動電圧を低減できるため好ましい。

【0082】

金属酸化物層114として、例えば酸化インジウム、インジウムスズ酸化物(ITO)、またはシリコンを含有したインジウムスズ酸化物(ITSO)などの、導電性酸化物を用いることもできる。特にインジウムを含む導電性酸化物は、導電性が高いため好ましい。

40

【0083】

また、金属酸化物層114として、半導体層108と同一の元素を一以上含む酸化物材料を用いることが好ましい。特に、上記半導体層108に適用可能な酸化物半導体材料を用いることが好ましい。このとき、金属酸化物層114として、半導体層108と同じスピッタリングターゲットを用いて形成した金属酸化物膜を適用することで、装置を共通化できるため好ましい。

【0084】

または、半導体層108と金属酸化物層114の両方に、インジウム及びガリウムを含

50

む金属酸化物材料を用いる場合、半導体層 108 に用いられる材料よりもガリウムの組成（含有割合）が高い材料を金属酸化物層 114 に用いると、酸素に対するプロッキング性をより高めることができると好ましい。このとき、半導体層 108 には、金属酸化物層 114 に用いられる材料よりもインジウムの組成が高い材料を用いることで、トランジスタ 100 の電界効果移動度を高めることができる。

【0085】

また、金属酸化物層 114 は、スパッタリング装置を用いて形成すると好ましい。例えば、スパッタリング装置を用いて酸化物膜を形成する場合、酸素ガスを含む雰囲気で形成することで、絶縁層 110 や半導体層 108 中に好適に酸素を添加することができる。

【0086】

半導体層 108 は、絶縁層 110 を介して導電層 112 と重なる、チャネル形成領域を有する。また、半導体層 108 は、当該チャネル形成領域を挟む一対の領域 108N を有する。領域 108N は、チャネル形成領域よりも低抵抗な領域であり、トランジスタ 100 のソース領域またはドレイン領域として機能する。

【0087】

絶縁層 103 は、半導体層 108 と重畳する領域 103a と、半導体層 108 と重畳しない領域 103b と、を有する。絶縁層 103 は、領域 103a が、領域 103b よりも厚さ方向に突出した形状を有する。領域 103a は凸部ともいいうことができる。

【0088】

絶縁層 103 の領域 103a は、領域 103b よりも厚さが厚い領域である。また、領域 103a の側面（絶縁層 103 の凸部の外縁部）は、半導体層 108 の下端部と接する部分から、領域 103b にかけて、テーパ形状を有することが好ましい。このとき、領域 103a の側面と、領域 103b の上面との成す角が鈍角であることが好ましい。より具体的には、領域 103a の側面と、領域 103b の上面との成す角が、90° より大きく 180° 未満、好ましくは 100° 以上 170° 以下、より好ましくは 110° 以上 160° 以下であることが好ましい。これにより、絶縁層 103 よりも上方に位置する膜（例えば絶縁層 110、金属酸化物層 114、導電層 112、絶縁層 116 等）の被覆性を向上させることができ、これらに低密度な領域（鬆ともいう）が形成されにくくなるため、トランジスタ 100 の信頼性を高めることができる。

【0089】

さらに、領域 103a の側面は、その上端部（半導体層 108 の下端部と接する部分の近傍）から、領域 103b の上面にかけて、連続的に勾配が変化する形状を有することが好ましい。このように、領域 103a の側面がなだらかな曲面形状を有し、且つ、領域 103a の側面と領域 103b の上面とが連続的につながる形状を有することで、絶縁層 103 の上方に位置する膜の被覆性をより高めることができる。

【0090】

図 1 (C) に示すように、チャネル幅方向において、絶縁層 110、金属酸化物層 114、及び導電層 112 は、半導体層 108 の上面及び側面、ならびに絶縁層 103 の領域 103a の側面及び領域 103b の上面を覆って設けられる。

【0091】

図 2 (A) は、図 1 (C) の一部の拡大図である。図 2 (A) には、厚さ t1 乃至 t4 と、高さ h1 乃至 h4 をそれぞれ示している。

【0092】

厚さ t1 は、領域 103a の厚さであり、厚さ t2 は、領域 103b の厚さである。また、厚さ t3 は、領域 103b と重畳する部分における、絶縁層 110 及び金属酸化物層 114 の総厚である。また、厚さ t4 は、領域 103b と重畳する部分における、絶縁層 110、金属酸化物層 114、及び導電層 112 の総厚である。

【0093】

ここで、領域 103a の厚さと、領域 103b の厚さの差分を差分 d1 とすると、「 $d1 = t1 - t2$ 」で表される。このとき、図 2 (A) に示すように、差分 d1 は、厚さ t

10

20

30

40

50

3よりも大きいことが好ましい。また、差分 d_1 は、厚さ t_4 よりも大きいことがより好みしい。

【0094】

一方、高さ h_1 乃至 h_4 は、それぞれ絶縁層 103 の領域 103a の底面の高さを基準とすることとする。高さ h_1 は、半導体層 108 の下面（絶縁層 103 と半導体層 108 とが接する場合には、これらの界面）の高さである。高さ h_2 は、領域 103b の上面（絶縁層 103 と絶縁層 110 とが接する場合には、これらの界面）の高さである。高さ h_3 は、領域 103b と重畳する部分における、導電層 112 の底面（導電層 112 と金属酸化物層 114 とが接する場合には、これらの界面）の高さである。高さ h_4 は、領域 103b と重畳する部分における、導電層 112 の上面（導電層 112 と絶縁層 116 とが接する場合には、これらの界面）の高さである。

10

【0095】

このとき、図 2 (A) に示すように、半導体層 108 の下面の高さ h_1 は、導電層 112 の下面の高さ h_3 よりも高いことが好ましい。また、高さ h_1 は、導電層 112 の上面の高さ h_4 よりも高いことがより好ましい。

【0096】

なお、図 2 (B) に示すように、領域 103a の厚さと領域 103b の厚さの差分 d_1 は、領域 103b と重畳する部分における、絶縁層 110、金属酸化物層 114、及び導電層 112 の厚さ t_4 よりも小さくてもよい。また、図 2 (B) に示すように、半導体層 108 の下面の高さ h_1 は、導電層 112 の上面の高さ h_4 よりも低くてもよい。

20

【0097】

このような構成とすることで、チャネル幅方向において、導電層 112 を、半導体層 108 の上面側だけでなく、側面側、及び下端部の斜め下方に位置するように設けることができる。このような構成とすることで、導電層 112 に電圧を印加した際に生じる電界で、半導体層 108 を電気的に取り囲むことができ、トランジスタ 100 のオン電流を増大させることができる。

【0098】

一般に、チャネル幅 W のチャネル長 L に対する比 (W / L 比) を大きく設計することで、トランジスタのオン電流を増大させることができる。しかしながら本発明の一態様は、これらの設計を変更することなく、すなわちチャネル幅 W を大きくすることなく、トランジスタの電界効果移動度を向上させ、オン電流を増大させることができる。

30

【0099】

トランジスタのチャネル幅 W は、回路に組み込んだときに要求される特性値に応じて設定すればよいが、例えば、表示装置の画素回路や駆動回路等に適用する場合などでは、チャネル幅 W を $1 \mu m$ 以上 $100 \mu m$ 以下、好ましくは $1.2 \mu m$ 以上 $50 \mu m$ 以下、より好ましくは $1.5 \mu m$ 以上 $30 \mu m$ 以下としても、極めて大きな電流を流すことができる。なお、チャネル幅 W はこれに限られず、要求される特性に応じて、 $100 \mu m$ より大きくしてもよい。

【0100】

また、トランジスタ 100 は電界効果移動度及びオン電流を高めることができるために、チャネル長 L を比較的大きく設定することができ、トランジスタの特性ばらつきや、生産歩留まりを高めることができる。トランジスタのチャネル長 L もチャネル幅 W と同様に、要求される特性値に応じて設定すればよいが、例えば表示装置の画素回路や駆動回路等に適用する場合などでは、チャネル長 L を $1 \mu m$ 以上 $20 \mu m$ 以下、好ましくは $1.2 \mu m$ 以上 $15 \mu m$ 以下、より好ましくは $1.5 \mu m$ 以上 $10 \mu m$ 以下に設定することが好ましい。特にチャネル長 L を $1.5 \mu m$ 以上 $5 \mu m$ 以下、好ましくは $2 \mu m$ 以上 $3 \mu m$ 以下とすることで、チャネル長 L の基板面内のばらつきが抑えられ、生産歩留まりを高くすることができます。なお、チャネル長 L はこれに限られず、要求される特性に応じて、 $20 \mu m$ よりも大きくしてもよい。

40

【0101】

50

なお、本明細書等において、トランジスタのチャネル長方向とは、ソース領域とドレイン領域間を最短距離で結ぶ直線に平行な方向のうちの1つをいう。すなわち、チャネル長方向は、トランジスタがオン状態のときに半導体層を流れる電流の方向のうちの1つに相当する。また、チャネル幅方向とは、当該チャネル長方向に直交する方向をいう。なお、トランジスタの構造や形状によっては、チャネル長方向及びチャネル幅方向は1つに定まらない場合がある。

【0102】

ここで、トランジスタ100のチャネル長Lは、半導体層108と重畳する領域における導電層112のチャネル長方向の長さをいう。また、トランジスタ100のチャネル幅は、導電層112に覆われる領域における、チャネル幅方向における半導体層108の長さをいう。10

【0103】

図1(B)に示すように、半導体層108の領域108Nに接して、絶縁層116が設けられる。絶縁層116は、半導体層108と導電層112の両方に接するため、絶縁性を有していることが好ましい。

【0104】

領域108Nに接する絶縁層116としては、窒化物を含む絶縁膜を用いることができる。領域108Nに接して窒化物を含む絶縁層116を設けることで、領域108Nの導電性をより高める効果を奏する。さらに、領域108Nに絶縁層116が接した状態で加熱処理を行なうことで、より低抵抗化が促進されるため好ましい。20

【0105】

絶縁層116に適用できる窒化物としては、例えば窒化シリコンや窒化ガリウムなどの半導体材料の窒化物、または窒化アルミニウムなどの金属窒化物を用いることが特に好ましい。例えば、窒化シリコンは、水素や酸素に対するプロッキング性を有するため、外部から半導体層への水素の拡散と、半導体層から外部への酸素の脱離の両方を防ぐことができ、信頼性の高いトランジスタを実現できる。

【0106】

また、金属窒化物を用いる場合、アルミニウム、チタン、タンタル、タングステン、クロム、またはルテニウムの窒化物を用いることが好ましい。特に、アルミニウムまたはチタンを含むことが特に好ましい。例えば、アルミニウムをスパッタリングターゲットに用い、成膜ガスとして窒素を含むガスを用いた反応スパッタリング法により形成した窒化アルミニウム膜は、成膜ガスの全流量に対する窒素ガスの流量を適切に制御することで、極めて高い絶縁性と、水素や酸素に対する極めて高いプロッキング性とを兼ね備えた膜とすることができる。そのため、このような金属窒化物を含む絶縁膜を、半導体層に接して設けることで、半導体層を低抵抗化できるだけでなく、半導体層から酸素が脱離すること、及び半導体層へ水素が拡散することを好適に防ぐことができる。30

【0107】

金属窒化物として、窒化アルミニウムを用いた場合、当該窒化アルミニウムを含む絶縁層の厚さを5nm以上とすることが好ましい。このように薄い膜であっても、水素及び酸素に対する高いプロッキング性と、半導体層の低抵抗化の機能とを両立できる。なお、当該絶縁層の厚さはどれだけ厚くてもよいが、生産性を考慮し、500nm以下、好ましくは200nm以下、より好ましくは50nm以下とすることが好ましい。40

【0108】

絶縁層116に窒化アルミニウム膜を用いる場合、組成式がA1Nx(xは0より大きく2以下の実数、好ましくは、xは0.5より大きく1.5以下の実数)を満たす膜を用いることが好ましい。これにより、絶縁性に優れ、且つ熱伝導性に優れた膜とすることができるため、トランジスタ100を駆動させたときに生じる熱の放熱性を高めることができる。

【0109】

または、絶縁層116として、窒化アルミニウムチタン膜、窒化チタン膜などを用いる

ことができる。

【0110】

このような絶縁層116を領域108Nに接して設けることで、絶縁層116が領域108N中の酸素を吸引し、領域108N中に酸素欠損を形成させることができる。またこのとき、絶縁層116に金属酸化物を含む膜を用いた場合、絶縁層116と領域108Nとの間に、絶縁層116に含まれる金属元素（例えばアルミニウム）の酸化物を含む層が形成される場合がある。

【0111】

ここで、半導体層108として、インジウムを含む金属酸化物膜を用いた場合、領域108Nの絶縁層116側の界面近傍に、金属状態であるインジウムが析出した領域、または、インジウム濃度の高い領域が形成されている場合がある。このような領域の存在は、例えば、X線光電子分光法（XPS：X-ray Photoelectron Spectroscopy）等の分析法で観測できる場合がある。10

【0112】

このように、領域108Nは、チャネル形成領域に比べて酸素欠損を多く含む領域とすることができるため、チャネル形成領域よりも低抵抗化した領域とすることができる。さらに、絶縁層116として金属酸化物を含む絶縁膜を用いることで、領域108Nの絶縁層116側の界面近傍には導電性の高いインジウムが析出した領域が形成され、さらに低抵抗な領域とすることができる。

【0113】

または、絶縁層116として、領域108Nに対する水素の供給源として機能する膜を用いることもできる。例えば、絶縁層116は、加熱により水素を放出する膜であることが好ましい。このような絶縁層116を領域108Nに接して設け、絶縁層116の形成後に加熱処理を行なうことで、領域108Nに水素を供給して低抵抗化させることができる。20

【0114】

絶縁層116は、成膜の際に用いる成膜ガスに、水素元素を含むガスを用いて成膜される膜であることが好ましい。これにより、絶縁層116の成膜時にも、領域108Nに水素を効果的に供給することができる。

【0115】

絶縁層116としては、例えば、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化酸化アルミニウムなどの絶縁膜を用いることができる。30

【0116】

絶縁層116の成膜時、及び絶縁層116の成膜後の加熱処理により、領域108Nには水素が供給される。供給された水素は、領域108N中の酸素欠損と結合し、キャリア生成源となりうる。これにより、チャネル形成領域よりもキャリア濃度が高く、低抵抗な領域108Nを形成することができる。

【0117】

半導体層108のチャネル形成領域に接する絶縁層103と絶縁層110には、酸化物膜を用いることが好ましい。例えば、酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜などの酸化物膜を用いることができる。これにより、トランジスタ100の作製工程における熱処理などで、絶縁層103や絶縁層110から脱離した酸素を半導体層108のチャネル形成領域に供給し、半導体層108中の酸素欠損を低減することができる。40

【0118】

ここで、図1(B)に示すように、絶縁層116は絶縁層103の領域103aの側面を覆って設けられることが好ましい。絶縁層103に含まれる、加熱により放出しうる酸素は、絶縁層103の領域103aから半導体層108に供給することができる。そのため、加熱により領域103aの側面から酸素が脱離することを防ぐために、当該側面を酸素が拡散しにくい絶縁層116で覆う構成とする。また、図1(B)に示すように、絶縁層116は、領域103aの側面を覆う構成とする。50

層 116 は絶縁層 103 の領域 103b の上面も覆う構成とすることがより好ましい。これにより、絶縁層 103 から放出される酸素を効果的に半導体層 108 に供給することができる。これにより、半導体層 108 のチャネル形成領域におけるキャリア密度を低減することができ、トランジスタ 100 の信頼性を高めることができる。

【0119】

絶縁層 118 は、トランジスタ 100 を保護する保護層として機能する。絶縁層 118 としては、例えば、酸化物または窒化物などの無機絶縁材料を用いることができる。より具体的な例としては、窒化シリコン、窒化酸化シリコン、酸化窒化シリコン、酸化アルミニウム、酸化窒化アルミニウム、窒化アルミニウム、酸化ハフニウム、ハフニウムアルミネートなどの無機絶縁材料を用いることができる。また、絶縁層 118 を平坦化層として用いることもできる。その場合、絶縁層 118 として有機樹脂材料を用いることができる。
。

10

【0120】

なお、ここでは保護層として絶縁層 116 と絶縁層 118 の積層構造とする場合を示したが、絶縁層 118 は不要であれば設けなくてもよい。また、絶縁層 118 を 2 層以上の積層構造としてもよい。

【0121】

ここで、半導体層 108 について、及び半導体層 108 中に形成されうる酸素欠損について説明する。

【0122】

半導体層 108 のチャネル形成領域に形成される酸素欠損は、トランジスタ特性に影響を与えるため問題となる。例えば、半導体層 108 中に酸素欠損が形成されると、該酸素欠損に水素が結合し、キャリア供給源となりうる。チャネル形成領域中にキャリア供給源が生成されると、トランジスタ 100 の電気特性の変動、代表的にはしきい値電圧のシフトが生じる。したがって、チャネル形成領域においては、酸素欠損が少ないほど好ましい。
。

20

【0123】

そこで、本発明の一態様においては、半導体層 108 のチャネル形成領域近傍の絶縁膜、具体的には、チャネル形成領域の上方に位置する絶縁層 110、及び下方に位置する絶縁層 103 が、酸化物膜を含む構成である。作製工程中の熱などにより絶縁層 103 及び絶縁層 110 からチャネル形成領域へ酸素を移動させることで、チャネル形成領域中の酸素欠損を低減することが可能となる。

30

【0124】

また、半導体層 108 は、In の原子数比が M の原子数比より多い領域を有すると好ましい。In の原子数比が多いほど、トランジスタの電界効果移動度を向上させることができる。

【0125】

ここで、In、Ga、Zn を含む金属酸化物膜の場合、In と酸素の結合力は、Ga と酸素の結合力よりも弱いため、In の原子数比が大きい場合には、金属酸化物膜中に酸素欠損が形成されやすい。また、Ga に代えて、上記 M で示す金属元素を用いた場合でも同様の傾向がある。金属酸化物膜中に酸素欠損が多く存在すると、トランジスタの電気特性の低下や、信頼性の低下が生じる。

40

【0126】

しかしながら本発明の一態様では、金属酸化物を含む半導体層 108 のチャネル形成領域中に極めて多くの酸素を供給できるため、In の原子数比の大きな金属酸化物材料を用いることが可能となる。これにより、極めて高い電界効果移動度と、安定した電気特性と、高い信頼性とを兼ね備えたトランジスタを実現することができる。

【0127】

例えば、In の原子数比が、M の原子数比に対して 1.5 倍以上、または 2 倍以上、または 3 倍以上、または 3.5 倍以上、または 4 倍以上である金属酸化物を、好適に用いる

50

ことができる。

【0128】

特に、半導体層108のIn、M、及びZnの原子数の比を、In : M : Zn = 4 : 2 : 3またはその近傍とすることが好ましい。または、In、M、及びZnの原子数の比を、In : M : Zn = 5 : 1 : 6またはその近傍とすると好ましい。また、半導体層108の組成として、In、M、及びZnの原子数の比を概略等しくしてもよい。すなわち、In、M、及びZnの原子数の比が、In : M : Zn = 1 : 1 : 1またはその近傍である材料を含んでいてもよい。

【0129】

例えば、上記の電界効果移動度が高いトランジスタを、ゲート信号を生成するゲートドライバに用いることで、額縁幅の狭い（狭額縁ともいう）表示装置を提供することができる。また、上記の電界効果移動度が高いトランジスタを、ソースドライバ（特に、ソースドライバが有するシフトレジスタの出力端子に接続されるデマルチプレクサ）に用いることで、接続される配線数が少ない表示装置を提供することができる。

10

【0130】

なお、半導体層108が、Inの原子数比がMの原子数比より多い領域を有していても、半導体層108の結晶性が高い場合、電界効果移動度が低くなる場合がある。半導体層108の結晶性としては、例えば、X線回折(XRD : X-Ray Diffraction)を用いて分析する、あるいは、透過型電子顕微鏡(TEM : Transmission Electron Microscope)を用いて分析することで解析できる。

20

【0131】

ここで、半導体層108のチャネル形成領域は、不純物濃度が低く、欠陥準位密度を低く（酸素欠損を少なく）することにより、膜中のキャリア密度を低くすることができる。このような金属酸化物膜を半導体層のチャネル形成領域に用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが多い。また、このような金属酸化物膜を用いたトランジスタは、オフ電流が著しく小さい特性を得ることができる。

【0132】

半導体層108に結晶性の高い金属酸化物膜を用いると、半導体層108の加工時や、絶縁層110の成膜時のダメージを抑制することができ、信頼性の高いトランジスタを実現できる。一方、半導体層108に結晶性の比較的低い金属酸化物膜を用いることで、電気伝導性が向上し、電界効果移動度の高いトランジスタを実現できる。

30

【0133】

半導体層108としては、後述するCAAC(c-axis aligned crystal)構造を有する金属酸化物膜、nc(nano crystal)構造を有する金属酸化物膜、またはCAAC構造とnc構造とが混在した金属酸化物膜を用いることが好ましい。

【0134】

このような構成とすることで、電気特性に優れ、且つ信頼性の高いトランジスタ100を実現できる。

40

【0135】

以下では、上記構成例1と一部の構成が異なるトランジスタの構成例について説明する。なお、以下では、上記構成例1と重複する部分は説明を省略する場合がある。また、以下で示す図面において、上記構成例と同様の機能を有する部分についてはハッチングパターンを同じくし、符号を付さない場合もある。

【0136】

[構成例2]

図3(A)は、トランジスタ100Aの上面図であり、図3(B)はトランジスタ100Aのチャネル長方向の断面図であり、図3(C)はトランジスタ100Aのチャネル幅方向の断面図である。

50

【0137】

トランジスタ100Aは、基板102と絶縁層103との間に導電層106を有する点で、構成例1と主に相違している。導電層106は半導体層108のチャネル形成領域と、導電層112と重畳する領域を有する。

【0138】

トランジスタ100Aにおいて、導電層106は、第1のゲート電極（ボトムゲート電極ともいう）としての機能を有し、導電層112は、第2のゲート電極（トップゲート電極ともいう）としての機能を有する。また、絶縁層103の一部は第1のゲート絶縁層として機能し、絶縁層110の一部は、第2のゲート絶縁層として機能する。

【0139】

半導体層108の、導電層112及び導電層106の少なくとも一方と重畳する部分は、チャネル形成領域として機能する。なお以下では説明を容易にするため、半導体層108の導電層112と重畳する部分をチャネル形成領域と呼ぶ場合があるが、実際には導電層112と重畳せずに、導電層106と重畳する部分（領域108Nを含む部分）にもチャネルが形成しうる。

【0140】

また、図3(A)、(C)に示すように、導電層106は、金属酸化物層114、絶縁層110、及び絶縁層103に設けられた開口部142を介して、導電層112と電気的に接続されていてもよい。これにより、導電層106と導電層112には、同じ電位を与えることができる。

10

【0141】

導電層106は、導電層112、導電層120a、または導電層120bと同様の材料を用いることができる。特に導電層106に銅を含む材料を用いると、配線抵抗を低減できるため好ましい。また、導電層106にタンゲステンやモリブデンなどの高融点金属を含む材料を用いると、後の工程において高い温度で処理を行なうことができる。

20

【0142】

また、図3(A)、(C)に示すように、チャネル幅方向において、導電層112及び導電層106が、半導体層108の端部よりも外側に突出していることが好ましい。このとき、図3(C)に示すように、半導体層108のチャネル幅方向の全体が、絶縁層110と絶縁層103を介して、導電層112と導電層106に覆われた構成となる。

30

【0143】

このような構成とすることで、半導体層108を一対のゲート電極によって生じる電界で、電気的に取り囲むことができる。このとき特に、導電層106と導電層112に同じ電位を与えることが好ましい。これにより、半導体層108にチャネルを誘起させるための電界を効果的に印加できるため、トランジスタ100Aのオン電流を増大させることができる。そのため、トランジスタ100Aを微細化することも可能となる。

【0144】

なお、導電層112と導電層106とを接続しない構成としてもよい。このとき、一対のゲート電極の一方に定電位を与え、他方にトランジスタ100Aを駆動するための信号を与えてよい。このとき、一方の電極に与えられる電位により、トランジスタ100Aを他方の電極で駆動する際のしきい値電圧を制御することもできる。

40

【0145】

以上が、構成例2についての説明である。

【0146】**[構成例3]**

図4(A)はトランジスタ100Bのチャネル長方向の断面図であり、図4(B)はトランジスタ100Bのチャネル幅方向の断面図である。なお、上面図は図3(A)を援用できるため省略する。

【0147】

トランジスタ100Bは、半導体層108に換えて、絶縁層103側から半導体層10

50

8 a と、半導体層 108 b とが積層された構成を有する点で、上記構成例 2 で例示したトランジスタ 100 A と主に相違している。

【0148】

半導体層 108 a と半導体層 108 b には、例えば、それぞれ組成の異なる金属酸化物膜を用いることができる。例えば、In - Ga - Zn 酸化物を用いた場合に、In、M、及びZn の原子数の比が、In : M : Zn = 5 : 1 : 6、In : M : Zn = 4 : 2 : 3、In : M : Zn = 1 : 1 : 1、In : M : Zn = 2 : 2 : 1、In : M : Zn = 1 : 3 : 4、In : M : Zn = 1 : 3 : 2、またはそれらの近傍であるスパッタリングターゲットで形成する膜から選択して、それぞれに用いることが好ましい。

【0149】

また、結晶性の異なる金属酸化物膜を積層してもよい。その場合、同じ酸化物ターゲットを用い、成膜条件を異ならせることで、大気に触れることなく連続して形成されることが好ましい。

【0150】

このとき、半導体層 108 a として、nc 構造を有する金属酸化物膜を用い、半導体層 108 b として、CAC 構造を有する金属酸化物膜を用いた積層構造とすることができる。または、半導体層 108 a と半導体層 108 b の両方に nc 構造を有する金属酸化物膜を用いてもよい。なお、半導体層 108 a 及び半導体層 108 b に好適に用いることのできる金属酸化物の機能、または材料の構成については、後述する CAC (Cloud-Aligned Composite) を援用することができる。

【0151】

例えば、先に形成する第 1 の金属酸化物膜の成膜時の酸素流量比を、後に形成する第 2 の金属酸化物膜の成膜時の酸素流量比よりも小さくする。または、第 1 の金属酸化物膜の成膜時に、酸素を流さない条件とする。これにより、第 2 の金属酸化物膜の成膜時に、酸素を効果的に供給することができる。また、第 1 の金属酸化物膜は第 2 の金属酸化物膜よりも結晶性が低く、電気伝導性の高い膜とすることができます。一方、上部に設けられる第 2 の金属酸化物膜を第 1 の金属酸化物膜よりも結晶性の高い膜とすることで、半導体層 108 の加工時や、絶縁層 110 の成膜時のダメージを抑制することができる。

【0152】

より具体的には、第 1 の金属酸化物膜の成膜時の酸素流量比を、0 % 以上 50 % 未満、好ましくは 0 % 以上 30 % 以下、より好ましくは 0 % 以上 20 % 以下、代表的には 10 % とする。また第 2 の金属酸化物膜の成膜時の酸素流量比を、50 % 以上 100 % 以下、好ましくは 60 % 以上 100 % 以下、より好ましくは 80 % 以上 100 % 以下、さらに好ましくは 90 % 以上 100 % 以下、代表的には 100 % とする。また、第 1 の金属酸化物膜と第 2 の金属酸化物膜とで、成膜時の圧力、温度、電力等の条件を異なってもよいが、酸素流量比以外の条件を同じとすることで、成膜工程にかかる時間を短縮することができるため好ましい。

【0153】

【構成例 4】

図 5 (A) はトランジスタ 100 C のチャネル長方向の断面図であり、図 5 (B) はトランジスタ 100 C のチャネル幅方向の断面図である。なお、上面図は図 3 (A) を援用できるため省略する。

【0154】

トランジスタ 100 C は、半導体層 108 b の形状が異なる点で、上記構成例 3 で例示したトランジスタ 100 B と主に相違している。

【0155】

半導体層 108 b は、導電層 112、金属酸化物層 114、及び絶縁層 110 と上面形状が概略一致している。例えば半導体層 108 b は、導電層 112 等をエッチングするためのレジストマスクを用いて加工することにより形成できる。

【0156】

10

20

30

40

50

半導体層 108b は、半導体層 108a の上面及び側面、絶縁層 103 の領域 103a の側面、ならびに領域 103b の上面の一部を覆って設けられている。

【0157】

半導体層 108b として、半導体層 108a よりも結晶性の高い膜を用いた場合、膜厚方向に対する酸素の拡散性を低減することができる。特に、CACAC 構造を有する金属酸化物膜は、当該金属酸化物膜に含まれる結晶部の c 軸方向に対する酸素の拡散性が低いといった特徴を有する。さらに、CACAC 構造を有する金属酸化物膜は、当該金属酸化物膜に含まれる結晶部の c 軸が被形成面に対して概略垂直方向に配向するように成膜することが可能となる。

【0158】

図 5 (C) に、図 5 (B) 中の破線で囲った領域 Q における拡大図を示す。図 5 (C) に示すように、結晶性を有する半導体層 108b は、半導体層 108a の上面及び側面、絶縁層 103 の領域 103a の側面、及び領域 103b の上面を覆って設けられている。

【0159】

また図 5 (C) では、半導体層 108b の各部分における、半導体層 108b に含まれる結晶の c 軸の向きと、破線で示す層状の結晶部を構成する層 108L の配向を模式的に示している。このように、結晶性を有する半導体層 108b 中の結晶部は、c 軸（すなわち層状の結晶部の層に対して垂直な向き）が被形成面に対して概略垂直方向に配向している。

【0160】

このように、図 5 (C) に示すように、半導体層 108b を絶縁層 103 の領域 103b の側面、及び半導体層 108a の側面を覆う構成とすることで、絶縁層 103 から放出されうる酸素が、領域 103b から拡散することを抑制することができる。また、半導体層 108a の側面から外部に酸素が拡散することを防ぐことができる。これにより、半導体層 108a 中の酸素欠損を効果的に低減でき、信頼性の高いトランジスタを実現できる。

【0161】

以上が、構成例についての説明である。

【0162】

〔作製方法例〕

以下では、本発明の一態様の半導体装置の作製方法について、図面を参照して説明する。ここでは、上記構成例で例示したトランジスタ 100A を例に挙げて説明する。

【0163】

なお、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スパッタリング法、化学気相堆積（CVD：Chemical Vapor Deposition）法、真空蒸着法、パルスレーザー堆積（PLD：Pulse Laser Deposition）法、原子層堆積（ALD：Atomic Layer Deposition）法等を用いて形成することができる。CVD 法としては、プラズマ化学気相堆積（PECVD：Plasma Enhanced CVD）法や、熱 CVD 法などがある。また、熱 CVD 法のひとつに、有機金属化学気相堆積（MOCVD：Metal Organic CVD）法がある。

【0164】

また、半導体装置を構成する薄膜（絶縁膜、半導体膜、導電膜等）は、スピニコート、ディップ、スプレー塗布、インクジェット、ディスペンス、スクリーン印刷、オフセット印刷、ドクターナイフ、スリットコート、ロールコート、カーテンコート、ナイフコート等の方法により形成することができる。

【0165】

また、半導体装置を構成する薄膜を加工する際には、フォトリソグラフィ法等を用いて加工することができる。それ以外に、ナノインプリント法、サンドブラスト法、リフトオフ法などにより薄膜を加工してもよい。また、メタルマスクなどの遮蔽マスクを用いた成

10

20

30

40

50

膜方法により、島状の薄膜を直接形成してもよい。

【0166】

フォトリソグラフィ法としては、代表的には以下の2つの方法がある。一つは、加工したい薄膜上にレジストマスクを形成して、エッティング等により当該薄膜を加工し、レジストマスクを除去する方法である。もう一つは、感光性を有する薄膜を成膜した後に、露光、現像を行って、当該薄膜を所望の形状に加工する方法である。

【0167】

フォトリソグラフィ法において、露光に用いる光は、例えばi線（波長365nm）、g線（波長436nm）、h線（波長405nm）、またはこれらを混合させた光を用いることができる。そのほか、紫外線やKrFレーザ光、またはArFレーザ光等を用いることもできる。また、液浸露光技術により露光を行ってもよい。また、露光に用いる光として、極端紫外光（EUV：Extreme Ultraviolet）やX線を用いてもよい。また、露光に用いる光に換えて、電子ビームを用いることもできる。極端紫外光、X線または電子ビームを用いると、極めて微細な加工が可能となるため好ましい。なお、電子ビームなどのビームを走査することにより露光を行う場合には、フォトマスクは不要である。

10

【0168】

薄膜のエッティングには、ドライエッティング法、ウェットエッティング法、サンドブラスト法などを用いることができる。

【0169】

20

図6(A)乃至図10(B)には、トランジスタ100Aの作製工程の各段階におけるチャネル長方向及びチャネル幅方向の断面を並べて示している。

【0170】

〔導電層106の形成〕

基板102上に導電膜を成膜し、これをエッティングにより加工して、第1のゲート電極として機能する導電層106を形成する。

【0171】

〔絶縁層103の形成〕

続いて、基板102及び導電層106を覆って絶縁層103を形成する(図6(A))。絶縁層103は、PECVD法、ALD法、スパッタリング法等を用いて形成することができる。

30

【0172】

絶縁層103は、後に形成する領域103aの厚さで成膜することができる。絶縁層103の厚さは、後の薄膜化の工程で消失しない程度の厚さに設定することができる。

【0173】

絶縁層103を形成した後に、絶縁層103に対して酸素を供給する処理を行なってもよい。例えば、酸素雰囲気下でのプラズマ処理または加熱処理などを行うことができる。または、プラズマイオンドーピング法やイオン注入法などにより、絶縁層103に酸素を供給してもよい。

【0174】

40

〔半導体層108の形成〕

続いて、絶縁層103上に、後に半導体層108となる金属酸化物膜108fを成膜する(図6(B))。

【0175】

金属酸化物膜は、金属酸化物ターゲットを用いたスパッタリング法により形成することが好ましい。

【0176】

また、金属酸化物膜を成膜する際に、酸素ガスの他に、不活性ガス(例えば、ヘリウムガス、アルゴンガス、キセノンガスなど)を混合させてもよい。なお、金属酸化物膜を成膜する際の成膜ガス全体に占める酸素ガスの割合(以下、酸素流量比ともいう)が高いほ

50

ど、金属酸化物膜の結晶性を高めることができ、信頼性の高いトランジスタを実現できる。一方、酸素流量比が低いほど、金属酸化物膜の結晶性が低くなり、オン電流が高められたトランジスタとすることができる。

【0177】

半導体層108を積層構造とする場合、同じスパッタリングターゲットを用いて同じ成膜室で連続して成膜することで、界面を良好なものとすることができますため好ましい。特に、各金属酸化物膜の成膜条件として、成膜時の圧力、温度、電力等の条件を異なせてもよいが、酸素流量比以外の条件を同じとすることで、成膜工程にかかる時間を短縮することができるため好ましい。また、異なる組成の金属酸化物膜を積層する場合には、大気に暴露することなく、連続して成膜することができる。

10

【0178】

金属酸化物膜は、CAC構造を有する金属酸化物膜、nc構造を有する金属酸化物膜、またはCAC構造とnc構造とが混在した金属酸化物膜となるように、成膜条件を設定することが好ましい。なお、成膜される金属酸化物膜がCAC構造となる成膜条件、及びnc構造となる成膜条件は、それぞれ使用するスパッタリングターゲットの組成によって異なるため、その組成に応じて、基板温度や酸素流量比の他、圧力や電力などを適宜設定すればよい。

【0179】

また、金属酸化物膜の成膜条件としては、基板温度を室温以上450以下、好ましくは基板温度を室温以上300以下、より好ましくは室温以上200以下、さらに好ましくは室温以上140以下とすればよい。例えば基板102に大型のガラス基板や、樹脂基板を用いた場合には、成膜温度を室温以上140未満とすると、生産性が高くなり好ましい。また、基板温度を室温とする、または意図的に加熱しない状態で、金属酸化物膜を成膜することで、結晶性を低くすることができる。

20

【0180】

また、金属酸化物膜を成膜する前に、絶縁層103の表面に吸着した水や水素、有機物成分等を脱離させるための処理や、絶縁層103中に酸素を供給する処理を行うことが好ましい。例えば、減圧雰囲気下にて70以上200以下の温度で加熱処理を行うことができる。または、酸素を含む雰囲気下におけるプラズマ処理を行ってもよい。また、一酸化窒素ガスを含むプラズマ処理を行うと、絶縁層103の表面の有機物を好適に除去することができる。このような処理の後、絶縁層103の表面を大気に暴露することなく、連続して金属酸化物膜を成膜することができる。

30

【0181】

続いて、金属酸化物膜108f上にレジストマスク115を形成する。その後、レジストマスク115に覆われない金属酸化物膜108fの一部を、エッチングすることにより、半導体層108を形成する(図7(A))。

【0182】

金属酸化物膜の加工には、ウェットエッチング法及びドライエッチング法のいずれか一方または双方を用いることができる。

【0183】

〔絶縁層103の薄膜化〕

続いて、レジストマスク115に覆われない絶縁層103の一部をエッチングにより薄膜化して、半導体層108と重畳する部分を有する領域103aと、半導体層108と重畳せず、且つ領域103aよりも厚さの薄い領域103bを形成する。

40

【0184】

絶縁層103のエッチングは、ドライエッチング法を用いることが好ましい。例えば、異方性のドライエッチング法を用いることができる。このとき、領域103bとなる部分が消失してしまわないように、エッチング条件やエッチングの処理時間を設定する。また、絶縁層103の領域103aの側面が、連続的に勾配が変化するような曲面形状となるように、エッチング条件を最適化することが好ましい。

50

【0185】

ここで、絶縁層103として、エッティング速度が異なる2つの絶縁膜の積層構造とし、上側に位置する絶縁膜にエッティング速度の高い膜を適用することで、上側の絶縁膜のみをエッティングして領域103bを形成してもよい。このとき、絶縁層103を構成する2つの絶縁膜は、異なる元素を含む絶縁膜であってもよい。また、2つの絶縁膜に同じ元素を含む膜を用い、下側に位置する絶縁膜に、より密度の高い膜を適用してもよい。

【0186】

なお、ここでは金属酸化物膜108fのエッティングと、絶縁層103の薄膜化のためのエッティングとを別々に行う方法について説明したが、これらを一度のエッティング処理により一括で行ってもよい。また、金属酸化物膜108fと絶縁層103の両方に同じエッティング法（好適にはドライエッティング法）を用い、同じエッティング装置で大気に曝すことなく、エッチャントを異ならせて、連続して処理を行なってもよい。

10

【0187】

絶縁層103の薄膜化の処理を行なった後、レジストマスク115を除去する。

【0188】

ここで、金属酸化物膜の成膜後、半導体層108に加工した後、または絶縁層103の薄膜化の処理後に、金属酸化物膜または半導体層108中の水素または水を除去するために加熱処理を行ってもよい。加熱処理の温度は、代表的には、150以上基板の歪み点未満、または250以上450以下、または300以上450以下とすることができる。

20

【0189】

加熱処理は、希ガス、または窒素を含む雰囲気で行なうことができる。または、当該雰囲気で加熱した後、酸素を含む雰囲気で加熱してもよい。なお、上記加熱処理の雰囲気に水素、水などが含まれないことが好ましい。該加熱処理は、電気炉、RTA装置等を用いることができる。RTA装置を用いることで、加熱処理時間を短縮することができる。

【0190】**[絶縁膜110f、金属酸化物膜114fの形成]**

続いて、絶縁層103及び半導体層108を覆って、絶縁膜110fと金属酸化物膜114fを形成する。

【0191】

絶縁膜110fは、後に絶縁層110となる膜である。絶縁膜110fとしては、例えば酸化シリコン膜または酸化窒化シリコン膜などの酸化物膜を、プラズマ化学気相堆積装置（PECVD装置、または単にプラズマCVD装置という）を用いて形成することが好ましい。また、マイクロ波を用いたPECVD法を用いて形成してもよい。

30

【0192】

金属酸化物膜114fは、後に金属酸化物層114となる膜である。金属酸化物膜114fは、例えば酸素を含む雰囲気下でスパッタリング法により形成することが好ましい。これにより、金属酸化物膜114fの成膜時に絶縁膜110fに酸素を供給することができる。

【0193】

金属酸化物膜114fを、上記半導体層108の場合と同様の金属酸化物を含む酸化物ターゲットを用いたスパッタリング法により形成する場合には、上記を援用することができる。

40

【0194】

金属酸化物膜114fは、成膜ガスに酸素を用い、金属ターゲットを用いた反応性スパッタリング法により、形成してもよい。金属ターゲットにアルミニウムを用いた場合には、酸化アルミニウム膜を成膜することができる。

【0195】

金属酸化物膜114fの成膜時に、成膜装置の成膜室内に導入する成膜ガスの全流量に対する酸素流量の割合（酸素流量比）、または成膜室内の酸素分圧が高いほど、絶縁層1

50

10中に供給される酸素を増やすことができる。酸素流量比または酸素分圧は、例えば50%以上100%以下、好ましくは65%以上100%以下、より好ましくは80%以上100%以下、さらに好ましくは90%以上100%以下とする。特に、酸素流量比100%とし、酸素分圧を100%にできるだけ近づけることが好ましい。

【0196】

このように、酸素を含む雰囲気下でスパッタリング法により金属酸化物膜114fを形成することにより、金属酸化物膜114fの成膜時に、絶縁膜110fへ酸素を供給するとともに、絶縁膜110fから酸素が脱離することを防ぐことができる。その結果、絶縁膜110fに極めて多くの酸素を閉じ込めることができる。そして、後の加熱処理によって、半導体層108のチャネル形成領域に多くの酸素が供給され、チャネル形成領域中の酸素欠損を低減でき、信頼性の高いトランジスタを実現できる。10

【0197】

また、金属酸化物膜114fの形成後に、加熱処理を行うことで、絶縁膜110fから半導体層108に酸素を供給してもよい。加熱処理は、窒素、酸素、希ガスのうち一以上を含む雰囲気下にて、200以上400以下の温度で行うことができる。

【0198】

続いて、金属酸化物膜114f、絶縁膜110f、及び絶縁層103の一部をエッチングすることで、導電層106に達する開口を形成する。これにより、後に形成する導電層112と導電層106とを、当該開口を介して電気的に接続することができる。

【0199】

〔導電膜112fの形成〕

続いて、金属酸化物膜114f上に、導電層112となる導電膜112fを成膜する(図8(A))。導電膜112fは、金属または合金のスパッタリングターゲットを用いたスパッタリング法により成膜することが好ましい。

【0200】

〔絶縁層110、金属酸化物層114、導電層112の形成〕

続いて、導電膜112f上にレジストマスクを形成する。その後、レジストマスクに覆われていない領域において、異方性のエッチング法を用いて導電膜112f、金属酸化物膜114f、及び絶縁膜110fをエッチングし、レジストマスクを除去する(図8(B))。

【0201】

導電膜112f、金属酸化物膜114f、及び絶縁膜110fのエッチングは、同じエッチング条件により同時にエッチングしてもよいし、異なるエッチング条件または手法を用いて、少なくとも2回に分けてエッチングしてもよい。例えば、導電膜112fと金属酸化物膜114fを先にエッチングし、続いて異なるエッチング条件で絶縁膜110fをエッチングすることで、半導体層108へのエッチングのダメージを低減することができる。

【0202】

〔絶縁層116、領域108Nの形成〕

続いて、半導体層108の露出した領域に接して、絶縁層116を形成する(図9(A))。

【0203】

絶縁層116として、アルミニウム、チタン、タンタル、タンクスチール、クロム、及びルテニウムなどの金属元素の少なくとも一を含む膜を成膜する。特に、アルミニウム、チタン、タンタル、及びタンクスチールの少なくとも一を含むことが好ましい。また特に、これら金属元素を少なくとも一を含む窒化物、またはこれら金属元素の少なくとも一を含む酸化物を好適に用いることができる。絶縁性を有する膜として、窒化アルミニウムチタン膜、窒化チタン膜、窒化アルミニウム膜などの窒化物膜、酸化アルミニウムチタン膜などの酸化物膜などを好適に用いることができる。

【0204】

10

20

30

40

50

ここで、絶縁層 116 は、成膜ガスに窒素ガスまたは酸素ガスを用いたスパッタリング法により形成することが好ましい。これにより、成膜ガスの流量を制御することにより、膜質の制御が容易となる。

【0205】

続いて、加熱処理を行う。加熱処理により、半導体層 108 の絶縁層 116 と接する領域が低抵抗化し、半導体層 108 中に低抵抗な領域 108N が形成される（図 9（B））。

【0206】

加熱処理は、窒素または希ガスなどの不活性ガス雰囲気で行うことが好ましい。加熱処理の温度は高いほど好ましいが、基板 102、導電層 106、導電層 112 等の耐熱性を考慮した温度とすることができる。例えば、120 以上 500 以下、好ましくは 150 以上 450 以下、より好ましくは 200 以上 400 以下、さらに好ましくは 250 以上 400 以下の温度とすることができる。例えば加熱処理の温度を 350 程度とすることで、大型のガラス基板を用いた生産設備で歩留り良く半導体装置を生産することができる。

【0207】

なおここでは絶縁層 116 を除去しないため、加熱処理は絶縁層 116 の形成後であればどの段階で行ってもよい。また他の加熱処理または熱の係る工程と兼ねてもよい。

【0208】

加熱処理により、半導体層 108 中の酸素が絶縁層 116 に引き抜かれることにより酸素欠損が生成される。当該酸素欠損と、半導体層 108 中の水素とが結合することによりキャリア濃度が高まり、絶縁層 116 と接する領域 108N が低抵抗化される。

【0209】

または、加熱処理により、絶縁層 116 に含まれる金属元素が半導体層 108 中に拡散することにより、半導体層 108 の一部が合金化し、低抵抗化される場合もある。

【0210】

または、絶縁層 116 に含まれる窒素や水素、若しくは加熱処理の雰囲気に含まれる窒素などが、加熱処理により半導体層 108 中に拡散することで、これらが低抵抗化する場合もある。

【0211】

このような複合的な作用により低抵抗化された半導体層 108 の領域 108N は、極めて安定な低抵抗な領域となる。このように形成された領域 108N は、例えば後の工程で酸素が供給される処理が行われたとしても、再度高抵抗化しにくいといった特徴を有する。

【0212】

なお、ここでは、領域 108N を形成するための層として、絶縁性を有する絶縁層 116 を用いる例について説明したが、領域 108N となる領域に接して、導電性を有する膜を形成することで、領域 108N を形成してもよい。このとき、領域 108N の形成後に、当該導電性を有する膜を酸化または窒化させて絶縁化して、絶縁層 116 とすることが好ましい。または、領域 108N の形成後に当該膜を除去し、絶縁層 116 を設けない構成としてもよい。

【0213】

または、半導体層 108 の露出した領域に、水素を供給する処理を行なうことにより、領域 108N を形成してもよい。以下では、半導体層 108 の露出した領域に接して、水素を含む絶縁層 116 を成膜することで水素を供給する。

【0214】

絶縁層 116 は、水素を含む成膜ガスを用いたプラズマ CVD 法により形成することが好ましい。例えば、シランガスとアンモニアガスとを含む成膜ガスを用いて、窒化シリコン膜を成膜する。シランガスに加えてアンモニアガスを用いることで、膜中に多くの水素を含有させることができる。また、成膜時においても、半導体層 108 の露出した部分に

10

20

30

40

50

水素を供給することが可能となる。

【0215】

絶縁層116の成膜後に、加熱処理を行なうことで、絶縁層116から放出される水素の一部を、半導体層108の一部に供給することが好ましい。加熱処理は、窒素、酸素、希ガスのうち一以上を含む雰囲気下にて、150以上450以下、好ましくは200以上400以下の温度で行なうことが好ましい。

【0216】

このように水素を供給することで、半導体層108中に極めて低抵抗な領域108Nを形成することができる。領域108Nは、チャネル形成領域よりもキャリア濃度の高い領域、酸素欠損量の多い領域、水素濃度の高い領域、または、不純物濃度の高い領域とも言うことができる。10

【0217】

また、加熱処理により、絶縁層110及び絶縁層103から半導体層108のチャネル形成領域に酸素を供給することができる。

【0218】

[絶縁層118の形成]

続いて、絶縁層116上に絶縁層118を形成する(図10(A))。

【0219】

絶縁層118をプラズマCVD法により形成する場合、成膜温度が高すぎると、領域108Nに含まれる不純物によっては、当該不純物が半導体層108のチャネル形成領域を含む周辺部に拡散する恐れがある。その結果、チャネル形成領域が低抵抗化することや、領域108Nの電気抵抗が上昇してしまうなどの恐れがある。絶縁層116または絶縁層118の成膜温度としては、例えば150以上400以下、好ましくは180以上360以下、より好ましくは200以上250以下とすることが好ましい。絶縁層118を低温で成膜することにより、チャネル長の短いトランジスタであっても、良好な電気特性を付与することができる。20

【0220】

また、絶縁層118の形成後に加熱処理を行なってもよい。

【0221】

[開口部141a、開口部141bの形成]

続いて、絶縁層118の所望の位置にリソグラフィによりマスクを形成した後、絶縁層118及び絶縁層116の一部をエッチングすることで、領域108Nに達する開口部141a及び開口部141bを形成する。30

【0222】

[導電層120a、導電層120bの形成]

続いて、開口部141a及び開口部141bを覆うように、絶縁層118上に導電膜を成膜し、当該導電膜を所望の形状に加工することで、導電層120a及び導電層120bを形成する(図10(B))。

【0223】

以上の工程により、トランジスタ100Aを作製することができる。

【0224】

以上が、作製方法例の変形例についての説明である。

【0225】

[半導体装置の構成要素]

次に、本実施の形態の半導体装置に含まれる構成要素について、詳細に説明する。

【0226】

[基板]

基板102の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有している必要がある。例えば、シリコンや炭化シリコンを材料とした単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI基

10

20

30

40

50

板、ガラス基板、セラミック基板、石英基板、サファイア基板等を、基板 102 として用いてよい。また、これらの基板上に半導体素子が設けられたものを、基板 102 として用いてよい。

【0227】

また、基板 102 として、可撓性基板を用い、可撓性基板上に直接、トランジスタ 100 等を形成してもよい。または、基板 102 とトランジスタ 100 等の間に剥離層を設けてよい。剥離層は、その上に半導体装置の一部あるいは全部を完成させた後、基板 102 より分離し、他の基板に転載するために用いることができる。その際、トランジスタ 100 等は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0228】

[絶縁層 103]

絶縁層 103 としては、スパッタリング法、CVD 法、蒸着法、パルスレーザー堆積 (PLD) 法等を適宜用いて形成することができる。また、絶縁層 103 としては、例えば、酸化物絶縁膜または窒化物絶縁膜を単層または積層して形成することができる。なお、半導体層 108 との界面特性を向上させるため、絶縁層 103 において少なくとも半導体層 108 と接する領域は酸化物絶縁膜で形成することが好ましい。また、絶縁層 103 には、加熱により酸素を放出する膜を用いることが好ましい。

【0229】

絶縁層 103 として、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたは Ga-Zn 酸化物などを用いればよく、単層または積層で設けることができる。

【0230】

また、絶縁層 103 の半導体層 108 に接する側に窒化シリコン膜などの酸化物膜以外の膜を用いた場合、半導体層 108 と接する表面に対して酸素プラズマ処理などの前処理を行い、当該表面、または表面近傍を酸化することが好ましい。

【0231】

[導電膜]

ゲート電極として機能する導電層 112 及び導電層 106、並びにソース電極またはドレン電極の一方として機能する導電層 120a 及び、他方として機能する導電層 120b としては、クロム、銅、アルミニウム、金、銀、亜鉛、モリブデン、タンタル、チタン、タンゲステン、マンガン、ニッケル、鉄、コバルトから選ばれた金属元素、または上述した金属元素を成分とする合金か、上述した金属元素を組み合わせた合金等を用いてそれぞれ形成することができる。

【0232】

また、導電層 112、導電層 106、導電層 120a、及び導電層 120b には、In-Sn 酸化物、In-W 酸化物、In-W-Zn 酸化物、In-Ti 酸化物、In-Ti-Sn 酸化物、In-Zn 酸化物、In-Sn-Si 酸化物、In-Ga-Zn 酸化物等の酸化物導電体または金属酸化物膜を適用することもできる。

【0233】

ここで、酸化物導電体 (Oxide Conductor) について説明を行う。例えは、半導体特性を有する金属酸化物に酸素欠損を形成し、該酸素欠損に水素を添加すると、伝導帯近傍にドナー準位が形成される。この結果、金属酸化物は、導電性が高くなり導電体化する。導電体化された金属酸化物を、酸化物導電体といふことができる。

【0234】

また、導電層 112 等として、上記酸化物導電体（金属酸化物）を含む導電膜と、金属または合金を含む導電膜の積層構造としてもよい。金属または合金を含む導電膜を用いることで、配線抵抗を小さくすることができる。このとき、ゲート絶縁膜として機能する絶縁層と接する側には酸化物導電体を含む導電膜を適用することが好ましい。

【0235】

また、導電層 112、導電層 106、導電層 120a、導電層 120b には、上述の金

10

20

30

40

50

属元素の中でも、特にチタン、タングステン、タンタル、及びモリブデンの中から選ばれるいすれか一つまたは複数を有すると好適である。特に、窒化タンタル膜を用いると好適である。当該窒化タンタル膜は、導電性を有し、且つ、銅、酸素、または水素に対して、高いバリア性を有し、且つ自身からの水素の放出が少ないため、半導体層108と接する導電膜、または半導体層108の近傍の導電膜として、好適に用いることができる。

【0236】

〔絶縁層110〕

トランジスタ100等のゲート絶縁膜として機能する絶縁層110は、PECVD法、スパッタリング法等により形成できる。絶縁層110としては、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニア膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜および酸化ネオジム膜を一種以上含む絶縁層を用いることができる。なお、絶縁層110を、2層の積層構造または3層以上の積層構造としてもよい。

10

【0237】

また、半導体層108と接する絶縁層110は、酸化物絶縁膜であることが好ましく、化学量論的組成よりも過剰に酸素を含有する領域を有することがより好ましい。別言すると、絶縁層110は、酸素を放出することが可能な絶縁膜である。例えば、酸素雰囲気下にて絶縁層110を形成すること、成膜後の絶縁層110に対して酸素雰囲気下での熱処理、プラズマ処理等を行うこと、または、絶縁層110上に酸素雰囲気下で酸化物膜を成膜することなどにより、絶縁層110中に酸素を供給することもできる。

20

【0238】

また、絶縁層110として、酸化シリコンや酸化窒化シリコンと比べて比誘電率の高い酸化ハフニウム等の材料を用いることもできる。これにより絶縁層110の膜厚を厚くしトンネル電流によるリーク電流を抑制できる。特に結晶性を有する酸化ハフニウムは、非晶質の酸化ハフニウムと比べて高い比誘電率を備えるため好ましい。

【0239】

〔半導体層〕

半導体層108がIn-M-Zn酸化物の場合、In-M-Zn酸化物を成膜するために用いるスパッタリングターゲットは、Inの原子数比がMの原子数比以上であることが好ましい。このようなスパッタリングターゲットの金属元素の原子数比として、In : M : Zn = 1 : 1 : 1、In : M : Zn = 1 : 1 : 1 . 2、In : M : Zn = 2 : 1 : 3、In : M : Zn = 3 : 1 : 2、In : M : Zn = 4 : 2 : 3、In : M : Zn = 4 : 2 : 4 . 1、In : M : Zn = 5 : 1 : 6、In : M : Zn = 5 : 1 : 7、In : M : Zn = 5 : 1 : 8、In : M : Zn = 6 : 1 : 6、In : M : Zn = 5 : 2 : 5等が挙げられる。

30

【0240】

また、スパッタリングターゲットとしては、多結晶の酸化物を含むターゲットを用いると、結晶性を有する半導体層108を形成しやすくなるため好ましい。なお、成膜される半導体層108の原子数比は、上記のスパッタリングターゲットに含まれる金属元素の原子数比のプラスマイナス40%の変動を含む。例えば、半導体層108に用いるスパッタリングターゲットの組成がIn : Ga : Zn = 4 : 2 : 4 . 1 [原子数比]の場合、成膜される半導体層108の組成は、In : Ga : Zn = 4 : 2 : 3 [原子数比]の近傍となる場合がある。

40

【0241】

なお、原子数比がIn : Ga : Zn = 4 : 2 : 3またはその近傍と記載する場合、Inの原子数比を4としたとき、Gaの原子数比が1以上3以下であり、Znの原子数比が2以上4以下である場合を含む。また、原子数比がIn : Ga : Zn = 5 : 1 : 6またはその近傍であると記載する場合、Inの原子数比を5としたときに、Gaの原子数比が0 . 1より大きく2以下であり、Znの原子数比が5以上7以下である場合を含む。また、原

50

子数比が $In : Ga : Zn = 1 : 1 : 1$ またはその近傍であると記載する場合、 In の原子数比を 1 としたときに、 Ga の原子数比が 0.1 より大きく 2 以下であり、 Zn の原子数比が 0.1 より大きく 2 以下である場合を含む。

【0242】

また、半導体層 108 は、エネルギーギャップが 2 eV 以上、好ましくは 2.5 eV 以上である。このように、シリコンよりもエネルギーギャップの広い金属酸化物を用いることで、トランジスタのオフ電流を低減することができる。

【0243】

また、半導体層 108 は、非単結晶構造であると好ましい。非単結晶構造は、例えば、後述する CAAC 構造、多結晶構造、微結晶構造、または非晶質構造を含む。非単結晶構造において、非晶質構造は最も欠陥準位密度が高く、 CAAC 構造は最も欠陥準位密度が低い。

10

【0244】

以下では、 CAAC (c - axis aligned crystal) について説明する。 CAAC は結晶構造の一例を表す。

【0245】

CAAC 構造とは、複数のナノ結晶（最大径が 10 nm 未満である結晶領域）を有する薄膜などの結晶構造の一つであり、各ナノ結晶は c 軸が特定の方向に配向し、かつ a 軸及び b 軸は配向性を有さずに、ナノ結晶同士が粒界を形成することなく連続的に連結しているといった特徴を有する結晶構造である。特に CAAc 構造を有する薄膜は、各ナノ結晶の c 軸が、薄膜の厚さ方向、被形成面の法線方向、または薄膜の表面の法線方向に配向しやすいといった特徴を有する。

20

【0246】

CAAC - OS (Oxide Semiconductor) は結晶性の高い酸化物半導体である。一方、 CAAc - OS は、明確な結晶粒界を確認することはできないため、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。また、酸化物半導体の結晶性は不純物の混入や欠陥の生成などによって低下する場合があるため、 CAAc - OS は不純物や欠陥（酸素欠損など）の少ない酸化物半導体ともいえる。従って、 CAAc - OS を有する酸化物半導体は、物理的性質が安定する。そのため、 CAAc - OS を有する酸化物半導体は熱に強く、信頼性が高い。

30

【0247】

ここで、結晶学において、単位格子を構成する a 軸、 b 軸、及び c 軸の 3 つの軸（結晶軸）について、特異的な軸を c 軸とした単位格子を取ることが一般的である。特に層状構造を有する結晶では、層の面方向に平行な 2 つの軸を a 軸及び b 軸とし、層に交差する軸を c 軸とすることが一般的である。このような層状構造を有する結晶の代表的な例として、六方晶系に分類されるグラファイトがあり、その単位格子の a 軸及び b 軸は劈開面に平行であり、 c 軸は劈開面に直交する。例えば層状構造である $YbFe_2O_4$ 型の結晶構造をとる $InGaZnO_4$ の結晶は六方晶系に分類することができ、その単位格子の a 軸及び b 軸は層の面方向に平行となり、 c 軸は層（すなわち a 軸及び b 軸）に直交する。

【0248】

微結晶構造を有する酸化物半導体膜（微結晶酸化物半導体膜）は、 TEM による観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、 1 nm 以上 100 nm 以下、または 1 nm 以上 10 nm 以下の大きさであることが多い。特に、 1 nm 以上 10 nm 以下、または 1 nm 以上 3 nm 以下の微結晶であるナノ結晶（ n c : nanocrystal ）を有する酸化物半導体膜を、 n c - OS (nanocrystalline Oxide Semiconductor) 膜と呼ぶ。また、 n c - OS 膜は、例えば、 TEM による観察像では、結晶粒界を明確に確認できない場合がある。

40

【0249】

n c - OS 膜は、微小な領域（例えば、 1 nm 以上 10 nm 以下の領域、特に 1 nm 以

50

上 3 nm 以下の領域)において原子配列に周期性を有する。また、n c - O S 膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない場合がある。例えは、n c - O S 膜に対し、結晶部よりも大きい径の X 線を用いる X R D 装置を用いて構造解析を行うと、out-of-plane 法による解析では、結晶面を示すピークが検出されない。また、n c - O S 膜に対し、結晶部よりも大きいプローブ径(例えは 50 nm 以上)の電子線を用いる電子線回折(制限視野電子線回折ともいう。)を行うと、ハローパターンのような回折パターンが観測される。一方、n c - O S 膜に対し、結晶部の大きさと近いか結晶部より小さいプローブ径(例えは 1 nm 以上 30 nm 以下)の電子線を用いる電子線回折(ナノビーム電子線回折ともいう。)を行うと、円を描くように(リング状に)輝度の高い領域が観測され、当該リング状の領域内に複数のスポットが観測される場合がある。

【 0 2 5 0 】

n c - O S 膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低い。ただし、n c - O S 膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、n c - O S 膜は、C A A C - O S 膜と比べて欠陥準位密度が高くなる。従って、n c - O S 膜は C A A C - O S 膜と比べて、キャリア密度が高く、電子移動度が高くなる場合がある。従って、n c - O S 膜を用いたトランジスタは、高い電界効果移動度を示す場合がある。

【 0 2 5 1 】

n c - O S 膜は、C A A C - O S 膜と比較して、成膜時の酸素流量比を小さくすることで形成することができる。また、n c - O S 膜は、C A A C - O S 膜と比較して、成膜時の基板温度を低くすることでも形成することができる。例えは、n c - O S 膜は、基板温度を比較的低温(例えは 130 以下の温度)とした状態、または基板を加熱しない状態でも成膜することができるため、大型のガラス基板や、樹脂基板などに適しており、生産性を高めることができる。

【 0 2 5 2 】

金属酸化物の結晶構造の一例について説明する。なお、以下では、In - Ga - Zn 酸化物ターゲット(In : Ga : Zn = 4 : 2 : 4 . 1 [原子数比])を用いて、スパッタリング法にて成膜された金属酸化物を一例として説明する。上記ターゲットを用いて、基板温度を 100 以上 130 以下として、スパッタリング法により形成した金属酸化物は、n c (n a n o c r y s t a l) 構造及び C A A C 構造のいずれか一方の結晶構造、またはこれらが混在した構造をとりやすい。一方、基板温度を室温(R . T .)として、スパッタリング法により形成した金属酸化物は、n c の結晶構造をとりやすい。なお、ここでいう室温(R . T .)とは、基板を意図的に加熱しない場合の温度を含む。

【 0 2 5 3 】

[金属性酸化物の構成]

以下では、本発明の一態様で開示されるトランジスタに用いることができる C A C (C l o u d - A l i g n e d C o m p o s i t e) - O S の構成について説明する。

【 0 2 5 4 】

なお、本明細書等において、C A A C (c - a x i s a l i g n e d c r y s t a l) 、及び C A C (C l o u d - A l i g n e d C o m p o s i t e) と記載する場合がある。なお、C A A C は結晶構造の一例を表し、C A C は機能、または材料の構成の一例を表す。

【 0 2 5 5 】

C A C - O S または C A C - m e t a l o x i d e とは、材料の一部では導電性の機能と、材料の一部では絶縁性の機能とを有し、材料の全体では半導体としての機能を有する。なお、C A C - O S または C A C - m e t a l o x i d e を、トランジスタの活性層に用いる場合、導電性の機能は、キャリアとなる電子(またはホール)を流す機能であり、絶縁性の機能は、キャリアとなる電子を流さない機能である。導電性の機能と、絶縁性の機能とを、それぞれ相補的に作用させることで、スイッチングさせる機能(O n / O

ffさせる機能)をCAC-OSまたはCAC-metal oxideに付与できる。CAC-OSまたはCAC-metal oxideにおいて、それぞれの機能を分離させることで、双方の機能を最大限に高めることができる。

【0256】

また、CAC-OSまたはCAC-metal oxideは、導電性領域、及び絶縁性領域を有する。導電性領域は、上述の導電性の機能を有し、絶縁性領域は、上述の絶縁性の機能を有する。また、材料中において、導電性領域と、絶縁性領域とは、ナノ粒子レベルで分離している場合がある。また、導電性領域と、絶縁性領域とは、それぞれ材料中に偏在する場合がある。また、導電性領域は、周辺がぼけてクラウド状に連結して観察される場合がある。

10

【0257】

また、CAC-OSまたはCAC-metal oxideにおいて、導電性領域と、絶縁性領域とは、それぞれ0.5nm以上10nm以下、好ましくは0.5nm以上3nm以下のサイズで材料中に分散している場合がある。

【0258】

また、CAC-OSまたはCAC-metal oxideは、異なるバンドギャップを有する成分により構成される。例えば、CAC-OSまたはCAC-metal oxideは、絶縁性領域に起因するワイドギャップを有する成分と、導電性領域に起因するナローギャップを有する成分と、により構成される。当該構成の場合、キャリアを流す際に、ナローギャップを有する成分において、主にキャリアが流れる。また、ナローギャップを有する成分が、ワイドギャップを有する成分に相補的に作用し、ナローギャップを有する成分に連動してワイドギャップを有する成分にもキャリアが流れる。このため、上記CAC-OSまたはCAC-metal oxideをトランジスタのチャネル形成領域に用いる場合、トランジスタのオン状態において高い電流駆動力、つまり大きなオン電流、及び高い電界効果移動度を得ることができる。

20

【0259】

すなわち、CAC-OSまたはCAC-metal oxideは、マトリックス複合材(matrix composite)、または金属マトリックス複合材(metal matrix composite)と呼称することもできる。

【0260】

30

以上が、構成要素についての説明である。

【0261】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【0262】

(実施の形態2)

本実施の形態では、先の実施の形態で例示したトランジスタを有する表示装置の一例について説明する。

【0263】

[構成例]

図11(A)に、表示装置700の上面図を示す。表示装置700は、シール材712により貼り合された第1の基板701と第2の基板705を有する。また第1の基板701、第2の基板705、及びシール材712で封止される領域において、第1の基板701上に画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706が設けられる。また画素部702には、複数の表示素子が設けられる。

40

【0264】

また、第1の基板701の第2の基板705と重ならない部分に、FPC716(FPC:Flexible printed circuit)が接続されるFPC端子部708が設けられている。FPC716によって、FPC端子部708及び信号線710を介して、画素部702、ソースドライバ回路部704、及びゲートドライバ回路部706

50

のそれぞれに各種信号等が供給される。

【0265】

ゲートドライバ回路部706は、複数設けられてもよい。また、ゲートドライバ回路部706及びソースドライバ回路部704は、それぞれ半導体基板等に別途形成され、パッケージされたICチップの形態であってもよい。当該ICチップは、第1の基板701上、またはFPC716に実装することができる。

【0266】

画素部702、ソースドライバ回路部704及びゲートドライバ回路部706が有するトランジスタに、本発明の一態様の半導体装置であるトランジスタを適用することができる。

10

【0267】

画素部702に設けられる表示素子としては、液晶素子、発光素子などが挙げられる。液晶素子としては、透過型の液晶素子、反射型の液晶素子、半透過型の液晶素子などを用いることができる。また、発光素子としては、LED (Light Emitting Diode)、OLED (Organic LED)、QLED (Quantum-dot LED)、半導体レーザなどの、自発光性の発光素子が挙げられる。また、シャッターワーク方式または光干渉方式のMEMS (Micro Electro Mechanical Systems) 素子や、マイクロカプセル方式、電気泳動方式、エレクトロウェーブティング方式、または電子粉流体(登録商標)方式等を適用した表示素子などを用いることもできる。

20

【0268】

図11(B)に示す表示装置700Aは、第1の基板701に換えて、可撓性を有する樹脂層743が適用され、フレキシブルディスプレイとして用いることのできる表示装置の例である。

【0269】

表示装置700Aは、画素部702が矩形形状でなく、角部が円弧状の形状を有している。また、図11(B)中の領域P1に示すように、画素部702、及び樹脂層743の一部が切りかかれた切欠き部を有する。一对のゲートドライバ回路部706は、画素部702を挟んで両側に設けられる。またゲートドライバ回路部706は、画素部702の角部において、円弧状の輪郭に沿って設けられている。

30

【0270】

樹脂層743は、FPC端子部708が設けられる部分が突出した形状を有している。また樹脂層743のFPC端子部708を含む一部は、図11(B)中の領域P2で裏側に折り返すことができる。樹脂層743の一部を折り返すことで、FPC716を画素部702の裏側に重ねて配置した状態で、表示装置700Aを電子機器に実装することができ、電子機器の省スペース化を図ることができる。

【0271】

また表示装置700Aに接続されるFPC716には、IC717が実装されている。IC717は、例えばソースドライバ回路としての機能を有する。このとき、表示装置700Aにおけるソースドライバ回路部704は、保護回路、バッファ回路、デマルチブレクサ回路等の少なくとも一を含む構成とすることができます。

40

【0272】

図11(C)に示す表示装置700Bは、大型の画面を有する電子機器に好適に用いることのできる表示装置である。例えばテレビジョン装置、モニタ装置、パーソナルコンピュータ(ノート型またはデスクトップ型を含む)、タブレット端末、デジタルサイネージなどに好適に用いることができる。

【0273】

表示装置700Bは、複数のソースドライバIC721と、一对のゲートドライバ回路部722を有する。

【0274】

50

複数のソースドライバ I C 7 2 1 は、それぞれ F P C 7 2 3 に取り付けられている。また、複数の F P C 7 2 3 は、一方の端子が基板 7 0 1 に、他方の端子がプリント基板 7 2 4 にそれぞれ接続されている。F P C 7 2 3 を折り曲げることで、プリント基板 7 2 4 を画素部 7 0 2 の裏側に配置して、電子機器に実装することができ、電子機器の省スペース化を図ることができる。

【 0 2 7 5 】

一方、ゲートドライバ回路部 7 2 2 は、基板 7 0 1 上に形成されている。これにより、狭額縁の電子機器を実現できる。

【 0 2 7 6 】

このような構成とすることで、大型で且つ高解像度の表示装置を実現できる。例えば画面サイズが対角 30 インチ以上、40 インチ以上、50 インチ以上、または 60 インチ以上の表示装置にも適用することができる。また、解像度が 4 K 2 K、または 8 K 4 K などといった極めて高解像度の表示装置を実現することができる。

10

【 0 2 7 7 】

[断面構成例]

以下では、表示素子として液晶素子を用いる構成、及び E L 素子を用いる構成について、図 1 2 乃至 図 1 5 を用いて説明する。なお、図 1 2 乃至 図 1 4 は、それぞれ図 1 1 (A) に示す一点鎖線 Q - R における断面図である。また図 1 5 は、図 1 1 (B) に示した表示装置 7 0 0 A 中の一点鎖線 S - T における断面図である。図 1 2 及び図 1 3 は、表示素子として液晶素子を用いた構成であり、図 1 4 及び図 1 5 は、E L 素子を用いた構成である。

20

【 0 2 7 8 】

[表示装置の共通部分に関する説明]

図 1 2 乃至 図 1 5 に示す表示装置は、引き回し配線部 7 1 1 と、画素部 7 0 2 と、ソースドライバ回路部 7 0 4 と、F P C 端子部 7 0 8 と、を有する。引き回し配線部 7 1 1 は、信号線 7 1 0 を有する。画素部 7 0 2 は、トランジスタ 7 5 0 及び容量素子 7 9 0 を有する。ソースドライバ回路部 7 0 4 は、トランジスタ 7 5 2 を有する。図 1 3 では、容量素子 7 9 0 が無い場合を示している。

30

【 0 2 7 9 】

トランジスタ 7 5 0 及びトランジスタ 7 5 2 は、実施の形態 1 で例示したトランジスタを適用できる。

【 0 2 8 0 】

本実施の形態で用いるトランジスタは、高純度化し、酸素欠損の形成を抑制した酸化物半導体膜を有する。該トランジスタは、オフ電流を低くできる。よって、画像信号等の電気信号の保持時間を長くでき、画像信号等の書き込み間隔も長く設定できる。よって、リフレッシュ動作の頻度を少なくできるため、消費電力を低減する効果を奏する。

40

【 0 2 8 1 】

また、本実施の形態で用いるトランジスタは、比較的高い電界効果移動度が得られるため、高速駆動が可能である。例えば、このような高速駆動が可能なトランジスタを表示装置に用いることで、画素部のスイッチングトランジスタと、駆動回路部に使用するドライバトランジスタを同一基板上に形成することができる。すなわち、シリコンウェハ等により形成された駆動回路を適用しない構成も可能であり、表示装置の部品点数を削減することができる。また、画素部においても、高速駆動が可能なトランジスタを用いることで、高画質な画像を提供することができる。

【 0 2 8 2 】

図 1 2 、図 1 4 、及び図 1 5 に示す容量素子 7 9 0 は、トランジスタ 7 5 0 が有する第 1 のゲート電極と同一の膜を加工して形成される下部電極と、半導体層と同一の金属酸化物を加工して形成される上部電極と、を有する。上部電極は、トランジスタ 7 5 0 のソース領域及びドレイン領域と同様に低抵抗化されている。また、下部電極と上部電極との間には、トランジスタ 7 5 0 の第 1 のゲート絶縁層として機能する絶縁膜の一部が設けられ

50

る。すなわち、容量素子 790 は、一対の電極間に誘電体膜として機能する絶縁膜が挟持された積層型の構造である。また、上部電極には、トランジスタのソース電極及びドレイン電極と同一の膜を加工して得られる配線が接続されている。

【0283】

また、トランジスタ 750、トランジスタ 752、及び容量素子 790 上には平坦化絶縁膜 770 が設けられている。

【0284】

画素部 702 が有するトランジスタ 750 と、ソースドライバ回路部 704 が有するトランジスタ 752 とは、異なる構造のトランジスタを用いてもよい。例えば、いずれか一方にトップゲート型のトランジスタを適用し、他方にボトムゲート型のトランジスタを適用した構成としてもよい。なお、上記ゲートドライバ回路部 706 についてもソースドライバ回路部 704 と同様である。

10

【0285】

信号線 710 は、トランジスタ 750、752 のソース電極及びドレイン電極等と同じ導電膜で形成されている。このとき、銅元素を含む材料等の低抵抗な材料を用いると、配線抵抗に起因する信号遅延等が少なく、大画面での表示が可能となるため好ましい。

【0286】

FPC 端子部 708 は、一部が接続電極として機能する配線 760、異方性導電膜 780、及び FPC 716 を有する。配線 760 は、異方性導電膜 780 を介して FPC 716 が有する端子と電気的に接続される。ここでは、配線 760 は、トランジスタ 750、752 のソース電極及びドレイン電極等と同じ導電膜で形成されている。

20

【0287】

第 1 の基板 701 及び第 2 の基板 705 としては、例えばガラス基板、またはプラスチック基板等の可撓性を有する基板を用いることができる。第 1 の基板 701 に可撓性を有する基板を用いる場合には、第 1 の基板 701 とトランジスタ 750 等との間に、水や水素に対するバリア性を有する絶縁層を設けることが好ましい。

【0288】

また、第 2 の基板 705 側には、遮光膜 738 と、着色膜 736 と、これらに接する絶縁膜 734 と、が設けられる。

【0289】

30

〔液晶素子を用いる表示装置の構成例〕

図 12 に示す表示装置 700 は、液晶素子 775 を有する。液晶素子 775 は、導電層 772、導電層 774、及びこれらの間に液晶層 776 を有する。導電層 774 は、第 2 の基板 705 側に設けられ、共通電極としての機能を有する。また、導電層 772 は、トランジスタ 750 が有するソース電極またはドレイン電極と電気的に接続される。導電層 772 は、平坦化絶縁膜 770 上に形成され、画素電極として機能する。

【0290】

導電層 772 には、可視光に対して透光性を有する材料（以下、透光性の材料ともいう）、または反射性を有する材料（以下、反射性の材料ともいう）を用いることができる。透光性の材料としては、例えば、インジウム、亜鉛、スズ等を含む酸化物材料を用いるとよい。反射性の材料としては、例えば、アルミニウム、銀等を含む材料を用いるとよい。

40

【0291】

導電層 772 に反射性の材料を用いると、表示装置 700 は反射型の液晶表示装置となる。一方、導電層 772 に透光性の材料を用いると、透過型の液晶表示装置となる。反射型の液晶表示装置の場合、視認側に偏光板を設ける。一方、透過型の液晶表示装置の場合、液晶素子を挟むように一対の偏光板を設ける。

【0292】

図 13 に示す表示装置 700 は、横電界方式（例えば、FFS モード）の液晶素子 775 を用いる例を示す。導電層 772 上に絶縁層 773 を介して、共通電極として機能する導電層 774 が設けられる。導電層 772 と導電層 774 との間に生じる電界によって、

50

液晶層 776 の配向状態を制御することができる。

【0293】

図13において、導電層774、絶縁層773、導電層772の積層構造により保持容量を構成することができる。そのため、別途容量素子を設ける必要がなく、開口率を高めることができる。

【0294】

また、図12及び図13には図示しないが、液晶層776と接する配向膜を設ける構成としてもよい。また、偏光部材、位相差部材、反射防止部材などの光学部材（光学基板）、及びバックライト、サイドライトなどの光源を適宜設けることができる。

【0295】

液晶層776には、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶（PDL C : P olymer D ispersed L iquid C rystal）、高分子ネットワーク型液晶（PNL C : P olymer N etwork L iquid C rystal）、強誘電性液晶、反強誘電性液晶等を用いることができる。また、横電界方式を採用する場合、配向膜を用いないブルー相を示す液晶を用いてもよい。

【0296】

また、液晶素子のモードとしては、TN（T wisted N ematic）モード、VA（V ertical A lignment）モード、IPS（I n - P lane - S witching）モード、FFS（F ringe F ield S witching）モード、ASM（A xially S ymmetric aligned M icro-cell）モード、OCB（O ptical C ompensated B irefringence）モード、ECB（E lectrically C ontrolled B irefringence）モード、ゲストホストモードなどを用いることができる。

【0297】

また、液晶層776に高分子分散型液晶や、高分子ネットワーク型液晶などを用いた、散乱型の液晶を用いることもできる。このとき、着色膜736を設けずに白黒表示を行う構成としてもよいし、着色膜736を用いてカラー表示を行う構成としてもよい。

【0298】

また、液晶素子の駆動方法として、継時加法混色法に基づいてカラー表示を行う、時間分割表示方式（フィールドシーケンシャル駆動方式ともいう）を適用してもよい。その場合、着色膜736を設けない構成とすることができる。時間分割表示方式を用いた場合、例えばR（赤色）、G（緑色）、B（青色）のそれぞれの色を呈する副画素を設ける必要がないため、画素の開口率を向上させることや、精細度を高められるなどの利点がある。

【0299】

〔発光素子を用いる表示装置〕

図14に示す表示装置700は、発光素子782を有する。発光素子782は、導電層772、EL層786、及び導電膜788を有する。EL層786は、有機化合物、または量子ドットなどの無機化合物を有する。

【0300】

有機化合物に用いることのできる材料としては、蛍光性材料または燐光性材料などが挙げられる。また、量子ドットに用いることのできる材料としては、コロイド状量子ドット材料、合金型量子ドット材料、コア・シェル型量子ドット材料、コア型量子ドット材料、などが挙げられる。

【0301】

図14に示す表示装置700には、平坦化絶縁膜770上に導電層772の一部を覆う絶縁膜730が設けられる。ここで、発光素子782は透光性の導電膜788を有し、トップエミッション型の発光素子である。なお、発光素子782は、導電層772側に光を射出するボトムエミッション構造や、導電層772側及び導電膜788側の双方に光を射出するデュアルエミッション構造としてもよい。

【0302】

10

20

30

40

50

また、着色膜 736 は発光素子 782 と重なる位置に設けられ、遮光膜 738 は絶縁膜 730 と重なる位置、引き回し配線部 711、及びソースドライバ回路部 704 に設けられている。また、着色膜 736 及び遮光膜 738 は、絶縁膜 734 で覆われている。また、発光素子 782 と絶縁膜 734 の間は封止膜 732 で充填されている。なお、EL 層 786 を画素毎に島状または画素列毎に縞状に形成する、すなわち塗り分けにより形成する場合においては、着色膜 736 を設けない構成としてもよい。

【0303】

図 15 には、フレキシブルディスプレイに好適に適用できる表示装置の構成を示している。図 15 は、図 11 (B) に示した表示装置 700A 中の一点鎖線 S-T における断面図である。

10

【0304】

図 15 に示す表示装置 700A は、図 14 で示した基板 701 に代えて、支持基板 745、接着層 742、樹脂層 743、及び絶縁層 744 が積層された構成を有する。トランジスタ 750 や容量素子 790 等は、樹脂層 743 上に設けられた絶縁層 744 上に設けられている。

【0305】

支持基板 745 は、有機樹脂やガラス等を含み、可撓性を有する程度に薄い基板である。樹脂層 743 は、ポリイミドやアクリルなどの有機樹脂を含む層である。絶縁層 744 は、酸化シリコン、酸化窒化シリコン、窒化シリコン等の無機絶縁膜を含む。樹脂層 743 と支持基板 745 とは、接着層 742 によって貼りあわされている。樹脂層 743 は、支持基板 745 よりも薄いことが好ましい。

20

【0306】

また、図 15 に示す表示装置 700A は、図 14 で示した基板 705 に代えて保護層 740 を有する。保護層 740 は、封止膜 732 と貼りあわされている。保護層 740 としては、ガラス基板や樹脂フィルムなどを用いることができる。また、保護層 740 として、偏光板、散乱板などの光学部材や、タッチセンサパネルなどの入力装置、またはこれらを 2 つ以上積層した構成を適用してもよい。

【0307】

また、発光素子 782 が有する EL 層 786 は、絶縁膜 730 及び導電層 772 上に島状に設けられている。EL 層 786 を、副画素毎に発光色が異なるように作り分けることで、着色膜 736 を用いずにカラー表示を実現することができる。また、発光素子 782 を覆って、保護層 741 が設けられている。保護層 741 は発光素子 782 に水などの不純物が拡散することを防ぐ機能を有する。保護層 741 は、無機絶縁膜を用いることが好ましい。また、無機絶縁膜と有機絶縁膜をそれぞれ一以上含む積層構造とすることがより好ましい。

30

【0308】

また、図 15 では、折り曲げ可能な領域 P2 を示している。領域 P2 では、支持基板 745、接着層 742 のほか、絶縁層 744 等の無機絶縁膜が設けられていない部分を有する。また、領域 P2 において、配線 760 を覆って樹脂層 746 が設けられている。折り曲げ可能な領域 P2 に無機絶縁膜をできるだけ設けず、且つ、金属または合金を含む導電層と、有機材料を含む層のみを積層した構成とすることで、曲げた際にクラックが生じることを防ぐことができる。また、領域 P2 に支持基板 745 を設けないことで、極めて小さい曲率半径で、表示装置 700A の一部を曲げることができる。

40

【0309】

[表示装置に入力装置を設ける構成例]

また、図 12 乃至図 15 に示す表示装置 700 または表示装置 700A に入力装置を設けてもよい。当該入力装置としては、例えば、タッチセンサ等が挙げられる。

【0310】

例えばセンサの方式としては、静電容量方式、抵抗膜方式、表面弹性波方式、赤外線方式、光学方式、感圧方式など様々な方式を用いることができる。または、これら 2 つ以上

50

を組み合わせて用いてもよい。

【0311】

なお、タッチパネルの構成は、入力装置を一対の基板の内側に形成する、所謂インセル型のタッチパネル、入力装置を表示装置700上に形成する、所謂オンセル型のタッチパネル、または表示装置700に貼り合わせて用いる、所謂アウトセル型のタッチパネルなどがある。

【0312】

本実施の形態で示した構成例、及びそれらに対応する図面等は、少なくともその一部を他の構成例、または図面等と適宜組み合わせて実施することができる。

【0313】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【0314】

(実施の形態3)

本実施の形態では、本発明の一態様の半導体装置を有する表示装置について、図16(A)、(B)、(C)を用いて説明を行う。

【0315】

図16(A)に示す表示装置は、画素部502と、駆動回路部504と、保護回路506と、端子部507と、を有する。なお、保護回路506は、設けない構成としてもよい。

【0316】

画素部502や駆動回路部504が有するトランジスタに、本発明の一態様のトランジスタを適用することができる。また保護回路506にも、本発明の一態様のトランジスタを適用してもよい。

【0317】

画素部502は、X行Y列(X、Yはそれぞれ独立に2以上の自然数)に配置された複数の表示素子を駆動する複数の画素回路501を有する。

【0318】

駆動回路部504は、ゲート線GL_1乃至GL_Xに走査信号を出力するゲートドライバ504a、データ線DL_1乃至DL_Yにデータ信号を供給するソースドライバ504bなどの駆動回路を有する。ゲートドライバ504aは、少なくともシフトレジスタを有する構成とすればよい。またソースドライバ504bは、例えば複数のアナログスイッチなどを用いて構成される。また、シフトレジスタなどを用いてソースドライバ504bを構成してもよい。

【0319】

端子部507は、外部の回路から表示装置に電源、制御信号、及び画像信号等を入力するための端子が設けられた部分をいう。

【0320】

保護回路506は、自身が接続する配線に一定の範囲外の電位が与えられたときに、該配線と別の配線とを導通状態にする回路である。図16(A)に示す保護回路506は、例えば、ゲートドライバ504aと画素回路501の間の配線である走査線GL、またはソースドライバ504bと画素回路501の間の配線であるデータ線DL等の各種配線に接続される。

【0321】

また、ゲートドライバ504aとソースドライバ504bは、それぞれ画素部502と同じ基板上に設けられていてもよいし、ゲートドライバ504aまたはソースドライバ504bが別途形成された基板(例えば、単結晶半導体膜または多結晶半導体膜で形成された駆動回路基板)をCOGやTAB(Tape Automated Bonding)によって基板に実装する構成としてもよい。

【0322】

10

20

30

40

50

また、図16(A)に示す複数の画素回路501は、例えば、図16(B)、(C)に示す構成とすることができます。

【0323】

図16(B)に示す画素回路501は、液晶素子570と、トランジスタ550と、容量素子560と、を有する。また画素回路501には、データ線DL_n、走査線GL_m、電位供給線VL等が接続されている。

【0324】

液晶素子570の一対の電極の一方の電位は、画素回路501の仕様に応じて適宜設定される。液晶素子570は、書き込まれるデータにより配向状態が設定される。なお、複数の画素回路501のそれぞれが有する液晶素子570の一対の電極の一方に共通の電位(コモン電位)を与えてよい。また、各行の画素回路501の液晶素子570の一対の電極の一方に異なる電位を与えてよい。

10

【0325】

また、図16(C)に示す画素回路501は、トランジスタ552、554と、容量素子562と、発光素子572と、を有する。また画素回路501には、データ線DL_n、走査線GL_m、電位供給線VL_a、電源供給線VL_b等が接続されている。

【0326】

なお、電位供給線VL_a及び電位供給線VL_bの一方には、高電源電位VDDが与えられ、他方には、低電源電位VSSが与えられる。トランジスタ554のゲートに与えられる電位に応じて、発光素子572に流れる電流が制御されることにより、発光素子572からの発光輝度が制御される。

20

【0327】

本実施の形態で示した構成例、及びそれらに対応する図面等は、少なくともその一部を他の構成例、または図面等と適宜組み合わせて実施することができる。

【0328】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【0329】

(実施の形態4)

以下では、画素に表示される階調を補正するためのメモリを備える画素回路と、これをお有する表示装置について説明する。実施の形態1で例示したトランジスタは、以下で例示する画素回路に用いられるトランジスタに適用することができる。

30

【0330】

[回路構成]

図17(A)に、画素回路400の回路図を示す。画素回路400は、トランジスタM1、トランジスタM2、容量C1、及び回路401を有する。また画素回路400には、配線S1、配線S2、配線G1、及び配線G2が接続される。

【0331】

トランジスタM1は、ゲートが配線G1と、ソース及びドレインの一方が配線S1と、他方が容量C1の一方の電極と、それぞれ接続する。トランジスタM2は、ゲートが配線G2と、ソース及びドレインの一方が配線S2と、他方が容量C1の他方の電極、及び回路401と、それぞれ接続する。

40

【0332】

回路401は、少なくとも一の表示素子を含む回路である。表示素子としては様々な素子を用いることができるが、代表的には有機EL素子やLED素子などの発光素子、液晶素子、またはMEMS(Micro Electro Mechanical System)素子等を適用することができる。

【0333】

トランジスタM1と容量C1とを接続するノードをN1、トランジスタM2と回路401とを接続するノードをN2とする。

50

【0334】

画素回路400は、トランジスタM1をオフ状態とすることで、ノードN1の電位を保持することができる。また、トランジスタM2をオフ状態とすることで、ノードN2の電位を保持することができる。また、トランジスタM2をオフ状態とした状態で、トランジスタM1を介してノードN1に所定の電位を書き込むことで、容量C1を介した容量結合により、ノードN1の電位の変位に応じてノードN2の電位を変化させることができる。

【0335】

ここで、トランジスタM1、トランジスタM2のうちの一方または両方に、実施の形態1で例示した、酸化物半導体が適用されたトランジスタを適用することができる。そのため極めて低いオフ電流により、ノードN1及びノードN2の電位を長期間に亘って保持することができる。なお、各ノードの電位を保持する期間が短い場合（具体的には、フレーム周波数が30Hz以上である場合等）には、シリコン等の半導体を適用したトランジスタを用いてもよい。

10

【0336】**[駆動方法例]**

続いて、図17(B)を用いて、画素回路400の動作方法の一例を説明する。図17(B)は、画素回路400の動作に係るタイミングチャートである。なおここでは説明を容易にするため、配線抵抗などの各種抵抗や、トランジスタや配線などの寄生容量、及びトランジスタのしきい値電圧などの影響は考慮しない。

20

【0337】

図17(B)に示す動作では、1フレーム期間を期間T1と期間T2とに分ける。期間T1はノードN2に電位を書き込む期間であり、期間T2はノードN1に電位を書き込む期間である。

【0338】**[期間T1]**

期間T1では、配線G1と配線G2の両方に、トランジスタをオン状態にする電位を与える。また、配線S1には固定電位である電位 V_{ref} を供給し、配線S2には第1データ電位 V_w を供給する。

【0339】

ノードN1には、トランジスタM1を介して配線S1から電位 V_{ref} が与えられる。また、ノードN2には、トランジスタM2を介して第1データ電位 V_w が与えられる。したがって、容量C1には電位差 $V_w - V_{ref}$ が保持された状態となる。

30

【0340】**[期間T2]**

続いて期間T2では、配線G1にはトランジスタM1をオン状態とする電位を与え、配線G2にはトランジスタM2をオフ状態とする電位を与える。また、配線S1には第2データ電位 V_{data} を供給する。配線S2には所定の定電位を与える、またはフローティングとしてもよい。

【0341】

ノードN1には、トランジスタM1を介して第2データ電位 V_{data} が与えられる。このとき、容量C1による容量結合により、第2データ電位 V_{data} に応じてノードN2の電位が電位dVだけ変化する。すなわち、回路401には、第1データ電位 V_w と電位dVを足した電位が入力されることとなる。なお、図17(B)ではdVが正の値であるように示しているが、負の値であってもよい。すなわち、電位 V_{data} が電位 V_{ref} より低くてもよい。

40

【0342】

ここで、電位dVは、容量C1の容量値と、回路401の容量値によって概ね決定される。容量C1の容量値が回路401の容量値よりも十分に大きい場合、電位dVは第2データ電位 V_{data} に近い電位となる。

【0343】

50

このように、画素回路 400 は、2種類のデータ信号を組み合わせて表示素子を含む回路 401 に供給する電位を生成することができるため、画素回路 400 内で階調の補正を行うことが可能となる。

【0344】

また画素回路 400 は、配線 S1 及び配線 S2 に供給可能な最大電位を超える電位を生成することも可能となる。例えば発光素子を用いた場合では、ハイダイナミックレンジ (H D R) 表示等を行うことができる。また、液晶素子を用いた場合では、オーバードライブ駆動等を実現できる。

【0345】

[適用例]

[液晶素子を用いた例]

図 17 (C) に示す画素回路 400LC は、回路 401LC を有する。回路 401LC は、液晶素子 LC と、容量 C2 とを有する。

【0346】

液晶素子 LC は、一方の電極がノード N2 及び容量 C2 の一方の電極と、他方の電極が電位 V_{com2} が与えられる配線と接続する。容量 C2 は、他方の電極が電位 V_{com1} が与えられる配線と接続する。

【0347】

容量 C2 は保持容量として機能する。なお、容量 C2 は不要であれば省略することができる。

【0348】

画素回路 400LC は、液晶素子 LC に高い電圧を供給することができるため、例えばオーバードライブ駆動により高速な表示を実現すること、駆動電圧の高い液晶材料を適用することなどができる。また、配線 S1 または配線 S2 に補正信号を供給することで、使用温度や液晶素子 LC の劣化状態等に応じて階調を補正することもできる。

【0349】

[発光素子を用いた例]

図 17 (D) に示す画素回路 400EL は、回路 401EL を有する。回路 401EL は、発光素子 EL、トランジスタ M3、及び容量 C2 を有する。

【0350】

トランジスタ M3 は、ゲートがノード N2 及び容量 C2 の一方の電極と、ソース及びドレンの一方が電位 VH が与えられる配線と、他方が発光素子 EL の一方の電極と、それぞれ接続される。容量 C2 は、他方の電極が電位 V_{com} が与えられる配線と接続する。発光素子 EL は、他方の電極が電位 VL が与えられる配線と接続する。

【0351】

トランジスタ M3 は、発光素子 EL に供給する電流を制御する機能を有する。容量 C2 は保持容量として機能する。容量 C2 は不要であれば省略することができる。

【0352】

なお、ここでは発光素子 EL のアノード側がトランジスタ M3 と接続する構成を示しているが、カソード側にトランジスタ M3 を接続してもよい。そのとき、電位 VH と電位 VL の値を適宜変更することができる。

【0353】

画素回路 400EL は、トランジスタ M3 のゲートに高い電位を与えることで、発光素子 EL に大きな電流を流すことができるため、例えば H D R 表示などを実現することができる。また、また、配線 S1 または配線 S2 に補正信号を供給することで、トランジスタ M3 や発光素子 EL の電気特性のばらつきの補正を行うこともできる。

【0354】

なお、図 17 (C)、(D) で例示した回路に限られず、別途トランジスタや容量などを追加した構成としてもよい。

【0355】

10

20

30

40

50

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【0356】

(実施の形態5)

本実施の形態では、本発明の一態様を用いて作製することができる表示モジュールについて説明する。

【0357】

図18(A)に示す表示モジュール6000は、上部カバー6001と下部カバー6002との間に、FPC6005が接続された表示装置6006、フレーム6009、プリント基板6010、及びバッテリー6011を有する。

10

【0358】

例えば、本発明の一態様を用いて作製された表示装置を、表示装置6006に用いることができる。表示装置6006により、極めて消費電力の低い表示モジュールを実現することができる。

【0359】

上部カバー6001及び下部カバー6002は、表示装置6006のサイズに合わせて、形状や寸法を適宜変更することができる。

【0360】

表示装置6006はタッチパネルとしての機能を有していてもよい。

20

【0361】

フレーム6009は、表示装置6006の保護機能、プリント基板6010の動作により発生する電磁波を遮断する機能、放熱板としての機能等を有していてもよい。

【0362】

プリント基板6010は、電源回路、ビデオ信号及びクロック信号を出力するための信号処理回路、バッテリー制御回路等を有する。バッテリー6011による電源であってもよい。

【0363】

図18(B)は、光学式のタッチセンサを備える表示モジュール6000の断面概略図である。

【0364】

表示モジュール6000は、プリント基板6010に設けられた発光部6015及び受光部6016を有する。また、上部カバー6001と下部カバー6002により囲まれた領域に一对の導光部(導光部6017a、導光部6017b)を有する。

30

【0365】

表示装置6006は、フレーム6009を間に介してプリント基板6010やバッテリー6011と重ねて設けられている。表示装置6006とフレーム6009は、導光部6017a、導光部6017bに固定されている。

【0366】

発光部6015から発せられた光6018は、導光部6017aにより表示装置6006の上部を経由し、導光部6017bを通って受光部6016に達する。例えば指やスタイルスなどの被検知体により、光6018が遮られることにより、タッチ操作を検出することができる。

40

【0367】

発光部6015は、例えば表示装置6006の隣接する2辺に沿って複数設けられる。受光部6016は、発光部6015と対向する位置に複数設けられる。これにより、タッチ操作がなされた位置の情報を取得することができる。

【0368】

発光部6015は、例えばLED素子などの光源を用いることができ、特に、赤外線を発する光源を用いることが好ましい。受光部6016は、発光部6015が発する光を受光し、電気信号に変換する光電素子を用いることができる。好適には、赤外線を受光可能

50

なフォトダイオードを用いることができる。

【0369】

光6018を透過する導光部6017a、導光部6017bにより、発光部6015と受光部6016とを表示装置6006の下側に配置することができ、外光が受光部6016に到達してタッチセンサが誤動作することを抑制できる。特に、可視光を吸収し、赤外線を透過する樹脂を導光部6017a、導光部6017bに用いると、タッチセンサの誤動作をより効果的に抑制できる。

【0370】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

10

【0371】

(実施の形態6)

本実施の形態では、本発明の一態様の表示装置を適用可能な、電子機器の例について説明する。

【0372】

図19(A)に示す電子機器6500は、スマートフォンとして用いることのできる携帯情報端末機である。

20

【0373】

電子機器6500は、筐体6501に、表示部6502、電源ボタン6503、ボタン6504、スピーカ6505、マイク6506、カメラ6507、及び光源6508等を有する。表示部6502はタッチパネル機能を備える。

20

【0374】

表示部6502に、本発明の一態様の表示装置を適用することができる。

【0375】

図19(B)は、筐体6501のマイク6506側の端部を含む断面概略図である。

【0376】

筐体6501の表示面側には透光性を有する保護部材6510が設けられ、筐体6501と保護部材6510に囲まれた空間内に、表示パネル6511、光学部材6512、タッチセンサパネル6513、プリント基板6517、バッテリー6518等が配置されている。

30

【0377】

保護部材6510には、表示パネル6511、光学部材6512、及びタッチセンサパネル6513が図示されていない接着層により固定されている。

【0378】

また、表示部6502よりも外側の領域において、表示パネル6511の一部が折り返されている。また、当該折り返された部分に、FPC6515が接続されている。FPC6515には、IC6516が実装されている。またFPC6515は、プリント基板6517に設けられた端子に接続されている。

40

【0379】

表示パネル6511には本発明の一態様のフレキシブルディスプレイパネルを適用することができる。そのため、極めて軽量な電子機器を実現できる。また、表示パネル6511が極めて薄いため、電子機器の厚さを抑えつつ、大容量のバッテリー6518を搭載することもできる。また、表示パネル6511の一部を折り返して、画素部の裏側にFPC6515との接続部を配置することにより、狭額縁の電子機器を実現できる。

【0380】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【0381】

(実施の形態7)

本実施の形態では、本発明の一態様を用いて作製された表示装置を備える電子機器につ

50

いて説明する。

【0382】

以下で例示する電子機器は、表示部に本発明の一態様の表示装置を備えるものである。したがって、高い解像度が実現された電子機器である。また高い解像度と、大きな画面が両立された電子機器とすることができます。

【0383】

本発明の一態様の電子機器の表示部には、例えばフルハイビジョン、4K2K、8K4K、16K8K、またはそれ以上の解像度を有する映像を表示させることができる。

【0384】

電子機器としては、例えば、テレビジョン装置、ノート型のパーソナルコンピュータ、モニタ装置、デジタルサイネージ、パチンコ機、ゲーム機などの比較的大きな画面を備える電子機器の他、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機、携帯型ゲーム機、携帯情報端末、音響再生装置、などが挙げられる。

10

【0385】

本発明の一態様が適用された電子機器は、家屋やビルの内壁または外壁、自動車等の内装または外装等が有する平面または曲面に沿って組み込むことができる。

【0386】

図20(A)は、ファインダー8100を取り付けた状態のカメラ8000の外観を示す図である。

【0387】

カメラ8000は、筐体8001、表示部8002、操作ボタン8003、シャッターボタン8004等を有する。またカメラ8000には、着脱可能なレンズ8006が取り付けられている。

20

【0388】

なおカメラ8000は、レンズ8006と筐体とが一体となっていてもよい。

【0389】

カメラ8000は、シャッターボタン8004を押す、またはタッチパネルとして機能する表示部8002をタッチすることにより撮像することができる。

【0390】

筐体8001は、電極を有するマウントを有し、ファインダー8100のほか、ストロボ装置等を接続することができる。

30

【0391】

ファインダー8100は、筐体8101、表示部8102、ボタン8103等を有する。

【0392】

筐体8101は、カメラ8000のマウントと係合するマウントにより、カメラ8000に取り付けられている。ファインダー8100はカメラ8000から受信した映像等を表示部8102に表示させることができる。

【0393】

ボタン8103は、電源ボタン等としての機能を有する。

40

【0394】

カメラ8000の表示部8002、及びファインダー8100の表示部8102に、本発明の一態様の表示装置を適用することができる。なお、ファインダーが内蔵されたカメラ8000であってもよい。

【0395】

図20(B)は、ヘッドマウントディスプレイ8200の外観を示す図である。

【0396】

ヘッドマウントディスプレイ8200は、装着部8201、レンズ8202、本体8203、表示部8204、ケーブル8205等を有している。また装着部8201には、バッテリー8206が内蔵されている。

50

【0397】

ケーブル 8205 は、バッテリー 8206 から本体 8203 に電力を供給する。本体 8203 は無線受信機等を備え、受信した映像情報を表示部 8204 に表示させることができる。また、本体 8203 はカメラを備え、使用者の眼球やまぶたの動きの情報を入力手段として用いることができる。

【0398】

また、装着部 8201 には、使用者に触れる位置に、使用者の眼球の動きに伴って流れる電流を検知可能な複数の電極が設けられ、視線を認識する機能を有していてもよい。また、当該電極に流れる電流により、使用者の脈拍をモニタする機能を有していてもよい。また、装着部 8201 には、温度センサ、圧力センサ、加速度センサ等の各種センサを有していてもよく、使用者の生体情報を表示部 8204 に表示する機能や、使用者の頭部の動きに合わせて表示部 8204 に表示する映像を変化させる機能を有していてもよい。

10

【0399】

表示部 8204 に、本発明の一態様の表示装置を適用することができる。

【0400】

図 20 (C) (D) (E) は、ヘッドマウントディスプレイ 8300 の外観を示す図である。ヘッドマウントディスプレイ 8300 は、筐体 8301 と、表示部 8302 と、バンド状の固定具 8304 と、一対のレンズ 8305 と、を有する。

【0401】

使用者は、レンズ 8305 を通して、表示部 8302 の表示を視認することができる。なお、表示部 8302 を湾曲して配置させると、使用者が高い臨場感を感じることができるために好ましい。また、表示部 8302 の異なる領域に表示された別の画像を、レンズ 8305 を通して視認することで、視差を用いた 3 次元表示等を行ふこともできる。なお、表示部 8302 を 1 つ設ける構成に限らず、表示部 8302 を 2 つ設け、使用者の片方の目につき 1 つの表示部を配置してもよい。

20

【0402】

なお、表示部 8302 に、本発明の一態様の表示装置を適用することができる。本発明の一態様の半導体装置を有する表示装置は、極めて精細度が高いため、図 20 (E) のようにレンズ 8305 を用いて拡大したとしても、使用者に画素が視認されることなく、より現実感の高い映像を表示することができる。

30

【0403】

図 21 (A) 乃至図 21 (G) に示す電子機器は、筐体 9000、表示部 9001、スピーカ 9003、操作キー 9005（電源スイッチ、又は操作スイッチを含む）、接続端子 9006、センサ 9007（力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの）、マイクロフォン 9008、等を有する。

【0404】

図 21 (A) 乃至図 21 (G) に示す電子機器は、様々な機能を有する。例えば、様々な情報（静止画、動画、テキスト画像など）を表示部に表示する機能、タッチパネル機能、カレンダー、日付または時刻などを表示する機能、様々なソフトウェア（プログラム）によって処理を制御する機能、無線通信機能、記録媒体に記録されているプログラムまたはデータを読み出して処理する機能、等を有することができる。なお、電子機器の機能はこれらに限られず、様々な機能を有することができる。電子機器は、複数の表示部を有していてもよい。また、電子機器にカメラ等を設け、静止画や動画を撮影し、記録媒体（外部またはカメラに内蔵）に保存する機能、撮影した画像を表示部に表示する機能、等を有していてもよい。

40

【0405】

図 21 (A) 乃至図 21 (G) に示す電子機器の詳細について、以下説明を行う。

【0406】

50

図21(A)は、テレビジョン装置9100を示す斜視図である。テレビジョン装置9100は、大画面、例えば、50インチ以上、または100インチ以上の表示部9001を組み込むことが可能である。

【0407】

図21(B)は、携帯情報端末9101を示す斜視図である。携帯情報端末9101は、例えばスマートフォンとして用いることができる。なお、携帯情報端末9101は、スピーカ9003、接続端子9006、センサ9007等を設けてもよい。また、携帯情報端末9101は、文字や画像情報を複数の面に表示することができる。図21(B)では3つのアイコン9050を表示した例を示している。また、破線の矩形で示す情報9051を表示部9001の他の面に表示することもできる。情報9051の一例としては、電子メール、SNS、電話などの着信の通知、電子メールやSNSなどの題名、送信者名、日時、時刻、バッテリーの残量、アンテナ受信の強度などがある。または、情報9051が表示されている位置にはアイコン9050などを表示してもよい。

10

【0408】

図21(C)は、携帯情報端末9102を示す斜視図である。携帯情報端末9102は、表示部9001の3面以上に情報を表示する機能を有する。ここでは、情報9052、情報9053、情報9054がそれぞれ異なる面に表示されている例を示す。例えば使用者は、洋服の胸ポケットに携帯情報端末9102を収納した状態で、携帯情報端末9102の上方から観察できる位置に表示された情報9053を確認することもできる。使用者は、携帯情報端末9102をポケットから取り出すことなく表示を確認し、例えば電話を受けるか否かを判断できる。

20

【0409】

図21(D)は、腕時計型の携帯情報端末9200を示す斜視図である。携帯情報端末9200は、例えばスマートウォッチとして用いることができる。また、表示部9001はその表示面が湾曲して設けられ、湾曲した表示面に沿って表示を行うことができる。また、携帯情報端末9200は、例えば無線通信可能なヘッドセットと相互通信することによって、ハンズフリーで通話することもできる。また、携帯情報端末9200は、接続端子9006により、他の情報端末と相互にデータ伝送を行うことや、充電を行うこともできる。なお、充電動作は無線給電により行ってもよい。

30

【0410】

図21(E)(F)(G)は、折り畳み可能な携帯情報端末9201を示す斜視図である。また、図21(E)は携帯情報端末9201を展開した状態、図21(G)は折り畳んだ状態、図21(F)は図21(E)と図21(G)の一方から他方に変化する途中の状態の斜視図である。携帯情報端末9201は、折り畳んだ状態では可搬性に優れ、展開した状態では継ぎ目のない広い表示領域により表示の一覧性に優れる。携帯情報端末9201が有する表示部9001は、ヒンジ9055によって連結された3つの筐体9000に支持されている。例えば、表示部9001は、曲率半径1mm以上150mm以下で曲げることができる。

【0411】

図22(A)にテレビジョン装置の一例を示す。テレビジョン装置7100は、筐体7101に表示部7500が組み込まれている。ここでは、スタンド7103により筐体7101を支持した構成を示している。

40

【0412】

図22(A)に示すテレビジョン装置7100の操作は、筐体7101が備える操作スイッチや、別体のリモコン操作機7111により行うことができる。または、表示部7500にタッチパネルを適用し、これに触ることでテレビジョン装置7100を操作してもよい。リモコン操作機7111は、操作ボタンの他に表示部を有していてもよい。

【0413】

なお、テレビジョン装置7100は、テレビ放送の受信機や、ネットワーク接続のための通信装置を有していてもよい。

50

【0414】

図22(B)に、ノート型パーソナルコンピュータ7200を示す。ノート型パーソナルコンピュータ7200は、筐体7211、キーボード7212、ポインティングデバイス7213、外部接続ポート7214等を有する。筐体7211に、表示部7500が組み込まれている。

【0415】

図22(C)、(D)に、デジタルサイネージ(Digital Signage:電子看板)の一例を示す。

【0416】

図22(C)に示すデジタルサイネージ7300は、筐体7301、表示部7500、及びスピーカ7303等を有する。さらに、LEDランプ、操作キー(電源スイッチ、または操作スイッチを含む)、接続端子、各種センサ、マイクロフォン等を有することができる。

10

【0417】

また、図22(D)は円柱状の柱7401に取り付けられたデジタルサイネージ7400である。デジタルサイネージ7400は、柱7401の曲面に沿って設けられた表示部7500を有する。

20

【0418】

表示部7500が広いほど、一度に提供できる情報量を増やすことができ、また人の目につきやすいため、例えば広告の宣伝効果を高める効果を奏する。

【0419】

表示部7500にタッチパネルを適用し、使用者が操作できる構成とすると好ましい。これにより、広告用途だけでなく、路線情報や交通情報、商用施設の案内情報など、使用者が求める情報を提供するための用途にも用いることができる。

30

【0420】

また、図22(C)、(D)に示すように、デジタルサイネージ7300またはデジタルサイネージ7400は、ユーザが所持するスマートフォン等の情報端末機7311と無線通信により連携可能であることが好ましい。例えば、表示部7500に表示される広告の情報を情報端末機7311の画面に表示させることや、情報端末機7311を操作することで、表示部7500の表示を切り替えることができる。

40

【0421】

また、デジタルサイネージ7300またはデジタルサイネージ7400に、情報端末機7311を操作手段(コントローラ)としたゲームを実行させることもできる。これにより、不特定多数のユーザが同時にゲームに参加し、楽しむことができる。

【0422】

図22(A)乃至(D)における表示部7500に、本発明の一態様の表示装置を適用することができる。

【0423】

本実施の形態の電子機器は表示部を有する構成としたが、表示部を有さない電子機器にも本発明の一態様を適用することができる。

【0424】

本実施の形態は、少なくともその一部を本明細書中に記載する他の実施の形態と適宜組み合わせて実施することができる。

【符号の説明】**【0425】**

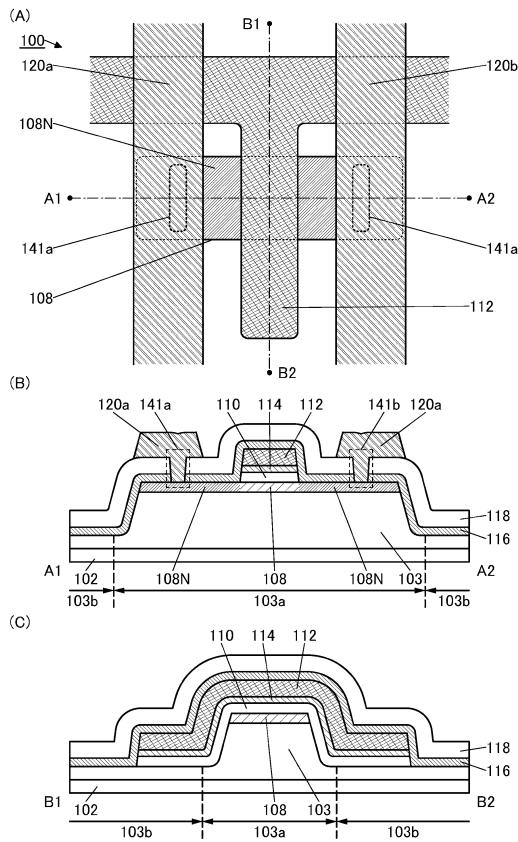
100、100A～100C:トランジスタ、102:基板、103:絶縁層、103a、b:領域、106:導電層、108、108a、b:半導体層、108f:金属酸化物膜、108L:層、108N:領域、110:絶縁層、110f:絶縁膜、112:導電層、112f:導電膜、114:金属酸化物層、114f:金属酸化物膜、115:レジストマスク、116、118:絶縁層、120a、120b:導電層、141a、b、1

50

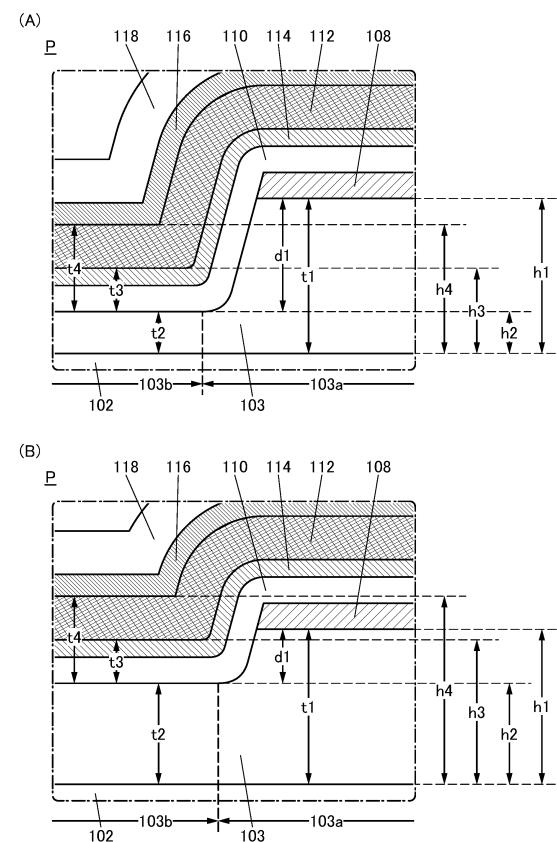
4 2 : 開口部

【図面】

【図 1】



【図 2】



10

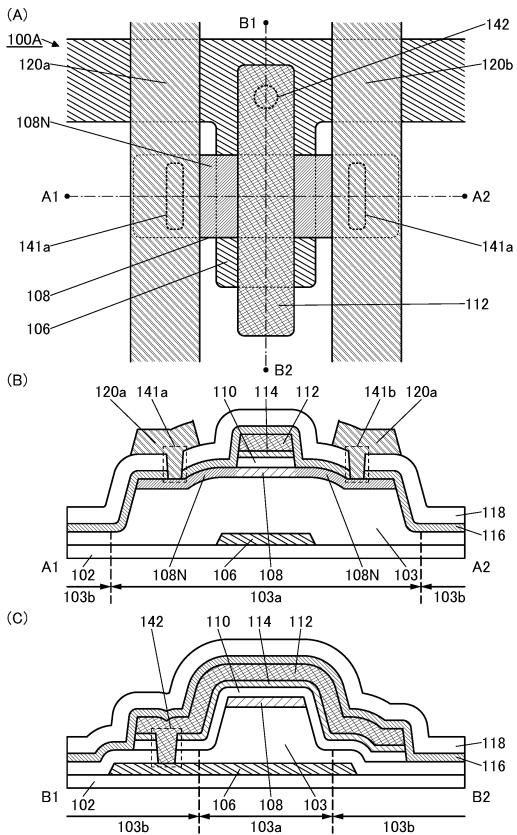
20

30

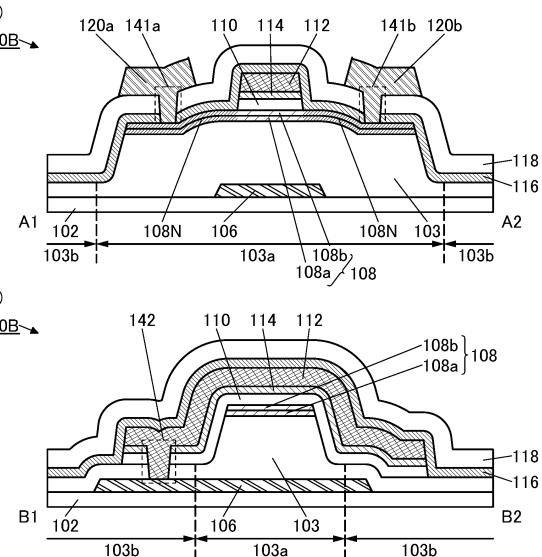
40

50

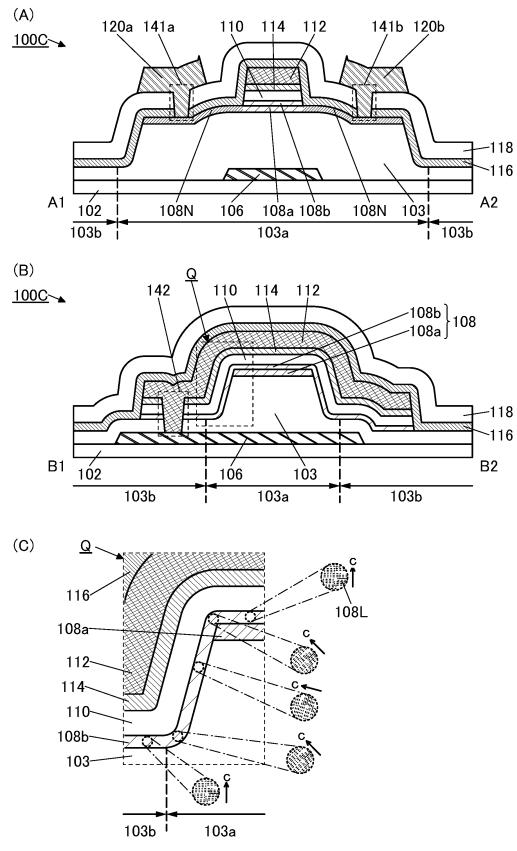
【図3】



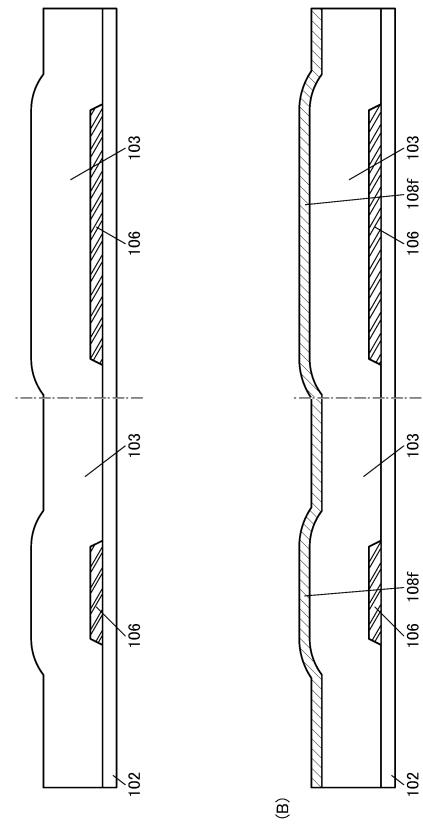
【 四 4 】



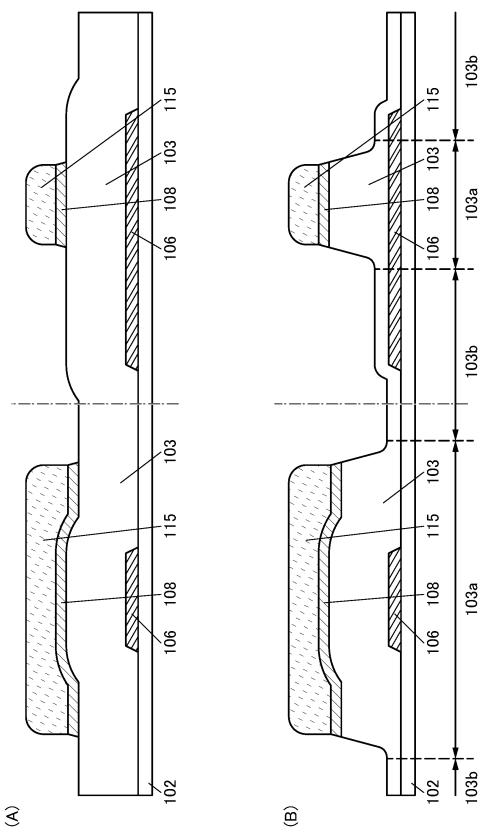
【図5】



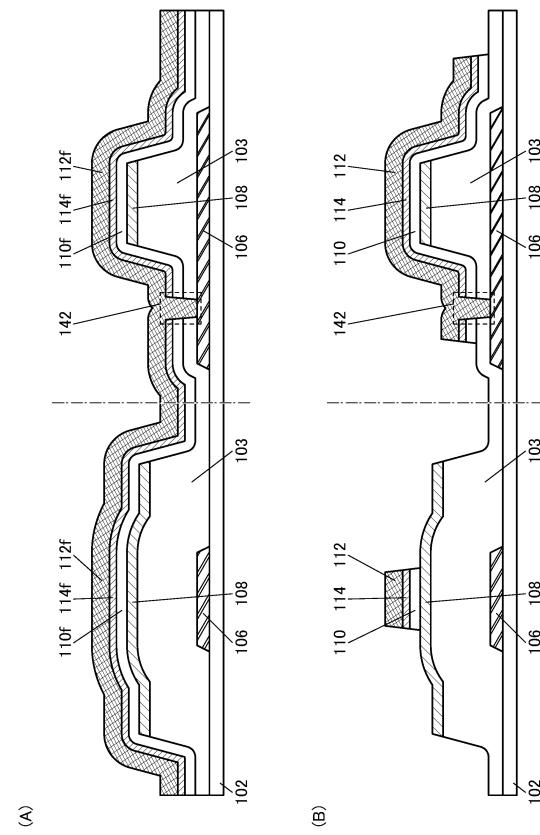
【 四 6 】



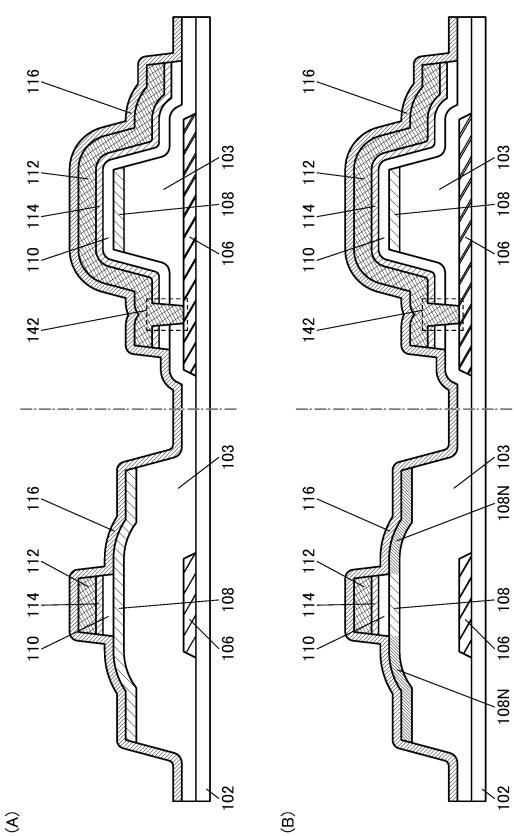
【図7】



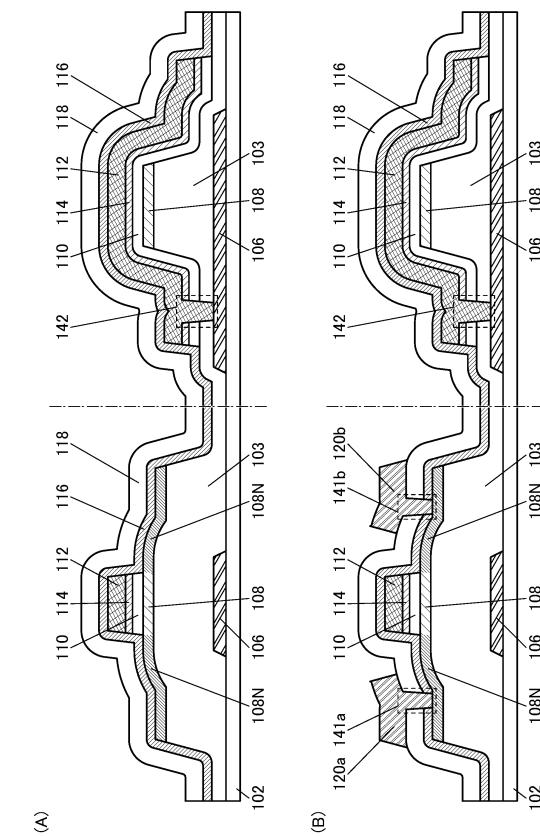
【図8】



【図9】



【図10】



10

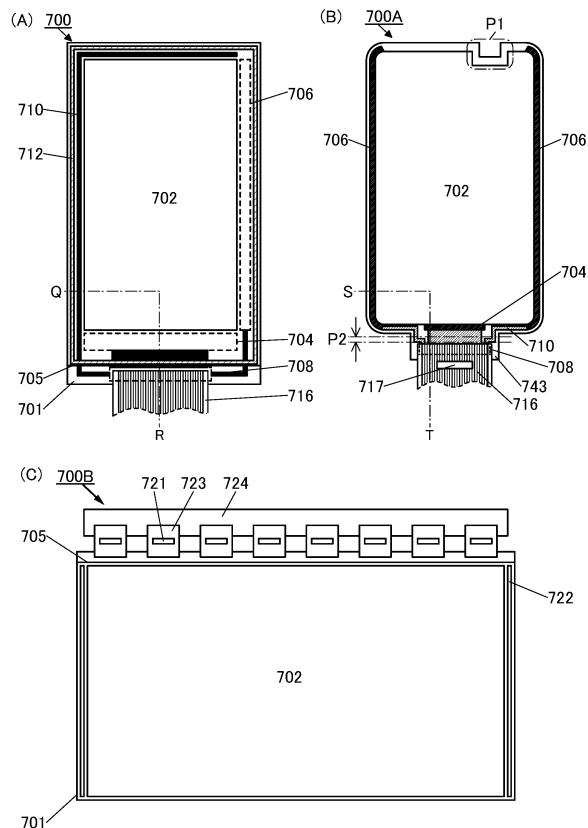
20

30

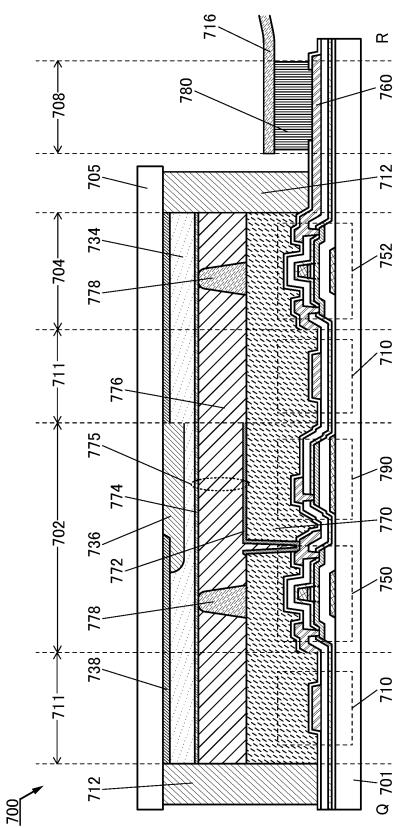
40

50

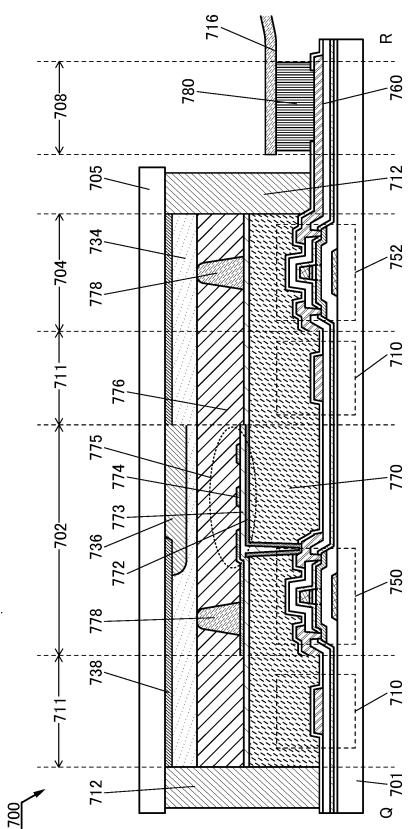
【図 1 1】



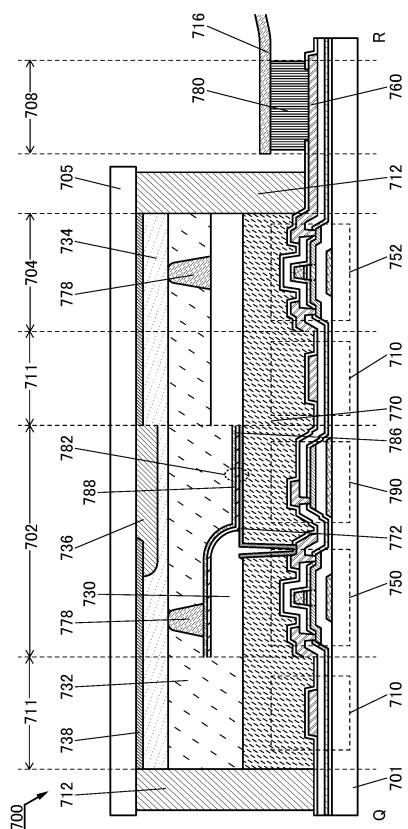
【図12】



【図13】



【 図 1 4 】



10

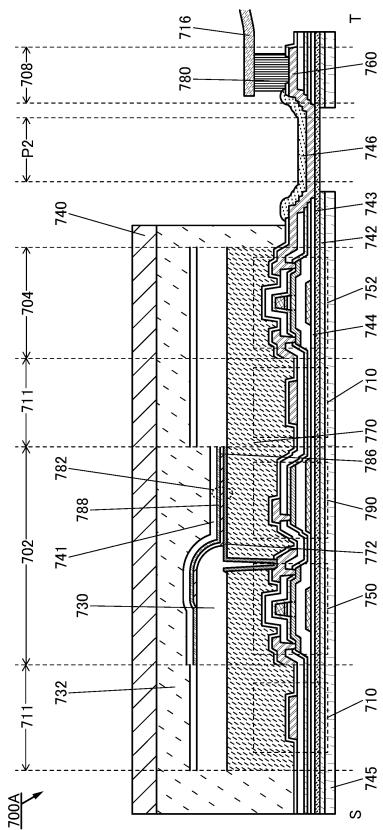
20

30

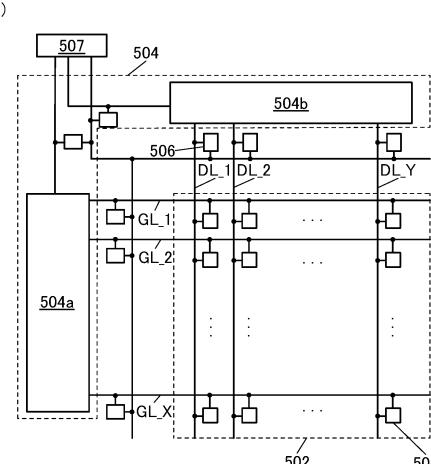
40

50

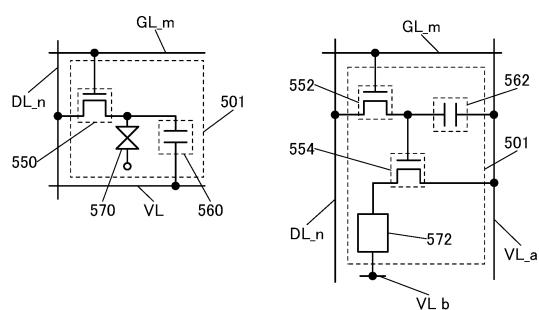
【図15】



【図16】

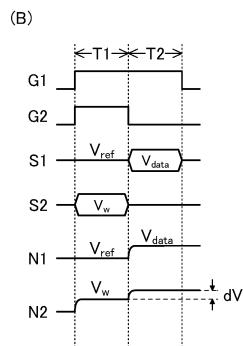
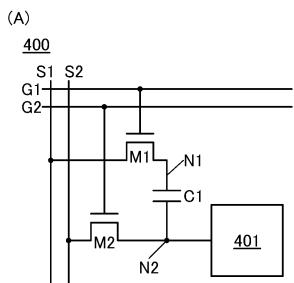


(B)

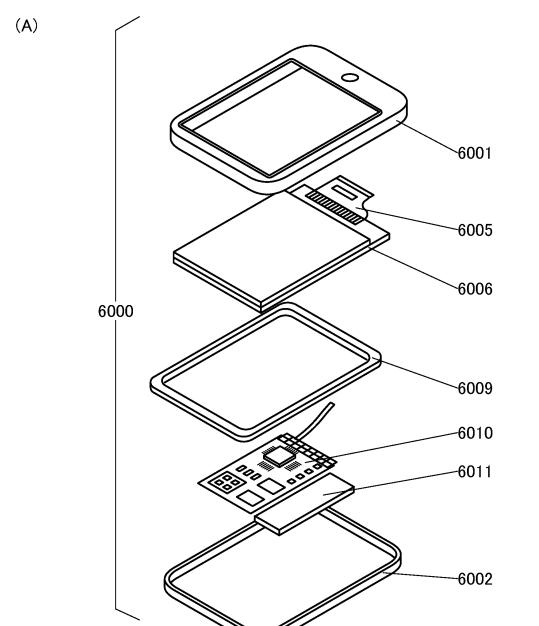


(c)

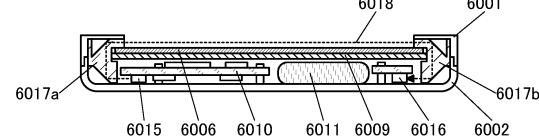
【図17】



【図18】



(B) 6000



10

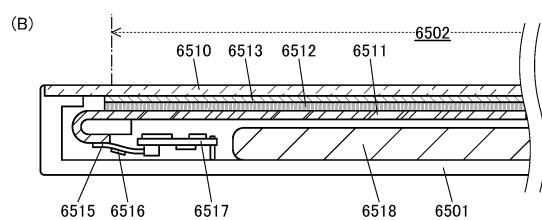
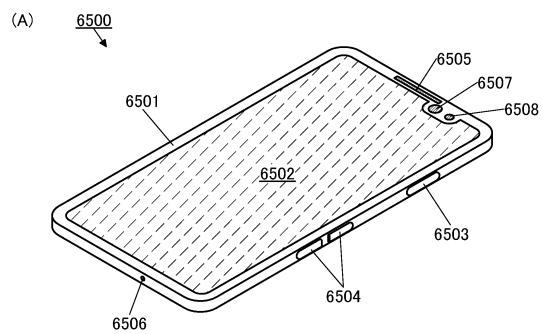
20

30

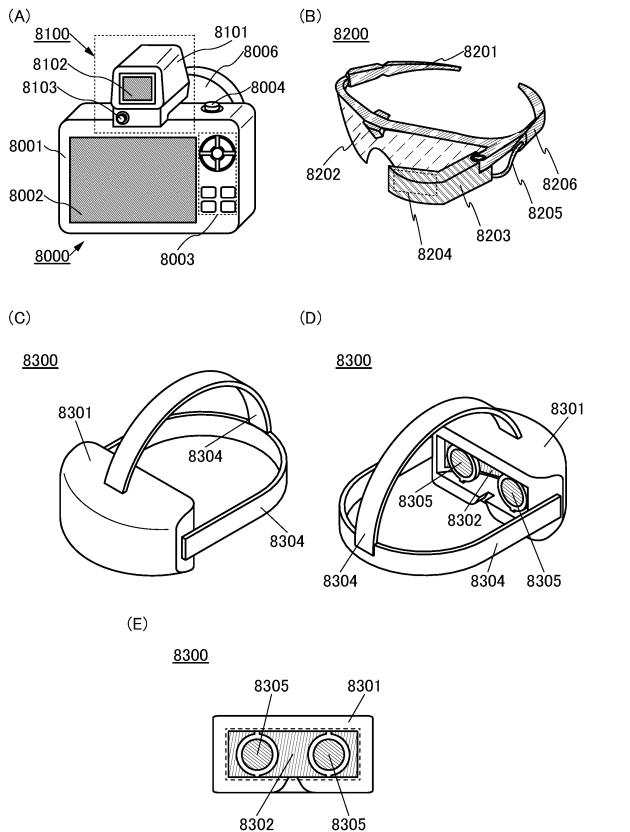
40

50

【図 1 9】



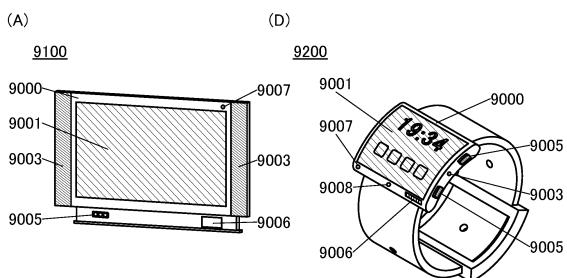
【図 2 0】



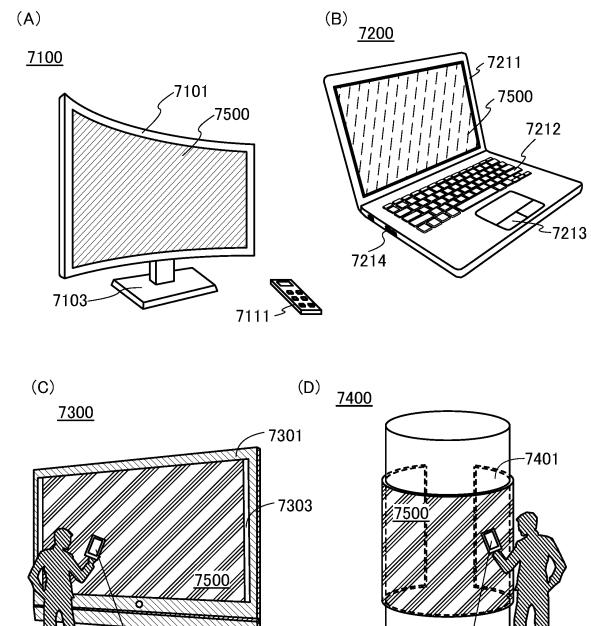
10

20

【図 2 1】



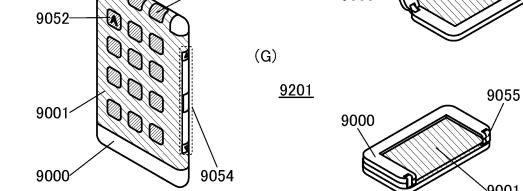
【図 2 2】



30

40

50



フロントページの続き**(51)国際特許分類**

F I		
H 1 0 D	30/67	1 0 3 B
H 1 0 D	30/67	1 0 3 E
H 1 0 D	30/67	2 0 6 C

(72)発明者 島 行徳

神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 市川 武宜

(56)参考文献

特開2017-76787 (JP, A)
特開2014-3280 (JP, A)
特開2013-93572 (JP, A)
特開2016-174143 (JP, A)
特開2018-6734 (JP, A)
国際公開第2017/085591 (WO, A1)

(58)調査した分野 (Int.Cl., DB名)

H 1 0 D 3 0 / 6 7