

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4343328号
(P4343328)

(45) 発行日 平成21年10月14日(2009.10.14)

(24) 登録日 平成21年7月17日(2009.7.17)

(51) Int.Cl.

F I

G 0 9 F 9/00 (2006.01)

G 0 9 F 9/00 3 4 8 L

G 0 2 F 1/1345 (2006.01)

G 0 2 F 1/1345

請求項の数 4 (全 12 頁)

(21) 出願番号 特願平11-136396
 (22) 出願日 平成11年5月17日(1999.5.17)
 (65) 公開番号 特開2000-330480(P2000-330480A)
 (43) 公開日 平成12年11月30日(2000.11.30)
 審査請求日 平成18年3月17日(2006.3.17)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100082337
 弁理士 近島 一夫
 (74) 代理人 100083138
 弁理士 相田 伸二
 (72) 発明者 ▲高▼橋 雅則
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内
 (72) 発明者 高林 広
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

透明基板上のマトリクス状の画素に接続され、前記透明基板の辺に向けて引き出された配線と、前記透明基板上に設けられた複数の駆動用電気回路素子と、を有する表示装置において、

前記複数の駆動用電気回路素子は、前記透明基板上で前記引き出された配線に接続されて前記画素に駆動信号を出力する出力端子の配列を有し、かつ、前記配線が引き出された辺に対して前記出力端子の配列が直角もしくは斜め方向となるように前記透明基板上に設けられており、

隣接する前記駆動用電気回路素子の中心間の距離は、前記隣接する前記駆動用電気回路素子の中心間に位置する前記引き出された配線が接続される出力端子の、前記配列方向のピッチの総和より短く形成された、

ことを特徴とする表示装置。

【請求項 2】

前記駆動用電気回路素子に入力信号を供給する入力端子は、前記マトリクス状の画素により形成される表示域から最も離れた駆動用電気回路素子の辺に配設されている、

ことを特徴とする請求項 1 記載の表示装置。

【請求項 3】

前記入力端子と出力端子との配列方向を同方向に配列し、かつこれら入力端子および出力端子は前記駆動用電気回路素子の中心線近傍に配置されている、

10

20

ことを特徴とする請求項 1 記載の表示装置。

【請求項 4】

前記駆動用電気回路素子の、前記複数の出力端子の配列方向のピッチの総和を、前記複数の出力端子に接続される前記配線のピッチの総和よりも長くした、

ことを特徴とする請求項 1 記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数の画素から引き出された配線と、画素を駆動する電気回路に形成された出力端子とを電氣的に接続した構成の表示装置に関するものである。

10

【0002】

【従来の技術】

従来より表示素子として、EL 表示パネル、マトリクス状に画素電極が形成された単純マトリクス型やアクティブマトリクス型の大型液晶パネルなどがある。このうち、液晶パネルにおいては、マトリクス状の画素電極を備えたガラス基板やプラスチック基板などの透明基板に対し、TAB 法 (Tape Automated Bonding) により駆動用 IC が搭載され、可撓性を有する T C P (Tape Carrier Package) を複数個接続して駆動回路を構成したり (図 10 および図 11 参照)、あるいは複数の駆動用 IC を液晶パネルの透明基板の周辺にフェースダウンで接続する C O G (Chip On Glass) 手段により駆動回路を構成している (図 12 および図 13 参照)。

20

【0003】

具体的な従来例

マトリクス状に表示画素が形成された液晶素子は、画素から透明基板周辺に延出した配線に駆動用 IC を接続する手段として、以下のような構成例があるので、その具体的な構成例を説明する。

【0004】

図 10 は、従来の T C P を用いた液晶装置の駆動回路を説明する平面図、図 11 は、同上の駆動用 IC の T C P を示す図である。

【0005】

図 10 に示す表示装置の一例としての液晶装置 30 は、液晶を利用して種々の情報を表示する液晶パネル P_1 を備えている。この液晶パネル P_1 には、図 11 に詳示するように複数の出力配線 31 が並べて形成された T C P のフィルムベース 32 が複数配置されている。

30

【0006】

なお、上述した液晶パネル P_1 は、一对の透明基板 33a, 33b に液晶を挟持させて構成されており、その一方の透明基板 33a 側にフィルムベース 32 の出力配線 31 が接続され、他方の透明基板 33b に偏光板 34 が貼り付けられている。

【0007】

また、各フィルムベース 32 には、フラットケーブル 35 に多層配線基板 36 の配線を介して接続される図 11 に示す複数の入力配線 37 が並べて形成されるとともに、この入力配線 37 が駆動用 IC 38 を介して出力配線 31 に接続されている。

40

【0008】

また、駆動用 IC を液晶パネルの外周部に接続する手段としての他の具体的な構成例に特開平 7 - 253591 号に示すものがある。この構成例を説明すると、図 12 は、従来の C O G 方式による液晶装置の駆動回路を説明する平面図、図 13 は同上の駆動用 IC を示す図である。

【0009】

図 12 に示す表示装置の他の例としての液晶装置 40 は、液晶を利用して種々の情報を表示する液晶パネル P_2 を備えている。この液晶パネル P_2 には、図 13 に詳細を示すように複数の電極 (以下、液晶パネル側電極という) 41 が並べて形成されている。また、こ

50

の液晶パネル P_2 に沿うように複数のフレキシブル配線基板 42 が配置されており、各フレキシブル配線基板 42 には複数の接続端子（以下、FPC 側接続端子という）43 が並べて形成されている。そして、これらの液晶パネル側電極 41 と FPC 側接続端子 43 とは、異方性導電接着剤を挟んだ状態で熱圧着することによってそれぞれ個別に電氣的に接続されている。

【0010】

なお、上述した液晶パネル P_2 は、一对の透明基板 44a, 44b に液晶を挟持させて構成されており、上述した液晶パネル側電極 41 は透明基板 44a の表面に形成されている。また、符号 45 は透明基板 44a の表面に COG 実装された駆動用 IC であり、この駆動用 IC 45 には透明基板 44a のほぼ全面に亘って形成された画素電極と接続される出力端子 46 および液晶パネル側電極 41 と接続される入力端子 47 が設けられている。

10

【0011】

また、液晶パネル P_2 の側方には、これに沿うように長方形上の多層配線基板 48 が配置されており、この多層配線基板 48 にはフラットケーブル 49 を介して制御回路部（図示せず）が接続されている。

【0012】

上述の従来例において、出力端子は IC チップの表示片よりに 1 列に配置されており、その出力端子の配列ピッチは、表示画素から透明基板周辺に延出された配線のピッチにほぼ等しい状態で、液晶パネルに搭載されている。

【0013】

ところで、従来の携帯型の表示パネルあるいはデスクトップ型のモニタなどに使用される液晶パネルでは、小さい文字やパターンを表示させると、画素サイズが大きく解像度が低いために、正しく判読されないか、判読し難いなどの問題があり、さらに解像度の高い液晶パネルが必要とされている。

20

【0014】

【発明が解決しようとする課題】

しかしながら、解像度をさらに上げるために画素サイズを小さくすると、その画素を駆動するために透明基板周辺に延出されて引き出される配線のピッチが微細となるので、図 10 に示すような TCP を用いて駆動用 IC 38 を画素に接続する方法では、図 11 の TCP 上の出力配線 31 の最小配線ピッチが対応できないのみならず、フィルムベース 32 の寸法精度および接続時の熱圧着によるフィルムベース 32 の熱膨張などによるずれが発生するため、高解像化の妨げとなっていた。

30

【0015】

また、図 12 に示すような COG による駆動回路の接続方法とすることにより、TCP を用いた接続方法より配線のピッチを微細にすることが可能であるが、図 13 に示すように駆動用 IC 45 の出力端子 46 が、パネル表示部側に対向するチップの一边側に配列される場合、その配列された出力端子 46 間ピッチより小さいパネル配線ピッチには対応できないため、液晶パネルの解像度を高くすることに制限があった。

【0016】

本発明は、上述の点に鑑みなされたもので、透明基板の画素に接続される駆動用電気回路素子の出力端子の配線ピッチを微細にして高い解像度が得られるようにした表示装置を提供することを目的とする。

40

【0017】

【課題を解決するための手段】

上記の目的を達成するために、請求項 1 記載の発明に係る表示装置は、透明基板上のマトリクス状の画素に接続され、前記透明基板の辺に向けて引き出された配線と、前記透明基板上に設けられた複数の駆動用電気回路素子と、を有するものであって、

前記複数の駆動用電気回路素子は、前記透明基板上で前記引き出された配線に接続されて前記画素に駆動信号を出力する出力端子の配列を有し、かつ、前記配線が引き出された辺に対して前記出力端子の配列が直角もしくは斜め方向となるように前記透明基板上に設

50

けられており、

隣接する前記駆動用電気回路素子の中心間の距離は、前記隣接する前記駆動用電気回路素子の中心間に位置する前記引き出された配線が接続される出力端子の、前記配列方向のピッチの総和より短く形成された、

ことを特徴とする。

【 0 0 1 8 】

請求項 2 記載の発明によれば、前記駆動用電気回路素子に入力信号を供給する入力端子は、前記透明基板から最も離れた駆動用電気回路素子の辺に配設されている。

【 0 0 2 0 】

請求項 4 記載の発明は、前記入力端子と出力端子との配列方向を同方向に配列し、かつこれら入力端子および出力端子は前記駆動用電気回路素子の中心線近傍に配置されている。

【 0 0 2 1 】

〔 作用 〕

以上の構成に基づいて、本発明によれば、透明基板の画素に接続される駆動用電気回路素子の出力端子の列を、該透明基板の辺に対し交差する方向に配設し、かつ前記画素に接続される配線ピッチの総和を駆動用電気回路素子の出力端子の配列ピッチの総和より短い幅で、隣接する駆動用電気回路素子の中心間に配列させた。

【 0 0 2 2 】

【 発明の実施の形態 】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【 0 0 2 3 】

第 1 の実施の形態

図 1 は本発明における第 1 の実施の形態に係る液晶装置の概略構成を示す平面図、図 2 は同上の駆動用 IC の接続端子を示す配置図、図 3 は駆動用 IC の出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図、図 4 は本発明に係る液晶装置を示すブロック図である。

【 0 0 2 4 】

図 1 において、1 a は透明基板としてのガラス基板で、このガラス基板 1 a には画素電極が形成されている。1 b はガラス基板 1 a に対向してカラーフィルタおよび共通電極が形成された透明基板としてのガラス基板、5 a は画素電極に情報信号を与える情報信号駆動用 IC、5 b は走査電極に信号を与える走査信号駆動用 IC、4 a、4 b はこれら駆動用 IC 5 a、5 b に入力信号および液晶駆動用電源を供給する FPC (フレキシブルプリントドサーキット)、3 a、3 b はこれら FPC 4 a、4 b に信号を供給する多層配線 PCB (プリントドサーキットボード)、6 a、6 b はこれら PCB 3 a、3 b に後述する制御回路部から信号を供給するフラットケーブルである。

【 0 0 2 5 】

駆動用電気回路素子としての駆動用 IC 5 a、5 b は、入出力端子 7、8 に金バンプが形成されており、そのうちの駆動用 IC 5 a の入力端子 7 は入力信号が供給され、出力端子 8 は液晶素子に形成される画素を駆動する。また、駆動用 IC 5 a は、入出力端子 7、8 のそれぞれに、ガラス基板 1 a の画素電極から引き出された配線 9 と、駆動用 IC 5 a に入力信号を与える配線 10 とを位置合わせした後に、異方性導電接着膜を介して熱圧着接続されている。

【 0 0 2 6 】

ガラス基板 1 a、1 b によって構成される表示パネル (液晶パネル) P の辺に平行に近接する駆動用 IC 5 a の辺を B、B'、また垂直の辺を A、A' で表す。そして、駆動用 IC 5 a の出力端子 8 は辺 B、B' に対して直角の方向に 2 列配列され、その 1 列あたりの配列ピッチの総和 (総延長距離) を L1 とする。さらに、隣接する駆動用 IC 5 a、5 a のセンター位置を C1、C2 とし、このセンター位置 C1 と C2 との距離を L2 とすると、出力端子 8 の配列の総延長距離 L1 × 2 よりも隣接する駆動用 IC 5 a、5 a 間の距離 L2 が短く形成されている。

【 0 0 2 7 】

そして、ガラス基板 1 a 上に形成された画素からガラス基板 1 a の周辺に引き出された配線 9 の接続端子と駆動用 IC 5 a の出力端子 8 が位置合わせされている。

【 0 0 2 8 】

距離 L 2 間の配線ピッチ（隣接する画素電極の接続端子の間隙に一方の接続端子の太さを加えた距離）を駆動用 IC 5 a の出力端子 8 の配列ピッチ（隣接する出力端子 8 の間隙に一方の出力端子 8 の太さを加えた距離）p よりも小さくできる。すなわち、駆動用 IC 5 a の出力端子 8 の配列ピッチよりガラス基板 1 a 上の配線 9 の配線ピッチを小さくした液晶装置が得られる。

【 0 0 2 9 】

また、駆動用 IC 5 a の電源および制御信号などの入力信号が供給される入力端子 7 は液晶パネル P の表示域から遠い方の辺 B に配列されている。

【 0 0 3 0 】

これにより、入力端子 7 は、入力用配線 1 0 に接続されるため、入力用配線 1 0 の配線長さを最小化して配線抵抗を最少化できる。

【 0 0 3 1 】

なお、図 4 を用いて、上述した液晶パネル P を備えた液晶装置としての駆動構成の例について説明する。

【 0 0 3 2 】

本実施の形態に係るカラーディスプレイなどの液晶装置 2 0 は、図 9 に示すように種々の情報を表示する液晶パネル 2 1 を備えている。液晶パネル 2 1 には走査信号印加回路 2 2 および情報信号印加回路 2 3 が接続されており、これらの走査信号印加回路 2 2 および情報信号印加回路 2 3 には駆動制御回路 2 4 およびグラフィックコントローラ 2 5 が順に接続されている。そして、グラフィックコントローラ 2 5 からはデータと走査方式信号とが駆動制御回路 2 4 を介して走査信号制御回路 2 6 および情報信号制御回路 2 7 へ送信されるようになっている。

【 0 0 3 3 】

このうちのデータは、走査信号制御回路 2 6 および情報信号制御回路 2 7 によって走査線アドレスデータと表示データとに変換され、また、他方の走査方式信号は、そのまま走査信号印加回路 2 2 および情報信号印加回路 2 3 に送信されるようになっている。

【 0 0 3 4 】

さらに、走査信号印加回路 2 2 は走査線アドレスデータによって決まる走査電極に走査方式信号によって決まる波形の走査信号を印加するように構成されている。また、情報信号印加回路 2 3 は表示データによって送られる白または黒の表示内容と走査方式信号との 2 つによって決まる波形の情報信号を印加するように構成されている。

【 0 0 3 5 】

そして、これらの情報信号および走査信号などは、既述した図 1 に示すフラットケーブル 6 a , 6 b を介して多層配線基板 3 a , 3 b に伝えられ、液晶パネル 2 1 が画像表示を行うようになる。

【 0 0 3 6 】

【実施例】

上述の表示装置の具体的な仕様について説明する。

【 0 0 3 7 】

表示仕様は、液晶パネル P の対角サイズ 13 . 3 インチ、画素数 3200 × 2400 画素、画素の解像度は 300 dpi。この液晶パネル P の画素から情報信号用の配線を液晶パネル P の辺に引き出すと約 28 μm ピッチの配線引き出しになる。この配線に接続する駆動用 IC は、出力端子のピッチが 40 μm であり、200 個の出力端子の配列が 2 列配置され、総計 400 個の出力端子を有しており、その出力端子の配列の液晶パネル P の辺に垂直な方向の総延長距離は、0 . 04 mm × 200 × 2 = 16 mm となる。

【 0 0 3 8 】

図 2 に示す駆動用 IC 5 a の辺 A , A ' は 9 mm、辺 B , B ' は 5 mm であり、隣接する駆動用 IC 5 a , 5 a の距離 L 2 は 11.3 mm で配置される。

【 0 0 3 9 】

このように本実施の形態の駆動用 IC を表示装置に実装することによって、駆動用 IC 5 a の出力端子 8 の配列ピッチより小さい配線ピッチでガラス基板 1 a の周辺に引き出された配線 9 に対して、駆動用 IC 5 a を接続する実装構造が提供され、従来不可能であった高い解像度の液晶パネル P を得ることができる。

【 0 0 4 0 】

第 2 の実施の形態

次に、本発明に係る第 2 の実施の形態を図 5 ないし図 6 に基づいて詳細に説明する。

10

【 0 0 4 1 】

図 5 は本発明における第 2 の実施の形態に係る駆動用 IC の接続端子を示す配置図、図 6 は駆動用 IC の出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図である。

【 0 0 4 2 】

本実施の形態は、駆動用 IC の接続電極の入力端子 7 a を出力端子 8 a と同方向に配列した構成である。

【 0 0 4 3 】

入力用配線 10 a は、図 6 に示すように場所により配線長が長くなり、配線抵抗が増大してしまうが、配線抵抗の増大を問題にしない液晶パネルの場合、具体的には、液晶パネルの画素の駆動負荷（容量）が十分小さく、画素を駆動する駆動電圧の供給に対して入力部の配線抵抗が問題にならない場合、あるいは画素の表示スピードが十分遅く、駆動用 IC 5 a₁ への入力配線 10 a の抵抗が高くても問題のない場合に使用可能である。

20

【 0 0 4 4 】

また、本実施の形態において、駆動用 IC 5 a₁ の入出力端子 7 a , 8 a が、同方向に配列され、図 5 に示すように IC チップの中心線付近に集約されているため、駆動用 IC 5 a₁ を異方性導電接着膜 12 により熱圧着する場合に、図 6 の C - C ' 断面を示す図 7 のように、熱圧着を行なう加圧加熱ヘッド 13 の IC チップ平面に対する圧着面 D の平行調整を入出力端子の配列方向に平行な方向（図 7 の法線方向）のみに厳密に行えばよい。

【 0 0 4 5 】

30

つまり、加圧加熱ヘッド 13 の平行調整機構は、入出力端子の配列方向に平行な方向の調整機構をもてば良く、垂直な方向は機械的組立精度のみで対応可能となる。なお、図 7 において、11 はガラス基板 1 a の配線 10 上に形成された絶縁膜である。

【 0 0 4 6 】

第 3 の実施の形態

次に、本発明に係る第 3 の実施の形態を図 8 および図 9 に基づいて詳細に説明する。

【 0 0 4 7 】

図 8 (a) (b) は本発明における第 3 の実施の形態に係る駆動用 IC の接続端子を示す配置図、図 9 (a) (b) は出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図である。

40

【 0 0 4 8 】

図 8 (a) における実施の形態は駆動用 IC 5 c の出力端子 8 b の配列方向を駆動用 IC 5 c の辺に直角の方向に複数列配列した場合を示したもので、n 個の配列が形成された場合、その 1 列あたりの配列ピッチの総和（総延長距離）が L 1 で示され、出力端子 8 b の列の総延長距離 $L 1 \times n$ （n は 3 以上の正の整数）よりも、隣接する駆動用 IC 5 c , 5 c とのセンター位置間に配列される配線ピッチの総和の距離 L 2 が短くなるように出力配線 9 b を形成している。

【 0 0 4 9 】

また、図 9 (b) における実施の形態は駆動用 IC 5 d の出力端子 8 c の配列方向を駆動用 IC 5 d と対向する液晶パネルの辺に対し斜めの方向に配列したもので、m 個の配列が

50

形成された場合、その１列あたりの配列ピッチの総和（総延長距離） L_1 の m 倍（ m は２以上の正の整数）よりも、隣接する駆動用ＩＣ５ｄ、５ｄのセンター位置間に配列される配線ピッチの総和が短くなるように駆動用ＩＣ５ｄから出力配線９ｃを形成する。

【００５０】

なお、本発明の実施の形態として、液晶装置における駆動用ＩＣの接続構造を説明してきたが、これら接続構造は、特に液晶パネルを用いた表示装置に限定されるものではなく、ＥＬ表示パネル、プラズマディスプレイパネルをはじめとする自発光タイプのフラットパネルディスプレイを用いた表示装置にも適用することもできる。

【００５１】

【発明の効果】

以上説明したように、本発明は、透明基板の画素に接続される駆動用電気回路素子の出力端子の列を、該透明基板の辺に対し交差する方向に配設し、かつ前記画素に接続される配線ピッチの総和を駆動用電気回路素子の出力端子の配列ピッチの総和より短い幅で、隣接する駆動用電気回路素子の中心間に配列させたので、出力端子の配線ピッチを微細にして高い解像度を得ることができる。

【図面の簡単な説明】

【図１】本発明における第１の実施の形態に係る液晶装置の概略構成を示す平面図である。

【図２】同上の駆動用ＩＣの接続端子を示す配置図である。

【図３】駆動用ＩＣの出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図である。

【図４】本発明に係る液晶装置を示すブロック図である。

【図５】本発明における第２の実施の形態に係る駆動用ＩＣの接続端子を示す配置図である。

【図６】駆動用ＩＣの出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図である。

【図７】図６のＣ－Ｃ'線断面図である。

【図８】（ａ）（ｂ）は本発明における第３の実施の形態に係る駆動用ＩＣの接続端子を示す配置図である。

【図９】（ａ）（ｂ）は出力端子と透明基板に形成された画素から引き出された配線の接続端子とを位置合わせした状態を示す図である。

【図１０】従来のＴＣＰを用いた液晶装置の駆動回路を説明する平面図である。

【図１１】同上の駆動用ＩＣのＴＣＰを示す図である。

【図１２】従来のＣＯＧ方式による液晶装置の駆動回路を説明する平面図である。

【図１３】同上の駆動用ＩＣを示す図である。

【符号の説明】

- １ ａ 透明基板（ガラス基板）
- １ ｂ 透明基板（ガラス基板）
- ５ ａ 駆動用電気回路素子（駆動用ＩＣ）
- ７ 入力端子
- ８ 出力端子
- ９ 配線
- １０ 配線

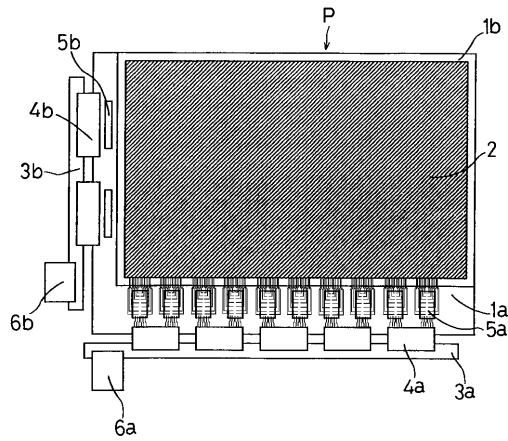
10

20

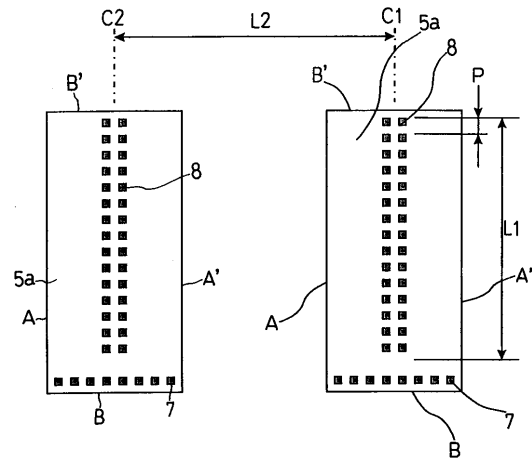
30

40

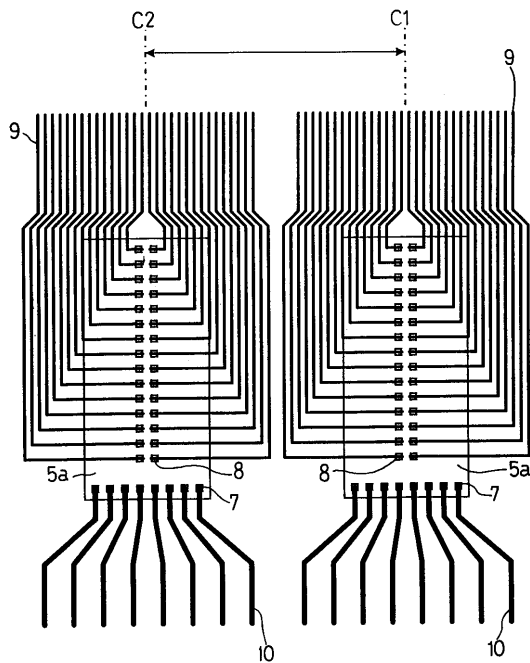
【図 1】



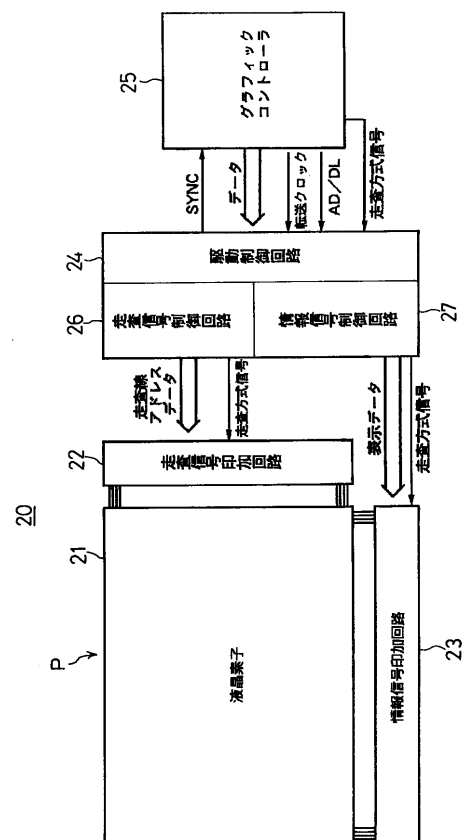
【図 2】



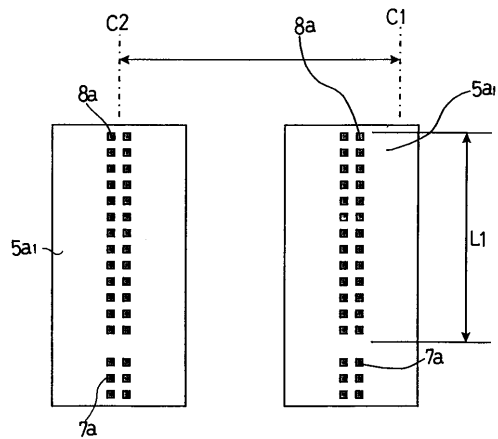
【図 3】



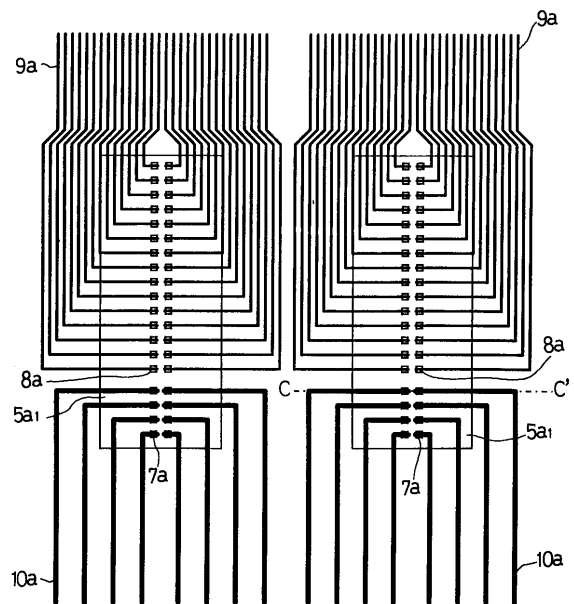
【図 4】



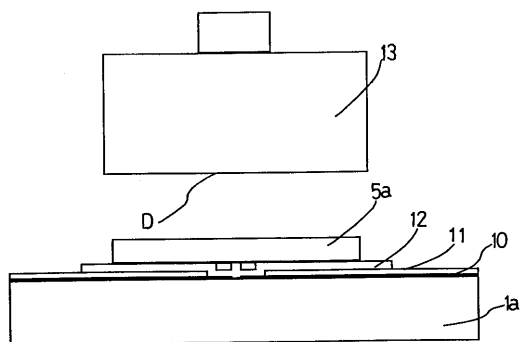
【図 5】



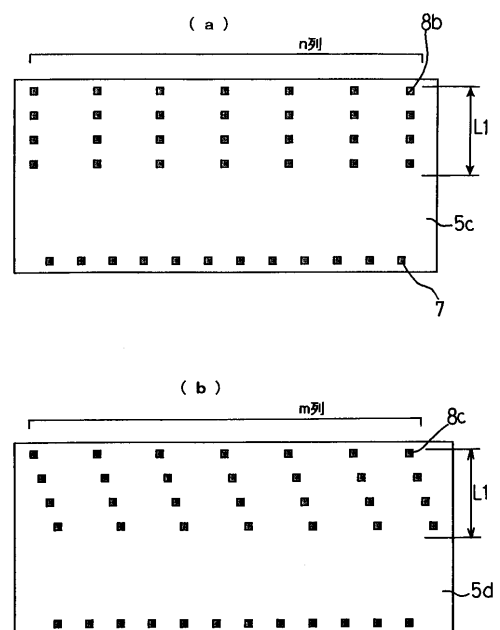
【図 6】



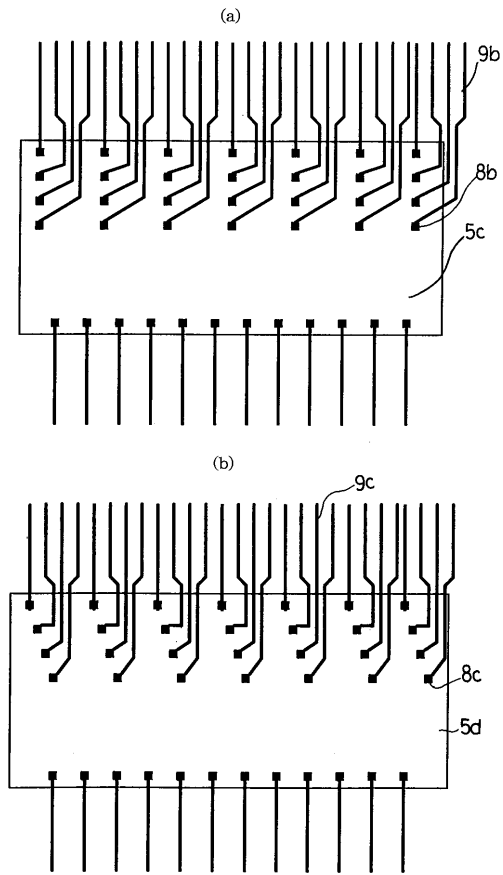
【図 7】



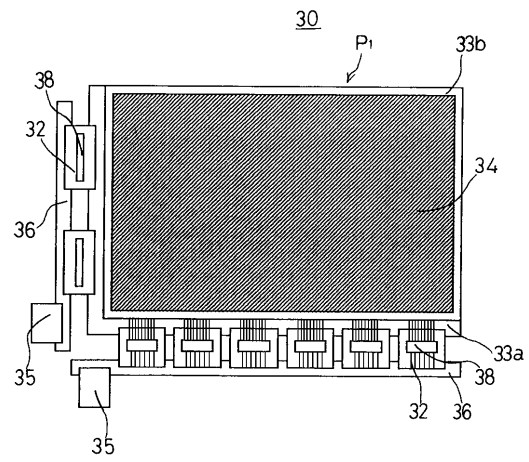
【図 8】



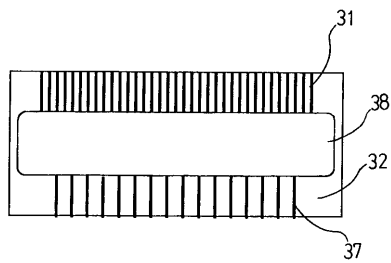
【図 9】



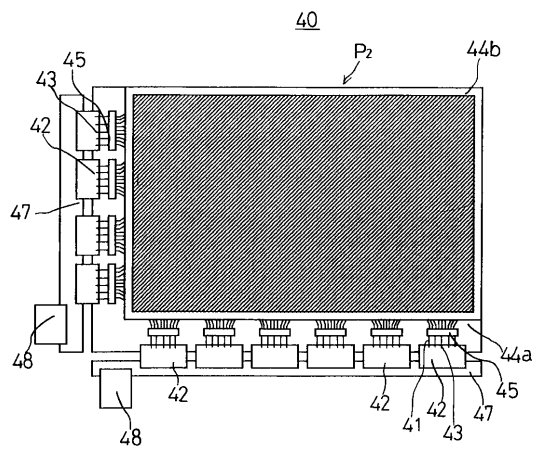
【図 10】



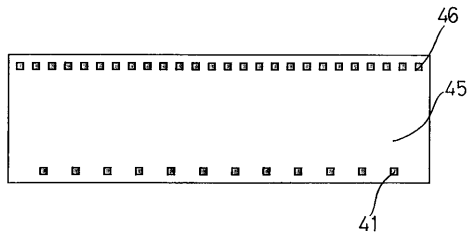
【図 11】



【図 12】



【図 13】



フロントページの続き

- (72)発明者 大内 俊通
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 新堀 恵二
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 横井 巨人

- (56)参考文献 国際公開第97/032235(WO, A1)
特開平09-258249(JP, A)
実開平06-069940(JP, U)
特開平07-254629(JP, A)
特開平06-333997(JP, A)

- (58)調査した分野(Int.Cl., DB名)
G09F 9/00
G02F 1/1345