(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 1 月 30 日(30.01.2014)

WIPO | PCT

(10) 国際公開番号
WO 2014/017160 A1

(51) 国際特許分類:
*H01L 23/28* (2006.01) *H01L 23/29* (2006.01)

(21) 国際出願番号: PCT/JP2013/064618

(22) 国際出願日: 2013 年 5 月 27 日(27.05.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-165610 2012 年 7 月 26 日(26.07.2012) JP

(71) 出願人: 株式会社村田製作所 **(MURATA MANUFACTURING CO., LTD.)** [JP/JP]; 〒6178555 京都府長岡京市東神足１丁目１０番１号 Kyoto (JP).

(72) 発明者: 野村　忠志 **(NOMURA, Tadashi)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP). 高木　陽一 **(TAKAGI, Yoichi)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP). 小川　伸明 **(OGAWA, Nobuaki)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP). 鎌田　明彦 **(KAMADA, Akihiko)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP). 西田　憲正 **(NISHIDA, Kensei)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP). 松本　充弘 **(MATSUMOTO, Mitsuhiro)**; 〒6178555 京都府長岡京市東神足１丁目１０番１号　株式会社村田製作所内 Kyoto (JP).

(74) 代理人: 梁瀬　右司，外 **(YANASE, Yuji** et al.); 〒5300047 大阪府大阪市北区西天満５丁目１番１９号　高木ビル４階 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

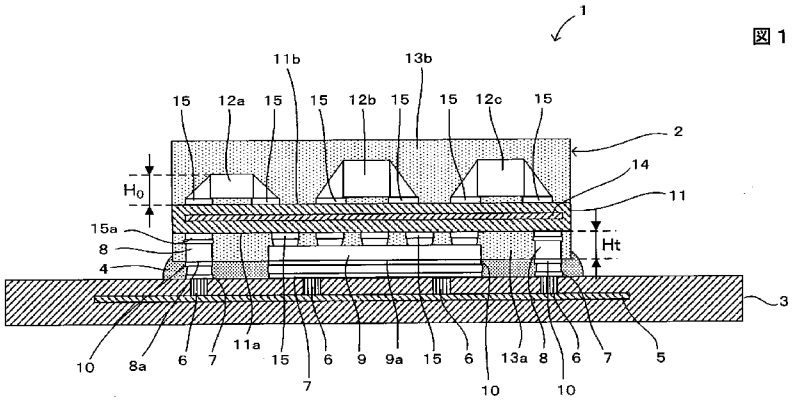
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ

[続葉有]

(54) **Title**: MODULE, AND DEVICE HAVING MODULE MOUNTED THEREON

(54) 発明の名称 : モジュールおよびモジュール搭載装置

図１




(57) **Abstract**: The purpose of the present invention is to provide a module exhibiting excellent heat dissipation characteristics, and a device having this module mounted thereon. A module (2) is provided with: a wiring board (11); a semiconductor substrate (9) mounted on one main surface (11a) of the wiring board (11); and a resin layer (13a) which is formed on the one main surface (11a) of the wiring board (11), and which covers the semiconductor substrate (9) such that a non-facing main surface (9a) of a side of the semiconductor substrate (9), said side not facing the wiring board (11), is exposed. A metal film (10) having greater thermal conductivity than the resin of the resin layer (13a) is formed on at least a portion of the non-facing main surface (9a) of the semiconductor substrate (9), said non-facing surface being exposed from a surface of the resin layer (13a). As a result, the module (2) exhibiting excellent heat dissipation characteristics can be achieved.

(57) 要約:　放熱特性の優れたモジュールを提供するとともに、このモジュールが搭載されたモジュール搭載装置を提供することを目的とする。　モジュール２は、配線基板１１と、該配線基板１１の一方主面１１ａに実装された半導体基板９と、半導体基板９の配線基板１１と対向しない側の非対向主面９ａが露出するように半導体基板９を被覆する、配線基板１１の一方主面１１ａに形成された樹脂層１３ａとを備え、樹脂層１３ａの表面から露出した半導体基板９の非対向主面９ａの少なくとも一部に樹脂層１３ａの樹脂よりも熱伝導率が高い金属膜１０が形成されることにより、放熱特性の優れたモジュール２を得ることができる。

WO 2014/017160 A1

ア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

# 明　細　書

## 発明の名称 ： モジュールおよびモジュール搭載装置

## 技術分野

[0001] 本発明は、配線基板の一方主面に半導体基板が配置されたモジュールおよびこのモジュールが搭載されたモジュール搭載装置に関する。

## 背景技術

[0002] 近年、携帯電話などの携帯端末装置の小型・薄型化に伴って、これに搭載されるモジュールの小型化が要求されている。そこで、従来では、図４に示すように、モジュール１００を構成する配線基板１０１の一方主面上にフェイスダウンで実装（フリップチップ実装）された半導体基板１０２と、該半導体基板１０２と同一主面上に配置された柱状の接続端子１０３と、半導体基板１０２および柱状の接続端子１０３を被覆する樹脂層１０４を備えるモジュールが提案されている（特許文献１）。

[0003] この場合、モジュール１００の一方主面上に柱状の接続端子１０３を形成した後、半導体基板１０２をフリップチップ実装し、さらに、当該半導体基板１０２および接続端子１０３を被覆する樹脂層１０４が形成される。そして、樹脂層１０４の表面から接続端子１０３と半導体基板１０２の端面が露出するように、樹脂層１０４と半導体基板１０２の上面を研磨してモジュール１００を形成する。

[0004] フリップチップ実装される半導体基板１０２は、配線基板１０１との対向面に回路が形成されており、半導体基板１０２の上面（配線基板との非対向主面）を研磨することで、半導体基板１０２の特性を変えずにモジュール１００の低背化が可能であるため、接続端子１０３の端面が露出するまで樹脂層１０４および半導体基板１０２を研磨することにより、モジュール１００の低背化が可能である。また、熱伝導率が樹脂層１０４の樹脂よりも高い半導体基板１０２の上面が樹脂層１０４の表面から露出するため、モジュール１００の放熱特性も向上する。

## 先行技術文献

## 特許文献

[0005] 特許文献1：特開２００２－３４３９０４号（段落００１３、図１等参照）

## 発明の概要

## 発明が解決しようとする課題

[0006] しかしながら、上記した従来技術では、半導体基板１０２の上面が樹脂層１０４から露出しているため、半導体基板１０２の上面が樹脂層１０４に覆われているモジュールと比較して、モジュールの放熱特性が向上しているものの、発熱性が高い半導体基板（例えば、高周波モジュール等で使用されるパワーアンプＩＣ等）を実装した場合には、放熱が足りずに、半導体基板１０２が誤動作する等の不具合が生じるおそれがあり、モジュール１００のさらなる放熱特性の向上が要求されている。

[0007] 本発明は、上記した課題に鑑みてなされたものであり、放熱特性の優れたモジュールを提供するとともに、このモジュールが搭載されたモジュール搭載装置を提供することを目的とする。

## 課題を解決するための手段

[0008] 上記した目的を達成するために、本発明のモジュールは、配線基板と、前記配線基板の一方主面に実装された半導体基板と、前記半導体基板の前記配線基板と対向しない側の非対向主面が露出するように前記半導体基板を被覆する前記一方主面に形成された樹脂層とを備え、前記半導体基板の前記非対向主面の少なくとも一部に金属膜が形成されていることを特徴としている。

[0009] このように構成することにより、半導体基板よりも熱伝導率が高い金属膜を介してモジュールから発生する熱を放熱することができるため、半導体基板の配線基板と対向しない非対向主面が樹脂層から露出しているだけの従来のモジュールと比較して、モジュールの放熱特性を向上することができる。

[0010] また、半導体基板の配線基板と対向しない側の非対向主面の少なくとも一部に延性を有する金属膜を形成することにより、樹脂層から露出した半導体

基板の当該非対向主面が保護されるため、半導体基板が外部からの衝撃等により破損するのを抑制することができる。

[0011] また、前記金属膜の表面に凹凸が形成されていてもよい。このようにすると、樹脂層の表面から露出した金属膜の表面積が増加するため、さらにモジュールの放熱特性が向上する。

[0012] また、前記金属膜がめっきにより形成されていてもよい。このように構成することにより金属膜をめっきにより形成することができる。

[0013] また、前記一方主面に立設された柱状の接続端子をさらに備え、前記接続端子の先端面が、前記樹脂層の表面から露出していてもよい。このように構成することにより、樹脂層よりも熱伝導率が高い接続端子の先端面も樹脂層から露出するため、さらにモジュールの放熱特性が向上する。また、接続端子により、外部のマザー基板等とモジュールとの接続が可能になる。

[0014] また、本発明のモジュール搭載装置は、上記したモジュールと、前記モジュールの前記金属膜と接続されるマザー基板とを備えることを特徴としている。このように構成することにより、放熱特性が優れたモジュールを搭載したモジュール搭載基板を提供することができる。

[0015] また、例えば、配線基板の一方主面に半導体基板と接続端子が配置されるモジュール構成の場合、半導体基板の金属膜をマザー基板との接続に利用することにより、接続端子と半導体基板の金属膜の両方でモジュールとマザー基板との接続を行うことができるため、接続端子のみでマザー基板と接続する従来のモジュールと比較して、モジュールとマザー基板との接続強度が増大する。

[0016] また、金属膜の表面に凹凸が形成されていると、モジュールとマザー基板とを接続する際の、モジュールのマザー基板との接続面積が増加するため、モジュールとマザー基板との接続強度が増大する。

[0017] また、前記モジュールの前記金属膜が、前記マザー基板に形成された接地用のグランド電極と接続されていてもよい。このように構成することにより、半導体基板の配線基板と対向しない側の非対向主面とマザー基板が対向す

るように、金属膜（モジュール）とマザー基板とを接続した場合に、半導体基板の当該非対向主面が樹脂により覆われた従来のモジュールと比較して、半導体基板とマザー基板のグランド電極との距離が近くなるため、グランド電極による半導体基板のシールド特性が向上する。さらに、半導体基板とグランド電極との距離が近くなると、モジュールから発生する熱がマザー基板のグランド電極を介して放熱し易くなるため、モジュールの放熱特性も向上する。

## 発明の効果

[0018] 本発明によれば、配線基板の一方主面に実装された半導体基板の配線基板と対向しない側の非対向主面が露出するように半導体基板を被覆する樹脂層を形成し、露出した半導体基板の当該非対向主面の少なくとも一部に半導体基板よりも熱伝導率の高い金属膜を形成することにより、半導体基板の当該非対向主面が樹脂層から露出しているだけの従来のモジュールと比較して、モジュールの放熱特性の向上を図ることができる。

## 図面の簡単な説明

[0019] [図1]本発明の一実施形態にかかるモジュールが実装されたモジュール搭載装置の切断正面図である。

[図2]図１のモジュールの製造方法の説明図である。

[図3]図１のモジュールの製造方法の説明図である。

[図4]従来のモジュールの断面図である。

## 発明を実施するための形態

[0020] （モジュール搭載装置の構成）

本発明の一実施形態にかかるモジュール２が搭載されたモジュール搭載装置１について、図１を参照して説明する。なお、図１はモジュール２が搭載されたモジュール搭載装置１の切断正面図である。

[0021] この実施形態にかかるモジュール２を搭載したモジュール搭載装置１は、図１に示すように、マザー基板３と、該マザー基板３に実装されたモジュール２と、マザー基板３とモジュール２との接続部を保護するための、樹脂に

より形成されたアンダーフィル樹脂層４とを備え、例えば、携帯電話等の高周波が用いられる電子機器に搭載される。

[0022] マザー基板３は、内部に接地用のグランド電極５と各種回路を構成する配線パターン（図示せず）が形成され、グランド電極５および配線パターンはビア導体６等により所定の配線パターンやマザー基板３の表裏面に形成された実装用電極７等に接続される。この実施形態では、マザー基板３に形成されたグランド電極５は、後述するモジュール２の柱状の接続端子８および半導体基板９の配線基板と対向しない側の非対向主面９ａに形成された金属膜１０に接続される実装電極７にビア導体６を介して接続される。また、マザー基板３は、ガラスエポキシ樹脂、セラミック等の材料により形成される。なお、接続端子８は、必ずしもグランド電極５に接続されていなくてもよく、例えば、図１に示す２つの接続端子８のうち、片側のみをビア導体６を介してグランド電極５と接続する構成であってもよい。

[0023] また、アンダーフィル樹脂層４は、例えば、エポキシ樹脂からなり、マザー基板３上にモジュール２を実装した時のマザー基板３とモジュール２との間の隙間を埋めるように樹脂を充填して形成される。なお、アンダーフィル樹脂層４はなくてもかまわない。

[0024] （モジュール２の構成）

次に、この実施形態にかかるモジュール２について図１を参照して説明する。

[0025] モジュール２は、図１に示すように、配線基板１１と、該配線基板１１の一方主面１１ａに実装された半導体基板９および立設された柱状の接続端子８と、配線基板１１の他方主面１１ｂに実装されたチップ部品１２ａ，１２ｂ，１２ｃと、配線基板１１の一方主面１１ａの半導体基板９と接続端子８を被覆する樹脂層１３ａと、配線基板１１の他方主面１１ｂのチップ部品１２ａ～１２ｃを被覆する樹脂層１３ｂとを備えるモジュールであり、その例として、Ｂｌｕｅｔｏｏｔｈ（登録商標）モジュール、無線ＬＡＮモジュール、携帯電話のアンテナ直下に配置されるアンテナスイッチモジュールなど

が挙げられる。

[0026] 配線基板１１は、ガラスエポキシ樹脂基板、低温同時焼成セラミック（ＬＴＣＣ）基板、ガラス基板などから形成され、その両主面１１ａ，１１ｂには、実装用電極１５、接続端子８形成用の電極１５ａ、配線パターン（図示せず）などが形成されるとともに、内部には接地用のグランド電極１４、他の配線パターン（図示せず）、ビア導体（図示せず）等が形成される。なお、配線基板１１は、単層基板および多層基板のいずれを使用してもかまわない。

[0027] 例えば、配線基板１１がＬＴＣＣ多層基板である場合の製造方法は、アルミナおよびガラスなどの混合粉末が有機バインダおよび溶剤などと一緒に混合されたスラリーがシート化されたセラミックグリーンシートを形成し、このセラミックグリーンシートの所定位置に、レーザー加工などによりビアホールが形成され、形成されたビアホールにＡｇやＣｕなどを含む導体ペーストが充填されて、層間接続用のビア導体が形成され、導体ペーストによる印刷により種々の電極パターンが形成される。その後、各セラミックグリーンシートを積層、圧着することによりセラミック積層体を形成して、約１０００℃前後の低い温度で焼成する、所謂、低温焼成して製造される。

[0028] また、配線基板１１の両主面１１ａ，１１ｂには、実装部品として、半導体基板９とチップ部品１２ａ～１２ｃが実装される。半導体基板９は、配線基板１１の一方主面１１ａに対向する表面に所定の電気回路が形成されることにより、例えば、ＲＦ信号やベースバンド信号を処理するシステムＩＣを構成し、配線基板１１の一方主面１１ａにフェイスダウン実装（フリップチップ実装）される。また、チップ部品１２ａ～１２ｃは、チップコンデンサ、チップインダクタ、チップ抵抗からなり、配線基板１１の他方主面１１ｂに周知の表面実装技術により実装される。また、配線基板１１の一方主面１１ａには、さらに柱状（ピン状）の接続端子８が実装される。なお、接続端子８は、例えばＣｕを主成分とし、電極１５ａに半田を介して実装される。

[0029] この場合、配線基板１１の一方主面１１ａには、フリップチップ実装され

た半導体基板９と接続端子８のみが配置され、配線基板１１の他方主面１１ｂには、半導体基板９を除く他の実装部品（チップ部品１２ａ～１２ｃ）が配置される。また、半導体基板９の非対向主面９ａと接続端子８の先端面８ａには、金属膜１０が形成される。この金属膜１０は、例えば、めっき処理により、半導体基板９の非対向主面９ａ（または、接続端子８の先端面８ａ）にＮｉ層が形成され、そのＮｉ層の上からＡｕ層が形成されたＮｉ／Ａｕ膜である。なお、接続端子８の先端面８ａに金属膜１０を形成しない構成であってもかまわない。

[0030] また、配線基板１１の他方主面１１ｂに実装されるチップ部品１２ａ～１２ｃの中には、それぞれが実装された状態で、配線基板１１の他方主面１１ｂからの高さが異なるものがあり、この実施形態では、図１に示すように、チップ部品１２ａが全チップ部品１２ａ～１２ｃの中で配線基板１１の他方主面１１ｂからの高さが最も低い。また、半導体基板９と接続端子８それぞれは、実装または立設された状態で、配線基板１１の一方主面１１ａからの高さが同じになるように形成されている。

[0031] さらに、配線基板１１の一方主面１１ａにおいて、配線基板１１の一方主面１１ａからの高さが最も高い半導体基板９（または、接続端子８）の高さＨｔが、配線基板１１の他方主面１１ｂのチップ部品１２ａ（他方主面１１ｂにおいて最も高さの低いチップ部品）の当該他方主面１１ｂからの高さ$H_0$よりも低くなるように半導体基板９（または、接続端子８）が形成されている。

[0032] また、各実装部品９，１２ａ～１２ｃそれぞれを平面視した場合、半導体基板９は他の実装部品（各チップ部品１２ａ～１２ｃ）のいずれよりも面積（横断面積）が大きいものが使用されている。

[0033] 配線基板１１の一方主面１１ａの樹脂層１３ａは、例えば、エポキシ樹脂からなり、図１に示すように、半導体基板９の非対向主面および接続端子８の先端面８ａそれぞれが露出するように、半導体基板９および接続端子８を被覆して形成される。このとき、モジュール２の配線基板１１の一方主面側

は、樹脂層１３ａの表面、半導体基板９の非対向主面９ａ、接続端子８の先端面８ａが同一面を成す、いわゆる面一状態に形成されている。なお、この面一状態は、後述する研磨・研削工程により形成することができる。

[0034] 配線基板１１の他方主面１１ｂの樹脂層１３ｂは、例えば、一方主面１１ａの樹脂層１３ａと同種のエポキシ樹脂からなり、図１に示すように、各チップ部品１２ａ～１２ｃが露出しないように各チップ部品の全てを被覆した状態で形成される。

[0035] なお、樹脂層１３ａ側の厚み対して樹脂層１３ｂ側の厚みが十分厚い場合など、モジュール２の反りが大きい場合には、その反りを抑制するため、樹脂層１３ｂを形成する樹脂は、樹脂層１３ａを形成する樹脂よりも、線膨張係数が小さいものを使用することが好ましい。

[0036] （モジュール２の製造方法）

次に、この実施形態にかかるモジュール２の製造方法について、図２および図３を参照して説明する。なお、図２はモジュール２を製造する各工程の一部を示し、図３は図２に続く各工程を示す。

[0037] まず、図２（ａ）に示すように、その内部に面状の接地用グランド電極１４と配線パターンが形成されるとともに、その両主面１１ａ，１１ｂに半導体基板９と各チップ部品１２ａ～１２ｃの実装用電極１５および接続端子形成用の電極１５ａが形成された配線基板１１を準備する（配線基板準備工程）。

[0038] 次に、図２（ｂ）に示すように、配線基板１１の実装用電極１５それぞれに対応する位置に半導体基板９、接続端子８および各チップ部品１２ａ～１２ｃを実装する（部品、接続端子実装工程）。このとき、半導体部品９を配線基板１１の一方主面１１ａにフェイスダウン実装（フリップチップ実装）し、各チップ部品１２ａ～１２ｃを、配線基板１１の他方主面１１ｂに周知の表面実装技術により実装する。また、配線基板１１の接続端子形成用の電極１５に半田を介して、ピン状の接続端子８を実装する。接続端子８としては、例えばＣｕや、Ｃｕを主成分とする合金からなる柱状の金属を用いるこ

とができる。

[0039] 次に、図２（ｃ）に示すように、配線基板１１の一方主面１１ａにおいて、半導体基板９および接続端子８を被覆する樹脂層１３ａを形成するとともに、他方主面１１ｂにおいて、各チップ部品１２ａ～１２ｃを被覆する樹脂層１３ｂを形成する（樹脂層形成工程）。このとき、ディスペンス方式または印刷方式などを用いて両主面１１ａ，１１ｂ上に樹脂を塗布または印刷し、所定の硬化温度（例えば、エポキシ樹脂であれば１８０℃程度）に設定されたオーブンに投入するなどして樹脂を硬化させて両樹脂層１３ａ，１３ｂを形成する。そして、配線基板１１の両主面１１ａ，１１ｂに配置された各実装部品（９，１２ａ～１２ｃ）および接続端子８を樹脂により被覆してなるモジュール素体１８を形成する。

[0040] なお、接続端子８の形成方法は上記した方法のほか、配線基板１１の一方主面１１ａに半導体基板９を実装する前に、めっき処理により柱状の接続端子８を形成してもよい。この場合、接続端子８の形成後に半導体基板９を実装し、一方主面１１ａ上に実装された半導体基板９とともに、接続端子８を樹脂により被覆して樹脂層１３ａを形成するとよい。

[0041] また、半導体基板９を実装後、接続端子８を形成する前に樹脂層１３ａを形成し、樹脂層１３ａの表面に対してレーザーを照射するなどにより接続端子形成用電極１５ａの表面が露出するように接続端子形成用の凹部を形成し、印刷技術を用いて当該凹部に導電ペースト（例えば、ＡｇペーストやＣｕペースト）を充填したり、めっき処理などにより導体（例えば、Ｃｕ）を形成したりして、配線基板１１の一方主面１１ａに柱状の接続端子８を形成してもよい。

[0042] 接続端子８をめっき処理で形成する場合は、上記したピン状の接続端子８を実装する場合と異なり、接続端子８を研磨または研削しても配線基板１１と接続端子８との接合部の半田が、接続端子８の側面を濡れ上がって樹脂層１３ａから半田が露出することがない。したがって、配線基板１１の一方主面１１ａ上に微細な径の接続端子８を高精度に形成することができ、接続端

子８の狭ピッチ化が可能になる。

[0043] 次に、図３（ａ）に示すように、樹脂層１３ａの表面から半導体基板９の非対向主面９ａと接続端子８の先端面８ａが露出するように、モジュール素体１８の樹脂層１３ａの表面を研磨または研削する（研磨・研削工程）。例えば、樹脂層１３ａの表面を研磨する場合、その研磨は、カップ砥石を使用したグラインド、遊離砥粒を使用したラップ研磨、サンドブラスト等により行うことができる。

[0044] このとき、モジュール素体１８の配線基板１１の一方主面側において、樹脂層１３ａの表面、半導体基板９の非対向主面９ａ、接続端子８の先端面８ａが同一面を成す、いわゆる面一状態になるように、樹脂層１３ａの樹脂とともに、半導体基板９および接続端子８を研磨または研削する。

[0045] また、配線基板１１の一方主面１１ａからの高さが最も高い半導体基板９（または接続端子８）の高さＨｔが、配線基板１１の他方主面１１ｂからの高さが最も低いチップ部品１１ａの高さ$H_0$よりも低くなるように半導体基板９（または接続端子８）を研磨または研削する。

[0046] なお、半導体基板９の非対向主面９ａに凹凸ができるように研磨または研削するのが好ましい。半導体基板９の非対向主面９ａに凹凸を形成すると、その主面９ａに金属膜１０を形成したときに、当該金属膜１０にも凹凸を形成することが可能になり、熱伝導率の高い金属膜１０の表面積を増加することができる。また、配線基板１１の一方主面１１ａ側の平坦度が要求されるモジュール２においては、半導体基板９の非対向主面９ａの凹凸を埋めるように金属膜１０を厚く形成することにより、金属膜１０の表面を平坦にすることができる。

[0047] ところで、半導体基板９の非対向主面９ａの平均粗さ（Ｒａ）の値が小さすぎると半導体基板９の非対向主面９ａにめっき処理により金属膜１０を形成することが困難になり、平均粗さ（Ｒａ）の値が大きすぎると半導体基板９が破損するおそれがあるため、半導体基板９の非対向主面９ａの表面の平均粗さ（Ｒａ）は、０．１μｍ～１５μｍの範囲に形成することが好ましい

。

[0048] 次に、図３（ｂ）に示すように、樹脂層１３ａの表面から露出した半導体基板９の非対向主面９ａおよび接続端子８の先端面８ａに金属膜１０を形成して（金属膜形成工程）、モジュール２を製造する。このとき、金属膜１０は、めっき処理や印刷技術などを用いて形成する。例えば、めっき処理の場合は、半導体基板９の非対向主面９ａおよび接続端子８の先端面８ａにＮｉ層を成長させ、その上からＡｕ層を成長させて金属膜１０を形成する。なお、半導体基板９の非対向主面９ａの金属膜１０は、半導体基板９の当該非対向主面９ａの全面に形成する必要はなく、少なくとも一部に形成すればよい。

[0049] なお、モジュール搭載装置１を製造する場合は、上記したモジュール２の製造方法により製造したモジュール２の配線基板１１の一方主面１１ａ（半導体基板９の非対向主面９ａ）がマザー基板３と対向するようにして、半導体基板９の非対向主面９ａおよび接続端子８の先端面８ａに形成された金属膜１０とマザー基板３の表面に形成された実装電極７とを半田などを介して接続することにより製造する。

[0050] したがって、上記した実施形態によれば、半導体基板９の配線基板１１と対向しない側の非対向主面が露出するように配線基板１１の一方主面１１ａに樹脂層１３ａが形成され、樹脂層１３ａから露出した半導体基板９の非対向主面９ａに半導体基板９よりも熱伝導率が高い金属膜１０が形成されるため、樹脂層１３ａの表面から半導体基板９の非対向主面９ａが露出しているだけの従来のモジュールと比較して、モジュール２の放熱特性が向上する。

[0051] また、半導体基板９の非対向主面９ａに凹凸が形成されるように、半導体基板９の非対向主面９ａを研磨または研削する場合は、当該非対向主面に形成される金属膜１０の表面にも凹凸を形成することができるため、樹脂層１３ａの表面から露出する金属膜１０の表面積が増加し、これにより、さらにモジュール２の放熱特性が向上する。

[0052] また、半導体基板９の非対向主面９ａに、延性を有する金属膜１０を形成

することにより、樹脂層１３ａから露出した半導体基板９の非対向主面９ａが保護されるため、半導体基板９が外部からの衝撃等により破損するのを抑制することができる。

[0053] また、金属膜１０がＮｉ／Ａｕ膜で形成されているため、モジュール２とマザー基板３とを半田により接続する際の半田の濡れ性が向上する。

[0054] また、半導体基板９が実装された配線基板１１の一方主面１１ａに、樹脂層１３ａの樹脂よりも熱伝導率が高い接続端子８が立設され、該接続端子８の先端面８ａも樹脂層１３ａの表面から露出しているため、さらにモジュール２の放熱特性が向上する。また、接続端子８により、マザー基板３とモジュール２との接続が可能になる。

[0055] また、樹脂層１３ａの表面を研磨または研削することにより、マザー基板３のグランド電極５に接続される接続端子８の長さ（配線基板１１の一方主面１１ａからの高さ）を短くできるため、接続端子８に起因する寄生インダクタンスが低減し、これによりグランドの強化を図ることができる。

[0056] ところで、この実施形態では、配線基板１１の一方主面１１ａには、フリップチップ実装された半導体基板９と接続端子８のみが配置されるとともに、他方主面１１ｂにはチップコンデンサなどのチップ部品１２ａ～１２ｃが配置される。

[0057] モジュール２を小型化（配線基板１１の実装面積を小さくする）するためには、配線基板１１の両主面１１ａ，１１ｂに実装部品を配置することが効果的である。また、図４に示した従来技術と同様に、半導体基板９の非対向主面９ａを接続端子８とともに研磨等することにより低背化し、モジュール２の小型化を図ることも有効である。しかしながら、例えば、配線基板１１の同一主面上に半導体基板９と各チップ部品１２ａ～１２ｃを実装する構成にすると、半導体基板９の非対向主面９ａを研磨等してモジュール２の低背化を図ることは困難である。なぜなら、チップコンデンサやチップインダクタである各チップ部品１２ａ～１２ｃを研磨等により削ると特性が劣化するおそれがあるためである。そのため、このような構成にすると、半導体基板

９の当該同一主面からの高さを、同一主面上に実装された各チップ部品１２ａ～１２ｃの高さよりも低くすることができない。

[0058] そこで、この実施形態では、上記したように配線基板１１の一方主面１１ａにはその非対向主面９ａを研磨しても特性が劣化しないフリップチップ実装された半導体基板９と接続端子８のみを配置するとともに、他方主面１１ｂにチップコンデンサやチップインダクタ等の各チップ部品１２ａ～１２ｂを配置して、配線基板１１の一方主面１１ａの樹脂層１３ａの表面を半導体基板９および接続端子８とともに研磨または研削することによりモジュール２の低背化を図ることができるモジュール構成とした。

[0059] また、配線基板１１の一方主面１１ａからの高さが最も高い半導体基板９（または接続端子８）の高さＨｔが、配線基板１１の他方主面１１ｂからの高さが最も低いチップ部品１２ａの高さ$H_0$よりも低くなるように半導体基板９（または接続端子８）が研磨または研削されるため、確実にモジュール２の低背化を図ることができる。

[0060] また、樹脂層１３ａの表面から半導体基板９の非対向主面９ａが露出するように樹脂層１３ａを研磨または研削することで、半導体基板９の非対向主面９ａが樹脂層１３ａに被覆された従来のモジュールと比較して、モジュール２をマザー基板３に搭載した場合（図１参照）の、半導体基板９の非対向主面９ａとマザー基板３のグランド電極５との距離が近くなるため、モジュール２から発生した熱をグランド電極５を介して放熱し易くなり、モジュール２の放熱特性が向上する。また、半導体基板９の金属膜１０が、マザー基板３のグランド電極５と接続された実装用電極７と半田を介して接続されているため、モジュール２から発生した熱をより効果的に放熱することができる。

[0061] また、半導体基板９の非対向主面９ａとマザー基板３のグランド電極５との距離が近くなることにより、半導体基板９の回路面（半導体基板９の配線基板１１との対向面）とグランド電極５との距離が近くなるため、半導体基板９の回路面から輻射する不要なノイズの影響を効果的に抑制することがで

きるとともに、外部から半導体基板９に対して照射される不要なノイズを抑制することができる。

[0062] また、半導体基板９の非対向主面９ａに形成された金属膜１０をモジュール２とマザー基板３との接続に利用することで、接続端子８の先端面８ａおよび半導体基板９の非対向面９ａそれぞれに形成された金属膜１０でマザー基板３とモジュール２との接続が可能になるため、モジュール２の接続端子８のみでマザー基板３と接続する従来のモジュール搭載装置と比較して、モジュール２とマザー基板３との接続強度が向上する。

[0063] また、半導体基板９の金属膜１０の表面に凹凸が形成される場合には、半導体基板９の金属膜１０とマザー基板３との接続面積が増大するため、モジュール２とマザー基板３との接続強度がさらに向上する。

[0064] また、配線基板１１の一方主面１１ａの樹脂層１３ａを研磨すると、樹脂層１３ａを形成する樹脂の量が他方主面１１ｂの樹脂層１３ｂの樹脂の量よりも少なくなるため、両樹脂層１３ａ，１３ｂそれぞれで生じる収縮応力のバランスが崩れ、配線基板１１が反るおそれがあるが、両樹脂層１３ａ，１３ｂを形成する樹脂よりも硬い半導体基板９には、配線基板１１の両主面１１ａ，１１ｂに実装される各実装部品９，１２ａ～１２ｃのうち、平面視での面積（横断面積）が最も大きいものが使用されるため、上記した両樹脂層１３ａ，１３ｂの収縮応力のバランスが崩れることにより生じる配線基板１１の反りを抑制することができる。

[0065] また、樹脂層１３ｂを形成する樹脂は樹脂層１３ａを形成する樹脂よりも線膨張係数が小さいものが使用されるため、さらに配線基板１１の反りを抑制することができる。

[0066] なお、本発明は上記した各実施形態に限定されるものではなく、その趣旨を逸脱しない限りにおいて、上記したもの以外に種々の変更を行なうことが可能である。

[0067] 例えば、上記した各実施形態において、配線基板１１の一方主面１１ａにフリップチップ実装される半導体基板９は複数個あっても構わない。

[0068] また、半導体基板９の平面視での面積は、他の実装部品のいずれかの面積よりも小さいものであってもよい。なお、実装後の高さが、研磨または研削後の半導体基板９の高さより低くなる実装部品であれば、配線基板１１の一方主面１１ａに配置してもよい。すなわち、配線基板１１の一方主面１１ａに、その主面９ａを研磨または研削可能な半導体基板９を実装または配置する構成であればよく、その他は、配線基板１１の実装面積を小さくするために、適宜、各実装部品の配置を工夫すればよい。

[0069] また、配線基板１１の他方主面１１ｂにはチップコンデンサやチップインダクタなどのチップ部品１２ａ～１２ｃのみを実装したが、他方主面１１ｂには一方主面１１ａに実装される半導体基板９と同じ、または異なる他の半導体基板９を実装してもよい。

[0070] また、金属膜１０は、例えば、導電性ペーストを用いて形成されてもよいし、スパッタリングや蒸着により形成されてもよい。

[0071] また、配線基板１１の一方主面１１ａに形成される接続端子８の個数はいくつでもよく、配線基板１１の他方主面１１ｂにも接続端子８を配置してもよい。また、接続端子８は、必ずしも配線基板１１の一方主面１１ａに配置する必要はない。すなわち、接続端子８と半導体基板９とは配線基板１１の異なる主面に配置してもよい。なお、接続端子と半導体基板９とが配線基板１１の異なる主面に配置されている場合には、金属膜は半導体基板９の非対向主面９ａにのみ形成するだけでなく、樹脂層１３ｂの周囲にも形成することにより、モジュール２のシールド層として機能させることができる。

[0072] また、上記した各実施形態において、配線基板１１の他方主面１１ｂに各チップ部品１２ａ～１２ｃを実装しない構成であってもかまわない。

[0073] また、各樹脂層１３ａ，１３ｂは、必ずしも配線基板１１の両主面１１ａ，１１ｂに、設けられていなくともよい。

[0074] また、上記した実施形態では、半導体基板９の非対向主面９ａ、接続端子８の先端面８ａ、樹脂層１３ａの表面が同一面を成す、いわゆる面一状態になるように各面を形成したが、樹脂層１３ａの表面の高さを半導体基板９（

非対向主面９ａ）および接続端子８（先端面８ａ）の高さよりも低く形成してもよい。すなわち、樹脂層１３ａの表面から半導体基板９の端部および接続端子８の端部が突出するように樹脂層１３ａを形成してもかまわない。このように樹脂層１３ａを形成することにより、樹脂層１３ａの樹脂よりも熱伝導率が高い半導体基板９および接続端子８それぞれの端部が樹脂層１３ａの表面から露出するため、さらにモジュール２の放熱特性が向上する。

## 産業上の利用可能性

[0075] 本発明は、配線基板の一方主面に半導体基板がフリップチップ実装された構成であれば、どのようなモジュールに対しても適用することができる。

## 符号の説明

[0076] １　モジュール搭載装置

２　モジュール

３　マザー基板

５　グランド電極

８　接続端子

９　半導体基板

１０　金属膜

１１　配線基板

１３ａ，１３ｂ　樹脂層

# 請求の範囲

［請求項1］ 配線基板と、

前記配線基板の一方主面に実装された半導体基板と、

前記半導体基板の前記配線基板と対向しない側の非対向主面が露出するように前記半導体基板を被覆する前記一方主面に形成された樹脂層とを備え、

前記半導体基板の前記非対向主面の少なくとも一部に金属膜が形成されている

ことを特徴とするモジュール。

［請求項2］ 前記金属膜の表面に凹凸が形成されていることを特徴とする請求項１に記載のモジュール。

［請求項3］ 前記金属膜がめっきにより形成されていることを特徴とする請求項１または２に記載のモジュール。

［請求項4］ 前記一方主面に立設された柱状の接続端子をさらに備え、

前記接続端子の先端面が、前記樹脂層の表面から露出していることを特徴とする請求項１ないし３のいずれかに記載のモジュール。

［請求項5］ 請求項１ないし４のいずれかに記載のモジュールと、

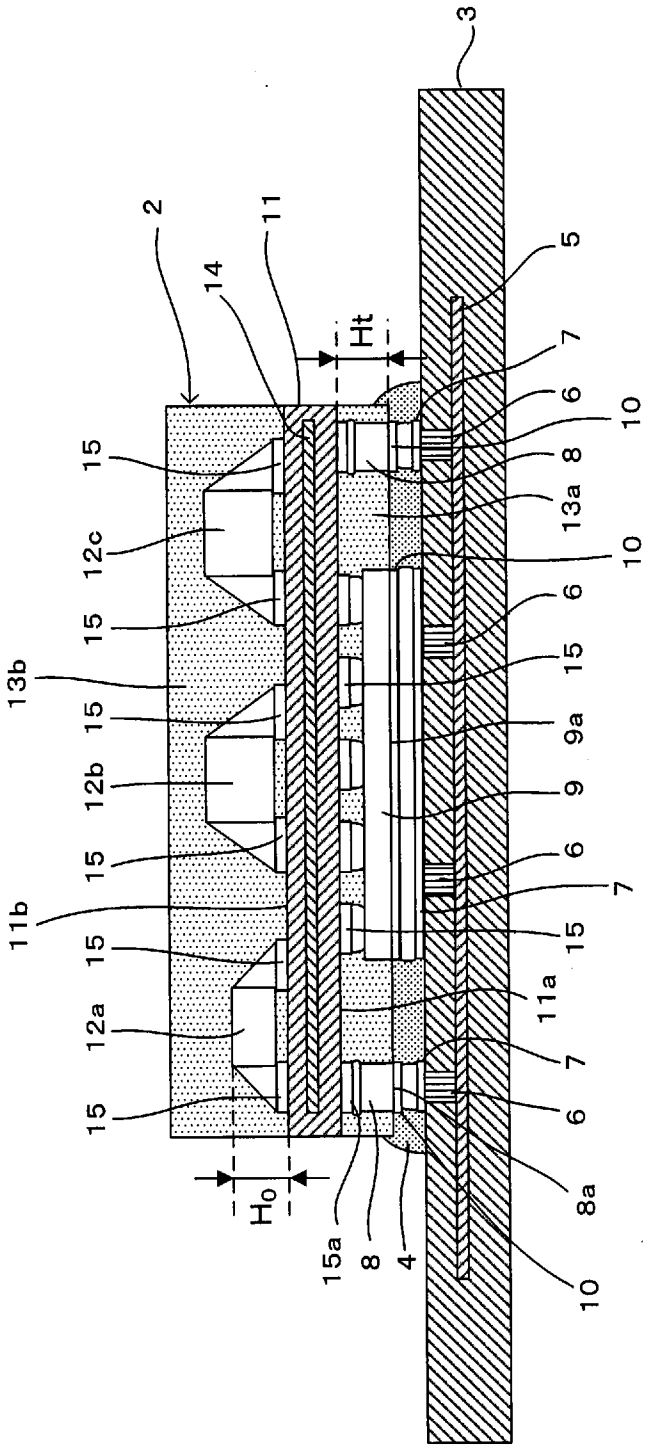
前記モジュールの前記金属膜と接続されるマザー基板と

を備えることを特徴とするモジュール搭載装置。

［請求項6］ 前記モジュールの前記金属膜が、前記マザー基板に形成された接地用のグランド電極と接続されていることを特徴とする請求項５に記載のモジュール搭載装置。

[図1]

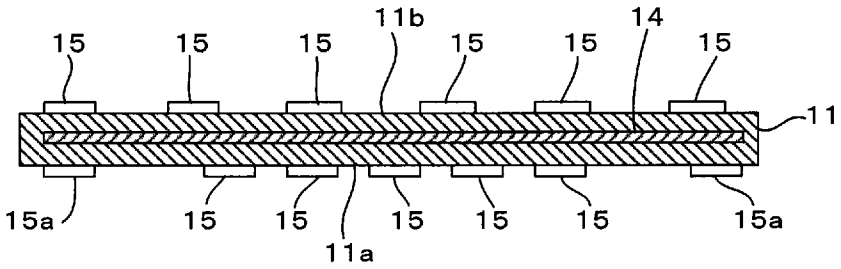
図 1



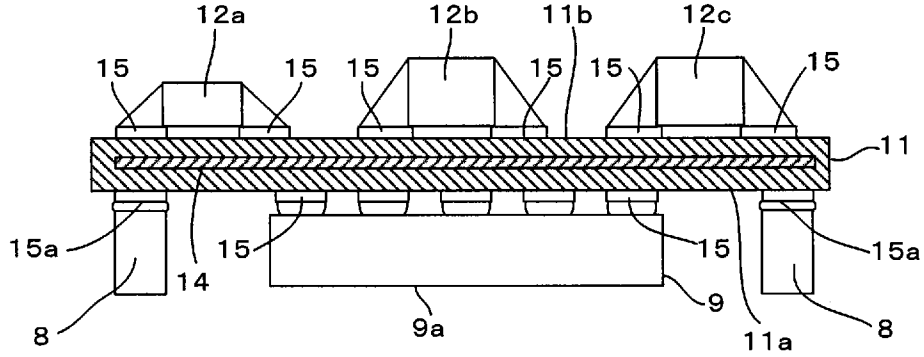
[図2]

図２

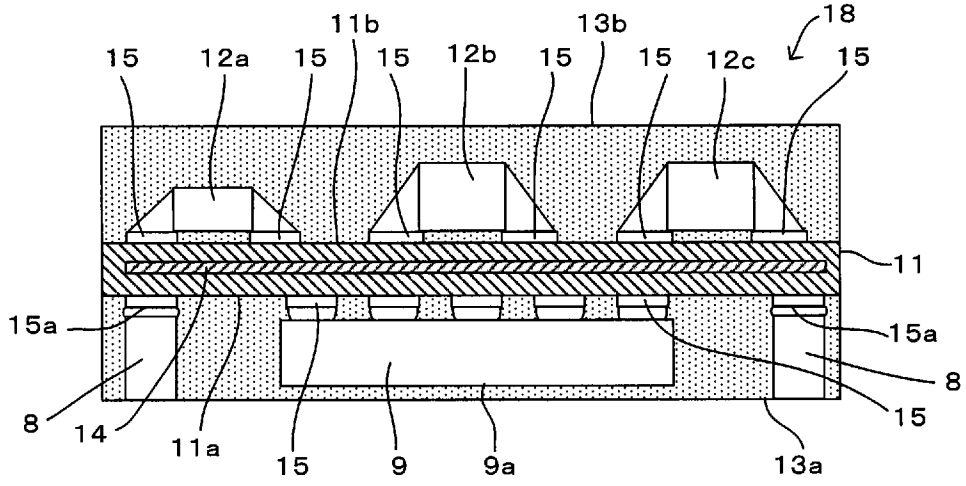
(a)


15
15
15
11b
15
15
14
15
11
15a
15
15
11a
15
15
15
15a

(b)


12a
12b
11b
12c
15
15
15
15
15
15
11
15a
15
14
15
15a
8
9a
9
11a
8

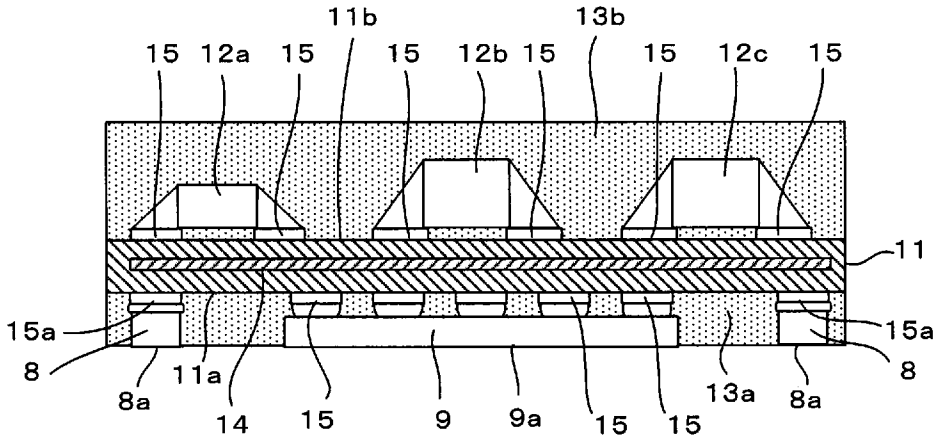
(c)


11b
13b
18
15
12a
15
15
12b
15
15
12c
15
11
15a
15a
8
8
14
11a
15
9
9a
15
13a

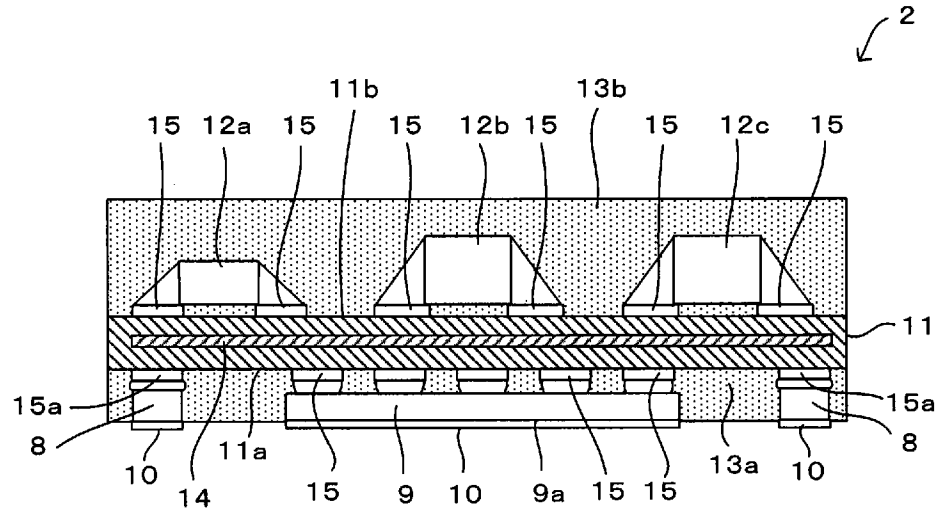
[図3]

図３

(a)

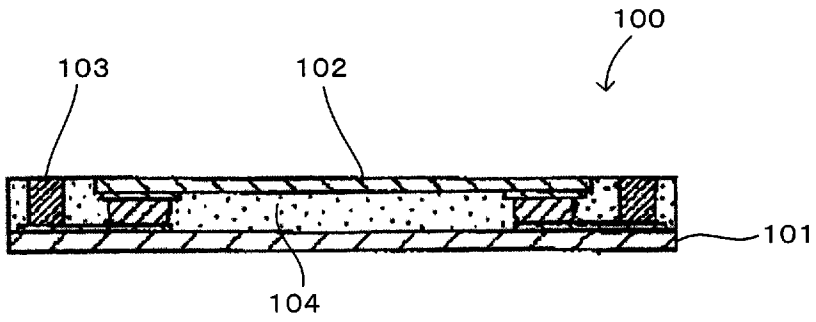

11b
13b
15
12a
15
15
12b
15
15
12c
15
11
15a
8
8a
11a
14
15
9
9a
15
15
13a
8a
15a
8

(b)


2
11b
13b
15
12a
15
15
12b
15
15
12c
15
11
15a
8
10
14
11a
15
9
10
9a
15
15
13a
10
15a
8

[図4]

図４



# INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2013/064618

A. CLASSIFICATION OF SUBJECT MATTER
*H01L23/28*(2006.01)i, *H01L23/29*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L23/28, H01L23/29, H01L21/56, H01L25/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

| | | | |
|---|---|---|---|
| Jitsuyo Shinan Koho | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2013 |
| Kokai Jitsuyo Shinan Koho | 1971-2013 | Toroku Jitsuyo Shinan Koho | 1994-2013 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| X<br>Y | JP 2005-203633 A (Matsushita Electric Industrial Co., Ltd.), 28 July 2005 (28.07.2005), claims 1, 2, 7, 11; paragraphs [0039] to [0064], [0080] to [0086]; fig. 1 to 4, 13 (Family: none) | 1,3-6<br>2 |
| Y | JP 2003-007931 A (Sony Corp.), 10 January 2003 (10.01.2003), claim 1; paragraphs [0001], [0007] to [0025]; fig. 1, 3 (Family: none) | 2 |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 14 June, 2013 (14.06.13) | 09 July, 2013 (09.07.13) |
| Name and mailing address of the ISA/<br>Japanese Patent Office<br><br>Facsimile No. | Authorized officer<br><br>Telephone No. |

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１３／０６４６１８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/28(2006.01)i, H01L23/29(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/28, H01L23/29, H01L21/56, H01L25/00

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－１９９６年 |
| 日本国公開実用新案公報 | １９７１－２０１３年 |
| 日本国実用新案登録公報 | １９９６－２０１３年 |
| 日本国登録実用新案公報 | １９９４－２０１３年 |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

| 引用文献のカテゴリー＊ | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| X | JP 2005-203633 A (松下電器産業株式会社) 2005.07.28,<br>請求項 1,2,7,11, 第 39-64,80-86 段落, 第 1-4,13 図 | 1,3-6 |
| Y | (ファミリーなし) | 2 |
| Y | JP 2003-007931 A (ソニー株式会社) 2003.01.10,<br>請求項 1, 第 1,7-25 段落, 第 1,3 図<br>(ファミリーなし) | 2 |

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

| 国際調査を完了した日 | 国際調査報告の発送日 |
|---|---|
| １４．０６．２０１３ | ０９．０７．２０１３ |


国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　４Ｒ　３３３９
長谷部　智寿
電話番号　０３－３５８１－１１０１　内線　３４７１