



(12)发明专利

(10)授权公告号 CN 107544934 B

(45)授权公告日 2020.07.07

(21)申请号 201710801163.3

(22)申请日 2017.09.07

(65)同一申请的已公布的文献号
申请公布号 CN 107544934 A

(43)申请公布日 2018.01.05

(73)专利权人 龙迅半导体(合肥)股份有限公司
地址 230601 安徽省合肥市经开区芙蓉路
268号创新创业园A座四层

(72)发明人 陶成 陈余 徐希 祝欣

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王宝筠

(51)Int.Cl.

G06F 13/40(2006.01)

G06F 13/42(2006.01)

(56)对比文件

CN 105868139 A,2016.08.17

CN 203151413 U,2013.08.21

CN 106301337 A,2017.01.04

US 2016352101 A1,2016.12.01

审查员 夏鹏

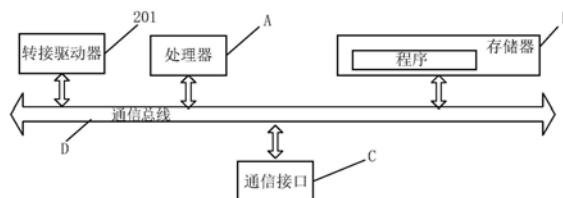
权利要求书3页 说明书14页 附图4页

(54)发明名称

一种USB Type-C线缆的双向信号调节芯片及USB Type-C线缆

(57)摘要

本申请提供了一种USB Type-C线缆的双向信号调节芯片和USB Type-C线缆,芯片包括:存储器、处理器以及转接驱动器,转接驱动器用于对高速信号进行再生传输;存储器用于存储程序代码,处理器用于调用程序代码,当程序代码被执行时,用于执行以下操作:判断USB Type-C线缆的数据传输方向以及传输数据所支持的类型;依据数据传输方向和所支持的类型配置转接驱动器中的各个缓冲器的通断状态;使得转接驱动器的数据输出方向与数据传输方向保持一致,其中,双向信号调节芯片内每条数据传输线路上配置有两个方向相反的缓冲器。使得USB Type-C线缆能够实现双向传输。



1. 一种USB Type-C线缆的双向信号调节芯片,其特征在于,所述芯片包括:存储器、处理器以及转接驱动器,所述转接驱动器用于对高速信号从USB Type-C线缆第一端到USB Type-C线缆第二端或者从USB Type-C线缆第二端到USB Type-C线缆第一端进行再生传输;

所述存储器用于存储程序代码,所述处理器用于调用所述程序代码,当所述程序代码被执行时,用于执行以下操作:

判断USB Type-C线缆的数据传输方向;

判断所述USB Type-C线缆上的传输数据所支持的类型;

依据所述数据传输方向和传输数据所支持的类型配置所述转接驱动器中用于传输数据信号的各个缓冲器的通断状态,使得所述转接驱动器的数据输出方向与所述数据传输方向保持一致;

其中,所述双向信号调节芯片内每条数据传输线路上配置有两个方向相反的缓冲器;

所述转接驱动器包括:

设置在USB Type-C线缆第一端的TX2A±高速差分对接口和线缆第二端的TX2B±高速差分对接口之间的第一A缓冲器和第一B缓冲器,所述第一A缓冲器的输入端与所述TX2B±高速差分对接口相连,所述第一A缓冲器的输出端与所述TX2A±高速差分对接口相连;所述第一B缓冲器的输入端与所述TX2A±高速差分对接口相连,所述第一B缓冲器的输出端与所述TX2B±高速差分对接口相连;

设置在USB Type-C线缆第一端的RX2A±高速差分对接口和线缆第二端的RX2B±高速差分对接口之间的第二A缓冲器和第二B缓冲器,所述第二A缓冲器的输入端与所述RX2B±高速差分对接口相连,所述第二A缓冲器的输出端与所述RX2A±高速差分对接口相连;所述第二B缓冲器的输入端与所述RX2A±高速差分对接口相连,所述第二B缓冲器的输出端与所述RX2B±高速差分对接口相连;

设置在USB Type-C线缆第一端的TX1A±高速差分对接口和线缆第二端的TX1B±高速差分对接口之间的第三A缓冲器和第三B缓冲器,所述第三A缓冲器的输入端与所述TX1B±高速差分对接口相连,所述第三A缓冲器的输出端与所述TX1A±高速差分对接口相连;所述第三B缓冲器的输入端与所述TX1A±高速差分对接口相连,所述第三B缓冲器的输出端与所述TX1B±高速差分对接口相连;

设置在USB Type-C线缆第一端的RX1A±高速差分对接口和线缆第二端的RX1B±高速差分对接口之间的第四A缓冲器和第四B缓冲器,所述第四A缓冲器的输入端与所述RX1B±高速差分对接口相连,所述第四A缓冲器的输出端与所述RX1A±高速差分对接口相连;所述第四B缓冲器的输入端与所述RX1A±高速差分对接口相连,所述第四B缓冲器的输出端与所述RX1B±高速差分对接口相连。

2. 根据权利要求1所述的USB Type-C线缆的双向信号调节芯片,其特征在于,所述控制器在依据所述数据传输方向和传输数据所支持的类型配置所述转接驱动器中用于传输数据信号的各个缓冲器的通断状态时,具体用于执行以下操作:

当检测到所述USB Type-C线缆由第一端向第二端进行数据传输时,如果所述传输数据所支持的类型为第一类型,则控制第一B缓冲器、第三B缓冲器、第二A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第二类型或所述数据传输所支持的类型为第三类型且Pin Assignment类型为C/E型时,则控制所述第一B缓冲器、第二B缓

冲器、第三B缓冲器和第四B缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第三类型且Pin Assignment类型为D/F型时,则控制所述第一B缓冲器、第二B缓冲器、第三B缓冲器和第四A缓冲器开启,其他缓冲器关闭;

当检测到所述USB Type-C线缆由第二端向第一端进行数据传输时,如果所述传输数据所支持的类型为第一类型,则控制第一B缓冲器、第三B缓冲器、第二A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第二类型或所述数据传输所支持的类型为第三类型且Pin Assignment类型为C/E型时,则控制所述第一A缓冲器、第二A缓冲器、第三A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第三类型且PIN ASSIGNMENT类型为D/F型时,则控制所述第一B缓冲器、第二A缓冲器、第三A缓冲器和第四A缓冲器开启,其他缓冲器关闭。

3. 根据权利要求1所述的USB Type-C线缆的双向信号调节芯片,其特征在于,所述第二类型为HDMI1.4b AltMode,所述第三类型为DP AltMode,所述第一类型为除HDMI1.4b AltMode和DP AltMode之外的其他类型。

4. 根据权利要求1所述的USB Type-C线缆的双向信号调节芯片,其特征在于,还包括:

功率传输协议监测器,用于基于预设规范与SRC端口或SNK端口进行SOP' /SOP"通信,用来告知SRC端口或SNK端口线缆特性;

第一监听器,用于对配置通道的传输数据进行监听,判断所述传输数据所支持的类型,将所述传输数据所支持的类型发送给所述处理器;

寄存器组,用于静态或动态的配置双向信号调节芯片内各个模块工作参数、进行状态存储与调取以及中断处理;

第二监听器,用于当所述传输数据所支持的类型为第三类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第三类型相匹配;

第三监听器,用于当所述传输数据所支持的类型为第二类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第二类型相匹配;

USB3.1状态机,用于同时传输DP Alt Mode和USB3.1数据或者只有USB3.1数据传输时,控制USB3.1接口进行连接检测、状态转换和数据传输;

片上处理器,用于运行预存储的软件程序,并通过寄存器组静态或动态的配置双向信号调节芯片内各个模块工作参数、进行状态存储与调取以及中断处理。

5. 一种USB Type-C线缆,其特征在于,所述USB Type-C线缆的电路板内配置有权利要求1-4任意一项所述的USB Type-C线缆的双向信号调节芯片。

6. 根据权利要求5所述的USB Type-C线缆,其特征在于,还包括:

第一电压采样电路和第二电压采样电路;

所述第一电压采样电路,用于当USB Type-C线缆由第一端向第二端进行数据传输时,向所述处理器输出高电平信号;

所述第二电压采样电路,用于当USB Type-C线缆由第二端向第一端进行数据传输时,向所述处理器输出高电平信号。

7. 根据权利要求6所述的USB Type-C线缆,其特征在于,

所述第一电压采样电路,包括:

第一A电阻,所述第一A电阻与第一隔离二极管相连,所述第一隔离二极管为USB Type-

C线缆电路板内的两个背靠背的隔离二极管中一个二极管,所述第一隔离二极管由USB Type-C线缆的第一端向USB Type-C线缆的第二端导通;

第二A电阻,所述第二A电阻的第一端与所述第一A电阻的第二端相连,所述第二A电阻的第二端接地,所述第一A电阻和第二A电阻的公共端作为所述第一电压采样电路的输出端;

所述第二电压采样电路,包括:

第一B电阻,所述第一B电阻与第二隔离二极管相连,所述第二隔离二极管为USB Type-C线缆电路板内的两个背靠背的隔离二极管中一个二极管,所述第二隔离二极管由USB Type-C线缆的第二端向USB Type-C线缆的第一端导通;

第二B电阻,所述第二B电阻的第一端与所述第一B电阻的第二端相连,所述第二B电阻的第二端接地,所述第一B电阻和第二B电阻的公共端作为所述第二电压采样电路的输出端。

8. 根据权利要求6或7所述的USB Type-C线缆,其特征在于,所述第一电压采样电路和/或第二电压采样电路集成于所述双向信号调节芯片内部。

9. 根据权利要求5所述的USB Type-C线缆,其特征在于,所述USB Type-C线缆的第一端和第二端均为Type-C插头。

一种USB Type-C线缆的双向信号调节芯片及USB Type-C线缆

技术领域

[0001] 本发明涉及信号处理技术领域,具体涉及一种USB Type-C线缆的双向信号调节芯片及USB Type-C线缆。

背景技术

[0002] 虚拟现实技术VR,是指借助计算机系统及传感器技术生成三维环境,创造出一种崭新的人机交互方式,通过调动用户的视觉、听觉、触觉、嗅觉等感官来享受更加逼真和身临其境的体验。增强现实技术AR是一种实时地计算摄影机影像的位置及角度并加上相应图像、视频、3D模型的技术,这种技术的目标是在屏幕上把虚拟世界套在现实世界并进行互动。

[0003] VR和AR技术的发展推动着视频传输速率和显示品质的提升,当前分体式VR/AR信号源端与头盔显示端之间的视频信号传送主要是以HDMI和DP为主,但是传统的HDMI和DP线材不够轻便,并且还需要额外的两到三根线缆来分别传输传感器信号和提供电力等,这使得目前分体式VR/AR的头盔设备显得非常笨拙,无法给用户带来良好的交互性能,严重影响了用户体验。尽管也存在着采用无线连接的VR/AR产品,但是由于数据带宽、传输延时和稳定性等方面的硬性要求,使得无线连接的VR/AR产品时下数据速率低且易受干扰的无线连接在分体式VR/AR应用领域显得捉襟见肘。

[0004] USB Type-C是由USB IF组织制定的,具有正反插和大功率供电能力,以及可传输DP、HDMI和MHL等多种视频协议的最新USB接口。USB Type-C接口能够很好的解决有线连接的头显设备连接线数量众多的问题,它可以简化并延伸分体式VR/AR产品中头盔跟主机的连接方式,不用再需要HDMI/DP和USB等多根线,只需一根USB Type-C线就可以实现更高分辨率的视频信号传输、更实时的传感器数据回传信号以及更大功率的线上供电能力,终端用户使用起来更轻巧,更便携。除了简化连接,高分辨率、高刷新率和支持多种视频格式也是USB Type-C连接的一大优势,它不仅兼容4K30Hz HDMI 1.4b Alternate Mode,更可以支持高达32.4Gb/s数据带宽的DP Alternate Mode,实现4K120Hz或8K60Hz的3D视频传输。

[0005] 为了给用户提供足够的交互运动空间,通常需要较长的线缆来连接VR/AR主机和头盔,但对于高分辨率、高数据带宽的视频传输来说,这会造成信号衰减,影响视频质量,严重情况下会导致无法工作。因此,为了提高信号质量,通常需要在USB Type-C线缆中增加一个集成e-Marker功能的Re-driver芯片,一方面实现被动式EMCA的功能,为USB Type-C源提供线缆的身份信息和各项特性,另一方面可以补偿线缆对高速信号的衰减,提升信号传输品质,这种USB Type-C线材被称为主动式EMCA。通常Re-driver的信号传输方向为单向,因此放置Re-driver的主动式EMCA通常要标识线缆的数据传输方向,并且接线缆时需要严格按照数据传输方向进行连接,这不仅给使用VR/AR的用户带来不便,也给线材的生产制造增加了额外的步骤来对线材给出标记。

[0006] 综上,如何解决采用主动式EMCA连接VR/AR设备时,必须严格按照Re-driver的信号传输方向进行连接的问题,成为本领域技术人员亟待解决的技术问题之一。

发明内容

[0007] 有鉴于此,本发明实施例提供一种USB Type-C线缆的双向信号调节芯片及USB Type-C线缆,以实现传输信号能够在USB Type-C线缆内双向传输。

[0008] 为实现上述目的,本发明实施例提供如下技术方案:

[0009] 一种USB Type-C线缆的双向信号调节芯片,所述芯片包括:存储器、处理器以及转接驱动器,所述转接驱动器用于对高速信号从USB Type-C线缆第一端到USB Type-C线缆第二端或者从USB Type-C线缆第二端到USB Type-C线缆第一端进行再生传输;

[0010] 所述存储器用于存储程序代码,所述处理器用于调用所述程序代码,当所述程序代码被执行时,用于执行以下操作:

[0011] 判断USB Type-C线缆的数据传输方向;

[0012] 判断所述USB Type-C线缆上的传输数据所支持的类型;

[0013] 依据所述数据传输方向和传输数据所支持的类型配置所述转接驱动器中用于传输数据信号的各个缓冲器的通断状态,使得转接驱动器的数据输出方向与所述数据传输方向保持一致;

[0014] 其中,所述双向信号调节芯片内每条数据传输线路上配置有两个方向相反的缓冲器。

[0015] 优选的,上述USB Type-C线缆的双向信号调节芯片中,所述转接驱动器包括:

[0016] 设置在USB Type-C线缆第一端的TX2A±高速差分对接口和线缆第二端的TX2B±高速差分对接口之间的第一A缓冲器和第一B缓冲器,所述第一A缓冲器的输入端与所述TX2B±高速差分对接口相连,所述第一A缓冲器的输出端与所述TX2A±高速差分对接口相连;所述第一B缓冲器的输入端与所述TX2A±高速差分对接口相连,所述第一B缓冲器的输出端与所述TX2B±高速差分对接口相连;

[0017] 设置在USB Type-C线缆第一端的RX2A±高速差分对接口和线缆第二端的RX2B±高速差分对接口之间的第二A缓冲器和第二B缓冲器,所述第二A缓冲器的输入端与所述RX2B±高速差分对接口相连,所述第二A缓冲器的输出端与所述RX2A±高速差分对接口相连;所述第二B缓冲器的输入端与所述RX2A±高速差分对接口相连,所述第二B缓冲器的输出端与所述RX2B±高速差分对接口相连;

[0018] 设置在USB Type-C线缆第一端的TX1A±高速差分对接口和线缆第二端的TX1B±高速差分对接口之间的第三A缓冲器和第三B缓冲器,所述第三A缓冲器的输入端与所述TX1B±高速差分对接口相连,所述第三A缓冲器的输出端与所述TX1A±高速差分对接口相连;所述第三B缓冲器的输入端与所述TX1A±高速差分对接口相连,所述第三B缓冲器的输出端与所述TX1B±高速差分对接口相连;

[0019] 设置在USB Type-C线缆第一端的RX1A±高速差分对接口和线缆第二端的RX1B±高速差分对接口之间的第四A缓冲器和第四B缓冲器,所述第四A缓冲器的输入端与所述RX1B±高速差分对接口相连,所述第四A缓冲器的输出端与所述RX1A±高速差分对接口相连;所述第四B缓冲器的输入端与所述RX1A±高速差分对接口相连,所述第四B缓冲器的输出端与所述RX1B±高速差分对接口相连。

[0020] 优选的,上述USB Type-C线缆的双向信号调节芯片中,所述控制器在依据所述数据传输方向和传输数据所支持的类型配置所述转接驱动器中用于传输数据信号的各个缓

冲器的通断状态时,具体用于执行以下操作:

[0021] 当检测到所述USB Type-C线缆由第一端向第二端进行数据传输时,如果所述传输数据所支持的类型为第一类型,则控制第一B缓冲器、第三B缓冲器、第二A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第二类型或所述数据传输所支持的类型为第三类型且PIN ASSIGNMENT类型为C/E型时,则控制所述第一B缓冲器、第二B缓冲器、第三B缓冲器和第四B缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第三类型且PIN ASSIGNMENT类型为D/F型时,则控制所述第一B缓冲器、第二B缓冲器、第三B缓冲器和第四A缓冲器开启,其他缓冲器关闭;

[0022] 当检测到所述USB Type-C线缆由第二端向第一端进行数据传输时,如果所述传输数据所支持的类型为第一类型,则控制第一B缓冲器、第三B缓冲器、第二A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第二类型或所述数据传输所支持的类型为第三类型且PIN ASSIGNMENT类型为C/E型时,则控制所述第一A缓冲器、第二A缓冲器、第三A缓冲器和第四A缓冲器开启,其他缓冲器关闭;如果所述数据传输所支持的类型为第三类型且PIN ASSIGNMENT类型为D/F型时,则控制所述第一B缓冲器、第二A缓冲器、第三A缓冲器和第四A缓冲器开启,其他缓冲器关闭。

[0023] 优选的,上述USB Type-C线缆的双向信号调节芯片中,所述第二类型为HDMI1.4b Alt Mode,所述第三类型为DP Alt Mode,所述第一类型为除HDMI1.4b Alt Mode和DP Alt Mode之外的其他类型。

[0024] 优选的,上述USB Type-C线缆的双向信号调节芯片中,还包括:

[0025] 功率传输协议监测器,用于基于预设规范与SRC端口或SNK端口进行SOP' /SOP"通信,用来告知SRC端口或SNK端口线缆特性;

[0026] 第一监听器,用于对配置通道的传输数据进行监听,判断所述传输数据所支持的类型,将所述传输数据所支持的类型发送给所述处理器;

[0027] 寄存器组,用于静态或动态的配置双向信号调节芯片内各个模块工作参数、进行状态存储与调取以及中断处理;

[0028] 第二监听器,用于当所述传输数据所支持的类型为第三类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第三类型相匹配;

[0029] 第三监听器,用于当所述传输数据所支持的类型为第二类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第二类型相匹配;

[0030] USB3.1状态机,用于同时传输DP Alt Mode和USB3.1数据或者只有USB3.1数据传输时,控制USB3.1接口进行连接检测、状态转换和数据传输;

[0031] 片上处理器,用于运行预存储的软件程序,并通过寄存器组静态或动态的配置双向信号调节芯片内各个模块工作参数、进行状态存储与调取以及中断处理。

[0032] 一种USB Type-C线缆,所述USB Type-C线缆的电路板内配置有上述任意一项所述的USB Type-C线缆的双向信号调节芯片。

[0033] 优选的,上述USB Type-C线缆中,还包括:

[0034] 第一电压采样电路和第二电压采样电路;

[0035] 所述第一电压采样电路,用于当USB Type-C线缆由第一端向第二端进行数据传输时,向所述处理器输出高电平信号;

[0036] 所述第二电压采样电路,用于当USB Type-C线缆由第二端向第一端进行数据传输时,向所述处理器输出高电平信号。

[0037] 优选的,上述USB Type-C线缆中,所述第一电压采样电路,包括:

[0038] 第一A电阻,所述第一A电阻与第一隔离二极管相连,所述第一隔离二极管为USB Type-C线缆电路板内的两个背靠背的隔离二极管中一个二极管,所述第一二极管由USB Type-C线缆的第一端向USB Type-C线缆的第二端导通;

[0039] 第二A电阻,所述第二A电阻的第一端与所述第一A电阻的第二端相连,所述第二A电阻的第二端接地,所述第一A电阻和第二A电阻的公共端作为所述第一电压采样电路的输出端;

[0040] 所述第二电压采样电路,包括:

[0041] 第一B电阻,所述第一B电阻与第二隔离二极管相连,所述第二隔离二极管为USB Type-C线缆电路板内的两个背靠背的隔离二极管中一个二极管,所述第二二极管由USB Type-C线缆的第二端向USB Type-C线缆的第一端导通;

[0042] 第二B电阻,所述第二B电阻的第一端与所述第一B电阻的第二端相连,所述第二B电阻的第二端接地,所述第一B电阻和第二B电阻的公共端作为所述第二电压采样电路的输出端。

[0043] 优选的,上述USB Type-C线缆中,所述第一电压采样电路和/或第二电压采样电路集成于所述双向信号调节芯片内部。

[0044] 优选的,上述USB Type-C线缆中,所述USB Type-C线缆的第一端和第二端均为Type-C插头。

[0045] 基于上述技术方案,本发明实施例提供的上述方案,通过USB Type-C电路板内的电路检测USB Type-C线缆的数据传输方向以及传输数据的数据所支持的类型,将方向检测结果和类型检测结果发送给所述处理器,所述处理器获取到方向检测结果和类型检测结果后,依据预设的映射规则查询得到与所述方向检测结果和类型检测结果相匹配的转接驱动器配置方案,依据所述转接驱动器配置方案配置所述转接驱动器配置方案内各个缓冲器的通断方式,使得所述转接驱动器的数据输出方向与所述数据传输方向保持一致,依据转接驱动器配置方案配置所述转接驱动器的各个缓冲器的配置参数,使得所述转接驱动器中缓冲器的参数配置与所述传输数据所支持的类型保持一致;从而使得所述USB Type-C线缆能够实现双向传输,解决了现有技术中USB Type-C线缆智能进行单项数据传输而带来的用户使用不便的问题。

附图说明

[0046] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0047] 图1为USB Type-C接口分布示意图;

- [0048] 图2为USB Type-C接口的信号定义示意图；
- [0049] 图3为现有技术中单向信号传输的USB Type-C主动式EMCA的结构示意图；
- [0050] 图4为本申请实施例公开的一种USB Type-C线缆的双向信号调节芯片的结构示意图；
- [0051] 图5为本申请另一实施例公开的双向信号调节芯片的结构示意图；
- [0052] 图6为本申请实施例公开的一种USB Type-C线缆的结构示意图；
- [0053] 图7为双向信号调节芯片的工作流程示意图。

具体实施方式

[0054] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0055] 为了便于理解本发明专利提出的方案,特针对该方案涉及到的关键概念给予简单描述说明。

[0056] USB Type-C接口是USB IF组织为了满足新兴消费电子平台的发展趋势,进一步拓展USB线缆及连接器生态系统需求而制定的最新USB接口标准,它专为新兴产品设计量身定制,比以往手机上常用的数据充电接口USB2.0Micro-B体积更小,支持盲插(正反均可插入,线缆方向可以对调)以及更大的充电功率(最高100W@20V 5A),并且提供Alternate Mode [3,4]来传输不同的视频数据,扩展了接口的功能。

[0057] 图1和图2示出了USB Type-C接口(包括插座和插头)的信号定义和分布,系统通过判断插座RECEPTACLE中的CC1和CC2哪一个连接到插头PLUG上的CC(Cofiguration Channel,配置通道,Type-C接口中新增的关键通道,用来检测USB连接、正反插以及数据与VBUS的连接建立和管理等)来判断当前插头插入的方向,并据此信息来交换高速数据通道 $A2/A3 \leftrightarrow B2/B3$ 和 $A11/A10 \leftrightarrow B11/B10$ 。一旦插入方向确定下来后,比如插座中的CC1连接到了线缆插头中的CC,那么插座中的CC2就连接到插头中的VCONN,用来为USB Type-C线缆中的电子设备提供电力,这个电子设备包括提供Cable ID的电子芯片和增强数据传输品质的Re-driver芯片(信号转发器/再生器,其目的是将由于传输介质损耗而导致衰减了的输入信号进行频率特性补偿后再发送出去,以增强信号的抗干扰能力和远距离传输能力)。

[0058] 现有技术中,USB Type-C接口上总共有四对高速差分对:TX1±,TX2±,RX1±,RX2±,缺省情况下,这四对差分对可以用来同时传输最多两组USB 3.1数据:TX1±/RX1±和TX2±/RX2±,最高数据速率可达10Gb/s。如果上下游设备都支持Alternate Mode [3,4] (替代模式,即借助USB Type-C接口和线缆传输视频的一种协议。包括VESA组织制定的DP Alt Mode和HDMI Licensing LLC组织制定的HDMI1.4b Alt Mode两种),还可以用来传输DP或HDMI视频数据,此时SBU1/SBU2根据所传输的视频协议可以承载DP中的AUX+/-信号,也可以传输HDMI中的Utility/HEAC+和HPD/HEAC-信号。D+/D-始终用来传送USB2.0数据,且不因上下游是否支持Alternate Mode [3,4]而不同。VBUS可以提供或者接收最高100W (20V/5A)的大功率线上电力,免除了设备外接电源的繁琐,为移动应用提供了便利。所述SBU (Sideband

Use)在不同的Alt Mode下有不同的定义,本发明中所述SBU的具体定义视具体应用而定,例如,在HDMI1.4b Alt Mode的应用中,所述SBU用来传输HPD/Utility和HEAC+/-信号;而在DP Alt Mode应用中,所述SBU用来传输AUX+/AUX-信号。

[0059] 图3给出了单向信号传输的USB Type-C主动式EMCA应用的一个系统实例。该系统由USB Type-C SRC 02A(SRC:USB Type-C接口的系统中,通常为Type-C主机端,提供信号源。初始状态下, SRC从VBUS和VCONN上向SNK或EMCA供电)、USB Type-C SNK 02B(SNK:在USB Type-C接口的系统中,通常是和Type-C主机相连的设备,接收信号。初始状态下, SNK从SRC抽取VBUS电流)和主动式EMCA 01组成。主动式EMCA 01由PORT-A处的插头01A、PORT-B处的插头01B、连接PORT-A和PORT-B的导线和埋在导线中任意位置、带有e-Marker(电子标识芯片,放置在USB Type-C FF线缆中,用来存储Cable ID信息并与USB Type-C源端交互的电子芯片)功能的Re-driver 100及辅助元器件构成的电路板10组成。Re-driver 100起到电子标识和单向信号再生的作用,是主动式EMCA(Electronically Marked Cable Assemblies, 电子标记线缆,是集成了e-Marker芯片,并通过e-Marker提供线缆标识信息的全功能USB Type-C线缆)的心脏,提供线缆特性和提升高速数据信号的传输品质。图3中所示101A和101B是两个背靠背的隔离二极管,一方面保证任意一端有电即可给Re-driver 100供电,另一方面也用来防止VCONN_A和VCONN_B同时供电后,导致USB Type-C SRC 02A和USB Type-C SNK 02B内部的电子元器件烧毁。

[0060] 线缆将USB Type-C SRC 02A和USB Type-C SNK SNK 02B连接起来后,初始状态下,USB Type-C SRC 02A识别到图3中Ra电阻的存在而在VCONN_A上供电,Re-driver 100从VCONN_A获取电力并与USB Type-C SRC 02A通信,提供给USB Type-C SRC 02A线缆标识信息(Cable ID,用于描述线缆的电气特性、数据速率、传输延时、功率大小、固件版本等特性,以及是无需大功率供电的信号直通式被动线缆,还是需要较大供电的信号缓冲式主动线缆等信息),此后USB Type-C SRC 02A和USB Type-C SNK SNK 02B之间遵循规范[1]~[4]建立连接、确定Alt Mode(Alternate Mode)并配置数据通道和进行相应的数据传输。对于单向信号传输的USB Type-C主动式EMCA,Re-driver 100的数据传输方向是固定的,比如从PORT-A到PORT-B,且线缆不能对调使用,因此,线缆上必须在PORT-A处的插头01A的一侧的插头附近做好标记,以告知用户插头的正确连接端。这不仅给使用主动式USB Type-C EMCA的用户带来不便,也给线材的生产制造增加了额外的步骤来给出标记。

[0061] 其中,规范[1]为:Universal Serial Bus Type-C Cable and Connector Specification R1.2, March 25, 2016;规范[2]为:Universal Serial Bus Power Delivery Specification R2.0, V1.0, August 11, 2014;规范[3]:为HDMI 1.4b Alt Mode on USB Type-C Specification v1.0, September 15, 2016;规范[4]为:VESA DisplayPort Alt Mode on USB Type-C Standard v1.0, September 22, 2014。

[0062] 鉴于以上问题,本发明就是要在原有的主动式USB Type-C EMCA线缆单向传输的基础上,通过添加必要的方向检测和识别模块,并辅以相应的程序配合,来想实现真正的USB Type-C线材与任何USB Type-C设备之间的盲插,即不仅线缆的任意一端在连接设备时可以不区分正插和反插,而且线缆的两端也可以不用区分接插的设备类型而任意对调和互换。具体的,本发明提供了一种在USB Type-C线缆中进行信号双向传输和自动方向判别的芯片及相应的主动式EMCA的实施方案,可以有效规避传统的单向主动式EMCA需要区分信号

端的劣势,提升了基于USB Type-C接口的分体式VR/AR产品使用方便性和灵活性。

[0063] 本申请提供了一种应用于USB Type-C线缆中的双向信号调节芯片,参见图4,所述芯片包括:存储器A、处理器B和转接驱动器201;

[0064] 所述双向信号调节芯片还包括通信接口C以及通信总线D,其中,存储器A、处理器B、通信接口C以及转接驱动器201均通过通信总线D实现相互间的通信。

[0065] 所述存储器A用于存储程序代码;所述程序代码包括计算机操作指令。

[0066] 存储器A可能包含高速RAM存储器,也可能还包括非易失性存储器(non-volatile memory),例如至少一个闪存(Flash Memory)。

[0067] 所述处理器B可以是一个中央处理器CPU,或者是特定集成电路ASIC(Application Specific Integrated Circuit),或者是被配置成实施本发明实施例的一个或多个集成电路。所述处理器B用于调用所述程序代码,当所述程序代码被执行时,用于执行以下操作:

[0068] 所述转接驱动器201用于对高速信号从USB Type-C线缆第一端(USB Type-C SRC 02A)到USB Type-C线缆第二端(USB Type-C SNK 02B)或者从USB Type-C线缆第二端到USB Type-C线缆第一端进行再生传输;

[0069] 所述处理器B用于调用所述存储器A中存储的程序代码,当所述程序代码被执行时,用于执行以下操作:

[0070] 依据外部电路输入的检测信号判断USB Type-C线缆的数据传输方向;

[0071] 依据外部设备输出的检测结果判断所述USB Type-C线缆上的传输数据所支持的类型;

[0072] 依据所述数据传输方向和传输数据所支持的类型配置所述转接驱动器中用于传输数据信号的各个缓冲器的通断状态,将所述转接驱动器的数据输出方向与所述数据传输方向保持一致,使得所述转接驱动器的参数配置与所述传输数据所支持的类型保持一致;

[0073] 其中,所述双向信号调节芯片内每条数据传输线路上配置有两个方向相反的缓冲器。

[0074] 当应用有本申请上述实施例公开的双向信号调节芯片的USB Type-C线缆连接到主机端和设备端以后,通过USB Type-C电路板内的电路检测USB Type-C线缆的数据传输方向以及传输数据的数据所支持的类型,将方向检测结果和类型检测结果发送给所述处理器,所述处理器获取到所述方向检测结果和类型检测结果后,依据预设的映射规则查询得到与所述方向检测结果和类型检测结果相匹配的转接驱动器配置方案,依据所述转接驱动器配置方案配置所述转接驱动器配置方案内各个缓冲器的通断方式,使得所述转接驱动器的数据输出方向与所述数据传输方向保持一致,依据转接驱动器配置方案配置所述转接驱动器的各个缓冲器的配置参数,使得所述转接驱动器中缓冲器的参数配置与所述传输数据所支持的类型保持一致;从而使得所述USB Type-C线缆能够实现双向传输,解决了现有技术中USB Type-C线缆智能进行单项数据传输而带来的用户使用不便的问题。

[0075] 在本申请实施例公开的技术方案中,所述转接驱动器的具体设计形式可以依据用户需求自行设定,只要其能够实现双向传输即可,本申请公开了一种转接驱动器的具体设计形式,参见图5,所述转接驱动器包括:

[0076] 设置在USB Type-C线缆第一端的TX2A±高速差分对接口和线缆第二端的TX2B±高速差分对接口之间的第一A缓冲器B2A_BUF0和第一B缓冲器A2B_BUF0,所述第一A缓冲器

B2A_BUF0的输入端与所述TX2B±高速差分对接口相连,所述第一A缓冲器B2A_BUF0的输出端与所述TX2A±高速差分对接口相连;所述第一B缓冲器A2B_BUF0的输入端与所述TX2A±高速差分对接口相连,所述第一B缓冲器A2B_BUF0的输出端与所述TX2B±高速差分对接口相连;

[0077] 设置在USB Type-C线缆第一端的RX2A±高速差分对接口和线缆第二端的RX2B±高速差分对接口之间的第二A缓冲器B2A_BUF1和第二B缓冲器A2B_BUF1,所述第二A缓冲器B2A_BUF1的输入端与所述RX2B±高速差分对接口相连,所述第二A缓冲器B2A_BUF1的输出端与所述RX2A±高速差分对接口相连;所述第二B缓冲器A2B_BUF1的输入端与所述RX2A±高速差分对接口相连,所述第二B缓冲器A2B_BUF1的输出端与所述RX2B±高速差分对接口相连;

[0078] 设置在USB Type-C线缆第一端的TX1A±高速差分对接口和线缆第二端的TX1B±高速差分对接口之间的第三A缓冲器B2A_BUF2和第三B缓冲器A2B_BUF2,所述第三A缓冲器B2A_BUF2的输入端与所述TX1B±高速差分对接口相连,所述第三A缓冲器B2A_BUF2的输出端与所述TX1A±高速差分对接口相连;所述第三B缓冲器A2B_BUF2的输入端与所述TX1A±高速差分对接口相连,所述第三B缓冲器A2B_BUF2的输出端与所述TX1B±高速差分对接口相连;

[0079] 设置在USB Type-C线缆第一端的RX1A±高速差分对接口和线缆第二端的RX1B±高速差分对接口之间的第四A缓冲器B2A_BUF3和第四B缓冲器A2B_BUF3,所述第四A缓冲器B2A_BUF3的输入端与所述RX1B±高速差分对接口相连,所述第四A缓冲器B2A_BUF3的输出端与所述RX1A±高速差分对接口相连;所述第四B缓冲器A2B_BUF3的输入端与所述RX1A±高速差分对接口相连,所述第四B缓冲器A2B_BUF3的输出端与所述RX1B±高速差分对接口相连。

[0080] 在工作时,依据数据传输方向的不同和传输数据所支持的类型的不同,所述转接驱动器中各个缓冲器的工作状态也就不同,具体的,本申请实施例中,所述USB Type-C线缆可以传输三种类型的数据,具体的,如果数据为没有监听到任何Alt Mode类型数据的USB3.1数据时,此时所传输的数据类型记为第一类型,当检测到传输数据所支持的类型为HDMI1.4b Alt Mode类型时,此时所传输的数据所支持的类型记为第二类型,当检测到传输数据所支持的类型为DP Alt Mode类型时,此时所述传输的数据所支持的类型记为第三类型。当然,在具体设计时,USB Type-C线缆的PinAssignment可以设置为多种设计形式,例如,PinAssignment的类型可以为规范[4]中给出的C/E类型,也可以为规范[4]中给出的D/F类型,当所述PinAssignment的设计形式不同时,即便传输的数据所支持的类型同为DP Alt Mode类型,所述转接驱动器中各个缓冲器的工作状态也有所不同。

[0081] 具体的,所述转接驱动器中各个缓冲器在不同模式下的工作状态可以参见表1所示,所述表1中方向列用于表示数据的传输方向,A表示USB Type-C线缆的第一端,B表示USB Type-C线缆的第二端,模式表述列中描述的是传输数据的模式,以及Pin Assignment的设计形式,A2B表示下的BUF0-BUF3分别表示第一B至第四B缓冲器,B2A表示下的BUF0-BUF3分别表示第一A至第四A缓冲器。

模式	方向	模式描述	使能状态 (A2B_)				使能状态 (B2A_)			
			BUF0	BUF1	BUF2	BUF3	BUF0	BUF1	BUF2	BUF3
[0082] 000	A→B	USB3.1	on	off	on	off	off	on	off	on
001		HDMI1.4b Alt Mode	on	on	on	on	off	off	off	off
010		DP Alt Mode, Pin Assignment C/E	on	on	on	on	off	off	off	off
011		DP Alt Mode, Pin Assignment D/F	on	on	on	off	off	off	off	on
100	B→A	USB3.1	on	off	on	off	off	on	off	on
101		HDMI1.4b Alt Mode	off	off	off	off	on	on	on	on
110		DP Alt Mode, Pin Assignment C/E	off	off	off	off	on	on	on	on
111		DP Alt Mode, Pin Assignment D/F	on	off	off	off	off	on	on	on

[0083] 表1

[0084] 参见表1,当检测到所述USB Type-C线缆由第一端向第二端进行数据传输时,所属处理器执行以下操作:

[0085] 如果所述传输数据所支持的类型为第一类型的USB3.1数据时,则控制第一B缓冲器A2B_BUF0、第三B缓冲器A2B_BUF2、第二A缓冲器B2A_BUF1和第四A缓冲器B2A_BUF3开启,其他缓冲器关闭;

[0086] 如果所述传输数据所支持的类型为第二类型HDMI1.4b Alt Mode,或所述数据传输所支持的类型为第三类型DP Alt Mode且Pin Assignment类型为C/E型时,则控制所述第一B缓冲器A2B_BUF0、第二B缓冲器A2B_BUF1、第三B缓冲器A2B_BUF2和第四B缓冲器A2B_BUF3开启,其他缓冲器关闭;

[0087] 如果所述传输数据所支持的类型为第三类型DP Alt Mode且Pin Assignment类型为D/F型时,则控制所述第一B缓冲器A2B_BUF0、第二B缓冲器A2B_BUF1、第三B缓冲器A2B_BUF2和第四A缓冲器B2A_BUF3开启,其他缓冲器关闭;

[0088] 当检测到所述USB Type-C线缆由第二端向第一端进行数据传输时,所述处理器执行以下操作:

[0089] 如果所述传输数据所支持的类型为第一类型的USB3.1数据时,则控制第一B缓冲器A2B_BUF0、第三B缓冲器A2B_BUF2、第二A缓冲器B2A_BUF1和第四A缓冲器B2A_BUF3开启,其他缓冲器关闭;

[0090] 如果所述传输数据所支持的类型为第二类型HDMI1.4b Alt Mode,或所述传输数据所支持的类型为第三类型DP Alt Mode且Pin Assignment类型为C/E型时,则控制所述第一A缓冲器B2A_BUF0、第二A缓冲器B2A_BUF1、第三A缓冲器B2A_BUF2和第四A缓冲器B2A_BUF3开启,其他缓冲器关闭;

[0091] 如果所述传输数据所支持的类型为第三类型DP Alt Mode且Pin Assignment类型为D/F型时,则控制所述第一B缓冲器A2B_BUF0、第二A缓冲器B2A_BUF1、第三A缓冲器B2A_BUF2和第四A缓冲器B2A_BUF3开启,其他缓冲器关闭。

[0092] 在本申请另一实施例公开的技术方案中,参见图5,所述双向信号调节芯片还可以包括:功率传输协议监测器202 (USB PD,由USB IF组织制定的USB电力传输和通信协议,它允许USB设备间传输最高至100W (20V/5A) 的功率,并可以改变端口的供电/受电和数据发送/接收等属性,同时还可以与USB电缆通信,以获取电缆的属性)、第一监听器203 (CC Listening)、寄存器组204 (Register Bank)、第二监听器205 (AUX Listening)、第三监听器206 (DDC Listening&Freq.Detect)、USB3.1状态机207 (USB3.1 State Machine)以及片上处理器208 (OCM,On-Chip Microprocessor);

[0093] 所述功率传输协议监测器202,用于基于预设规范与SRC端口或SNK端口进行SOP' / SOP"通信,用来告知SRC端口或SNK端口线缆特性;具体的,所述功率传输协议监测器202基于规范[2]与SRC端口或SNK端口进行SOP' /SOP"通信,用来告知SRC端口或SNK端口线缆特性,同时配合第一监听器203进行CC通信内容的监听,以检测当前传输数据所支持的数据类型,并结合数据传输方向的判断结果对转接驱动器进行配置。其中,所述SOP' 为:以SOP' 序列开始的USB PD通信数据包,由USB Type-C线缆中提供VCONN SRC的一端发起,并由USB Type-C EMCA线缆中的e-Marker芯片来识别并响应。SOP"为:以SOP"序列开始的USB PD通信数据包,由USB Type-C线缆中不提供VCONN SRC的一端发起,并由USB Type-C EMCA线缆中的e-Marker芯片来识别并响应。

[0094] 所述第一监听器203,用于对配置通道CC的传输数据进行监听,判断所述传输数据所支持的类型,将所述传输数据所支持的类型发送给所述处理器;

[0095] 寄存器组204,用于静态或动态的配置双向信号调节芯片内各个模块工作参数、进行状态存储与调取以及中断处理等;

[0096] 第二监听器205,用于当所述传输数据所支持的类型为第三类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第三类型相匹配;具体的,所述第二监听器205在传输数据数据所支持的类型为DP Alt Mode时,监听主链路训练(Main Link Training)的过程并根据训练的结果调节传输数据所支持的类型为DP Alt Mode时处于使能状态的各个缓冲器的输入均衡、输出幅度和预加重等参数;

[0097] 第三监听器206,用于当所述传输数据所支持的类型为第二类型时,调节转接驱动器中处于使能状态的各个缓冲器的配置参数,使得缓冲器的配置参数与所述第二类型相匹配;具体的,所述第三监听器206用于在传输数据所支持的类型为HDMI1.4b Alt Mode时,监听EDID并判断时钟通道的时钟频率,并据此来调节数据模式为HDMI1.4b Alt Mode时处于使能状态的各个BUF输入均衡、输出幅度和预加重等参数。

[0098] USB3.1状态机207,用于同时传输DP Alt Mode和USB3.1数据或者只有USB3.1数据传输时,控制USB3.1接口进行连接检测、状态转换和数据传输;具体的,USB3.1状态机207是在双向信号调节芯片同时传输DP Alt Mode型数据和USB3.1数据或者只有USB3.1数据时,控制USB3.1接口进行连接检测、状态转换和数据传输。

[0099] 片上处理器208,用于运行预存储的软件程序,并通过寄存器组静态或动态的配置双向信号调节芯片内各个模块的工作参数、进行状态存储与调取以及中断处理。OCM(208)用来运行软件程序,并通过寄存器组204静态或动态的配置各个模块的工作参数、进行状态存储与调取以及中断处理等。

[0100] 下面对所述双向信号调节芯片的具体工作过程进行说明:

[0101] 当芯片有电后,首先通过检测电路检测VCONN上的电压,将检测结果发送给处理器,如果检测到VCONN_A上有电,处理器通过设置模式寄存器最高位MODE<2>=0则以记录下数据传输方向为由USB Type-C线缆第一端到第二端;如果检测到VCONN_B上有电,处理器通过设置模式寄存器最高位MODE<2>=1以记录下数据传输方向为由USB Type-C线缆第二端到第一端;如果VCONN_A和VCONN_B上都没有检测到电压,则提示当前连接失败。对VCONN检测完毕后,功率传输协议监测器202通过SOP' /SOP"通信与提供VCONN的一端交互线缆的特性之后,USB Type-C SRC和USB Type-C SNK之间开始进行CC通信以建立连接和确定传输数

据所支持的类型。在此过程中,第一监听器203实时监听CC通信内容。

[0102] 如果没有第一监听器203监听到任何Alt Mode类型数据,处理器则控制双向信号调节芯片进入缺省的USB3.1数据传输模式,并配置模式寄存器的低两位MODE<1:0>=00,结合之前记录的模式寄存器最高位MODE<2>的值配置转接驱动器的各个缓冲器的使能状态:

[0103] A→B传输时,MODE<2>=0,MODE<1:0>=00,使得转接驱动器的工作模式为MODE=000,此时,控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF2、B2A_BUF1、B2A_BUF3开启,其他缓冲器关闭;

[0104] B→A传输时,MODE<2>=1,MODE<1:0>=00,使得转接驱动器的工作模式为MODE=100,此时,控制转接驱动器内的A2B_BUF0、A2B_BUF2、B2A_BUF1、B2A_BUF3开启,其他缓冲器关闭;

[0105] 如果监听到数据所支持的类型为HDMI1.4b Alt Mode类型时,处理器则控制双向信号调节芯片进入HDMI1.4b视频数据传输模式,并配置模式寄存器的低两位MODE<1:0>=01,结合之前记录的模式寄存器最高位MODE<2>的值配置转接驱动器的各个缓冲器的使能状态:

[0106] A→B传输时,MODE<2>=0,MODE<1:0>=01,使得转接驱动器的工作模式为MODE=001,此时,控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、A2B_BUF3开启,其他缓冲器关闭;

[0107] B→A传输时,MODE<2>=1,MODE<1:0>=01,使得转接驱动器的工作模式为MODE=101,此时,控制转接驱动器内的缓冲器B2A_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0108] 如果监听到的数据模式为DP Alt Mode类型,且Pin Assignment为规范[4]中给出的C/E类型时,则进入纯DP视频数据传输模式,并配置模式寄存器的低两位MODE<1:0>=10,结合之前记录的模式寄存器最高位MODE<2>的值配置转接驱动器的各个缓冲器的使能状态:

[0109] A→B传输时,MODE<2>=0,MODE<1:0>=10,使得转接驱动器的工作模式为MODE=010,此时,控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、A2B_BUF3开启,其他缓冲器关闭;

[0110] B→A传输时,MODE<2>=1,MODE<1:0>=10,使得转接驱动器的工作模式为MODE=110,此时,控制转接驱动器内的缓冲器B2A_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0111] 如果监听到DP Alt Mode类型,且Pin Assignment为规范[4]中给出的D/F类型时,则进入DP+USB3.1的传输模式,并配置模式寄存器的低两位MODE<1:0>=11,结合之前记录的模式寄存器最高位MODE<2>的值配置转接驱动器的各个缓冲器的使能状态:

[0112] A→B传输时,MODE<2>=0,MODE<1:0>=11,使得转接驱动器的工作模式为MODE=011,此时,控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0113] B→A传输时,MODE<2>=1,MODE<1:0>=11,使得转接驱动器的工作模式为MODE=111,此时,控制转接驱动器内的缓冲器A2B_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭。

[0114] 对应于上述双向信号调节芯片,本申请还公开了一种应用有上述任意一项实施例公开的双向信号调节芯片的USB Type-C线缆,所述USB Type-C线缆的电路板内配置有上述任意一项实施例所述的USBType-C线缆的双向信号调节芯片200。

[0115] 为了方便数据传输方向的判定,参见图6本申请上述实施例公开的USB Type-C线缆内,还设置有第一电压采样电路103A和第二电压采样电路103B,所述第一电压采样电路103A和第二电压采样电路103B用于检测VCONN上的电压;

[0116] 所述第一电压采样电路103A,具体用于检测检测到VCONN_A上是否有电,当VCONN_A上有电时,表明USB Type-C线缆由第一端向第二端进行数据传输,第一电压采样电路103A向所述处理器输出高电平信号;

[0117] 所述第二电压采样电路103B,具体用于检测检测到VCONN_B上是否有电,当VCONN_B上有电时,表明USB Type-C线缆由第二端向第一端进行数据传输,所述第二电压采样电路103B向所述处理器输出高电平信号。

[0118] 所述处理器获取到第一电压采样电路103A输出的高电平信号时,判定所述USB Type-C线缆由第一端向第二端进行数据传输,获取到所述第二电压采样电路103B输出的高电平信号时,判定USB Type-C线缆由第二端向第一端进行数据传输。

[0119] 具体的,所述第一电压采样电路103A和第二电压采样电路103B的具体设计形式可以依据用户需求自行设定,只要使得其能够检测VCONN_A和VCONN_B是否有电,并输出相应的电压信号即可。具体的,参见图6,所述第一电压采样电路103A,可以包括:

[0120] 第一A电阻R1A,所述第一A电阻R1A与第一隔离二极管101A相连,所述第一隔离二极管R1A为USB Type-C线缆电路板内的两个背靠背的隔离二极管中一个二极管,所述第一二极管101A由USB Type-C线缆的第一端向USB Type-C线缆的第二端导通,所述第一二极管101A的输入端与VCONN_A相连;

[0121] 第二A电阻R2A,所述第二A电阻R2A的第一端与所述第一A电阻R1A的第二端相连,所述第二A电阻R2A的第二端接地,所述第一A电阻R1A和第二A电阻R2A的公共端作为所述第一电压采样电路103A的输出端;

[0122] 所述第二电压采样电路103B,包括:

[0123] 第一B电阻R1B,所述第一B电阻R1B与第二隔离二极管101B相连,所述第二隔离二极管101B为USB Type-C线缆电路板内的两个背靠背的隔离二极管中另外一个二极管,所述第二二极管101B由USB Type-C线缆的第二端向USB Type-C线缆的第一端导通,即。所述第二二极管101B的输入端与VCONN_B相连,其输出端与所述第一二极管101A的输出端相连;

[0124] 第二B电阻R2B,所述第二B电阻R2B的第一端与所述第一B电阻R1B的第二端相连,所述第二B电阻R2B的第二端接地,所述第一B电阻R1B和第二B电阻R2B的公共端作为所述第二电压采样电路103B的输出端。

[0125] 当所述VCONN_A有电时,第一A电阻R1A和第二A电阻R2A公共端有电压,该公共端输出高电平信号至处理器,所述VCONN_B有电时,第一B电阻R1B和第二B电阻R2B公共端有电压,该公共端输出高电平信号至处理器。

[0126] 在电路设计时,所述第一电压检测电路103A和/或第二电压检测电路103B可以是作为单独电路脱离于双向信号调节芯片单独设置,也可以集成在双向信号调节芯片内部。

[0127] 本申请实施例公开的技术方案中,所述USB Type-C线缆的第一端和第二端均为

Type-C插头。

[0128] 下面,在本实施例中参见图7对本申请公开的技术方案的具体实施流程进行说明:

[0129] 步骤1、监测到双向信号调节器芯片后,执行步骤2;

[0130] 步骤2、采用第一电压检测电路和第二电压检测电路对VCONN电压进行检测;当检测到VCONN_A有电时,执行步骤3,当检测到VCONN_B有电时,执行步骤3',当检测到VCONN_A和VCONN_B都没有电时,执行步骤4;

[0131] 步骤3、确定数据传输方向为由USB Type-C线缆的第一端到第二端,执行步骤5;

[0132] 步骤3'、确定数据传输方向为由USB Type-C线缆的第二端到第一端,执行步骤5' ;

[0133] 步骤4、输出504故障信号;

[0134] 步骤5、设置模式寄存器最高位MODE<2>=0,执行步骤6;

[0135] 步骤5'、设置模式寄存器最高位MODE<2>=1,执行步骤6;

[0136] 步骤6、功率传输协议监测器202动作,执行步骤7;

[0137] 步骤7、第一监听器203动作,执行步骤8;

[0138] 步骤8、判断传输数据所支持的类型,当所支持的类型为第一类型时,执行步骤9A,当所支持的类型为第三类型时执行步骤9B,当所支持的类型为第二类型时执行步骤9C;

[0139] 步骤9A、判断MODE<2>=0还是MODE<2>=1,当MODE<2>=0时,执行步骤11A,当MODE<2>=1执行步骤11B;

[0140] 步骤11A、控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF2、B2A_BUF1、B2A_BUF3开启,其他缓冲器关闭;

[0141] 步骤11B、控制转接驱动器内的A2B_BUF0、A2B_BUF2、B2A_BUF1、B2A_BUF3开启,其他缓冲器关闭;

[0142] 步骤9B、判断Pin Assignment为C/E类型还是D/F类型,当为C/E类型时,执行步骤10A,当为D/F类型时,执行步骤10B,

[0143] 步骤10A、判断MODE<2>=0还是MODE<2>=1,当MODE<2>=0时,执行步骤11C,当MODE<2>=1执行步骤11D;

[0144] 步骤10B、判断MODE<2>=0还是MODE<2>=1,当MODE<2>=0时,执行步骤11E,当MODE<2>=1执行步骤11F;

[0145] 步骤11C、控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、A2B_BUF3开启,其他缓冲器关闭;

[0146] 步骤11D、控制转接驱动器内的缓冲器B2A_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0147] 步骤11E、控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0148] 步骤11F、控制转接驱动器内的缓冲器A2B_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭;

[0149] 步骤9C、判断MODE<2>=0还是MODE<2>=1,当MODE<2>=0时,执行步骤11G,当MODE<2>=1执行步骤11H;

[0150] 步骤11G、控制转接驱动器内的缓冲器A2B_BUF0、A2B_BUF1、A2B_BUF2、A2B_BUF3开启,其他缓冲器关闭;

[0151] 步骤11H、控制转接驱动器内的缓冲器B2A_BUF0、B2A_BUF1、B2A_BUF2、B2A_BUF3开启,其他缓冲器关闭。

[0152] 需要说明的是本申请发明内容以及说明书附图中所列的各个英文名称均为本领域技术人员常用术语,本领域技术人员在具备基本的专业技术知识的前提下能够清楚的了解本申请各个英文名称所代表的含义。

[0153] 为了描述的方便,描述以上系统时以功能分为各种模块分别描述。当然,在实施本申请时可以把各模块的功能在同一个或多个软件和/或硬件中实现。

[0154] 本说明书中的各个实施例均采用递进的方式描述,各个实施例之间相同相似的部分互相参见即可,每个实施例重点说明的都是与其他实施例的不同之处。尤其,对于系统或系统实施例而言,由于其基本相似于方法实施例,所以描述得比较简单,相关之处参见方法实施例的部分说明即可。以上所描述的系统及系统实施例仅仅是示意性的,其中所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。本领域普通技术人员在不付出创造性劳动的情况下,即可以理解并实施。

[0155] 专业人员还可以进一步意识到,结合本文中所公开的实施例描述的各示例的单元及算法步骤,能够以电子硬件、计算机软件或者二者的结合来实现,为了清楚地说明硬件和软件的可互换性,在上述说明中已经按照功能一般性地描述了各示例的组成及步骤。这些功能究竟以硬件还是软件方式来执行,取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能,但是这种实现不应认为超出本发明的范围。

[0156] 结合本文中所公开的实施例描述的方法或算法的步骤可以直接用硬件、处理器执行的软件模块,或者二者的结合来实施。软件模块可以置于随机存储器(RAM)、内存、只读存储器(ROM)、电可编程ROM、电可擦除可编程ROM、寄存器、硬盘、可移动磁盘、CD-ROM、或技术领域内所公知的任意其它形式的存储介质中。

[0157] 还需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0158] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的这些实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

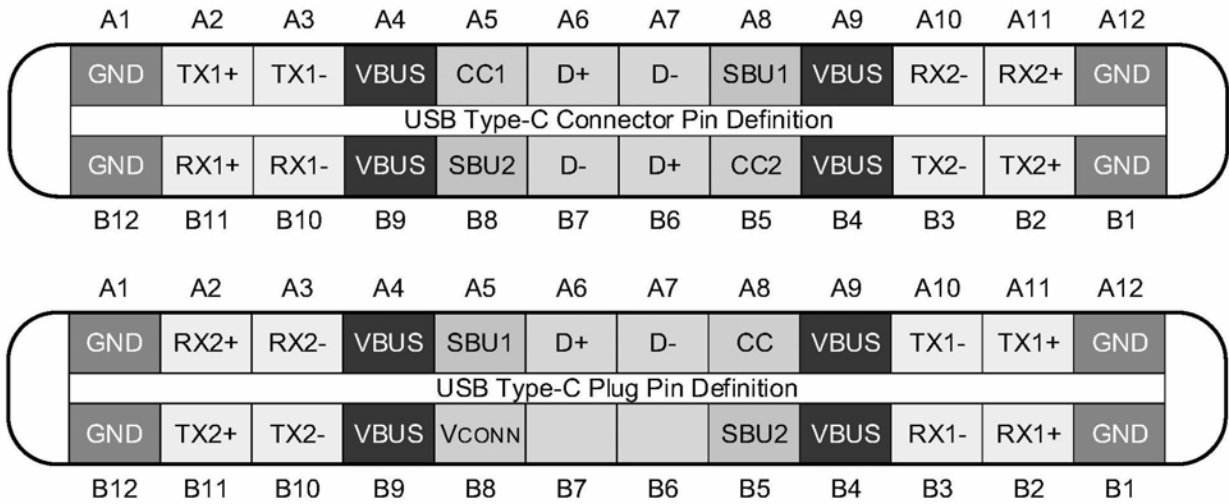


图1

USB Type-C Connector Interface

Pin	Name	Description		Name	Pin
A12	GND	Ground		GND	B1
A11	RX2+	USB3.1 RX2 Differential Pair	USB3.1 TX2 Differential Pair	TX2+	B2
A10	RX2-			TX2-	B3
A9	VBUS	USB Type-C Power		VBUS	B4
A8	SBU1	Sideband Use Channel-1	Configuration Channel-2	CC2	B5
A7	D-	USB2.0 Differential Pair		D+	B6
A6	D+			D-	B7
A5	CC1	Configuration Channel-1	Sideband Use Channel-2	SBU2	B8
A4	VBUS	USB Type-C Power		VBUS	B9
A3	TX1-	USB3.1 TX1 Differential Pair	USB3.1 RX1 Differential Pair	RX1-	B10
A2	TX1+			RX1+	B11
A1	GND	Ground		GND	B12

USB Type-C Plug Interface

Pin	Name	Description		Name	Pin
A1	GND	Ground		GND	B12
A2	TX1+	USB3.1 TX1 Differential Pair	USB3.1 RX1 Differential Pair	RX1+	B11
A3	TX1-			RX1-	B10
A4	VBUS	USB Type-C Power		VBUS	B9
A5	CC	Configuration Channel	Sideband Use Channel-2	SBU2	B8
A6	D+	USB2.0 Differential Pair	N.C.		B7
A7	D-				B6
A8	SBU1	Sideband Use Channel-1	Power for Powered-Cable	VCONN	B5
A9	VBUS	USB Type-C Power		VBUS	B4
A10	RX2-	USB3.1 RX2 Differential Pair	USB3.1 TX2 Differential Pair	TX2-	B3
A11	RX2+			TX2+	B2
A12	GND	Ground		GND	B1

图2

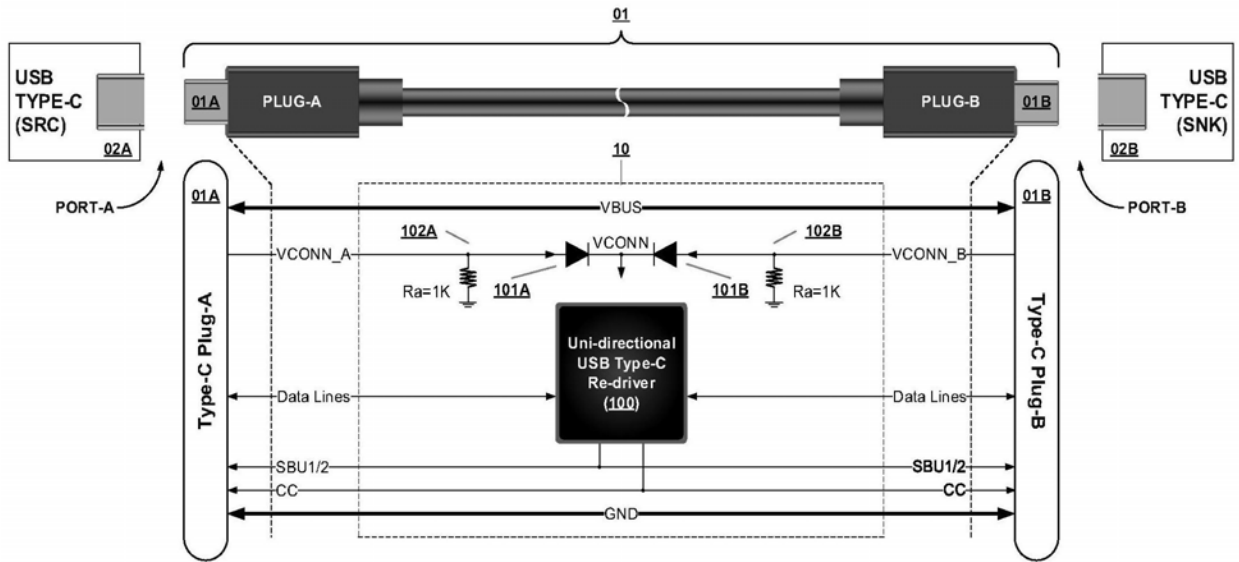


图3

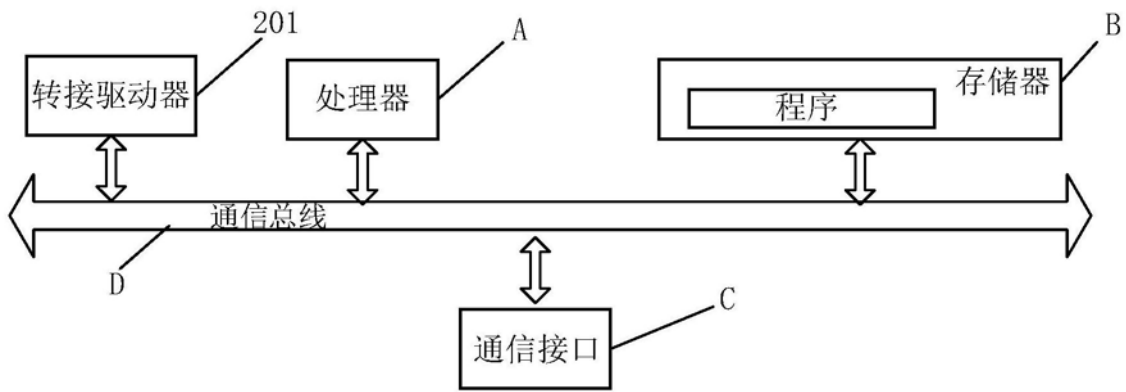


图4

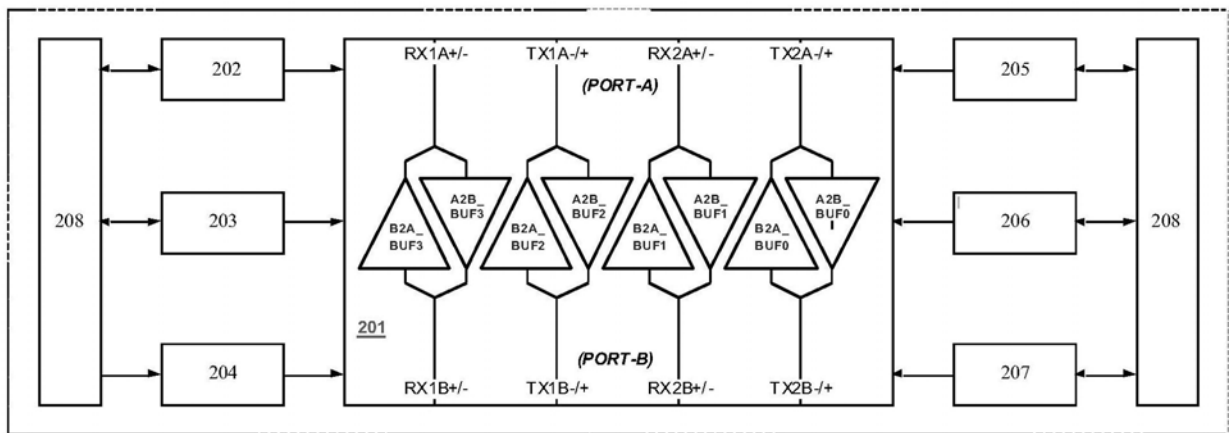


图5

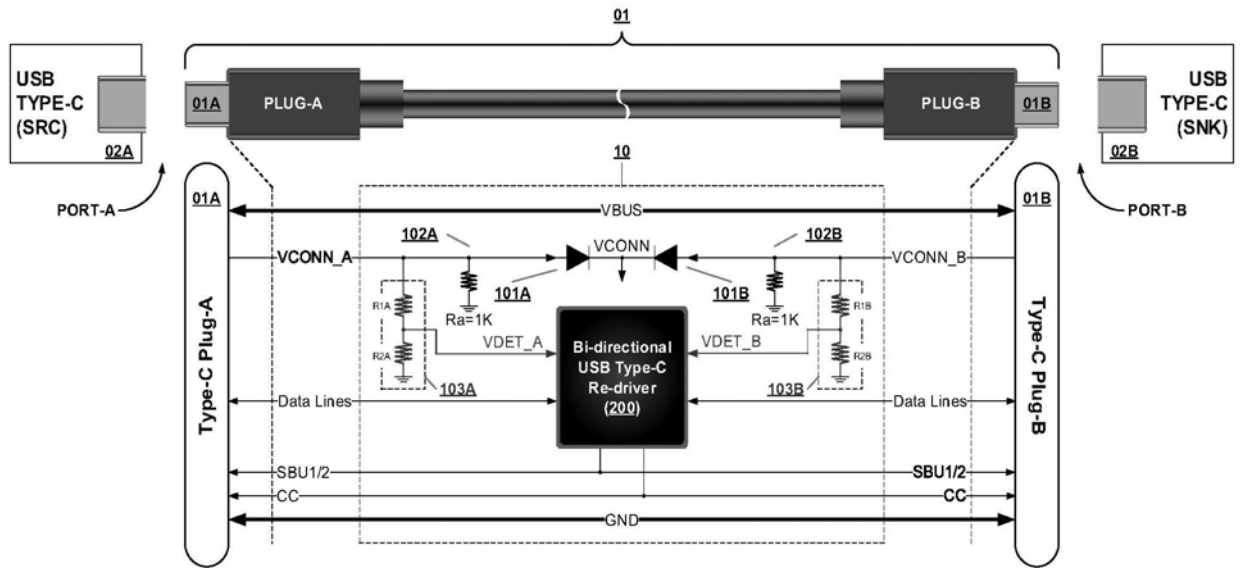


图6

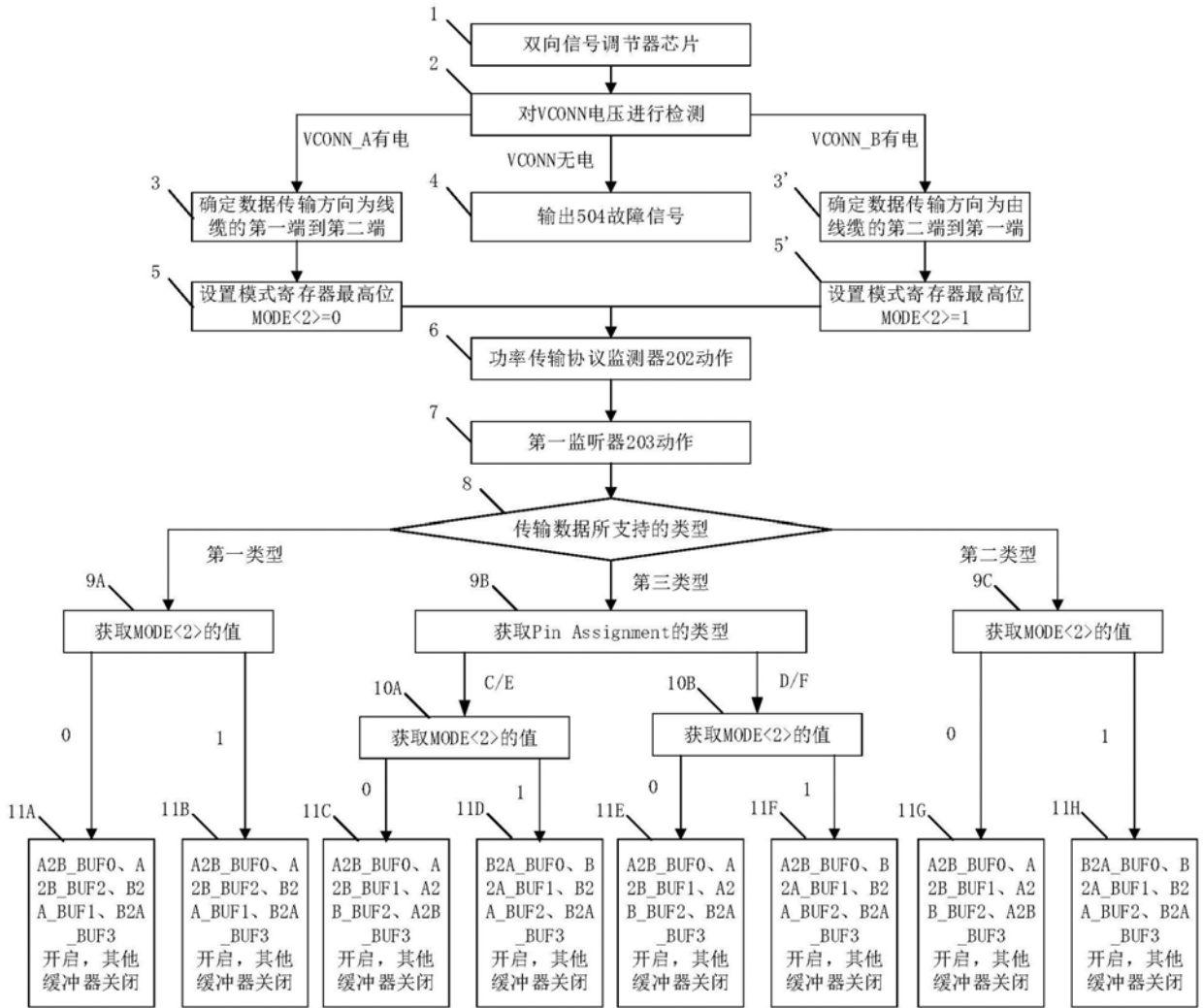


图7