

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成21年9月17日(2009.9.17)

【公開番号】特開2007-73943(P2007-73943A)

【公開日】平成19年3月22日(2007.3.22)

【年通号数】公開・登録公報2007-011

【出願番号】特願2006-215816(P2006-215816)

【国際特許分類】

H 0 1 L 27/28 (2006.01)

H 0 1 L 51/05 (2006.01)

H 0 1 L 27/10 (2006.01)

H 0 1 L 51/30 (2006.01)

H 0 1 L 51/40 (2006.01)

H 0 5 B 33/14 (2006.01)

【F I】

H 0 1 L 27/10 4 4 9

H 0 1 L 27/10 4 8 1

H 0 1 L 29/28 1 0 0 B

H 0 1 L 29/28 2 2 0 A

H 0 1 L 29/28 3 1 0 L

H 0 5 B 33/14 Z

【手続補正書】

【提出日】平成21年7月30日(2009.7.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の導電層と、第 2 の導電層と、前記第 1 の導電層と前記第 2 の導電層との間に形成され、且つ、光増感酸化還元剤、及び前記光増感酸化還元剤により光増感酸化還元反応する基質を有する有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項 2】

請求項 1 において、

前記光増感酸化還元剤は、前記第 1 の導電層及び前記第 2 の導電層に電圧を印加して発生する正孔と電子との再結合によるエネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により、前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

【請求項 3】

第 1 の導電層と、第 2 の導電層と、前記第 1 の導電層と前記第 2 の導電層との間に形成され、且つ、発光性を有する材料、光増感酸化還元剤、及び前記光増感酸化還元剤により少なくとも一部が光増感酸化還元反応する基質を有する有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項 4】

請求項 3 において、

前記有機化合物を含む層は、発光性を有する材料で形成される層と、光増感酸化還元剤

および基質で形成される層とを積層して形成されることを特徴とする記憶装置。

【請求項 5】

請求項 3 または請求項 4 において、

前記光増感酸化還元剤は、前記第 1 の導電層及び前記第 2 の導電層に電圧を印加して発生する正孔及び電子が、前記発光性を有する材料において再結合することにより生じる発光エネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

【請求項 6】

第 1 の導電層、透光性を有する第 2 の導電層、及び第 3 の導電層を有し、

前記第 1 の導電層と前記第 2 の導電層との間において、発光性を有する材料で形成される第 1 の有機化合物を含む層を有し、

前記第 2 の導電層と前記第 3 の導電層との間において、光増感酸化還元剤及び前記光増感酸化還元剤により少なくとも一部が光増感酸化還元反応する基質を有する第 2 の有機化合物を含む層とを有する記憶素子を有することを特徴とする記憶装置。

【請求項 7】

請求項 6 において、

前記光増感酸化還元剤は、前記第 1 の導電層及び前記第 2 の導電層に電圧を印加して発生する正孔と電子との再結合によるエネルギーにより励起状態となり、前記励起状態の光増感酸化還元剤により、前記基質の少なくとも一部に光増感酸化還元反応が生じ、前記基質と導電率の異なる反応生成物が生成されることを特徴とする記憶装置。

【請求項 8】

請求項 1 乃至請求項 5 のいずれか一項において、

前記第 1 の導電層又は前記第 2 の導電層に接続するダイオードを有することを特徴とする記憶装置。

【請求項 9】

請求項 6 乃至請求項 8 のいずれか一項において、

前記第 1 の導電層又は前記第 3 の導電層に接続するダイオードを有することを特徴とする記憶装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれかに記載の記憶素子がマトリクス状に配置されたメモリセルアレイと、書込み回路とを有することを特徴とする半導体装置。

【請求項 11】

請求項 1 乃至請求項 9 のいずれかに記載の記憶素子及びトランジスタで構成されるメモリセルがマトリクス状に配置されたメモリセルアレイと、書込み回路とを有することを特徴とする半導体装置。

【請求項 12】

請求項 1 乃至請求項 11 のいずれか一項において、

アンテナとして機能する導電層と、前記アンテナとして機能する導電層に電氣的に接続するトランジスタとを有することを特徴とする半導体装置。

【請求項 13】

請求項 12 において、

読出し回路、電源回路、クロック発生回路、データ復調／変調回路、制御回路、及びインターフェイス回路のいずれか一つ以上を有することを特徴とする半導体装置。