



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I739754 B

(45)公告日：中華民國 110 (2021) 年 09 月 21 日

(21)申請案號：105122689

(22)申請日：中華民國 105 (2016) 年 07 月 19 日

(51)Int. Cl. : **G06F9/30 (2018.01)**

(30)優先權：2015/07/31 英國 1513511.4

(71)申請人：英商 A R M 股份有限公司 (英國) ARM LIMITED (GB)
英國

(72)發明人：史蒂芬斯 奈吉爾約翰 STEPHENS, NIGEL JOHN (GB)

(74)代理人：李世章；彭國洋

(56)參考文獻：

TW 201337748A

TW 201528131A

US 2005/0125631A1

US 2005/0240870A1

US 2015/0082010A1

審查人員：林剛煌

申請專利範圍項數：17 項 圖式數：5 共 25 頁

(54)名稱

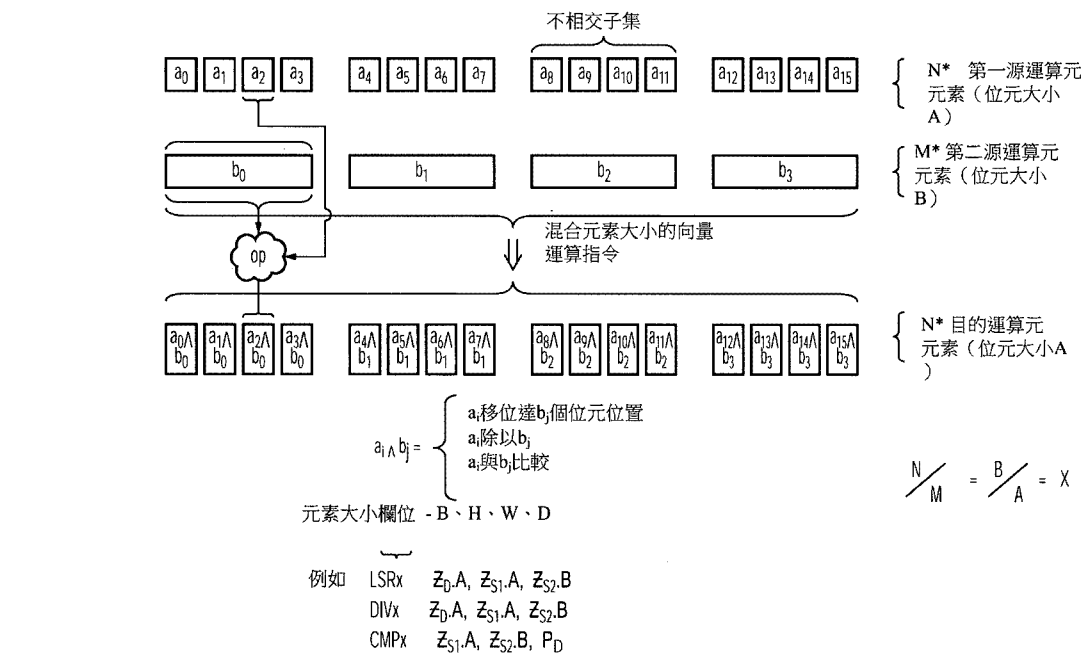
向量運算指令

(57)摘要

資料處理系統 2 支援對向量運算元執行的向量處理操作，該等向量運算元包括複數個向量運算元元素。資料處理系統包括處理器 4，該處理器 4 具有指令解碼器 14，該解碼器 14 解碼混合元素大小的向量運算指令，以產生控制信號 16，該等信號 16 控制處理電路系統 18 以對第一源運算元元素 a_i 的第一向量及第二源運算元元素 b_j 的第二向量執行運算操作，該等第一源運算元元素具有第一位元大小 A，且該等第二源運算元元素具有第二位元大小 B。該第二位元大小 B 大於該第一位元大小 A。

A data processing system 2 supports vector processing operations performed upon vector operands comprising a plurality of vector operand elements. The data processing system includes a processor 4 having an instruction decoder 14 which decodes mixed-element-sized vector arithmetic instructions to generate control signals 16 which control processing circuitry 18 to perform arithmetic operations upon a first vector of first source operand elements a_i of a first bit size A, and a second vector of second source operand elements b_j of a second bit size B. The second bit size B is greater than the first bit size A.

指定代表圖：



第2圖



I739754

【發明摘要】

【中文發明名稱】 向量運算指令

【英文發明名稱】 VECTOR ARITHMETIC INSTRUCTION

【中文】

資料處理系統2支援對向量運算元執行的向量處理操作，該等向量運算元包括複數個向量運算元元素。資料處理系統包括處理器4，該處理器4具有指令解碼器14，該解碼器14解碼混合元素大小的向量運算指令，以產生控制信號16，該等信號16控制處理電路系統18以對第一源運算元元素 a_i 的第一向量及第二源運算元元素 b_j 的第二向量執行運算操作，該等第一源運算元元素具有第一位元大小A，且該等第二源運算元元素具有第二位元大小B。該第二位元大小B大於該第一位元大小A。

【英文】

A data processing system 2 supports vector processing operations performed upon vector operands comprising a plurality of vector operand elements. The data processing system includes a processor 4 having an instruction decoder 14 which decodes mixed-element-sized vector arithmetic instructions to generate control signals 16 which control processing circuitry 18 to perform arithmetic operations upon a first vector of first source operand elements a_i of a first bit size A, and a second vector of second source operand elements b_j of a second bit size B. The second bit size B is greater than the first bit size A.

申請案號：105122689

【指定代表圖】第（ 2 ）圖。

【代表圖之符號簡單說明】

無

【特徵化學式】

無

【發明說明書】

【中文發明名稱】 向量運算指令

【英文發明名稱】 VECTOR ARITHMETIC INSTRUCTION

【技術領域】

【0001】 本揭示案係關於資料處理系統領域。更特別而言，本揭示案係關於支援向量運算指令的資料處理系統。

【先前技術】

【0002】 已知提供資料處理系統，該等系統支援具有複數個充當各別輸入運算元的向量元素的向量運算指令。向量運算指令可取兩個該種向量輸入運算元，並對取自該兩個向量運算元的各別向量元素對執行指令規定的運算操作。向量處理促進平行計算。

【發明內容】

【0003】 本揭示案中至少一些實施例提供一種設備以用於處理資料，該設備包括：

處理電路系統，用以執行處理操作；及解碼器電路系統，用以解碼程式指令以產生控制信號來控制該處理電路系統以執行該等處理操作；其中

該解碼器電路系統可回應於至少一個混合元素大小的向量運算指令，以產生控制信號來控制該處理電路系統以對第一源運算元元素的第一向量及第二源運算元元素的第二向量執行運算處理操作，該等第一源運算元元素具

有第一位元大小，且該等第二源運算元元素具有第二位元大小，該第二位元大小大於該第一位元大小。

【0004】 本揭示案中至少一些實施例提供一種設備以用於處理資料，該設備包括：

處理手段，用於執行處理操作；及解碼器手段，用於解碼程式指令以產生控制信號來控制該處理電路系統以執行該等處理操作；其中

該解碼器手段可回應於至少一個混合元素大小的向量運算指令，以產生控制信號來控制該處理手段，以對第一源運算元元素的第一向量及第二源運算元元素的第二向量執行運算處理操作，該等第一源運算元元素具有第一位元大小，且該等第二源運算元元素具有第二位元大小，該第二位元大小大於該第一位元大小。

【0005】 本揭示案中至少一些實施例提供一種處理資料的方法，該方法包括：

解碼至少一個混合元素大小的向量運算指令，以產生控制信號來控制該處理電路系統以對第一源運算元元素的第一向量及第二源運算元元素的第二向量執行運算處理操作，該等第一源運算元元素具有第一位元大小，且該等第二源運算元元素具有第二位元大小，該第二位元大小大於該第一位元大小。

【0006】 本揭示案之上述及其他目標、特徵及優勢將在說明性實施例的以下詳細說明中顯而易見，該詳細說明將結合附圖進行閱讀。

【圖式簡單說明】

【0007】 第1圖示意地圖示支援向量運算指令的資料處理系統；

【0008】 第2圖示意地圖示混合元素大小的向量運算指令的操作及語法；

【0009】 第3圖示意地圖示運算指令之目的運算元中的給定位元如何取決於取自不同位元位置的輸入運算元位元；及

【0010】 第4圖是示意地圖示混合元素大小的向量運算指令之使用的流程圖；及

【0011】 第5圖示意地圖示虛擬機實施方式。

【實施方式】

【0012】 第1圖示意地圖示資料處理系統2，該資料處理系統2包括耦接至記憶體6的處理器4。記憶體6將資料值8儲存至經操縱之程式指令10，該等指令10規定將由處理器4執行的資料處理操作。程式指令10由指令擷取單元12擷取並傳遞至解碼器電路系統14。解碼器電路系統14產生控制信號16，該等信號用以在處理器4內控制處理電路系統18、20、22、24，以執行解碼指令規定的處理操作。

【0013】 處理器4支援向量操作及純量操作。對儲存在向量暫存器檔案22內的向量運算元作用之向量處理電路系統18用以執行向量處理操作。對儲存在純量暫存器檔案24內的純量運算元值而作用之純量處理電路系

統20用以執行純量處理操作。將理解，向量處理操作可採取多種不同形式。例如，單指令多資料(Single Instruction Multiple Data; SIMD)處理操作是一個向量處理操作形式。更一般而言，向量處理操作對複數個向量元素而執行，該等向量元素共同形成向量運算元。

【0014】源運算元及目的運算元之向量元素在習用整數運算指令中是匹配的。例如，長度為256位元的向量運算元可由16個向量元素形成，每一向量元素具有16位元的長度。對個別向量元素執行的處理操作將通常至少部分同時執行，但不需總是如此。純量處理操作利用包括單個值的輸入運算元執行，例如，64位元純量處理操作可對兩個64位元純量輸入運算元而執行，並產生64位元的純量輸出運算元。

【0015】向量處理電路系統18依據本揭示案而形成，以支援至少一個混合元素大小的向量運算指令，在擷取、解碼及執行一混合元素大小的向量運算指令時，該指令在由解碼器電路系統14產生的控制信號16的控制下執行。

【0016】第2圖示意地圖示混合元素大小的向量運算指令的操作及組譯器語法。混合元素大小的向量運算指令對第一源運算元元素 a_i 的第一向量執行運算處理操作，如邏輯移位、除法，或比較。在此實例中，有16個第一源運算元元素 a_0 至 a_{15} 。該等第一源運算元元素 a_i

中每一者具有位元大小 A 。在此實例中 16 個第一源運算元元素 a_i 排列至 4 個不相交的子集 a_0 至 a_3 、 a_4 至 a_7 、 a_8 至 a_{11} ，及 a_{12} 至 a_{15} 中。混合元素大小的向量運算指令具有第二源運算元元素 b_i 的第二向量。在此實例中，第二源運算元元素的第二向量由四個第二源運算元元素形成，即第二源運算元元素 b_0 至 b_3 ，每一元素具有位元大小 B 。

【0017】 但在此示例性實施例中，有十六個第一源運算元元素及四個第二源運算元元素，更一般而言，可能有 N 個第一源運算元元素及 M 個第二源運算元元素。第二源運算元元素具有比第一源運算元元素位元大小 A 更大的位元大小 B 。在該實例中，在存在四倍於第二源運算元元素的第一源運算元元素時，第二源運算元元素之位元大小 B 與第一源運算元元素之位元大小 A 的比率可為 4:1。此與第一源運算元元素 N 之數目與第二源運算元元素 M 之數目的比率相同。

【0018】 在此示例性實施例中，第一源運算元元素的不相交子集中每一者進行運算處理操作，第二源運算元元素的各別對應元素是第二運算元輸入。更特別而言，第一源運算元元素 a_1 至 a_3 進行運算處理操作，第二源運算元元素 b_0 是該運算處理操作的第二輸入。例如，第一源運算元元素 a_0 至 a_3 中每一者可分別邏輯右移達第二源運算元元素 b_0 規定的一移位量。所產生的輸出運算元具有與第一源運算元元素相同的位元大小 A 。可針對混

合元素大小的向量運算指令執行其他實例運算處理操作，例如第一源運算元元素 a_i 除以對應的第二源運算元元素 b_j ，或進行第一源運算元元素 a_i 與對應第二源運算元元素 b_j 的對比（減去）。

【0019】混合元素大小的向量運算指令的一個示例性語法在第2圖底部圖示。諸如邏輯移位、除法或比較之運算處理操作由簡字符號規定，該簡字符號如 LSR 、 DIV 或 CMP 。該指令隨後規定第一源運算元元素的元素大小，即規定該等元素是位元組 B 、半字 H 、字 W ，還是雙字 D 。在64位元雙字 D 情況下，512位元向量運算元將包含8個該種雙字。在該種情況下，第二源運算元元素例如可為128位元向量元素，雙字第一源運算元元素中之兩個元素與128位元第二源運算元元素中每一者相關連。將理解，可依據特定指令集或所執行之處理的實施方式及要求而使用眾多其他不同的總向量大小及向量元素大小。

【0020】混合元素大小的向量運算指令的語法藉由規定目的向量暫存器 Z_D 及其元素位元大小 A 而繼續。此舉隨後是規定第一源運算元之向量暫存器（即 $Z_{s,1}$ ）及其元素位元大小 A 。最終，規定第二源運算元向量及其元素位元大小 B 的暫存器 $Z_{s,2}$ 。此為混合元素大小的向量運算指令之一實例，該指令具有兩個輸入運算元及一個輸出運算元。在比較指令的情況下，可規定兩個輸入運算元，結果被寫入述詞暫存器 P_D ，該暫存器包含對應於將 $Z_{s,1}$

中各元素與 Z_s 中更寬元素對比（減法）之結果的「真」或「假」結果。

【0021】 在混合元素大小的向量移位指令LSR的情況下，處理操作是一移位操作，該操作使第一源運算元元素移位達對應的第二源運算元元素規定的一移位量。在混合元素大小的向量運算指令是除法指令的情況下，運算處理操作是除法操作，該操作使第一源運算元元素除以對應的第二源運算元元素規定的一除數。在混合元素大小的向量運算指令是比較指令的情況下，運算處理操作是比較操作，該操作比較第一源運算元元素與對應之第二源運算元元素。

【0022】 第一源運算元元素的元素位元大小由元素大小欄位「x」規定，如上所提及，該欄位規定第一源運算元元素具有8位元、16位元、32位元，還是64位元的大小。在一些示例性實施例中，第二源運算元元素具有混合元素大小的指令內部的欄位規定的位元大小。然而，在其他示例性實施例中，如第2圖圖示的實施例中，第二源運算元元素可具有固定大小，如64位元或128位元。第一源運算元元素的位元大小小於第二源元素。如若第二源運算元元素具有位元大小64，則第一源運算元元素將具有8、16或32中之一者的位元大小。

【0023】 第3圖示意地圖示運算指令如何操作，以使得目的運算元元素內的位元值26依據對應的第一運算元元素28及第二源運算元元素30中至少一者內不同位

元有效值的一或更多個位元值而設定。在第一源運算元元素 A_i 右移達第二源運算元元素 B_j 規定的右移量的情況下，目的運算元 D_i 中各別位元位置 26 取決於對應的位元 29 及第二源運算元 30 內的所有位元 31，位元 29 在第一源運算元元素 28 內具有更高階有效值，該等位元 29 及位元 31 規定將應用的右移量。

【0024】 本揭示案講授一種系統，該系統中支援混合元素大小的向量運算指令。此與該領域中的普通技術偏見正相反。一般而言，運算指令的全部源運算元皆具有常見元素大小。本揭示案認為，在某些環境中，提供混合元素大小的向量運算指令即提供優勢，該優勢使得該等指令在由處理器 4 支援並由解碼器電路系統 14 解碼的指令集內消耗的指令位元空間合理化。在並行執行程式迴路的多個操作且該程式迴路具有純量值運算元時，混合元素大小的向量運算指令可用以儲存該純量運算元副本，同時並不為該迴路的各別操作共享與第一源運算元元素第一源運算元元素相同的位元大小。在實際水平上，提供混合元素大小的向量運算指令可避免需要在每一迴路迭代時從純量暫存器檔案 24 拷貝純量運算元至向量處理電路系統 18，與向量處理電路系統 18 存取與其更直接耦接的向量暫存器檔案 22 相比，此拷貝可為相對較慢的流程。因此，例如，由本揭示案提供的混合元素大小的向量運算指令中之一個用途，是將比來自純量暫存器檔案 24 的第一源向量元素包含更多有效位元的純

量運算元值拷貝至第二向量運算元內更寬第二源運算元元素的每一者中。第二向量可隨後用作向混合元素大小的向量運算指令的向量運算元輸入中之一者，該輸入藉由使用更寬第二源運算元元素而對複數個第一源向量運算元元素進行操作，純量運算元已經拷貝至該更大第二源運算元元素內。

【0025】第4圖是流程圖，該圖示意地圖示上述操作類型的一個實例。在步驟32中，將取自純量暫存器 X_i 的64位元值直接拷貝至向量運算元 $Z_{s,2}$ 的全部向量暫存器元素。隨後，在步驟34中，從向量暫存器元素中複製此64位元值，此值已拷貝至第二向量的所有其他向量暫存器元素。在步驟36中，進入將執行的處理迴路。在步驟38中，對第一輸入向量 $Z_{s,1}$ 及第二輸入向量 $Z_{s,2}$ 執行混合元素大小向量運算指令以產生輸出向量 Z_d 。在此階段，純量暫存器的多個拷貝存在於第二向量的適當元素內，因此在處理進行時，無需從純量暫存器檔案24移至向量暫存器檔案22。在步驟40中，退出所執行的迴路。

【0026】將理解，上述內容僅為混合元素大小的向量運算指令之一個示例性用途。在第2圖的實例中，第一源運算元元素 a_i 與第二源運算元元素 b_j 之間存在多對一關係，亦即不相交子集排列，藉此第一源運算元元素之每一不相交子集而具有單個關連第二源運算元元素。將理解，在一些實施例中，無需提供第一源運算元元素的除法及與第二源運算元元素之關連。上述實例論述了移位

操作、除法操作及比較操作形式的運算處理操作。將理解，亦可支援其他形式的運算操作。對運算操作起作用的運算元可為二進位數值，在此情況下，每一位元具有不同的位置有效值，以使得第一源運算元元素包含二進位數值，第二源運算元元素包含二進位數值及目的運算元元素包含目的運算元二進位數值。以此方式，對二進位數值整體執行處理操作，而非獨立於不同位置的其他位元執行逐個位元的獨立操作（如「或」(OR)、「互斥或」(XOR)或「及」(AND)）。

【0027】第5圖圖示可使用的虛擬機實施方式。儘管前文描述之實施例利用操作支援相關技術的特定處理硬體的設備及方法而實施本發明，但亦有可能提供硬體裝置的所謂虛擬機實施方式。該等虛擬機實施方式在主機處理器530上執行，該主機處理器執行主機作業系統520，該主機作業系統支援虛擬機程式510。通常，需要大型高效能處理器以提供以合理速度執行的虛擬機實施，但該種方法在某些環境中可能是合理的，如在需要執行另一處理器的本地碼以獲得相容性，或出於再使用原因的情況下。虛擬機程式510向應用程式500提供應用程式介面，該介面與將由實際硬體提供的應用程式介面相同，該實際硬體是藉由虛擬機程式510模型化的裝置。由此，程式指令（包括上述對記憶體存取的控制）可藉由使用虛擬機程式510而在應用程式500內執行，以模型化指令與虛擬機硬體的交互。

【0028】 儘管本文已參考附圖詳細描述本發明的說明性實施例，但將理解，本發明並非限定於彼等精確實施例，且熟習該項技術者在不背離本發明範疇及精神的前提下可對本發明進行各種變更、新增及修改，如所附申請專利範圍所定義。例如，在不背離本發明範疇的前提下，可將從屬請求項的特徵與獨立請求項的特徵進行各種組合。

【符號說明】

【0029】

2 資料處理系統

4 處理器

6 記憶體

8 資料值

10 程式指令

12 指令擷取單元

14 解碼器電路系統

16 控制信號

18 處理電路系統

20 處理電路系統

22 處理電路系統

24 處理電路系統

26 位元值

28 第一運算元元素

29 位元

3 0 第二源運算元元素

3 1 位元

3 2 步驟

3 4 步驟

3 6 步驟

3 8 步驟

4 0 步驟

5 0 0 應用程式

5 1 0 虛擬機程式

5 2 0 主機作業系統

5 3 0 主機處理器

【生物材料寄存】

【 0 0 3 0 】 國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

【 0 0 3 1 】 國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【序列表】(請換頁單獨記載)

無

【發明申請專利範圍】

【第1項】 一種用於處理資料之設備，該設備包括：

處理電路系統，用以執行處理操作；及

解碼器電路系統，用以解碼程式指令以產生控制信號來控制該處理電路系統以執行該等處理操作；其中

該解碼器電路系統可回應於至少一個混合元素大小的向量運算指令，以產生控制信號來控制該處理電路系統以對 N 個第一源運算元元素的一第一向量及 M 個第二源運算元元素的一第二向量執行一運算處理操作，每一第一源運算元元素具有一第一位元大小，每一第二源運算元元素具有一第二位元大小，該第二位元大小大於該第一位元大小，該運算處理操作是用來產生 N 個目的元素的一目的向量的一操作，每一目的元素具有該第一位元大小，其中 N 及 M 是正整數值， N 大於 M ，且該等第二源運算元元素中的至少一者充當該運算處理操作的一輸入運算元，該運算處理操作利用複數個不同第一源運算元元素作為一各別另一輸入運算元而執行；

其中 N 是 $X * M$ ，其中 X 是大於 1 的一整數，且每一該第二源運算元元素充當對具有 X 個該等第一源運算元元素的一各別不相交子集而執行的該運算處理操作的該輸入運算元。

- 【第2項】 如請求項 1 所述之設備，其中該第二位元大小是該第一位元大小的 X 倍。
- 【第3項】 如請求項 1 所述之設備，其中該等第一源運算元元素具有一序列排序，以使得該各別不相交子集包括該序列排序內的 X 個鄰近第一源運算元。
- 【第4項】 如請求項 1 所述之設備，其中該至少一個混合元素大小的向量運算指令具有一目的運算元元素向量，一給定目的運算元元素內的一給定位置有效值的一位元值取決於一對應第一源運算元元素及一對應第二源運算元元素中至少一者內一不同位置有效值的一或更多個位元值。
- 【第5項】 如請求項 4 所述之設備，其中該等第一源運算元元素是二進位數值，該等第二源運算元元素是二進位數值，且該等目的運算元元素是目的運算元二進位數值。
- 【第6項】 如請求項 4 所述之設備，其中該目的運算元元素向量具有一目的位元大小，該目的位元大小等於該第一位元大小。
- 【第7項】 如請求項 1 所述之設備，其中該至少一個混合元素大小的向量運算指令包括一混合元素大小的向量移位指令，且該運算處理操作是一移位操作，該移位操作使該等第一源運算元元素移位達一移位

量，該移位量由一對應第二源運算元元素規定。

【第8項】 如請求項 1 所述之設備，其中該至少一個混合元素大小的向量運算指令包括一混合元素大小的向量除法指令，且該運算處理操作是一除法操作，該除法操作使該等第一源運算元元素除以一除數，該除數由一對應第二源運算元元素規定。

【第9項】 如請求項 1 所述之設備，其中該至少一個混合元素大小的向量運算指令包括一混合元素大小的向量比較指令，且該運算處理操作是一比較操作，該比較操作使該等第一源運算元元素與一對應第二源運算元元素比較。

【第10項】 如請求項 9 所述之設備，其中該混合元素大小的向量比較指令具有一目的運算元元素向量，該目的運算元元素向量指示該第一向量與該第二向量的各別元素之間一比較的一結果。

【第11項】 如請求項 1 所述之設備，其中依據該至少一個混合元素大小的向量運算指令內的一元素大小欄位而選擇該第一位元大小。

【第12項】 如請求項 11 所述之設備，其中該第一位元大小被選為 8 位元、16 位元及 32 位元中之一者。

【第13項】 如請求項 1 所述之設備，其中該第二位元大小是固定的。

【第14項】 如請求項1所述之設備，其中該第二位元大小是64位元。

【第15項】 一種用於處理資料之設備，該設備包括：
處理手段，用以執行處理操作；及
解碼器手段，用以解碼程式指令以產生控制信號來控制該處理電路系統以執行該等處理操作；其中
該解碼器手段可回應於至少一個混合元素大小的向量運算指令，以產生控制信號來控制該處理手段以對N個第一源運算元元素的一第一向量及M個第二源運算元元素的一第二向量執行一運算處理操作，每一第一源運算元元素具有一第一位元大小，每一第二源運算元元素具有一第二位元大小，該第二位元大小大於該第一位元大小，該運算處理操作是用來產生N個目的元素的一目的向量的一操作，每一目的元素具有該第一位元大小，其中N及M是正整數值，N大於M，且該等第二源運算元元素中的至少一者充當該運算處理操作的一輸入運算元，該運算處理操作利用複數個不同第一源運算元元素作為一各別另一輸入運算元而執行；

其中N是 $X * M$ ，其中X是大於1的一整數，且每一該第二源運算元元素充當對具有X個該等第一源運算元元素的一各別不相交子集而執行的該運算處

理操作的該輸入運算元。

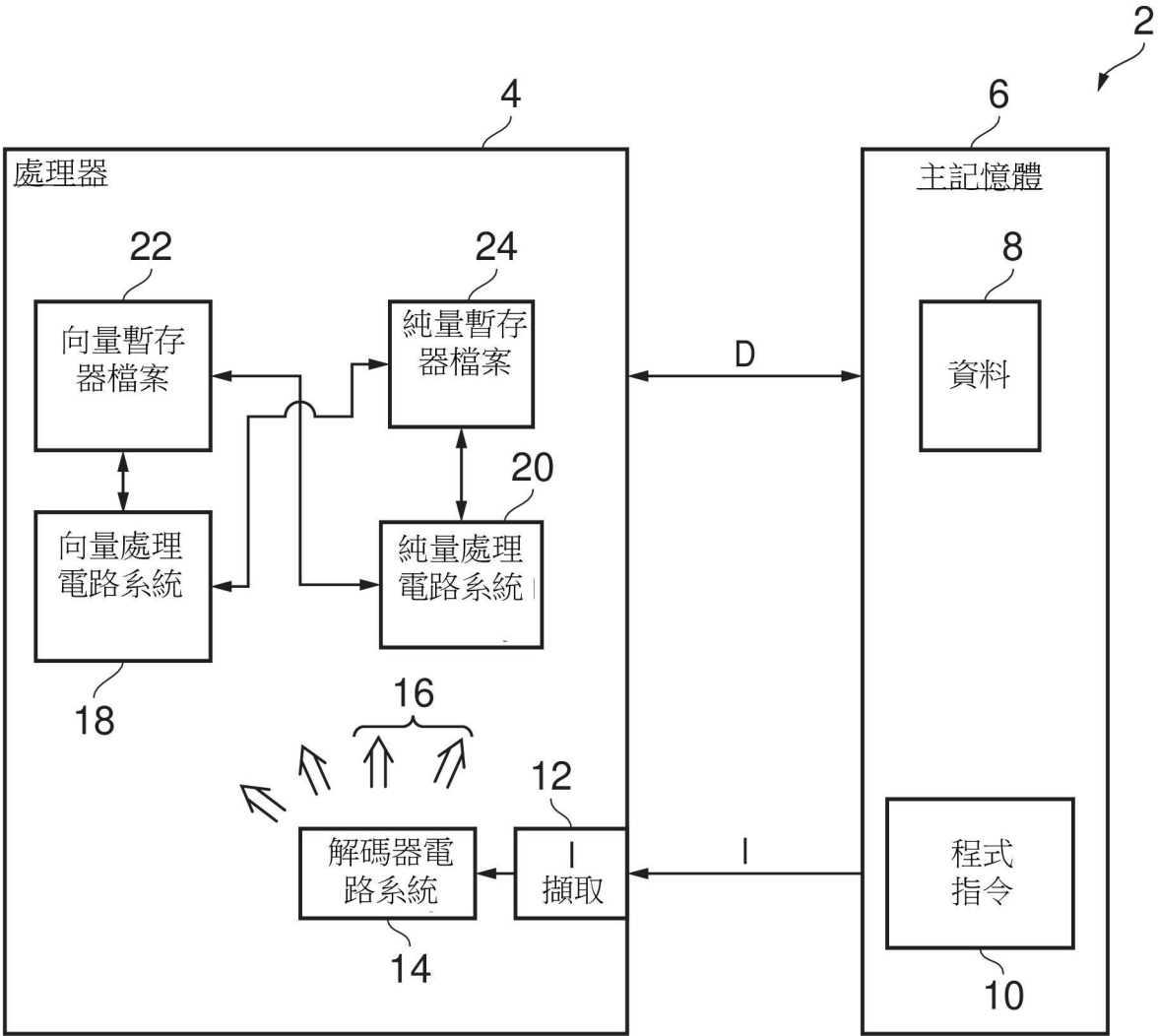
【第16項】 一種處理資料的方法，該方法包括以下步驟：

解碼至少一個混合元素大小的向量運算指令，以產生控制信號來控制處理電路系統以對 N 個第一源運算元元素的一第一向量及 M 個第二源運算元元素的一第二向量執行一運算處理操作以產生 N 個目的元素的一目的向量，每一第一源運算元元素具有一第一位元大小，每一第二源運算元元素具有一第二位元大小，該第二位元大小大於該第一位元大小，每一目的元素具有該第一位元大小，其中 N 及 M 是正整數值， N 大於 M ，且該等第二源運算元元素中的至少一者充當該運算處理操作的一輸入運算元，該運算處理操作利用複數個不同第一源運算元元素作為一各別另一輸入運算元而執行；

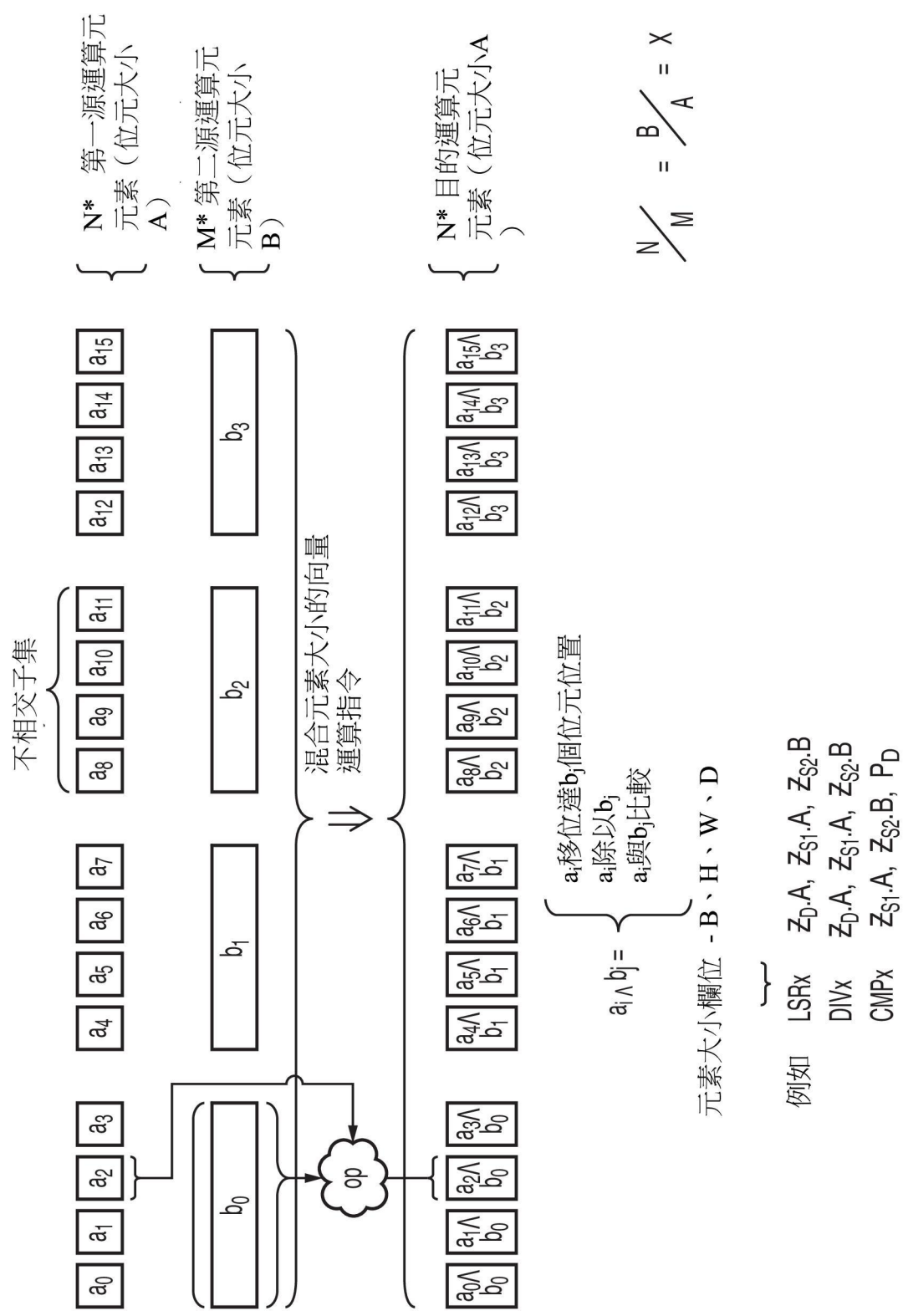
其中 N 是 $X * M$ ，其中 X 是大於 1 的一整數，且每一該第二源運算元元素充當對具有 X 個該等第一源運算元元素的一各別不相交子集而執行的該運算處理操作的該輸入運算元。

【第17項】 一種儲存在一非暫時性儲存媒體上之電腦程式，用於控制一電腦以提供一虛擬機執行環境，該虛擬機執行環境對應於如請求項 1 所述之設備。

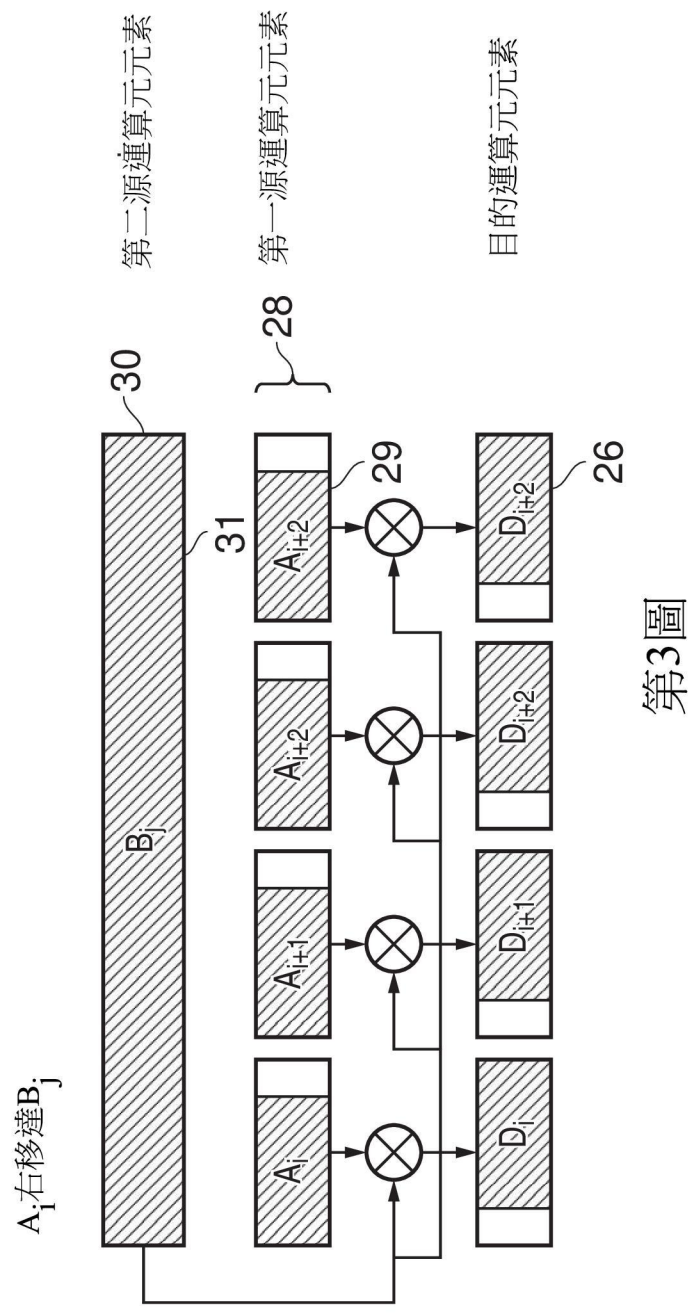
【發明圖式】



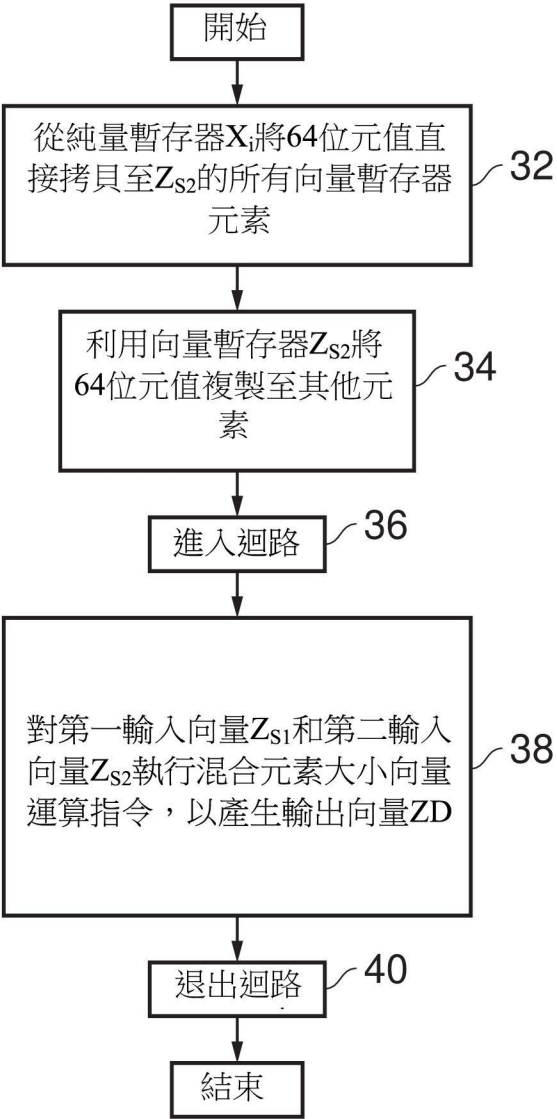
第1圖



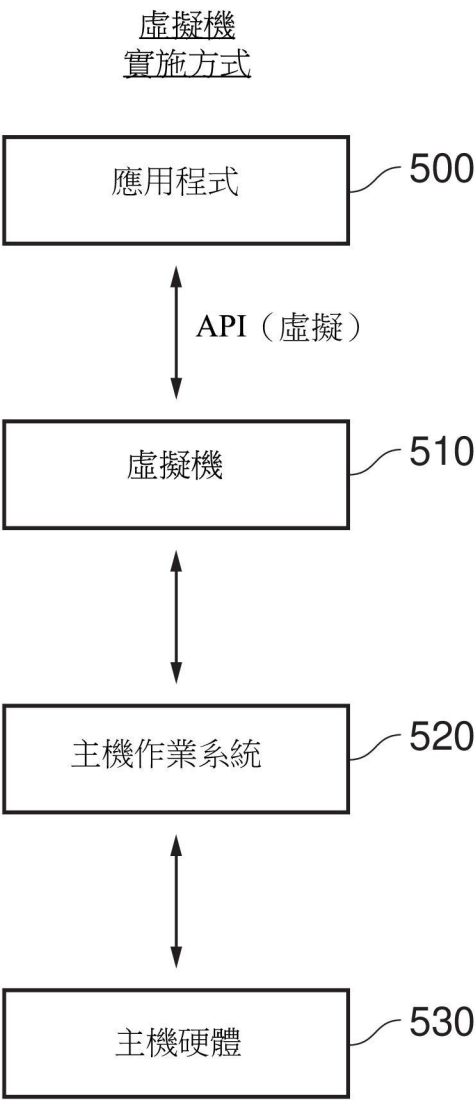
第2圖



第3圖



第4圖



第5圖