

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年1月9日(09.01.2025)



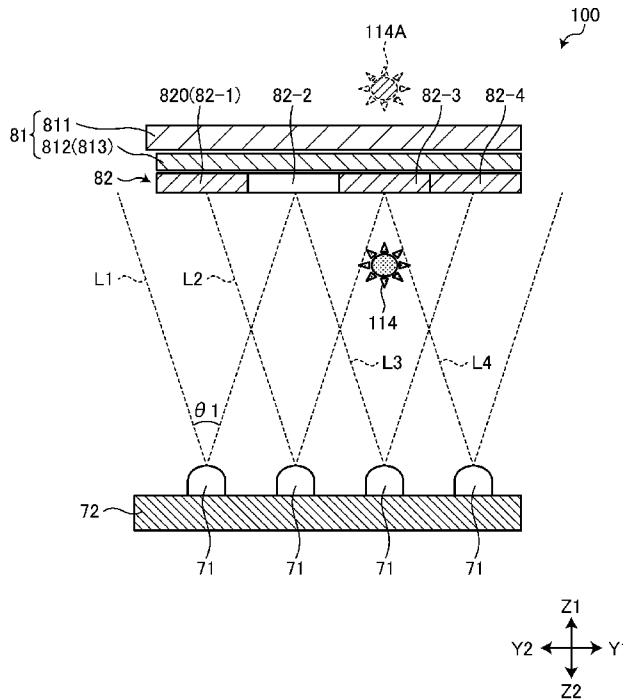
(10) 国際公開番号

WO 2025/009272 A1

- (51) 国際特許分類:
G01N 21/27 (2006.01)
- (21) 国際出願番号: PCT/JP2024/018076
- (22) 国際出願日: 2024年5月16日(16.05.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-109576 2023年7月3日(03.07.2023) JP
- (71) 出願人:株式会社ジャパンディスプレイ(JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).
- (72) 発明者: 浅倉 慎弥 (ASAKURA, Shinya); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
- (74) 代理人: 弁理士法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎ノ門ダイビルイースト Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,

(54) Title: DETECTION DEVICE

(54) 発明の名称: 検出装置



(57) Abstract: The present invention provides a detection device comprising: a light source device including a plurality of light-emitting elements; a light-transmissive mounting substrate on which an object to be detected is mounted; an electronic shutter having divided regions that are plurally divided; and an optical sensor including a plurality of detection regions disposed in a planar arrangement. The detection regions include light-detecting elements. Each of the plurality of light-emitting elements, each of the plurality of divided regions of the electronic shutter, and each of the plurality of



WO 2025/009272 A1

LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))
-

detection regions overlap one another when viewed from the Z direction.

(57) 要約：検出装置は、複数の発光素子を含む光源装置と、被検出体を搭載する透光性の搭載基板と、複数の分割される分割領域を有する電子シャッターと、面状に配置された複数の検出領域を含む光学センサーと、を備える。検出領域は、光検出素子を含む。複数の発光素子のそれぞれと、電子シャッターの複数の分割領域のそれぞれと、複数の検出領域のそれぞれとが、Z方向から見て重なる。

明 細 書

発明の名称： 検出装置

技術分野

[0001] 本発明は、検出装置に関する。

背景技術

[0002] 特許文献1には、フォトセンサ（光検出素子）を有する光学センサと、フォトセンサの撮像面の上部に載置された培養容器と、培養容器の上方に配置された発光素子と、を含むバイオセンサについて開示されている。特許文献1のバイオセンサでは、発光素子から照射された光は、培養容器内の培地および複数の被検出体（微生物）を透過してフォトセンサに入射される。

先行技術文献

特許文献

[0003] 特許文献1：特開2018-033430号公報

発明の概要

発明が解決しようとする課題

[0004] このような検出装置において、発光素子を複数配置した場合には、1つの被検出体に対して、複数の前記発光素子からそれぞれ異なる方向の光が照射され、光学センサで撮像される画像にボケが生じる可能性がある。

[0005] 本発明は、検出精度を向上させることが可能な検出装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様の検出装置は、面状に配置された複数の発光素子を含む光源装置と、前記光源装置に対して第1方向の一方側に重なって配置され、且つ、被検出体を搭載する透光性の搭載基板と、前記搭載基板に対して前記第1方向の一方側に重なって配置され、且つ、面状に配置された複数の分割領域を有する電子シャッターと、前記電子シャッターに対して前記第1方向の一方側に重なって配置され、且つ、面状に配置された複数の検出領域を含む

光学センサと、を備え、1つの前記検出領域は、1つ以上の光検出素子を含み、前記電子シャッターにおける前記複数の分割領域は、1つの分割領域ごとに透光と非透光とを切り替え可能であり、前記複数の発光素子は、1つの発光素子ごとに点灯と非点灯とを切り替え可能であり、前記複数の発光素子のそれぞれと、前記電子シャッターの前記複数の分割領域のそれぞれと、前記複数の検出領域のそれぞれとが、前記第1方向から見て重なる。

図面の簡単な説明

- [0007] [図1]図1は、実施形態に係る検出装置を模式的に示す斜視図である。
- [図2]図2は、図1から天板を取り外した状態を示す斜視図である。
- [図3]図3は、実施形態に係る検出装置の模式図である。
- [図4]図4は、電子シャッターとして機能する調光パネル（液晶パネル）の模式図である。
- [図5]図5は、検出装置の構成例を示すブロック図である。
- [図6]図6は、発光素子から出射される出射光の投影領域を示す模式図である。
- [図7]図7は、実施形態に係る検出装置の模式図である。
- [図8]図8は、実施形態に係る光源装置を平面視した模式図である。
- [図9]図9は、実施形態に係る電子シャッターを平面視した模式図である。
- [図10]図10は、実施形態に係る光学センサを平面視した模式図である。
- [図11]図11は、実施形態に係る検出装置の検出動作例を示すフローチャートである。
- [図12]図12は、発光素子が点灯する順番を示す模式図である。
- [図13]図13は、電子シャッターが開く順番を示す模式図である。
- [図14]図14は、検出装置の光検出素子が検出を行う順番を示す模式図である。

発明を実施するための形態

- [0008] 本発明を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本開示が限定されるもの

ではない。また、以下に記載した構成要素には、当業者が容易に想定できるもの、実質的に同一のものが含まれる。さらに、以下に記載した構成要素は適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、本開示の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本開示の範囲に含有されるものである。

[0009] また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本開示の解釈を限定するものではない。また、本開示と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0010] そして、図面におけるXYZ座標は、Z方向（第1方向）が上下方向、X方向（第2方向）が左右方向、および、Y方向（第3方向）が前後方向である。X方向は、Y方向およびZ方向に交差（直交）し、Y方向は、X方向およびZ方向に交差（直交）し、Z方向は、X方向およびY方向に交差（直交）する。Z1側は第1方向の一方側、Z2側は第1方向の他方側である。なお、平面視とは、Z方向（第1方向）から見た状態を示す。

[0011] 図1は、実施形態に係る検出装置を模式的に示す斜視図である。図2は、図1から天板を取り外した状態を示す斜視図である。

[0012] 図1および図2に示すように、検出装置100は、例えば、略箱型形状を有する。検出装置100は、筐体3と保持部材4とを備える。筐体3は、天板31および側板32、33を有する。保持部材4は、プレート41およびベースプレート42を有する。プレート41の上には、容器110が載置される。ベースプレート42における四隅には、前側保持部42cおよび後側保持部42dが設けられる。前側保持部42cおよび後側保持部42dは、バネ5によって上側（Z1側）に付勢される。プレート41には、容器110が載置されるため、プレート41および容器110がバネ5によって上側（Z1側）に付勢される。

[0013] 図3は、実施形態に係る検出装置の模式図である。図3に示すように、検

出装置100は、光源装置7と、容器110と、電子シャッター82と、光学センサ81と、バネ5と、を備える。

[0014] 光源装置7は、光源基板72と、複数の発光素子71と、を含む。発光素子71は、例えば発光ダイオード（LED: Light Emitting Diode）である。このように、光源装置7は、面状に配置された複数の発光素子71を含む。

[0015] 容器110は、搭載基板111と、カバー部材112と、を備える。容器110は、例えばシャーレである。容器110は、透光性を有する。搭載基板111は、光源装置7に対してZ1側に重なって配置され、且つ、被検出体114を搭載する透光性の基板である。

[0016] 本実施形態においては、通常の容器に対して上下が逆に配置される。即ち、通常の容器は、搭載基板が下側でカバー部材が上側に配置される。これに対して、本実施形態に係る容器110は、搭載基板111が上側でカバー部材112が下側に配置されており、当該上下逆転した容器110の上側（Z1側）に光学センサ81および電子シャッター82が設けられ、下側（Z2側）に光源装置7が設けられる。搭載基板111の下側には、培地113が設けられ、培地113上（培地113の下側の面）に被検出体114が塗布される。被検出体114は、例えば細菌等の微生物、又は微生物を含む試料であって、時間の経過に伴って培地113上にコロニーを形成するものである。被検出体114は、細菌に限定されず、細胞等の他の微小対象物であってもよい。

[0017] 光学センサ81は、アレイ基板811と、センサ画素812（光検出素子813、フォトダイオード）と、を有する。光学センサ81は、電子シャッター82に対してZ1側に重なって配置される。センサ画素812は、アレイ基板811におけるZ2側の面に複数設けられる。電子シャッター82については、後述する。

[0018] 発光素子71から出射された光Lは、カバー部材112、培地113、搭載基板111および、電子シャッター82のうち透光状態（開いた状態）と

なった分割領域を透過して、光学センサ81に向けて照射される。被検出体114と重なる領域と、被検出体114と重ならない領域とで、光学センサ81の光検出素子813（フォトダイオード）に照射される光量が異なる。これにより、光学センサ81は、被検出体114を撮像できる。このように、検出装置100は、光源装置7と光学センサ81の間に、容器110に収容される被検出体114を配置し、被検出体114を光学センサ81により撮像することで被検出体114の変化をモニタリングする装置である。

[0019] 図4は、電子シャッターとして機能する調光パネル（液晶パネル）の模式図である。本実施形態において、調光パネル82Aは、電子シャッター82として機能する。また、実施形態において、調光パネル82Aは、液晶パネル82Bである。即ち、本実施形態に係る電子シャッター82は、液晶パネル82Bである。電子シャッター82は、電極に印加する電圧のオンオフによって液晶分子のねじれ状態を制御することにより、液晶層LC2から出射する側の偏光板で光を透過または遮断させることができる。なお、図4では、X方向に分割された3つの分割領域820が示されている。

[0020] 調光パネル82Aは、第1基板280aと、第2基板280bと、液晶層LC2と、を備える。具体的には、第2基板280bは、第1基板280aに対してZ1側に間隔をおいて配置され、第2基板280bと第1基板280aとの間には、液晶層LC2が設けられる。

[0021] 第1基板280aは、第1偏向板289aと、第1透明基板283と、絶縁層287aと、絶縁層287bと、絶縁層287cと、第1電極281と、第1配向膜290aと、を備える。具体的には、Z2側からZ1側に向かって、第1偏向板289a、第1透明基板283、絶縁層287a、絶縁層287b、絶縁層287c、第1電極281および第1配向膜290aの順に積層される。

[0022] 第2基板280bは、第2偏向板289bと、第2透明基板288と、第2電極282と、第2配向膜290bと、を備える。具体的には、Z1側からZ2側に向かって、第2偏向板289b、第2透明基板288、第2電極

282および第2配向膜290bの順に積層される。

[0023] 第1偏向板289aおよび第2偏向板289bは、入射された光のうち、予め定められた方向に振動する成分の光を透過し、その方向以外に振動する成分の光を遮断する偏光板である。

[0024] 第1透明基板283および第2透明基板288は、例えばガラス基板である。第1電極281および第2電極282は、例えば酸化インジウムスズ（ITO: Indium Tin Oxide）等を用いた透光性を有する電極である。第1配向膜290aおよび第2配向膜290bは、例えばポリイミド（PI）からなる。なお、配向膜は、ある程度広い面積にわたって液晶分子が一方向にそろって並んでいることを必要とされる場合に、液晶分子の配向を制御するために設けられる。

[0025] また、調光パネル82Aは、例えばTFTにより構成されたスイッチSWを有する。スイッチSWは、第1基板280aの第1透明基板283に実装されたチャンネル284、ソース285a、ドレイン285b及びゲート285cを有する。ソース285aには、ローカルディミング信号に基づいた電位が与えられる。ドレイン285bは、配線286と電気的に接続されている。スイッチSWは、ゲート285cに対する信号の有無に応じて、ドレイン電流を第1電極281に流すか否かを切り替える。なお、それぞれの分割領域820ごとに、第1電極281と第2電極282と1つのスイッチSWとが配置される。

[0026] 図5は、検出装置の構成例を示すブロック図である。図5に示すように、検出装置100は、光学センサ81、電子シャッター82および光源装置7を制御するホストIC75を有する。光学センサ81は、アレイ基板811と、アレイ基板811に形成された複数のセンサ画素812（光検出素子813、フォトダイオード）と、ゲート線駆動回路814A、814Bと、信号線駆動回路16Aと、検出制御回路816と、を有する。

[0027] アレイ基板811は、基板21を基体として形成される。また、複数のセンサ画素812は、それぞれ光検出素子813、複数のトランジスタ、各種

配線を有して構成される。

- [0028] アレイ基板 811 は、検出領域 AA と、周辺領域 GA とを有する。検出領域 AA は、複数のセンサ画素 812（複数の光検出素子 813）が設けられた領域である。周辺領域 GA は、検出領域 AA の外周と、アレイ基板 811 の外縁部との間の領域であり、複数のセンサ画素 812 が設けられない領域である。ゲート線駆動回路 814 A、814 B、信号線駆動回路 815 A 及び検出制御回路 816 は、周辺領域 GA に設けられる。
- [0029] 複数のセンサ画素 812 は、それぞれ、センサ素子として光検出素子（フォトダイオード）813 を有する光センサである。光検出素子 813 は、それぞれに照射される光に応じた電気信号を出力する。
- [0030] 検出制御回路 816 は、ゲート線駆動回路 814 A、814 B 及び信号線駆動回路 815 A にそれぞれ制御信号 S a、S b、S c を供給し、これらの動作を制御する回路である。検出制御回路 816 は、複数の光検出素子 813 からの検出信号 V d e t の信号処理を行う信号処理回路を備える。
- [0031] 検出制御回路 816 は、複数の光検出素子 813 からの検出信号 V d e t の信号処理を行い、検出信号 V d e t に基づくセンサ値 S o をホスト IC 75 に出力する。これにより、検出装置 100 は、被検出体 114 に関する情報を検出する。
- [0032] 電子シャッター 82 は、複数の分割領域 820 と、第 2 の発光素子制御回路 822 と、を有する。分割領域 820 のそれぞれは、複数（例えば 4 つ）の光検出素子 813 と重なって配置される。第 2 の発光素子制御回路 822 は、分割領域 820 のそれぞれに制御信号 S g を供給し、これらの動作を制御する回路である。
- [0033] 光源装置 7 は、光源基板 72 と、光源基板 72 に形成された複数の発光素子 71 と、ゲート線駆動回路 814 C、814 D と、信号線駆動回路 815 B と、第 1 の発光素子制御回路 74 と、を有する。
- [0034] 複数の発光素子 71 は、光源基板 72 の検出領域 AA と重なる領域にマトリクス状に配列される。光源基板 72 は、発光素子 71 ごとにオン（点灯状

態)と、オフ(非点灯状態)とを切り替えて駆動する駆動回路基板である。複数の発光素子71のそれぞれは、電子シャッター82の分割領域820のそれぞれと重なって配置される。

[0035] 第1の発光素子制御回路74は、ゲート線駆動回路814C、814D、信号線駆動回路815Bにそれぞれ制御信号Sd、Se、Sfを供給し、これらの動作を制御する回路である。

[0036] ホストIC75は、光学センサ81側の制御回路として、センサ値記憶回路751と、センサ値演算回路752と、光量設定回路753と、目標値記憶回路759と、を有する。センサ値記憶回路751は、光学センサ81の検出制御回路816から出力されたセンサ値Soを記憶する。センサ値演算回路752は、光検出素子813のセンサ値Soについて所定の演算処理を行う。

[0037] 光量設定回路753は、光量設定モードにおいて、複数の光検出素子813で検出されたセンサ値Soと、目標値記憶回路759から取得したあらかじめ設定された目標センサ値So-tとを比較して、複数の発光素子71の検出用の光量を設定する。目標値記憶回路759は、あらかじめ設定された目標センサ値So-tを記憶する。

[0038] ホストIC75は、光源装置7側の制御回路として、点灯パターン生成回路754及び点灯パターン記憶回路755と、を有する。点灯パターン記憶回路755は、光量設定モードでの複数の発光素子71の各々の光量の情報を記憶する。

[0039] 点灯パターン生成回路754は、点灯パターン記憶回路755の光量の情報の情報に基づいて、各種制御信号を生成する。

[0040] ホストIC75は、画像生成回路756および記憶回路757を有する。画像生成回路756は、検出モードにおいて、複数の光検出素子813から出力されたセンサ値Soに基づいて、被検出体114の画像を生成する。記憶回路757は、画像生成回路756で生成した画像データを記憶する。ホストIC75は、ホストPC758に接続され、ホストPC758に画像デ

一夕を転送する。

[0041] 図6は、発光素子から出射される出射光の投影領域を示す模式図である。図7は、実施形態に係る検出装置の模式図である。図8は、実施形態に係る光源装置を平面視した模式図である。図9は、実施形態に係る電子シャッターを平面視した模式図である。図10は、実施形態に係る光学センサを平面視した模式図である。

[0042] 図6に示すように、本実施形態に係る発光素子71は、合計で16個設けられる。16個の発光素子71は、X方向およびY方向に等間隔に行列状（マトリックス状）に配置される。これらの16個の発光素子71について、X方向に隣接する発光素子71同士の距離は、距離dであり、Y方向に隣接する発光素子71同士の距離も、距離dである。

[0043] また、図7に示すように、1つの発光素子71から出射される出射光は、上側（Z1側）に向かうに従って放射状に広がるため、図6に示すように、電子シャッター82がない状態で光学センサ81に投影される光の投影領域1Aは、発光素子71を中心とする半径rの円になる。X方向またはY方向で隣接する投影領域1A同士は、ハッチングで示す重複部分Pを有する。この重複部分Pによって、被検出体114を撮像した画像がぼやけたりかすんだりしてしまう。

[0044] 図8に示すように、本実施形態に係る発光素子71は、合計で16個設けられる。発光素子71のそれぞれは、1つずつ点灯する。即ち、例えば、1つの発光素子71-1が点灯する単位期間において、発光素子71-1以外の発光素子71は非点灯状態となる。換言すると、複数の発光素子71は、1つの発光素子71ごとに点灯と非点灯とを切り替え可能である。

[0045] 16個の発光素子71は、前述のように、X方向およびY方向に等間隔に行列状（マトリックス状）に配置される。具体的には、X方向に沿う行が4行配置され、Y方向に沿う列が4列配置される。行については、例えば、第1行は、最もY2側に位置する。第1行においては、X2側からX1側に向けて4つの発光素子71が等間隔に並ぶ。具体的には、X2側からX1側に

向けて発光素子 71-1、発光素子 71-2、発光素子 71-3 および発光素子 71-4 が並ぶ。第 2 行は、X 2 側から X 1 側に向けて 4 つの発光素子 71 が等間隔に並ぶ。具体的には、X 2 側から X 1 側に向けて発光素子 71-5、発光素子 71-6、発光素子 71-7 および発光素子 71-8 が並ぶ。第 3 行は、X 2 側から X 1 側に向けて 4 つの発光素子 71 が等間隔に並ぶ。具体的には、X 2 側から X 1 側に向けて発光素子 71-9、発光素子 71-10、発光素子 71-11 および発光素子 71-12 が並ぶ。第 4 行は、X 2 側から X 1 側に向けて 4 つの発光素子 71 が等間隔に並ぶ。具体的には、X 2 側から X 1 側に向けて発光素子 71-13、発光素子 71-14、発光素子 71-15 および発光素子 71-16 が並ぶ。

[0046] なお、列については、例えば、第 1 列は、最も X 2 側に位置する。第 1 列においては、Y 2 側から Y 1 側に向けて 4 つの発光素子 71 が等間隔に並ぶ。なお、同様に、第 2 列、第 3 列および第 4 列においては、Y 2 側から Y 1 側に向けて 4 つの発光素子 71 が等間隔に並ぶ。

[0047] また、図 9 に示すように、本実施形態に係る電子シャッター 82 は、Z 方向から見た平面視において合計で 16 個に分割されている。即ち、電子シャッター 82 は、X 方向および Y 方向に分割される 16 個の分割領域 820 を有する。

[0048] 分割領域 820 のそれぞれは、1 つずつ透光状態となる。換言すると、1 つの点灯する発光素子 71 に対して Z 方向から見て重なる 1 つの分割領域 820 が透光状態になり、当該 1 つの分割領域 820 以外の分割領域 820 が非透光状態になる。即ち、電子シャッター 82 における複数の分割領域 820 は、1 つの分割領域 820 ごとに透光と非透光とを切り替え可能である。1 つの分割領域 820 が透光状態となる期間において、その他の分割領域 820 は閉じた状態となる。換言すると、1 つの分割領域 820 が透光状態となる期間とその他の分割領域 820 が透光状態となる期間とは異なる。

[0049] X 方向または Y 方向に隣接するそれぞれの分割領域 820 同士は、隙間なくまたは僅かな隙間をおいて配置される。全ての分割領域 820 のそれぞれ

は、Z方向から見て正方形の形状を有する。分割領域820は、Z方向から見て、X方向およびY方向に等間隔に行列状（マトリックス状）に配置される。16個の分割領域820は、X方向およびY方向に格子状に等間隔に配置される。具体的には、発光素子の配列と同様に、X方向に沿う行が4行配置され、Y方向に沿う列が4列配置される。行については、例えば、第1行は、最もY2側に位置する。第1行においては、X2側からX1側に向けて4つの分割領域820が等間隔に並ぶ。具体的には、X2側からX1側に向けて分割領域82-1、分割領域82-2、分割領域82-3および分割領域82-4が並ぶ。第2行は、X2側からX1側に向けて4つの分割領域820が等間隔に並ぶ。具体的には、X2側からX1側に向けて分割領域82-5、分割領域82-6、分割領域82-7および分割領域82-8が並ぶ。第3行は、X2側からX1側に向けて4つの分割領域820が等間隔に並ぶ。具体的には、X2側からX1側に向けて分割領域82-9、分割領域82-10、分割領域82-11および分割領域82-12が並ぶ。第4行は、X2側からX1側に向けて4つの分割領域820が等間隔に並ぶ。具体的には、X2側からX1側に向けて分割領域82-13、分割領域82-14、分割領域82-15および分割領域82-16が並ぶ。

[0050] なお、列については、例えば、第1列は、最もX2側に位置する。第1列においては、Y2側からY1側に向けて4つの分割領域820が等間隔に並ぶ。なお、同様に、第2列、第3列および第4列においては、Y2側からY1側に向けて4つの分割領域820が等間隔に並ぶ。

[0051] なお、本発明では、分割領域820は、平面視で正方形に限定されない。よって、分割領域820は、例えば、平面視で正三角形の形状にしてもよく、五角形以上の多角形にしてもよい。

[0052] 図10に示すように、光学センサ81は、複数の検出領域810を備える。1つの検出領域810は、1つ以上の光検出素子813（フォトダイオード）を含む。本実施形態では、1つの検出領域810は、4つの光検出素子813を含むが、本発明は、これに限定されず、3つ以下または5つ以上で

あってもよい。検出領域 810 は、電子シャッター 82 の分割領域 820 と対応して配置される。具体的には、検出領域 810 の輪郭は、電子シャッター 82 の分割領域 820 の輪郭と重なる。従って、Z 方向から見て、4 つの光検出素子 813 が 1 つの電子シャッターの分割領域 820 に重なって配置される。

[0053] 検出領域 810 は、Z 方向から見て、X 方向および Y 方向に等間隔に行列状（マトリックス状）に配置される。16 個の検出領域 810 は、X 方向および Y 方向に格子状に等間隔に配置される。具体的には、発光素子 71 および電子シャッター 82 の分割領域 820 の配列と同様に、X 方向に沿う行が 4 行配置され、Y 方向に沿う列が 4 列配置される。行については、例えば、第 1 行は、最も Y 2 側に位置する。第 1 行においては、X 2 側から X 1 側に向けて 4 つの検出領域 810 が等間隔に並び、第 2 行は、X 2 側から X 1 側に向けて 4 つの検出領域 810 が等間隔に並び、第 3 行は、X 2 側から X 1 側に向けて 4 つの検出領域 810 が等間隔に並び、第 4 行は、X 2 側から X 1 側に向けて 4 つの検出領域 810 が等間隔に並ぶ。

[0054] ここで、図 5 に戻って説明すると、発光素子 71 は電子シャッター 82 の分割領域 820 に対して Z 方向から見て重なる。電子シャッター 82 の分割領域 820 は、光検出素子 813 に対して Z 方向から見て重なる。従って、複数の発光素子 71 のそれぞれと、電子シャッター 82 の複数の分割領域 820 のそれぞれと、複数の検出領域 810 のそれぞれとが、Z 方向から見て重なる。なお、本実施形態では、電子シャッター 82 の 1 つの分割領域 820 に重なる発光素子 71 は、2 つ以上であってもよい。例えば、発光素子 71 は、発光ダイオード（LED : Light Emitting Diode）で構成される。

[0055] なお、図 7 においても、Z 方向から見て、分割領域 82-1 は発光素子 71 と重なり、分割領域 82-2 は発光素子 71 と重なり、分割領域 82-3 は発光素子 71 と重なり、分割領域 82-4 は発光素子 71 と重なる。また、発光素子 71 から出射する光 L1 は、分割領域 82-1 の全域と分割領域 82-2 の一部に照射される。また、同様に、光 L2 は、分割領域 82-2

の全域と分割領域 82-1 の一部および分割領域 82-3 の一部に照射される。光 L3 は、分割領域 82-3 の全域と分割領域 82-2 の一部および分割領域 82-4 の一部に照射される。光 L4 は、分割領域 82-4 の全域と分割領域 82-3 の一部および分割領域 82-1 の一部に照射される。なお、発光素子 71 から出射する光の照射角度は角度 $\theta 1$ であり、114A は被検出体の撮像イメージである。

[0056] 次に、検出装置の検出動作例について説明する。図 11 は、実施形態に係る検出装置の検出動作例を示すフローチャートである。

[0057] まず、点灯パターン生成回路 754（図 5 参照）が、全ての発光素子 71 を非点灯状態とし電子シャッター 82 の全ての分割領域 820 を OFF（閉じ状態）にする（ステップ S101）。これにより、図 8 に示す 16 個全部の発光素子 71 が非点灯状態となり、図 9 に示す 16 個全部の分割領域 820 が OFF 状態となる。

[0058] 次に、ホスト IC 75（図 5 参照）が、発光素子 71 の番号 n を $n=1$ に設定する（ステップ S102）。

[0059] そして、点灯パターン生成回路 754 が、番号 n に対応する発光素子 71 を点灯状態とする（ステップ S103）。具体的には、図 8 に示す発光素子 71-1 を点灯状態とする。

[0060] 次に、ステップ S103 の発光素子 71-1 の点灯と同期させて、点灯パターン生成回路 754 が、番号 n に対応する電子シャッター 82 の分割領域 820 を ON（開いた状態）にする（ステップ S104）。具体的には、図 9 に示す分割領域 82-1 を ON 状態とする。

[0061] そして、画像生成回路 756（図 5 参照）が、番号 n に対応する分割画像データを生成し、記憶回路 757 に記憶させる（ステップ S105）。これにより、図 9 に示す分割領域 82-1 に対応する分割画像データが生成および記憶される。

[0062] 点灯パターン生成回路 754 が、番号 n に対応する発光素子を非点灯状態とする（ステップ S106）。具体的には、図 8 に示す発光素子 71-1 を

非点灯状態とする。

- [0063] また、ステップS 1 0 6の発光素子7 1 - 1の非点灯と同期させて、点灯パターン生成回路7 5 4が、番号nに対応する電子シャッター8 2の分割領域8 2 0をOFF（閉じた状態）にする（ステップS 1 0 7）。具体的には、図9に示す分割領域8 2 - 1をOFF状態とする。
- [0064] ホストIC 7 5は、番号nが最終値か否かを判断し（ステップS 1 0 8）、番号nが最終値でないと判断した場合（ステップS 1 0 8, No）は、ホストICが、発光素子の番号nを $n = n + 1$ に更新する（ステップS 1 0 9）。例えば、 $n = 1$ から $n = 2$ に更新して、ステップS 1 0 3、1 0 4に戻る。
- [0065] そして、ステップS 1 0 3、1 0 4からステップS 1 0 6、1 0 7までの処理を行い、再度、番号nが最終値か否かを判断（ステップS 1 0 8）して、番号nが最終値になるまで当該処理を繰り返す。
- [0066] ここで、図1 2、図1 3および図1 4を参照して発光素子7 1の点灯順番、電子シャッター8 2の分割領域8 2 0が透光状態となる順番、光学センサ8 1の検出領域8 1 0に含まれる光検出素子8 1 3の検出の順番を具体的に説明する。
- [0067] 図1 2に示すように、発光素子7 1については第1行の発光素子7 1をX 1側に向けて1つずつ点灯していき、図1 3に示すように、電子シャッター8 2の分割領域8 2 0については第1行の分割領域8 2 0をX 1側に向けて1つずつ透光状態となり、図1 4に示すように、光検出素子8 1 3については第1行の検出領域8 1 0の検出が1つの検出領域8 1 0ごとに順に行われる。
- [0068] 例えば、図1 2に示す発光素子7 1 - 1が点ハッチングで示すように点灯すると、図1 3に示す電子シャッター8 2の分割領域8 2 - 1が透光状態となり、図1 4に示す第1行第1列の検出領域8 1 0に含まれる4つの光検出素子8 1 3によって検出が行われる。次に、X 1側に1つずれた位置の発光素子7 1 - 2が点灯し、分割領域8 2 - 2が透光状態となり、分割領域8 2

− 2 に重なる 1 つの検出領域 8 1 0 によって検出が行われる。以下、当該点灯や検出を第 1 行において 1 つずつ行ったのち、第 2 行に移る。具体的には、第 2 行第 1 列の発光素子 7 1 − 5 が点灯し、分割領域 8 2 − 5 が透光状態となり、分割領域 8 2 − 5 に重なる 1 つの検出領域 8 1 0 によって検出が行われる。その後も X 1 側に 1 つずつずれた検出領域 8 1 0 によって検出が行われ、第 2 行が完了すると、第 3 行から第 4 行にかけて同様の検出が繰り返し行われ、第 4 行第 4 列に位置する検出領域 8 1 0 による検出が最終の検出となる。

[0069] ここで、図 1 1 のフローチャートに戻ると、ホスト I C 7 5 は、番号 n が最終値であることを判断すると（ステップ S 1 0 8, Y e s）、画像生成回路 7 5 6 が、全ての分割画像データを合成して合成画像データを生成する（ステップ S 1 1 0）。これにより、図 1 4 に示す全ての領域での合成画像データが生成される。そして、画像生成回路 7 5 6 が、合成画像データをホスト P C 7 5 8 へ転送する（ステップ S 1 1 1）。

[0070] 以上説明したように、検出装置 1 0 0 は、光源装置 7 と、透光性の搭載基板 1 1 1 と、複数の分割領域 8 2 0 を有する電子シャッター 8 2 と、複数の検出領域 8 1 0 を含む光学センサ 8 1 と、を備える。1 つの検出領域 8 1 0 は、1 つ以上の光検出素子 8 1 3 を含む。電子シャッター 8 2 における複数の分割領域 8 2 0 は、1 つの分割領域 8 2 0 ごとに透光と非透光とを切り替え可能であり、複数の発光素子 7 1 は、1 つの発光素子 7 1 ごとに点灯と非点灯とを切り替え可能である。複数の発光素子 7 1 のそれぞれと、電子シャッター 8 2 の複数の分割領域 8 2 0 のそれぞれと、複数の検出領域 8 1 0 のそれぞれとが、Z 方向から見て重なる。

[0071] 前述のように、発光素子 7 1 を複数配置した場合には、1 つの被検出体 1 1 4 に対して、複数の発光素子 7 1 からそれぞれ異なる方向の光が照射され、光学センサ 8 1 で撮像される画像にボケが生じる可能性がある。

[0072] これに対して本実施形態では、複数の発光素子 7 1 のそれぞれと、電子シャッター 8 2 の複数の分割領域 8 2 0 のそれぞれと、光学センサ 8 1 にお

る複数の検出領域 810 のそれぞれとが、Z 方向から見て重なる。従って、1 つの発光素子 71 を点灯させ、当該 1 つの発光素子 71 と重なって配置される、電子シャッター 82 の分割領域 820 を透光状態とすることにより、透光状態の分割領域 820 と重なって配置される光学センサ 81 の検出領域 810 に対して複数の光が入射することが抑制される。これにより、光学センサ 81 で撮像される画像のぼやけを低減することができる。

[0073] 電子シャッター 82 は、液晶パネル 82B である。液晶パネルは広く使用されているため、入手が容易でありコストも安価である。従って、検出装置 100 の製造工数が低下し、コストも低減できる。

[0074] 1 つの発光素子 71 が点灯する単位期間において、当該 1 つの発光素子 71 以外の発光素子 71 が非点灯状態となり、当該 1 つの発光素子 71 と Z 方向から見て重なる 1 つの分割領域 820 が透光状態になり、当該 1 つの分割領域 820 以外の分割領域 820 が非透光状態になる。

[0075] これによれば、1 つの発光素子 71 を点灯させ、当該 1 つの発光素子 71 と重なって配置される、電子シャッター 82 の分割領域 820 のみを透光状態とし、当該 1 つの分割領域 820 以外の分割領域 820 を非透光状態とすることができる。このため、透光状態の分割領域 820 を透過する光 L は、当該 1 つの発光素子 71 から出射する光 L に制限される。これにより、光学センサ 81 で撮像される画像のぼやけをさらに低減することができる。

[0076] 複数の発光素子 71、複数の分割領域 820 及び複数の検出領域 810 は、X 方向と、Y 方向と、に沿って行列状に並ぶ。N が自然数である場合、複数の光検出素子 813 のそれぞれによって、N 行において発光素子 71 の光で X 方向に沿って順に検出がされ、N 行での検出終了後は、N + 1 行において発光素子 71 の光で X 方向に沿って順に検出がされる。

[0077] このように、検出領域 810 の 1 つずつで光 L の検出を順に行うため、全ての検出領域 810 で検出した画像を合成することにより、より検出精度が高い画像を得ることができる。

[0078] なお、本発明は、前述した実施形態に限定されず、種々の態様を含む。例

例えば、前記実施形態では、1つの発光素子71が点灯したときに、この点灯した発光素子71に重なる分割領域820を透光状態とした。しかし、例えば、ある発光素子71（第1発光素子）が点灯する単位期間において、当該発光素子71（第1発光素子）以外の発光素子71も点灯状態とし、これらの点灯状態にある発光素子71に重なる分割領域820（第1の分割領域）を透光状態として、光学センサ81で画像を撮像するようにしてもよい。ただし、所定の光検出素子813に対して、周囲から複数の光Lが入り込むことを避けるため、点灯状態の発光素子71（第1発光素子）に重なる分割領域820（第1の分割領域）の周りの分割領域820（第2の分割領域）を非透光状態とする。

符号の説明

- [0079] 7 光源装置
 - 71 発光素子
 - 81 光学センサ
 - 810 検出領域
 - 813 光検出素子（フォトダイオード）
 - 82 電子シャッター
 - 82A 調光パネル
 - 82B 液晶パネル
 - 820 分割領域
- 100 検出装置
 - 111 搭載基板
 - 114 被検出体
- L 光

請求の範囲

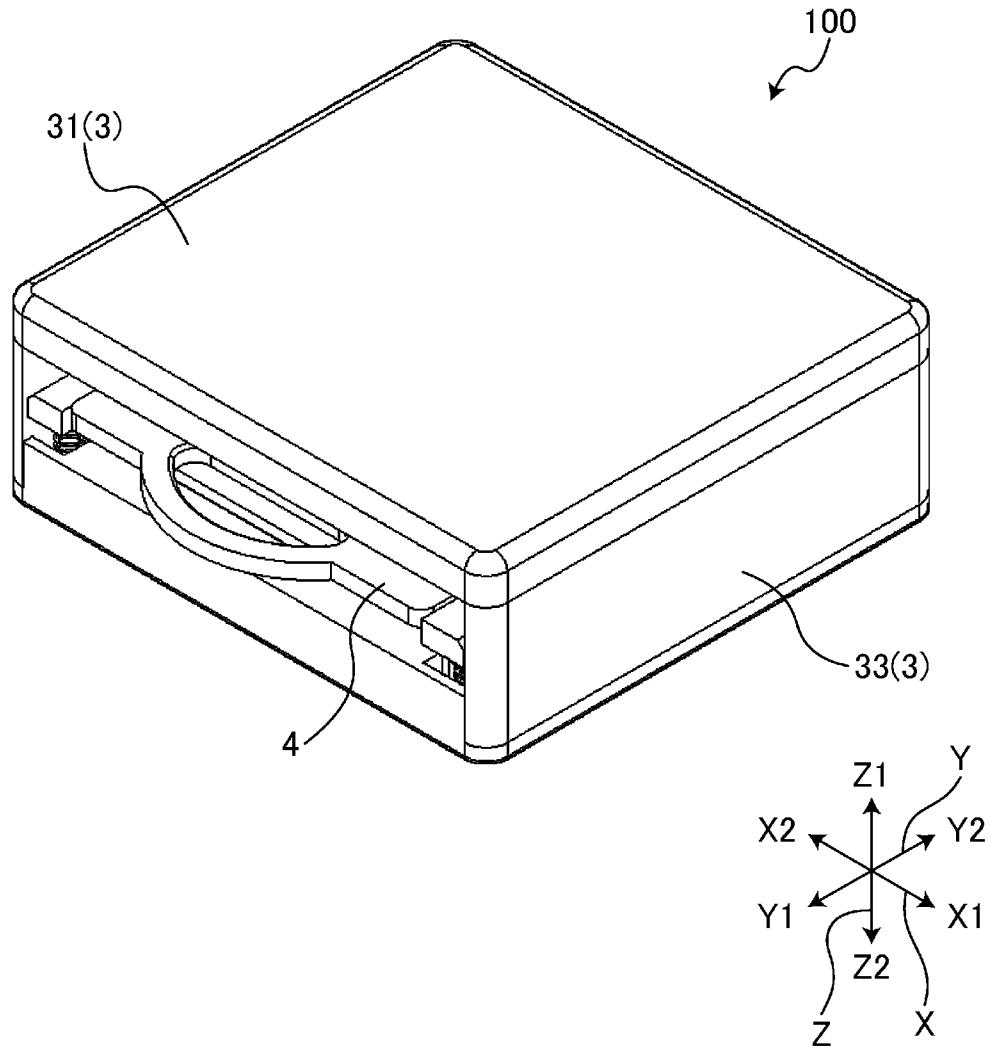
- [請求項1] 面状に配置された複数の発光素子を含む光源装置と、
前記光源装置に対して第1方向の一方側に重なって配置され、且つ、
被検出体を搭載する透光性の搭載基板と、
前記搭載基板に対して前記第1方向の一方側に重なって配置され、
且つ、面状に配置された複数の分割領域を有する電子シャッターと、
前記電子シャッターに対して前記第1方向の一方側に重なって配置
され、且つ、面状に配置された複数の検出領域を含む光学センサと、
を備え、
1つの前記検出領域は、1つ以上の光検出素子を含み、
前記電子シャッターにおける前記複数の分割領域は、1つの分割領
域ごとに透光と非透光とを切り替え可能であり、前記複数の発光素子
は、それぞれ点灯と非点灯とを切り替え可能であり、
前記複数の発光素子のそれぞれと、前記電子シャッターの前記複数
の分割領域のそれぞれと、前記複数の検出領域のそれぞれとが、前記
第1方向から見て重なる、
検出装置。
- [請求項2] 前記電子シャッターは、液晶パネルである、
請求項1に記載の検出装置。
- [請求項3] 前記複数の発光素子のうち、第1の発光素子が点灯する単位期間に
おいて、第1の発光素子が前記第1方向から見て重なる第1の分割領
域以外の周りにある第2の分割領域に重なる発光素子が少なくとも非
点灯状態となり、前記第1の分割領域が透光状態になり、前記第2の
分割領域が非透光状態になる、
請求項1または2に記載の検出装置。
- [請求項4] 前記複数の発光素子、前記複数の分割領域及び前記複数の検出領域
は、前記第1方向に交差する第2方向と、前記第1方向および前記第
2方向に交差する第3方向と、に沿って行列状に並び、

Nが自然数である場合、

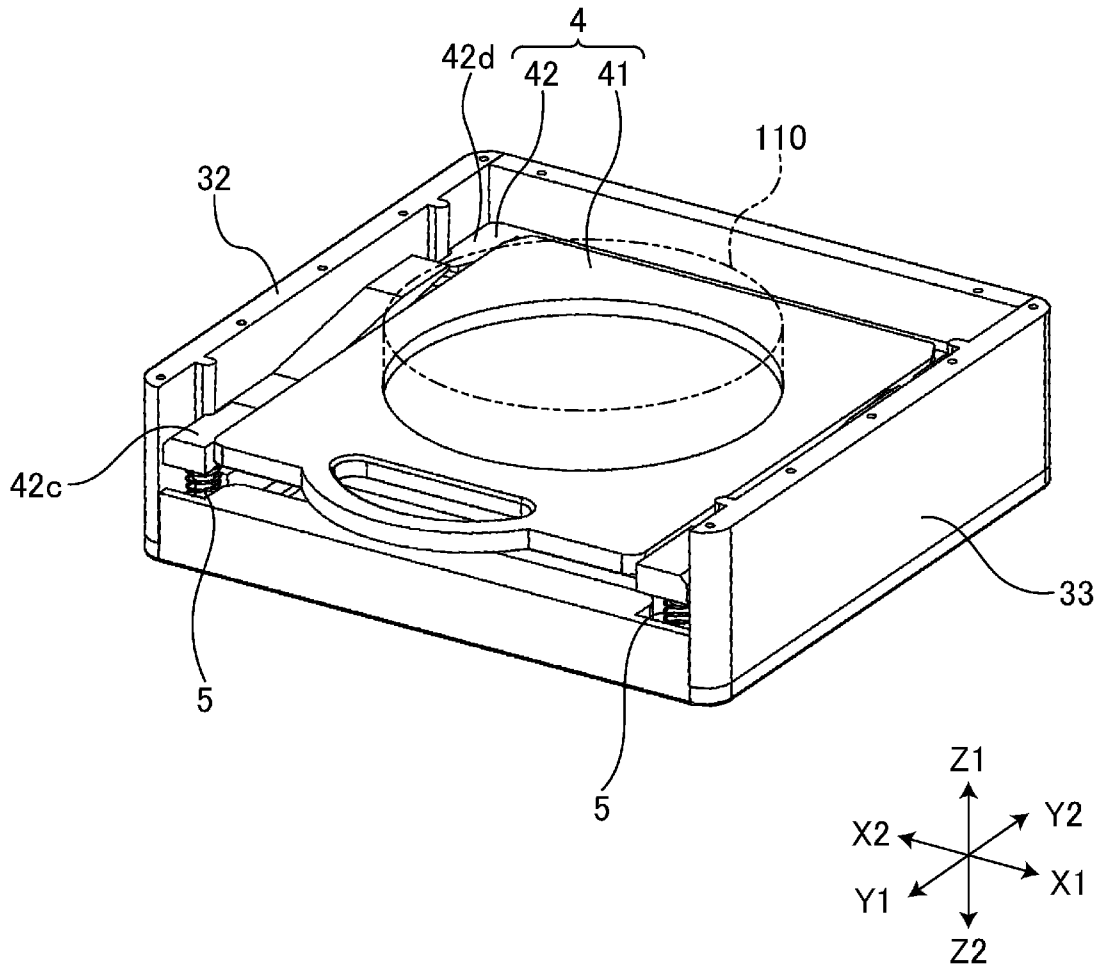
N行に配置された前記光検出素子において、前記複数の発光素子のうちの1つの前記発光素子の光で前記第2方向の一端から他端に沿って順に検出がされ、N行での検出終了後は、N+1行の前記光検出素子において、1つの前記発光素子の前記光で前記第2方向の一端から他端に沿って順に検出がされる、

請求項3に記載の検出装置。

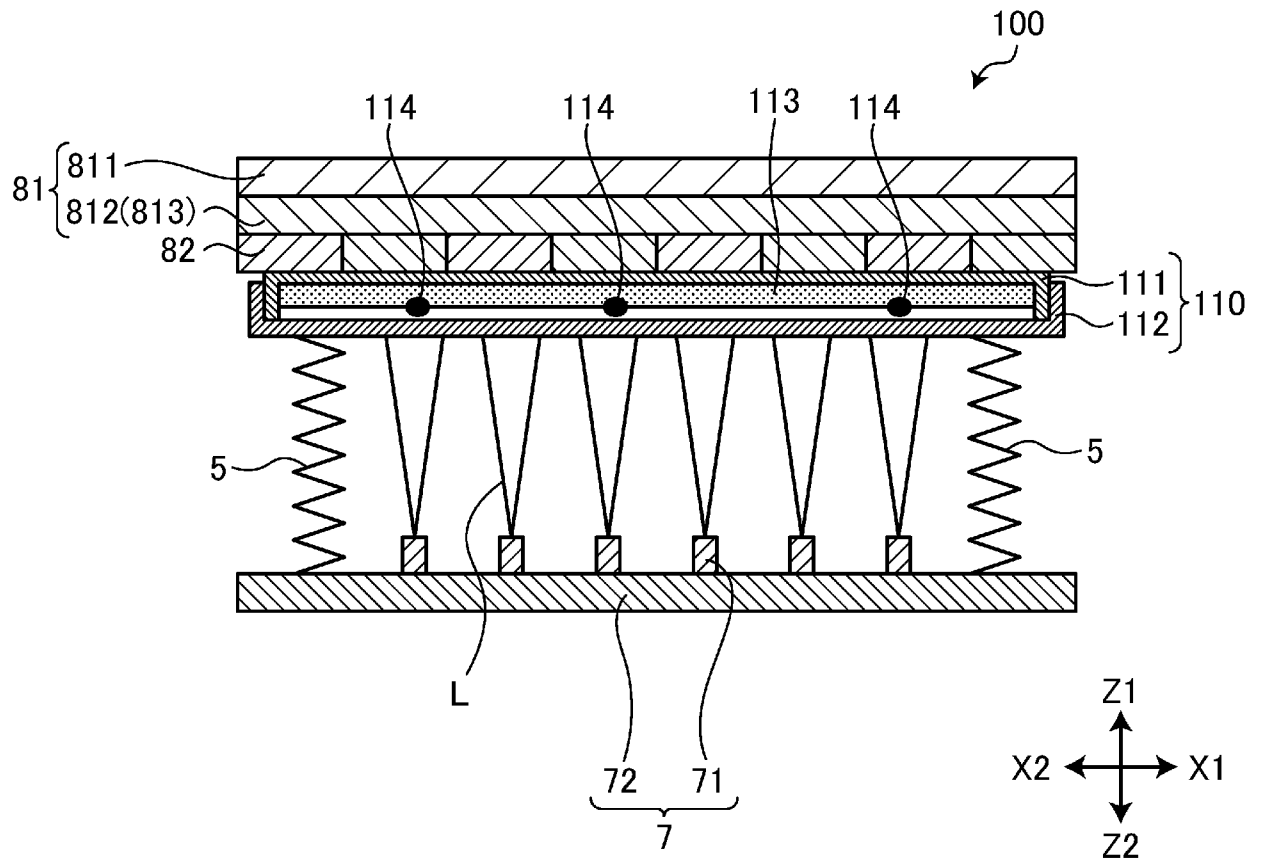
[図1]



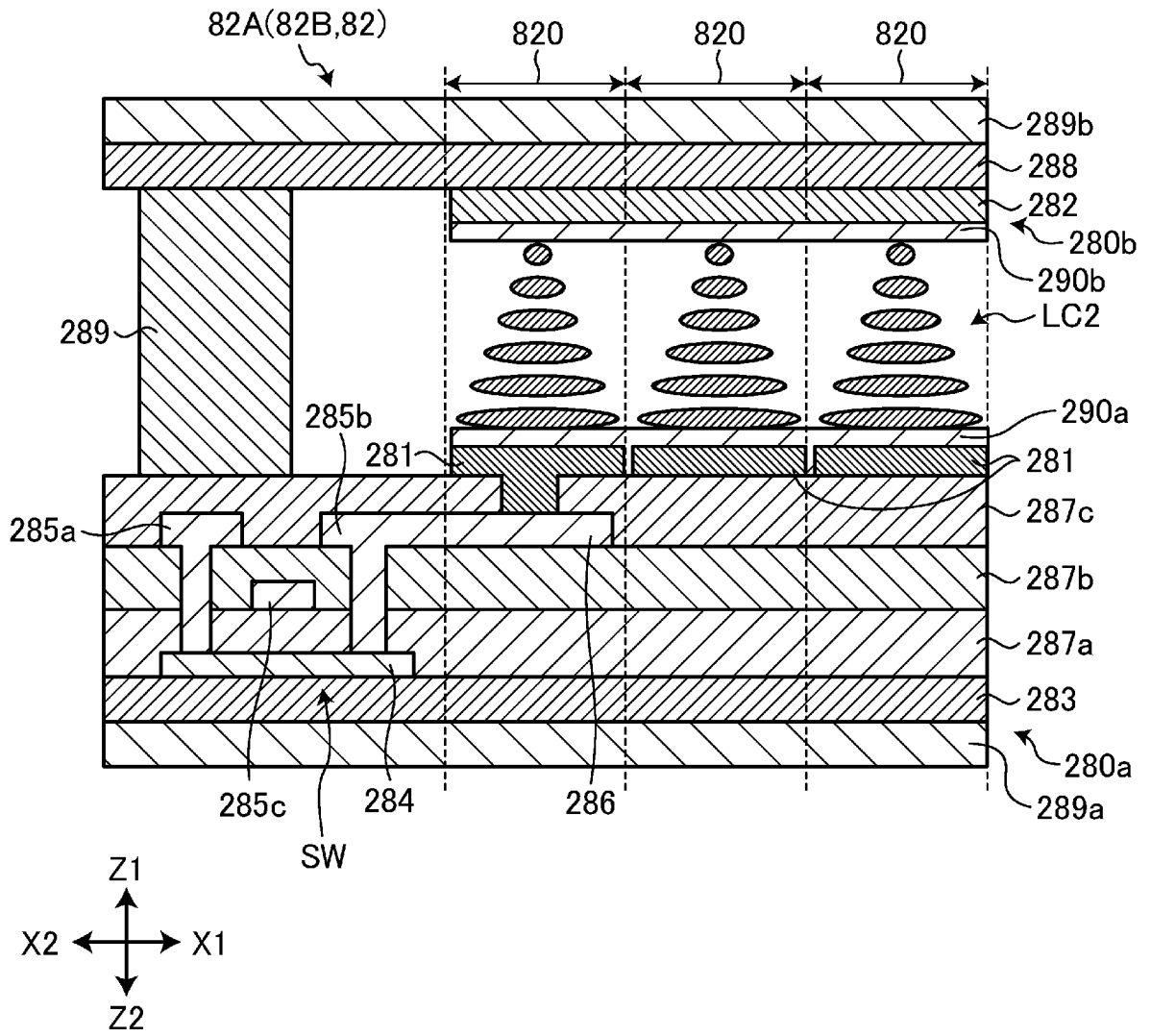
[図2]



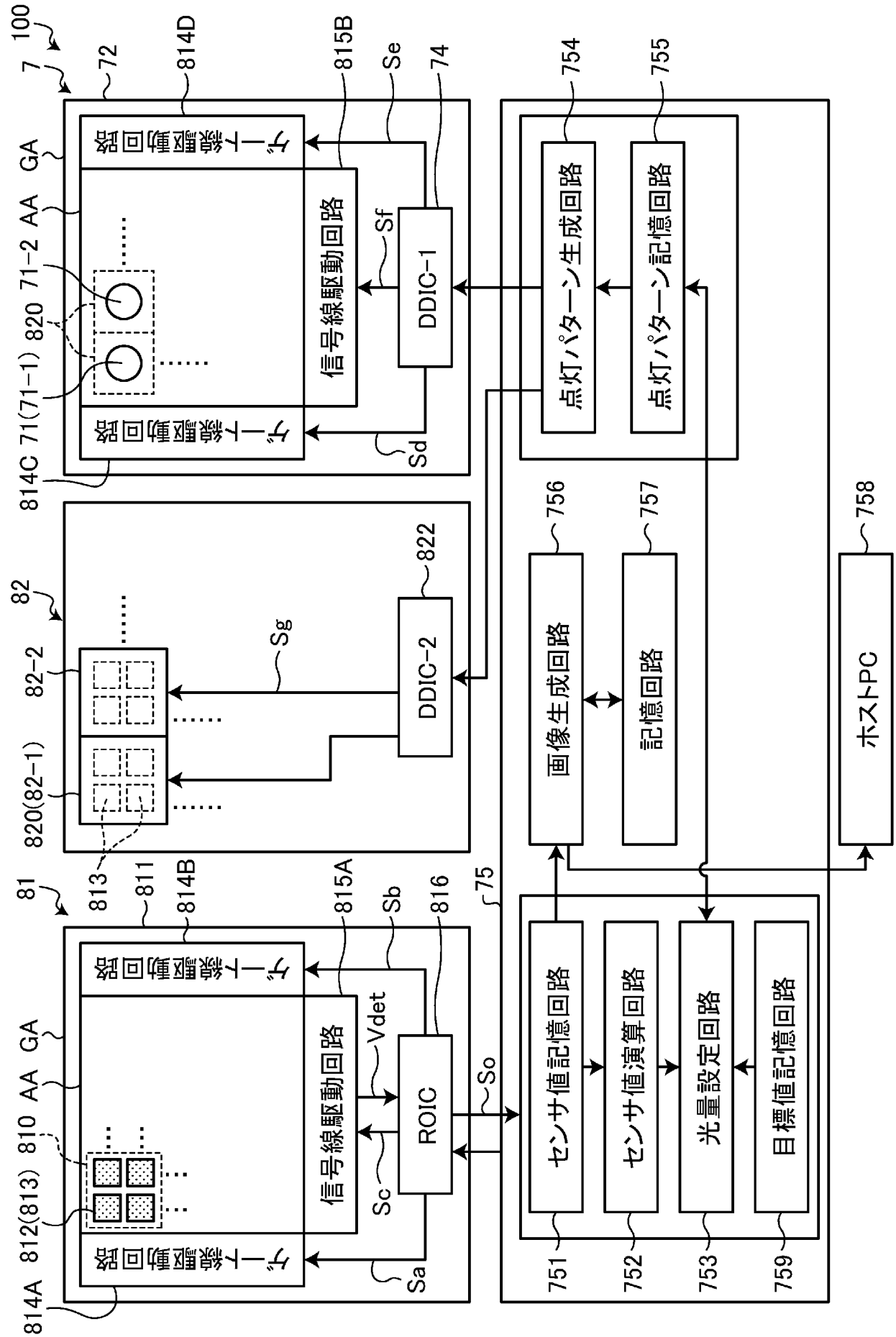
[図3]



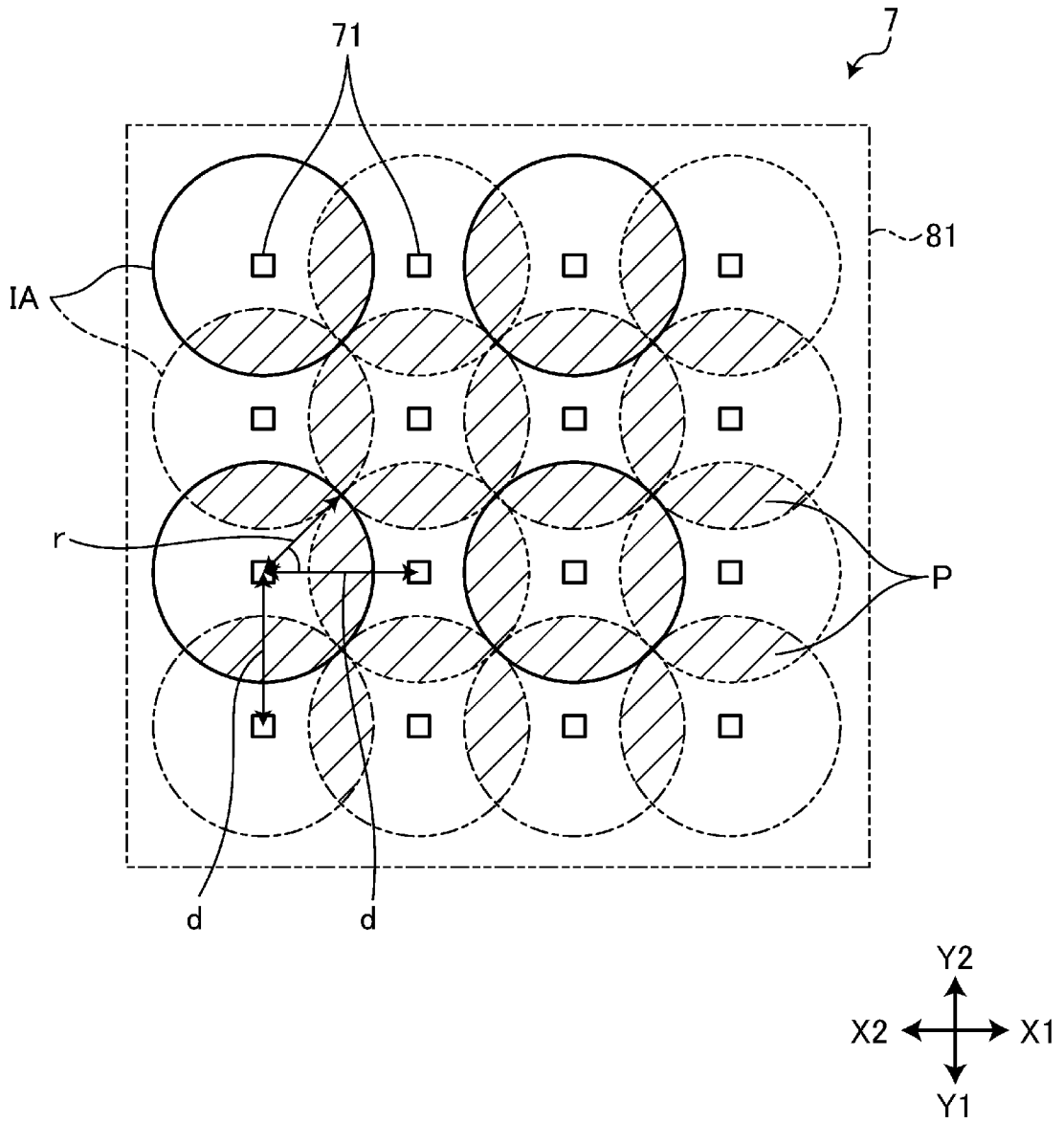
[図4]



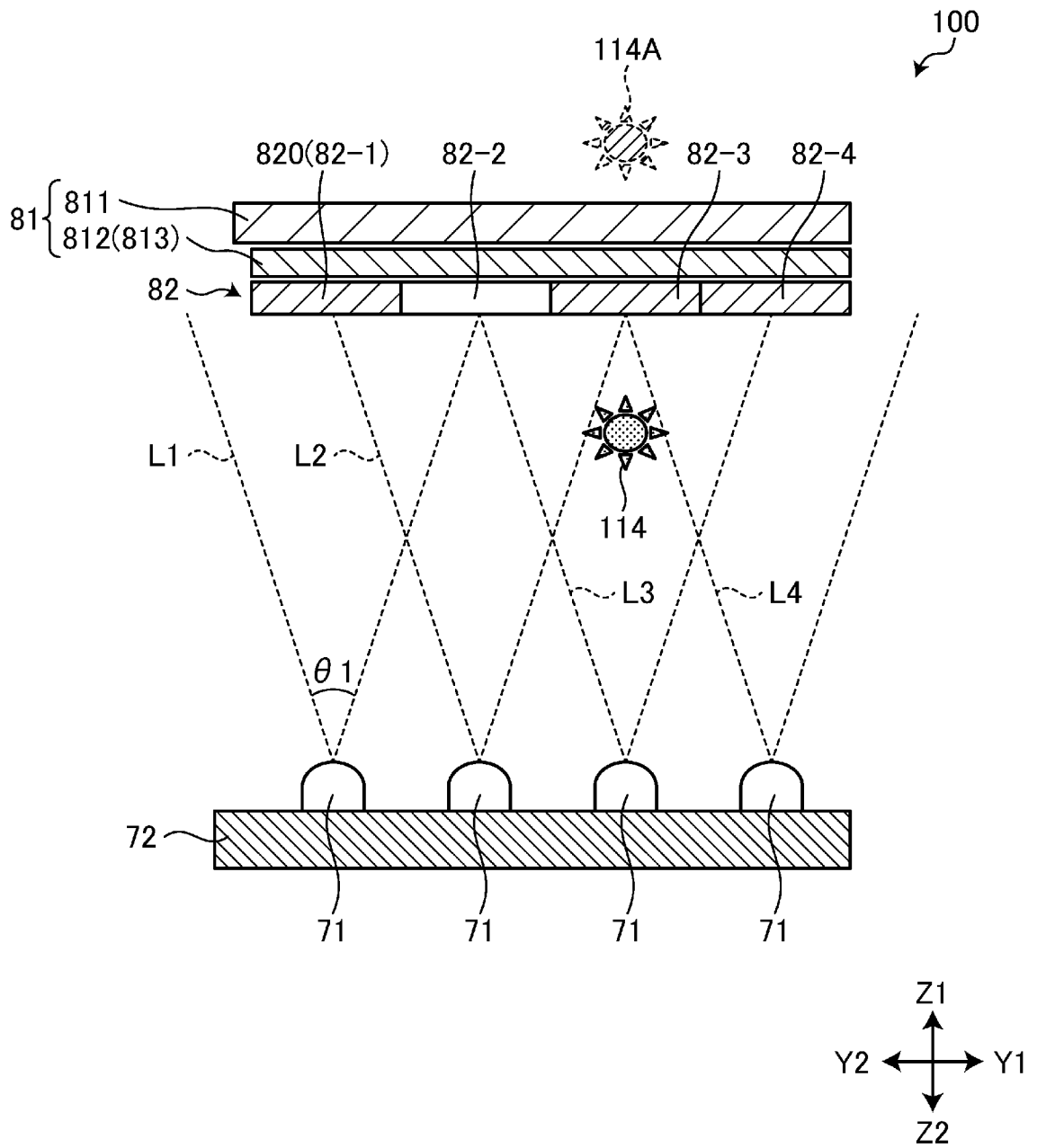
[図5]



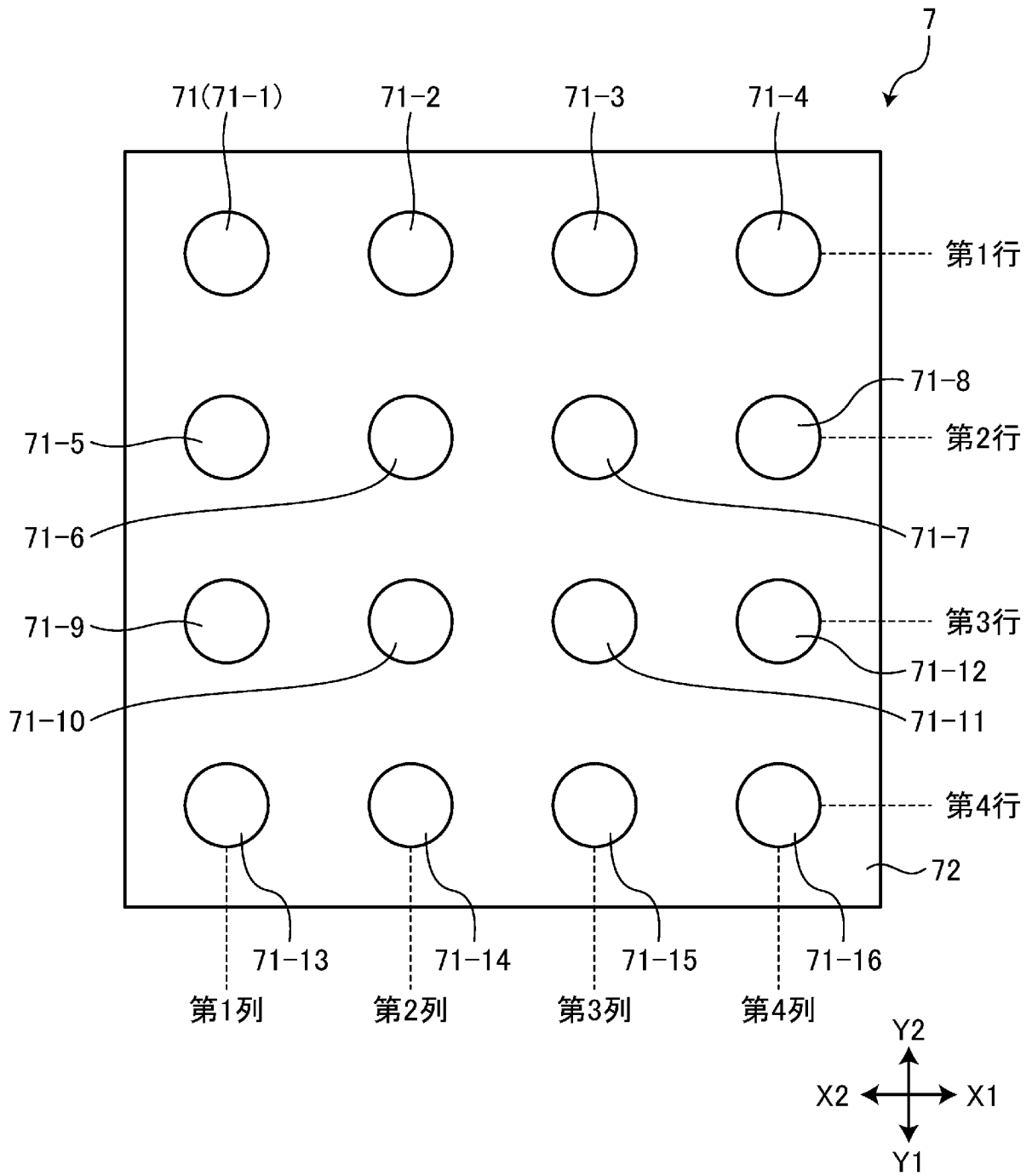
[図6]



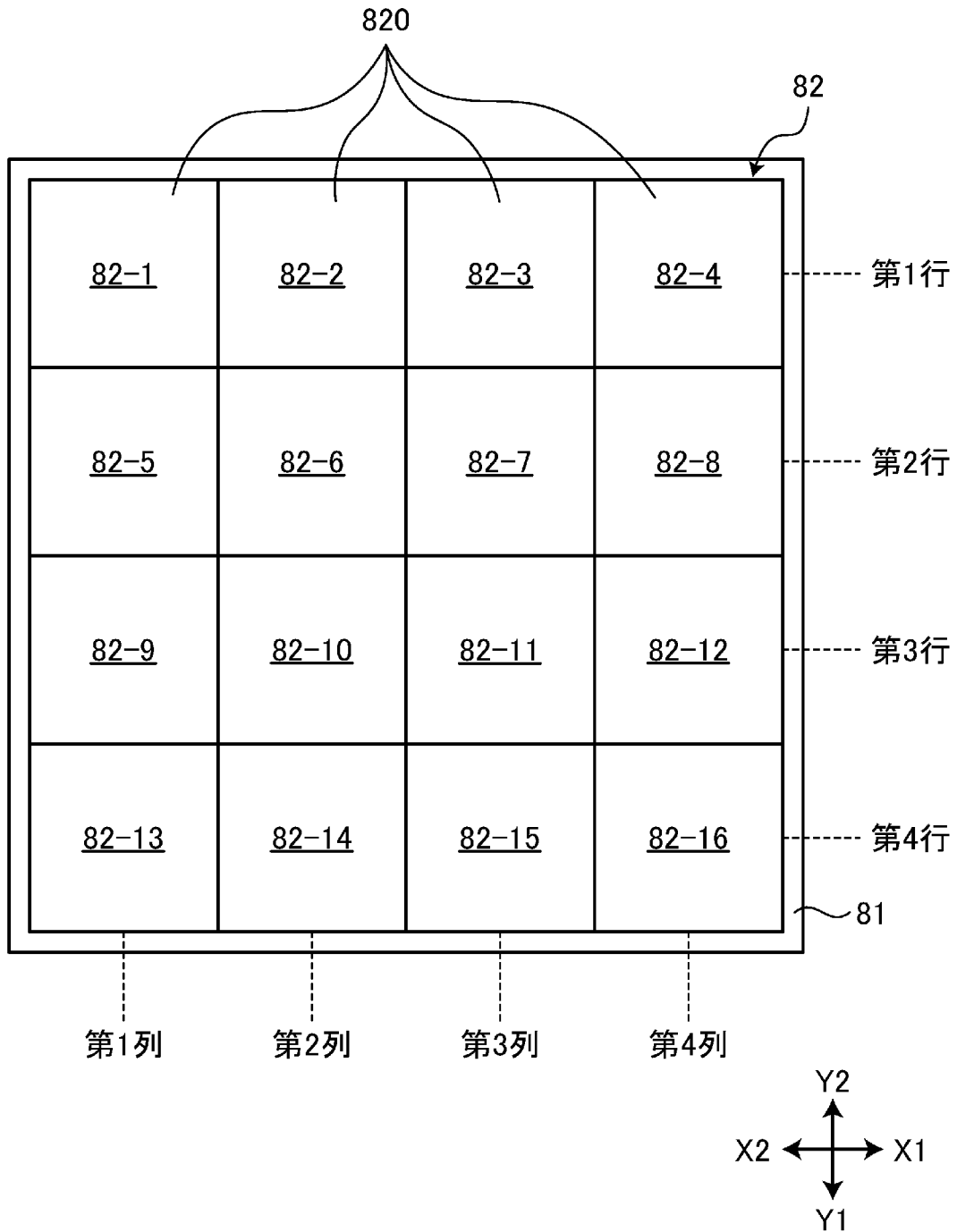
[図7]



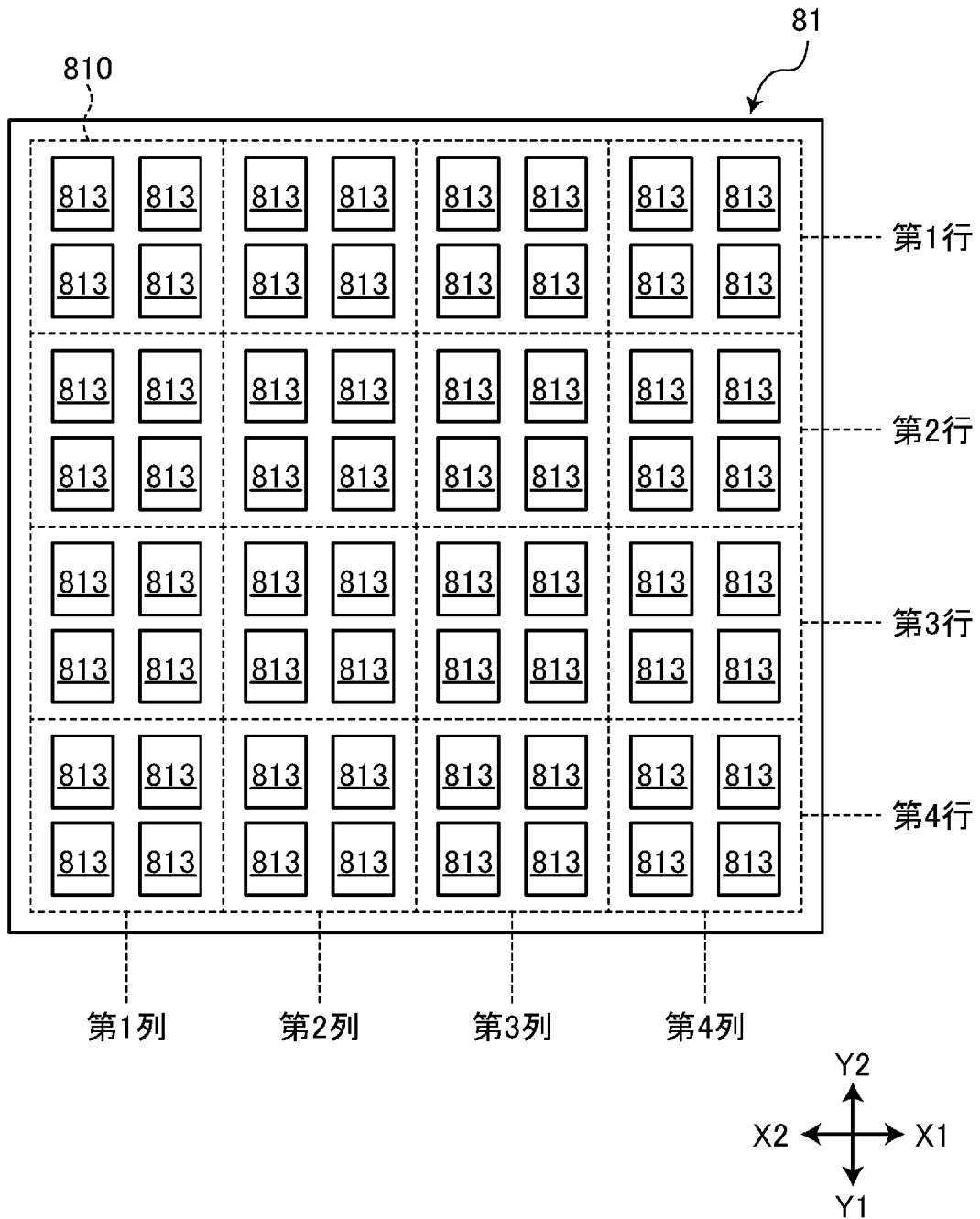
[图8]



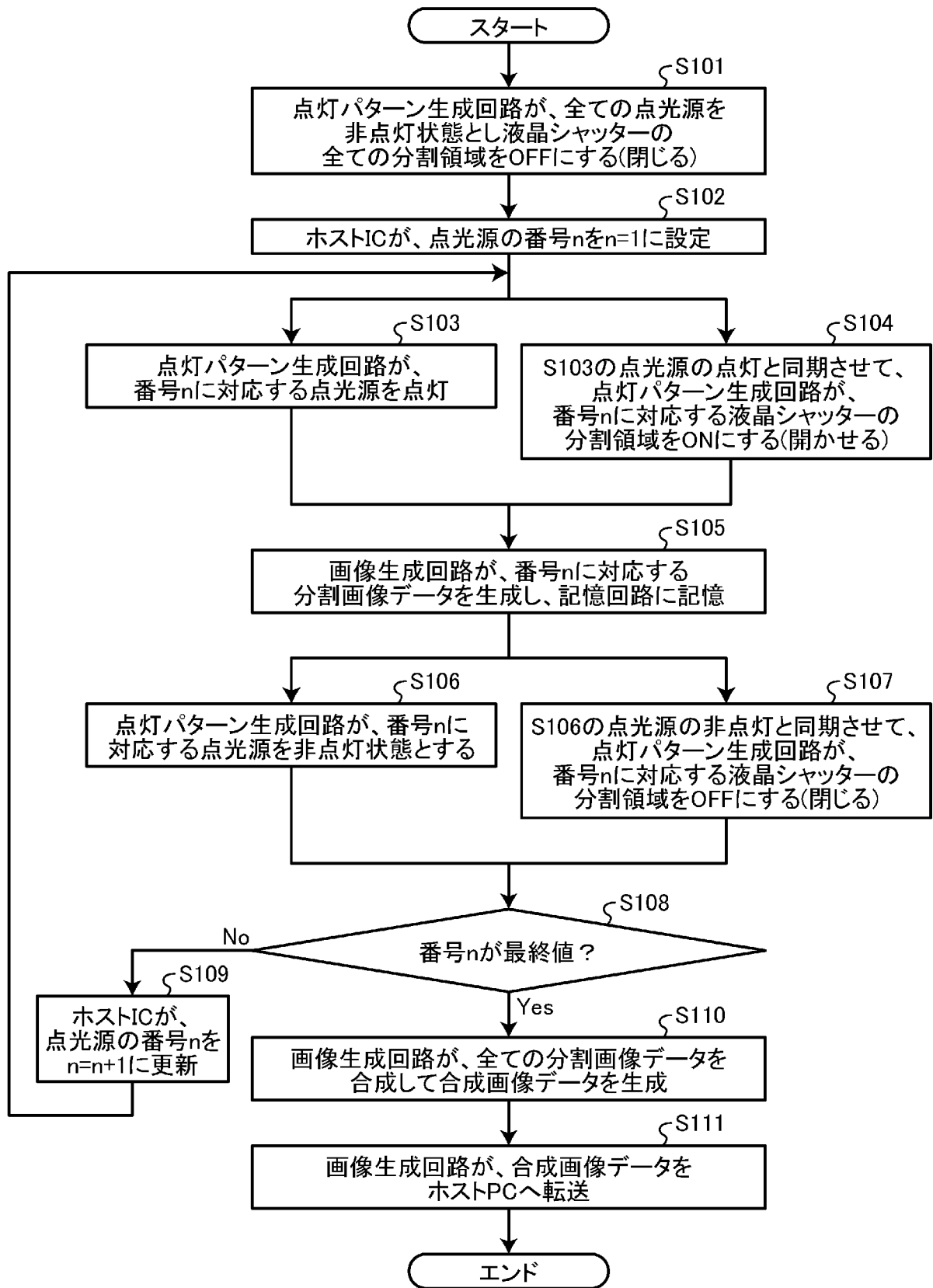
[图9]



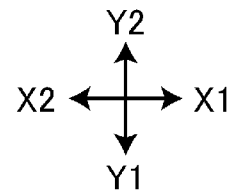
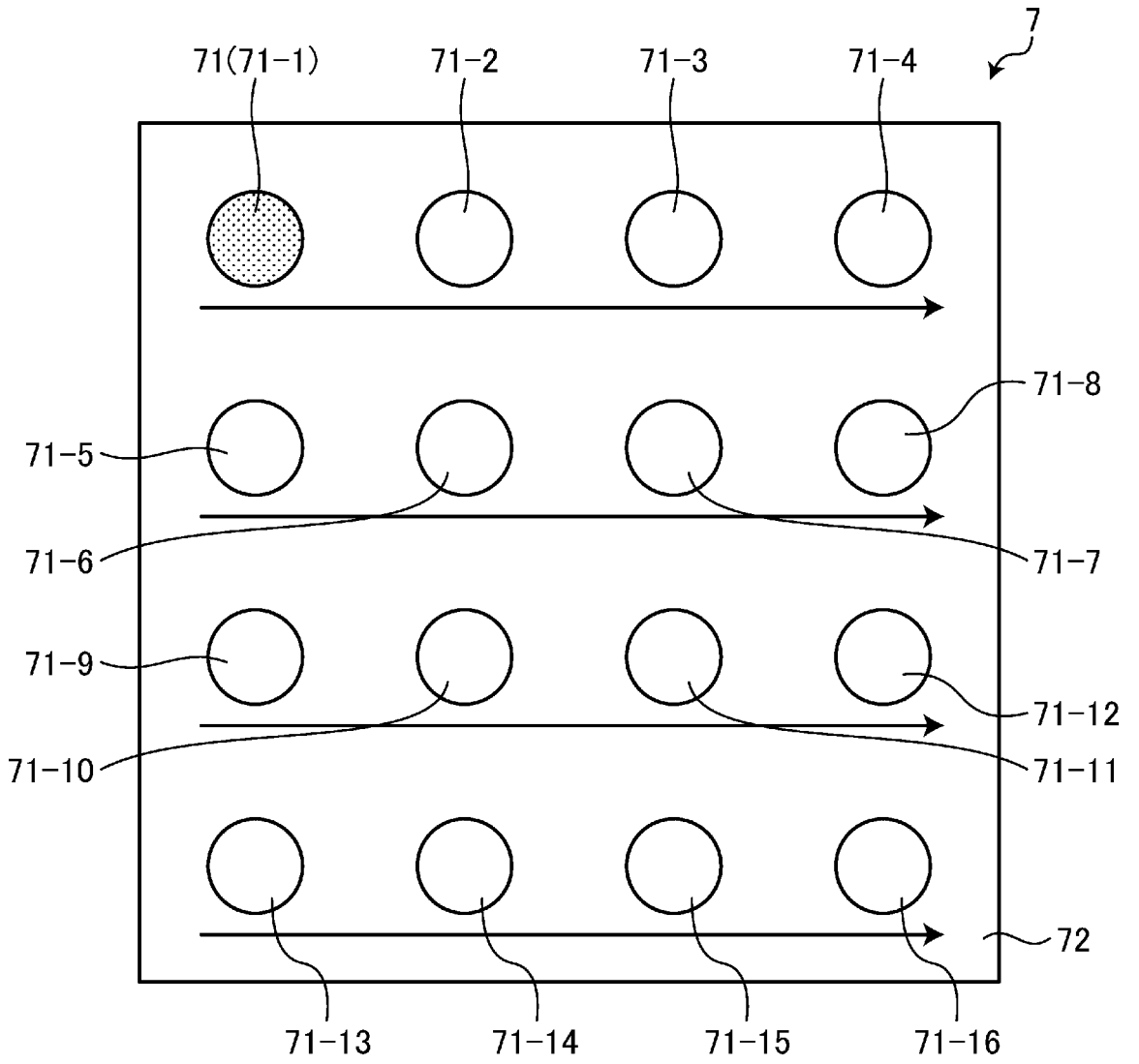
[图10]



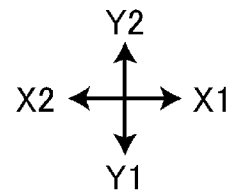
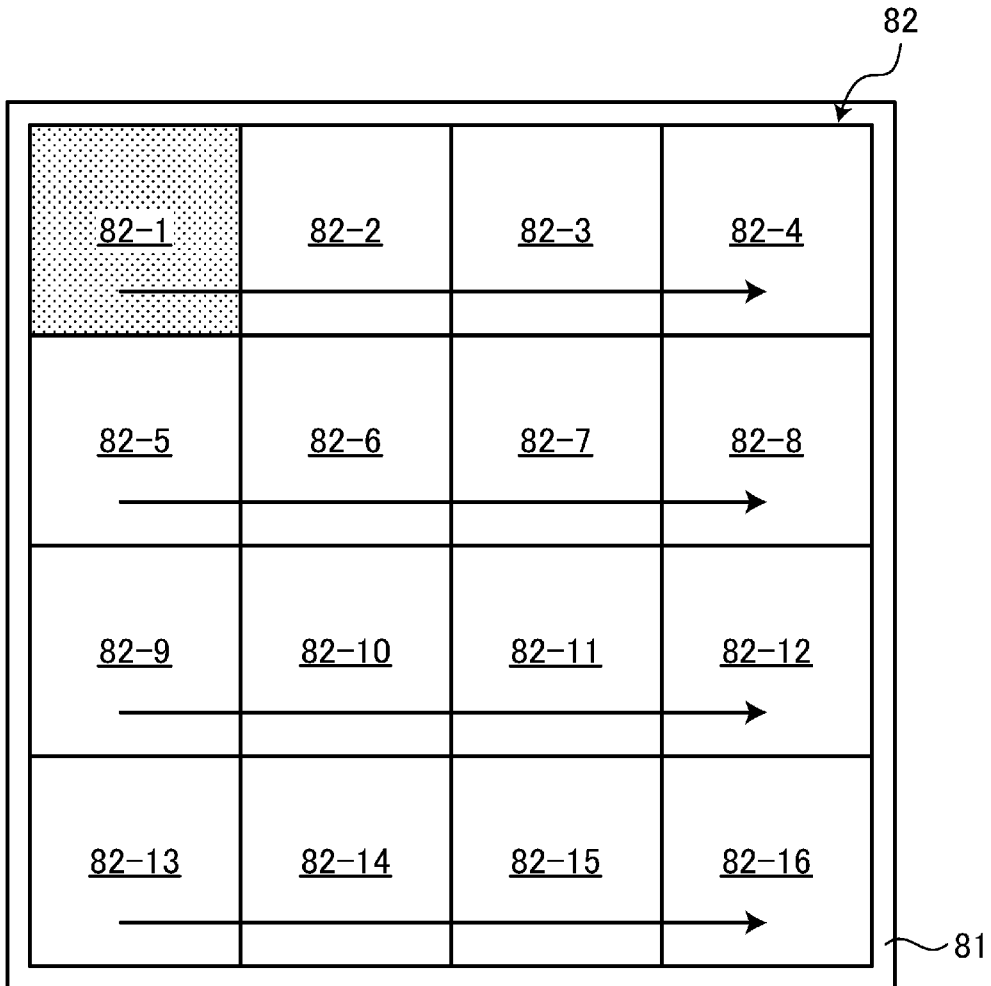
[図11]



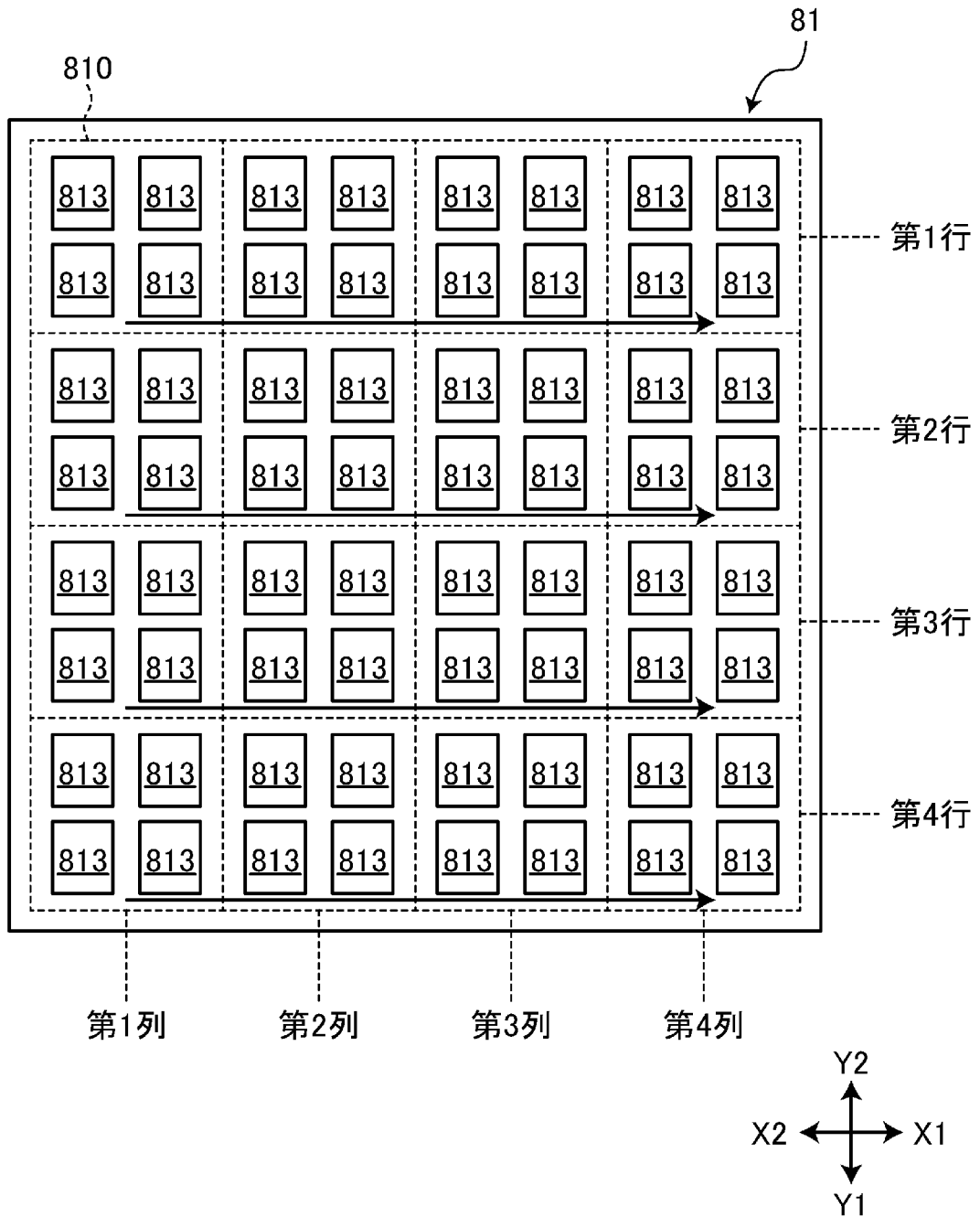
[図12]



[図13]



[图14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/018076

A. CLASSIFICATION OF SUBJECT MATTER		
G01N 21/27(2006.01)i FI: G01N21/27 A		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) G01N21/27		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2018/100913 A1 (SONY CORPORATION) 07 June 2018 (2018-06-07) paragraphs [0024]-[0099], fig. 1-7	1-4
Y	JP 2022-23903 A (CYTORONIX INC.) 08 February 2022 (2022-02-08) paragraphs [0081]-[0086], fig. 7, 8	1-4
Y	JP 2018-33430 A (NATIONAL UNIVERSITY CORPORATION TOKYO UNIVERSITY OF AGRICULTURE AND TECHNOLOGY) 08 March 2018 (2018-03-08) paragraphs [0007], [0015]-[0018], fig. 1	1-4
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 12 June 2024		Date of mailing of the international search report 25 June 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/018076

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2018/100913	A1	07 June 2018	US	2020/0065962	A1	
					paragraphs [0059]-[0135], fig. 1-7		
				EP	3550009	A1	
JP	2022-23903	A	08 February 2022	US	2023/0118112	A1	
					paragraphs [0081]-[0085], fig. 7, 8		
				EP	3940443	A1	
JP	2018-33430	A	08 March 2018	(Family: none)			

A. 発明の属する分野の分類（国際特許分類（IPC）） G01N 21/27(2006.01)i FI: G01N21/27 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G01N21/27 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査でを使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2018/100913 A1 (ソニー株式会社) 07.06.2018 (2018 - 06 - 07) 段落0024-0099, 図1-7	1-4
Y	JP 2022-23903 A (サイトロニクス株式会社) 08.02.2022 (2022 - 02 - 08) 段落0081-0086, 図7-8	1-4
Y	JP 2018-33430 A (国立大学法人東京農工大学) 08.03.2018 (2018 - 03 - 08) 段落0007, 0015-0018, 図1	1-4
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	12.06.2024	国際調査報告の発送日 25.06.2024
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 秀直 2W 3409 電話番号 03-3581-1101 内線 3226	

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2024/018076

引用文献	公表日	パテントファミリー文献	公表日
WO 2018/100913 A1	07.06.2018	US 2020/0065962 A1 段落0059-0135, 図1-7 EP 3550009 A1	
JP 2022-23903 A	08.02.2022	US 2023/0118112 A1 段落0081-0085, 図7-8 EP 3940443 A1	
JP 2018-33430 A	08.03.2018	(ファミリーなし)	