



# (12)发明专利申请

(10)申请公布号 CN 106021041 A

(43)申请公布日 2016.10.12

(21)申请号 201610291250.4

(22)申请日 2016.04.29

(71)申请人 中国科学技术大学

地址 230026 安徽省合肥市包河区金寨路  
96号

(72)发明人 卢建良

(74)专利代理机构 北京凯特来知识产权代理有  
限公司 11260

代理人 郑立明 郑哲

(51) Int. Cl.

G06F 11/22(2006.01)

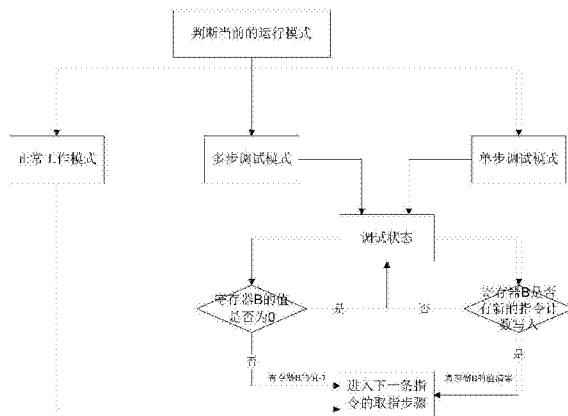
权利要求书1页 说明书3页 附图2页

## (54)发明名称

基于有限状态机的多周期非流水线CPU调试方法

## (57)摘要

本发明公开了一种基于有限状态机的多周期非流水线CPU调试方法,该方法可以在不改变CPU寄存器组、程序计数器、状态寄存器及其他CPU运行现场的情况下将CPU工作“暂停”,在该状态下可以将CPU的状态读出,以达到调试的目的;此外,该方案引入的额外电路较少,且该功能在正常工作模式下不会影响到CPU的运行状态及效率。



1. 一种基于有限状态机的多周期非流水线CPU调试方法,其特征在于,包括:

CPU处理每条指令的步骤依次为取指、译码、执行、访存与回写,步骤之间的跳转通过有限状态机来实现;

通过引入寄存器A与寄存器B来实现CPU调试,所述寄存器A用于设置运行模式,所述寄存器B用于指令计数;实现CPU调试的步骤如下:

在初始状态或者当前指令执行完回写步骤后所述有限状态机根据寄存器A的值来判断当前的运行模式;

若为多步调试模式,则进入调试状态,并判断寄存器B的值;当寄存器B不为零时,将寄存器B的值减1,并由所述有限状态机跳过该调试状态,由CPU继续处理下一条指令,如此循环直至寄存器B的值减为零后,由所述有限状态机将CPU阻塞在调试状态;

若为单步调试模式,由所述有限状态机将CPU阻塞在调试状态,直至寄存器B有新的指令计数写入,并由所述有限状态机控制离开调试状态,同时,将寄存器B的值清零。

2. 根据权利要求1所述的一种基于有限状态机的多周期非流水线CPU调试方法,其特征在于,若根据寄存器A的值判定当前为正常工作模式,则由CPU继续处理下一条指令。

## 基于有限状态机的多周期非流水线CPU调试方法

### 技术领域

[0001] 本发明涉及计算机技术领域,尤其涉及一种基于有限状态机的多周期非流水线CPU调试方法。

### 背景技术

[0002] 在处理器设计过程中,往往会耗费大量的人力物力来对CPU的正确性进行验证,一旦出现问题,则需要有一可靠的手段来定位问题。

[0003] 然而,现有技术中,对正在运行的CPU进行调试时会需要引入较为复杂的电路,同时,还对于CPU的运行状态及效率产生一定的影响。

### 发明内容

[0004] 本发明的目的是提供一种基于有限状态机的多周期非流水线CPU调试方法,其引入额外电路较少,且在CPU正常工作模式下不会影响到CPU的运行状态及效率。

[0005] 本发明的目的是通过以下技术方案实现的:

[0006] 一种基于有限状态机的多周期非流水线CPU调试方法,包括:

[0007] CPU处理每条指令的步骤依次为取指、译码、执行、访存与回写,步骤之间的跳转通过有限状态机来实现;

[0008] 通过引入寄存器A与寄存器B来实现CPU调试,所述寄存器A用于设置运行模式,所述寄存器B用于指令计数;实现CPU调试的步骤如下:

[0009] 在初始状态或者当前指令执行完回写步骤后所述有限状态机根据寄存器A的值来判断当前的运行模式;

[0010] 若为多步调试模式,则进入调试状态,并判断寄存器B的值;当寄存器B不为零时,将寄存器B的值减1,并由所述有限状态机跳过该调试状态,由CPU继续处理下一条指令,如此循环直至寄存器B的值减为零后,由所述有限状态机将CPU阻塞在调试状态;

[0011] 若为单步调试模式,由所述有限状态机将CPU阻塞在调试状态,直至寄存器B有新的指令计数写入,并由所述有限状态机控制离开调试状态,同时,将寄存器B的值清零。

[0012] 进一步的,若根据寄存器A的值判定当前为正常工作模式,则由CPU继续处理下一条指令。

[0013] 由上述本发明提供的技术方案可以看出,可以在不改变CPU寄存器组、程序计数器、状态寄存器及其他CPU运行现场的情况下将CPU工作“暂停”,在该状态下可以将CPU的状态读出,以达到调试的目的;此外,该方案引入的额外电路较少,且该功能在正常工作模式下不会影响到CPU的运行状态及效率。

### 附图说明

[0014] 为了更清楚地说明本发明实施例的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本

领域的普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他附图。

[0015] 图1为本发明实施例提供的CPU处理每条指令的示意图;

[0016] 图2为本发明实施例提供的基于有限状态机的多周期非流水线CPU调试方法的示意图;

[0017] 图3为本发明实施例提供的实现CPU调试的流程图。

### 具体实施方式

[0018] 下面结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明的保护范围。

[0019] 如图1所示,CPU处理每条指令的步骤依次为取指、译码、执行、访存与回写;步骤之间的跳转通过有限状态机来实现;

[0020] 本发明实施例中,通过引入寄存器A与寄存器B来实现CPU调试,同时,在有限状态机中插入一个判定状态,如图2所示。

[0021] 本发明实施例中,所述寄存器A用于设置运行模式,所述寄存器B用于指令计数。

[0022] 实现CPU调试的步骤图3所示,其主要包括:

[0023] 在初始状态或者当前指令执行完回写步骤后所述有限状态机根据寄存器A的值来判断当前的运行模式;

[0024] 若为多步调试模式,则进入调试状态,并判断寄存器B的值;当寄存器B不为零时,将寄存器B的值减1,并由所述有限状态机跳过该调试状态,由CPU继续处理下一条指令,如此循环直至寄存器B的值减为零后,由所述有限状态机将CPU阻塞在调试状态;

[0025] 若为单步调试模式,由所述有限状态机将CPU阻塞在调试状态,直至寄存器B有新的指令计数写入,并由所述有限状态机控制离开调试状态,同时,将寄存器B的值清零。

[0026] 当有限状态机将CPU阻塞在调试状态后,则可将CPU的状态读出,以达到调试的目的。

[0027] 此外,若根据寄存器A的值判定当前为正常工作模式,则由CPU继续处理下一条指令。

[0028] 由上述过程可见,运行模式主要包括:正常工作模式、多步调试模式、单步调试模式,各个运行模式对应的数值可以预先设定并存储在寄存器A中。

[0029] 示例性的,寄存器A可取0、1、2三个值,0为正常工作模式(此模式为默认状态),1为单步调试模式,2为多步调试模式。

[0030] 单步调试模式使用过程如下:

[0031] 1)将寄存器A置为1,进入单步调试模式,CPU执行完当前指令后将会阻塞。

[0032] 2)向寄存器B写数据(不关心写入值),执行下一条指令。

[0033] 3)通过调试接口读取CPU状态(PC、状态寄存器、寄存器文件及数据RAM等)。

[0034] 4)重复执行2、3两步骤,直至调试结束。

[0035] 5)将寄存器A置为0,返回正常工作模式,CPU继续工作。

[0036] 多步调试模式使用过程如下：

[0037] 1)将寄存器A置为2,进入多步调试模式,此时寄存器B的值应为0,CPU执行完当前指令后将会阻塞。

[0038] 2)向寄存器B写入数据。

[0039] 3)CPU继续执行指令,每执行一条指令,将寄存器B数据减1,直至寄存器B的值变为0后将会阻塞。

[0040] 4)通过调试接口读取CPU状态(PC、状态寄存器、寄存器文件及数据RAM等)

[0041] 5)如需继续多步调试,则执行2、3、4步骤,否则执行6步骤。

[0042] 6)将寄存器A的值置为0,返回正常工作模式,CPU继续工作。

[0043] 本发明实施例的上述方案中,可以在不改变CPU寄存器组、程序计数器、状态寄存器及其他CPU运行现场的情况下将CPU工作“暂停”,在该状态下可以将CPU的状态读出,以达到调试的目的;此外,该方案引入的额外电路较少,且该功能在正常工作模式下不会影响到CPU的运行状态及效率。

[0044] 以上所述,仅为本发明较佳的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明披露的技术范围内,可轻易想到的变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应该以权利要求书的保护范围为准。

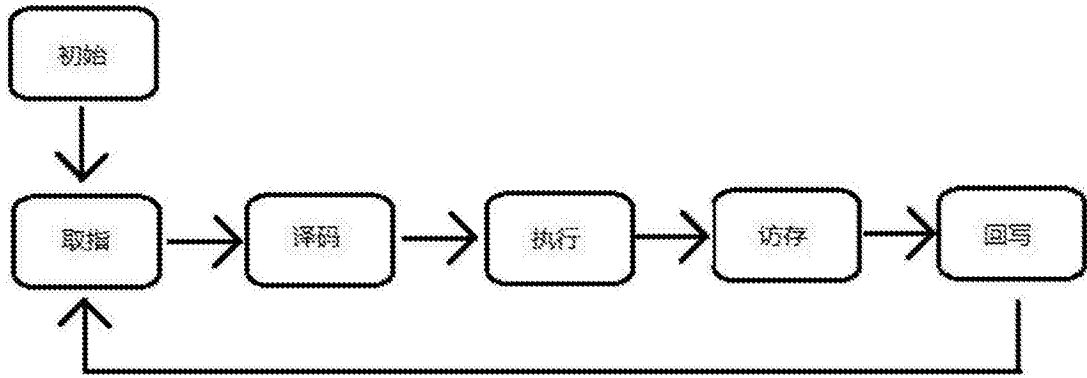


图1

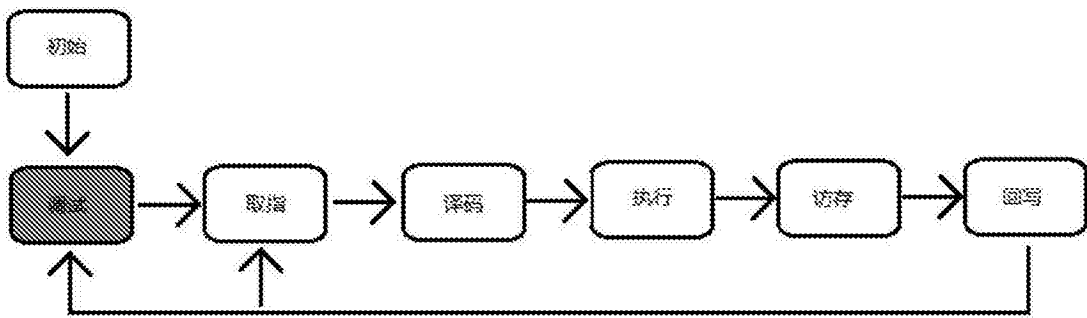


图2

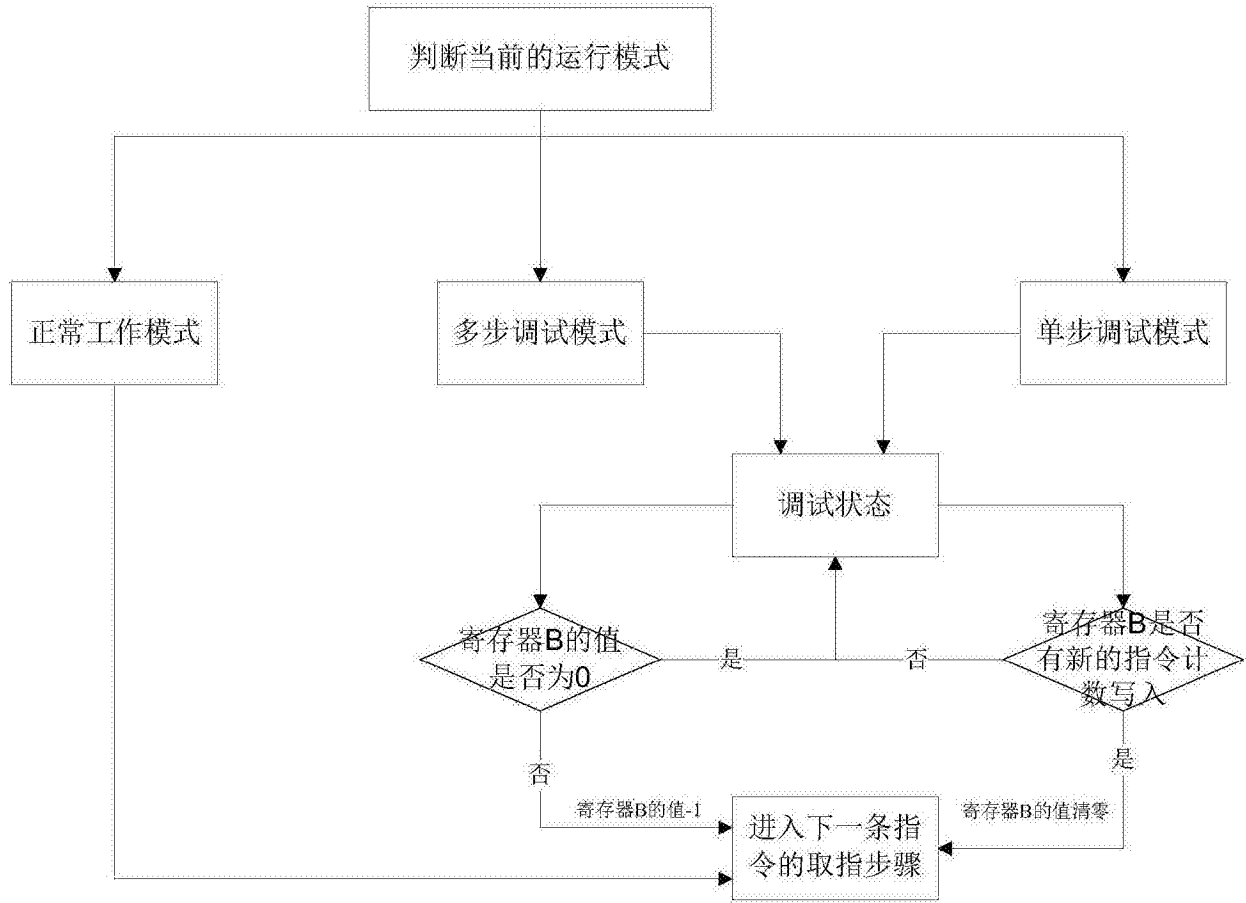


图3