

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2016년 7월 14일 (14.07.2016)



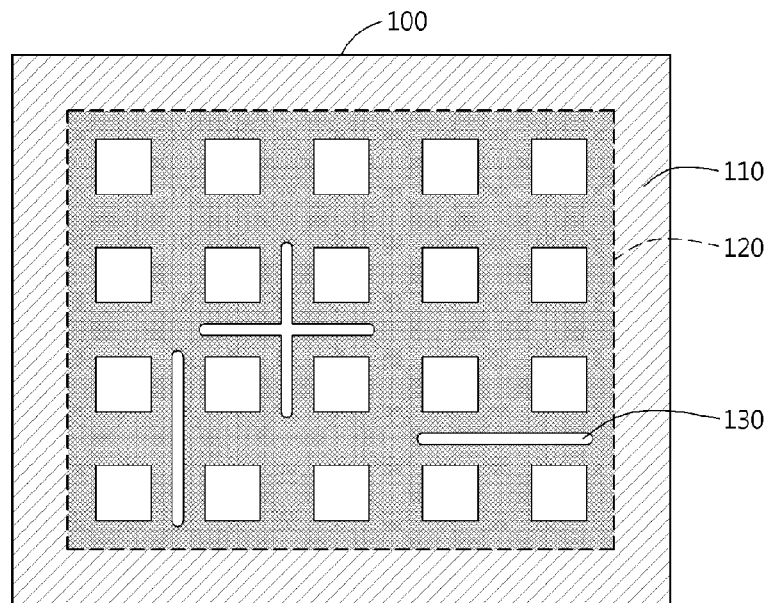
(10) 국제공개번호
WO 2016/111550 A1

- (51) 국제특허분류: *H01L 29/06* (2006.01) *H04L 9/32* (2006.01)
- (21) 국제출원번호: PCT/KR2016/000108
- (22) 국제출원일: 2016년 1월 6일 (06.01.2016)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2015-0002799 2015년 1월 8일 (08.01.2015) KR
10-2015-0035205 2015년 3월 13일 (13.03.2015) KR
10-2015-0035206 2015년 3월 13일 (13.03.2015) KR
- (71) 출원인: 경희대학교산학협력단 (UNIVERSITY-INDUSTRY COOPERATION GROUP OF KYUNG HEE UNIVERSITY) [KR/KR]; 17104 경기도 용인시 기흥구 덕영대로 1732, Gyeonggi-do (KR). 성균관대학교산학협력단 (RESEARCH BUSINESS FOUNDATION SUNKYUNKWAN UNIVERSITY) [KR/KR]; 16419 경기도 수원시 장안구 서부로 2066, Gyeonggi-do (KR). 이화여자대학교 산학협력단 (EWHHA UNIVERSITY - INDUSTRY COLLABORATION FOUNDATION) [KR/KR]; 03760 서울시 서대문구 이화여대길 52, Seoul (KR).
- (72) 발명자: 김선국 (KIM, Sun Kook); 17104 경기도 용인시 기흥구 덕영대로 1732, 516, Gyeonggi-do (KR). 장익준 (CHANG, Ik Joon); 04739 서울시 성동구 독서당로 40길 25, 107-1207, Seoul (KR). 양준성 (YANG, Joon Sung); 16419 경기도 수원시 장안구 서부로 2066, Gyeonggi-do (KR). 이형준 (LEE, Hyung June); 04737 서울시 성동구 금호로 17, 209-703, Seoul (KR).
- (74) 대리인: 김연권 (KIM, Youn Gwon); 06046 서울시 강남구 논현로 131길 7, 4층, Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ,

[다음 쪽 계속]

(54) Title: CHAOS NANONET DEVICE, AND CHAOS NANONET-BASED PUF SECURITY APPARATUS

(54) 발명의 명칭 : 카오스 나노넷 소자 및 카오스 나노넷 기반의 PUF 보안 장치



(57) Abstract: The present invention relates to a chaos nanonet device and a PUF security apparatus, the chaos nanonet device comprising: a nanonet material dispersed on a substrate and having metallic and semiconductor properties; and an electrode array provided on the nanonet material, and formed of a plurality of electrodes having a selected domain size.

(57) 요약서: 본 발명은 기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질 및 상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 복수의 전극으로 구성되는 전극 어레이를 포함하는 카오스 나노넷 소자 및 PUF 보안 장치를 개시한다.

WO 2016/111550 A1



TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, **공개:**

ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,

MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,

GW, KM, ML, MR, NE, SN, TD, TG).

— 국제조사보고서와 함께 (조약 제 21 조(3))

명세서

발명의 명칭: 카오스 나노넷 소자 및 카오스 나노넷 기반의 PUF 보안 장치

기술분야

- [1] 본 발명은 카오스 나노넷 소자 및 카오스 나노넷 기반의 PUF 보안 장치에 관한 것이다.

배경기술

- [2] 정보통신기술이 발달함에 따라 정보통신기술을 의료산업, 헬스케어, 원격검침, 스마트홈, 및 스마트카 등 다양한 분야에 접목하는 추세이고, 특히, 다양한 분야에서 사용되는 사물을 네트워크로 연결하여 정보를 공유하는 사물 인터넷(IoT, internet of things) 기술을 사용하고 있는 추세이다.
- [3] 예를 들어, 의료산업의 경우 사물기기를 이용하여 환자의 건강 유지에 필요한 건강 정보를 실시간으로 주치의와 공유할 수 있고, 실시간으로 처방 및 대처를 할 수 있다.
- [4] 그러나, 최근에는 각 소스 사물에서 수집된 정보를 목적지 사물로 전송하는 경우, 권한이 없는 사용자가 수집된 정보를 열람하는 보안 사고가 빈번히 발생되고 있으므로, 보안 사고를 해결하기 위한 보안 인증을 사물 인터넷에 적용하여 사용하고 있는 추세이다.
- [5] 예를 들어, 의료산업의 경우 환자의 생체 신호 정보 및 병명 내역 정보 등 데이터를 수집하는 소스 사물이 목적지 사물로 해당 데이터를 전송하는 경우, 권한이 있는 사용자가 보안 인증을 통해 목적지 사물에서 데이터를 열람할 수 있다.
- [6] 보안 인증 방법으로는 비휘발성 메모리에 기반하여 인증에 필요한 키(예를 들어, 비밀키(private key), 공개키(public key) 등) 정보를 저장하고, 저장된 키 정보를 이용하여 보안 인증을 수행하는 하드웨어를 이용한 방법이 있다.
- [7] 그러나, 종래의 하드웨어를 이용한 인증 방법은 해커들이 다양한 메모리 읽기 방법을 통해 비휘발성 메모리에 저장되어 있는 키 정보를 유출하는 문제점이 존재하였다.
- [8] 하드웨어를 이용한 인증 방법의 문제점을 해결하기 위해 최근에 나노물질 기반의 물리적 복제 방지(PUF, physical unclonable function) 회로를 이용하여 물리적으로 복제가 불가능하도록 구현하는 기술이 급부상하고 있다.
- [9] 나노넷 물질은 나노선(nanowire) 및 카본나노튜브(CNT, carbon nano tube) 중 적어도 하나를 포함할 수 있다.
- [10] 나노선은 나노미터 단위의 크기를 갖는 와이어 구조이고, 카본나노튜브는 탄소 6개로 이루어진 육각형들이 서로 연결되어 관 모양을 이루는 구조이다.
- [11] 나노선 및 카본나노튜브 등 나노넷 물질은 금속성 또는 반도체성을 갖는

소재이고, 반도체, 평판 디스플레이, 배터리, 초강력 섬유, 생체 센서 및 브라운관 등 다양한 장치에 사용되는 소재이다.

- [12] 그러나, 나노넷 물질은 성장 과정에서 분자 비대칭성(chirality)을 통제하기 어려워 대면적 집적회로 구현이 어려운 결점이 존재하였다. 이러한 결점을 해결하기 위해 나노넷 물질의 성장 상에서 발생하는 결점을 제거 또는 완화시키는 기술에 대한 연구가 활발히 진행되고 있다.

- [13] 그러나, 나노넷 물질의 성장 상에서 발생하는 결점을 활용하고자 하는 연구는 이루어지지 못하고 있는 실정이다.

- [14] 나노물질인 카본나노튜브(CNT, carbon nano tube)는 탄소 6개로 이루어진 육각형들이 서로 연결되어 관 모양을 이루고 있는 신소재로서, 반도체, 평판 디스플레이, 배터리, 초강력 섬유, 생체 센서 및 브라운관 등 다양한 장치에 사용되는 소재이다.

- [15] 그러나, 카본나노튜브는 성장 온도가 900C 이상이므로, 플라스틱 기판 상에 성장하는데 어려운 결점이 존재한다.

발명의 상세한 설명

기술적 과제

- [16] 본 발명은 플렉서블 기판에 성장된 카본나노튜브를 형성하는 카오스 나노넷 소자 및 카오스 나노넷 기반의 PUF 보안 장치를 제공한다.

- [17] 본 발명은 나노넷 물질의 성장 상에서 발생하는 분자 비대칭성을 이용하여 물리적 복제 방지의 고유 특성을 향상시키는 카오스 나노넷 소자 및 PUF 보안 장치를 제공한다.

- [18] 본 발명은 차단전류영역에서 바이어스를 인가받는 선정된 전극에 의하여 나노넷 물질에 대한 카오스 나노넷 소자 및 PUF 보안 장치를 제공한다.

- [19] 본 발명은 시그널 패스의 랜덤성을 제공하여 보안 인증의 안정성을 향상시키는 카오스 나노넷 소자 및 PUF 보안 장치를 제공한다.

- [20] 본 발명은 카오스 나노넷 소자의 입출력 단에 응답 생성기를 사용하여 챌린지 비트와 리스폰스 비트간의 대응 관계 경우의 수를 증가시킴으로써, 보안 인증의 안정성을 향상시키는 카오스 나노넷 소자 및 PUF 보안 장치를 제공한다.

- [21] 본 발명은 전기적 버닝 방식을 이용하여 나노넷 물질에 대한 시그널 패스의 랜덤성을 극대화하는 카오스 나노넷 소자 및 PUF 보안 장치를 제공한다.

과제 해결 수단

- [22] 본 발명의 실시예에 따른 카오스 나노넷 소자는 기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질; 및 상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 포함하고, 상기 나노넷 물질은 상기 전극 어레이로부터 선택되는 임의의 전극 사이의 시그널 패스(signal path)를 제공한다.

- [23] 상기 선정된 전극은 상기 차단전류영역에서 선정된 금속성대반도체 전류비로 상기 바이어스를 인가받을 수 있다.
- [24] 상기 나노넷 물질은 상기 선정된 전극에 의하여 상기 금속성과 상기 반도체성에 대응하는 시그널로 구분될 수 있다.
- [25] 또한, 상기 나노넷 물질은 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 상기 무작위성 네트워크, 상기 방향성 네트워크 및 상기 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 상기 기판에 분산될 수 있다.
- [26] 또한, 상기 나노넷 물질은 선정된 패턴의 에칭 공정에 의하여 생성되는 상기 시그널 패스의 랜덤성을 포함할 수 있다.
- [27] 상기 카오스 나노넷 소자는 입력 비트에 연관되어 선택되는 두 개의 전극 사이의 상기 시그널 패스의 형성 여부에 대응하여 출력 비트를 생성할 수 있다.
- [28] 본 발명의 다른 실시예에 따른 카오스 나노넷 소자는 플렉서블 기판 상에 형성되는 복수의 카본나노튜브; 및 상기 복수의 카본나노튜브 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함하는 전극 어레이를 포함하고, 상기 복수의 카본나노튜브는 상기 전극 어레이로부터 선택되는 임의의 전극 사이에 분자 비대칭성에 대응하는 시그널 패스(signal path)를 제공한다.
- [29] 상기 복수의 카본나노튜브는 슬롯 다이 코팅(slot die coating) 및 메이어 바 코팅(mayer bar coating) 중 적어도 하나의 스프레이 코팅(spray coating) 방식으로 상기 플렉서블 기판 상에 형성될 수 있다.
- [30] 또한, 상기 복수의 카본나노튜브는 경질 기판 상에 희생층이 형성되고, 상기 형성된 희생층 상에 상기 플렉서블 기판이 형성되며, 물과의 접촉을 통하여 상기 플렉서블 기판 및 경질 기판이 분리되어 제조될 수 있다.
- [31] 또한, 상기 복수의 카본나노튜브는 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 상기 무작위성 네트워크, 상기 방향성 네트워크 및 상기 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 상기 기판에 형성될 수 있다.
- [32] 또한, 상기 복수의 카본나노튜브는 선정된 패턴의 에칭 공정에 의하여 생성되는 상기 시그널 패스의 랜덤성을 포함할 수 있다.
- [33] 상기 복수의 카본나노튜브는 선정된 전극에 전압 인가에 의하여 상기 선정된 전극 주위에서의 금속성이 제거될 수 있다.
- [34] 본 발명의 또 다른 실시예에 따른 카오스 나노넷 소자는 분자 비대칭성(chirality)을 이용하여 기판에 분산된 나노넷 물질; 및 상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 전기적 버닝(electrical burning) 방식에 기초하여 전압을 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 포함하고, 상기 나노넷 물질은 상기 전극 어레이로부터 선택되는 임의의 전극 사이에 시그널 패스(signal path)를 제공한다.
- [35] 상기 나노넷 물질은 상기 전기적 버닝 방식에 의하여 상기 선정된 전극

주위에서의 금속성이 제거될 수 있다.

- [36] 상기 전기적 버닝 방식은 상기 나노넷 물질의 성장 밀도함수 파라미터, 금속성 파라미터 및 반도체성 파라미터 중 적어도 하나를 고려하여 상기 선정된 전극에 상기 전압을 스위칭하여 인가할 수 있다.
- [37] 또한, 상기 전기적 버닝 방식은 상기 선정된 도메인 크기 및 상기 복수의 전극 개수 중 적어도 하나를 고려하여 맵 규칙에 대응하는 상기 선정된 전극에 전압을 인가할 수 있다.
- [38] 본 발명의 카오스 나노넷 기반의 물리적 복제 방지 보안 장치는 챌린지 비트를 입력 비트로 생성하는 제1 응답 생성기(Response generator); 상기 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택하는 디코더; 상기 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성하는 카오스 나노넷 소자; 상기 출력 비트를 리스폰스 비트로 생성하는 제2 응답 생성기; 및 주문형 반도체를 이용하여 상기 리스폰스 비트를 공개키 및 비밀키로 생성하는 보안키 생성기를 포함하고, 상기 카오스 나노넷 소자는 기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질; 및 상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 포함한다.
- [39] 상기 나노넷 물질은 플렉서블 기판 상에 형성되는 복수의 카본나노튜브이고,
- [40] 상기 복수의 카본나노튜브는 슬롯 다이 코팅(slot die coating) 및 메이어 바 코팅(mayer bar coating) 중 적어도 하나의 스프레이 코팅(spray coating) 방식으로 상기 플렉서블 기판 상에 형성될 수 있다.
- [41] 본 발명의 카오스 나노넷 기반의 물리적 복제 방지 보안 장치는 런지 비트를 입력 비트로 생성하는 제1 응답 생성기(response generator); 상기 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택하는 디코더; 상기 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성하는 카오스 나노넷 소자; 상기 출력 비트를 리스폰스 비트로 생성하는 제2 응답 생성기; 및 주문형 반도체를 이용하여 상기 리스폰스 비트를 공개키 및 비밀키로 생성하는 보안키 생성기를 포함하고, 상기 카오스 나노넷 소자는 분자 비대칭성을 이용하여 기판에 분산된 나노넷 물질; 및 상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 전기적 버닝 방식에 기초하여 전압을 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 포함한다.

발명의 효과

- [42] 본 발명은 플렉서블 기판에 성장된 카본나노튜브를 형성할 수 있다.
- [43] 본 발명은 카본나노튜브의 성장 상에서 발생하는 분자 비대칭성을 이용하여 물리적 복제 방지의 고유 특성을 향상시킬 수 있다.
- [44] 본 발명은 시그널 패스의 랜덤성을 제공하여 보안 인증의 안정성을 향상시킬 수 있다.

- [45] 본 발명은 카오스 나노넷 소자의 입출력 단에 다중입력 쉬프트 레지스터를 사용하여 챌린지 비트와 리스폰스 비트간의 대응 관계 경우의 수를 증가시킴으로써, 보안 인증의 안정성을 향상시킬 수 있다.
- [46] 본 발명은 플렉서블 기판에 성장된 카본나노튜브를 형성하는 카오스 나노넷 소자 및 카오스 나노넷 기반의 PUF 보안 장치를 제공할 수 있다.
- [47] 본 발명은 나노넷 물질의 성장 상에서 발생하는 분자 비대칭성을 이용하여 물리적 복제 방지의 고유 특성을 향상시킬 수 있다.
- [48] 본 발명은 차단전류영역에서 바이어스를 인가받는 선정된 전극에 의하여 나노넷 물질에 대한 카오스 나노넷 소자 및 PUF 보안 장치를 제공할 수 있다.
- [49] 본 발명은 시그널 패스의 랜덤성을 제공하여 보안 인증의 안정성을 향상시킬 수 있다.
- [50] 본 발명은 카오스 나노넷 소자의 입출력 단에 응답 생성기를 사용하여 챌린지 비트와 리스폰스 비트간의 대응 관계 경우의 수를 증가시킴으로써, 보안 인증의 안정성을 향상시킬 수 있다.
- [51] 본 발명은 전기적 버닝 방식을 이용하여 나노넷 물질에 대한 시그널 패스의 랜덤성을 극대화할 수 있다.
- 도면의 간단한 설명**
- [52] 도 1은 본 발명의 실시예에 따른 카오스 나노넷 소자를 도시한 것이다.
- [53] 도 2는 본 발명의 실시예에 따른 플렉서블 기판 상에 나노넷 물질인 복수의 카본나노튜브를 형성하기 위한 슬롯 다이 코팅 장치를 도시한 것이다.
- [54] 도 3은 본 발명의 플렉서블 기판 상에 나노넷 물질인 복수의 카본나노튜브를 형성하기 위한 메이어 바(Mayer bar) 장치를 도시한 것이다.
- [55] 도 4는 경질 기판 및 희생층 상에 플렉서블 기판을 제조하는 공정을 도시한 것이다.
- [56] 도 5a는 금속성과 반도체성을 갖는 나노넷 물질의 전기적 성질을 예시한 그래프이고, 도 5b는 금속성과 반도체성을 갖는 나노넷 물질에 대한 전류와 전압 간의 관계를 예시한 그래프이다.
- [57] 도 6은 전기적 버닝 방식에 따른 전류와 전압 간의 관계를 예시한 도면이다.
- [58] 도 7a 내지 도 7c는 나노넷 물질의 네트워크 형상에 대한 예를 도시한 것이다.
- [59] 도 8a 내지 도 8f는 나노넷 물질의 네트워크 형상을 변형한 예를 도시한 것이다.
- [60] 도 9a는 본 발명의 실시예에 따른 분산된 나노넷 물질의 금속성과 반도체성에 의해 시그널 패스가 생성되는 예를 도시한 것이다.
- [61] 도 9b는 본 발명의 실시예에 따른 분산된 나노넷 물질에 에칭 패턴을 통하여 시그널 패스가 생성되는 예를 도시한 것이다.
- [62] 도 9c는 본 발명의 실시예에 따른 분산된 카본나노튜브에 선정된 전극의 전압 인가를 통하여 시그널 패스가 생성되는 예를 도시한 것이다.
- [63] 도 10은 본 발명의 실시예에 따른 카오스 나노넷 기반의 물리적 복제 방지(PUF)

보안 장치를 도시한 블록도이다.

[64] 도 11는 도 10의 카오스 나노넷 기반의 물리적 복제 방지 보안 장치를 단일 칩(SOC, system on chip)으로 도시한 예이다.

[65] 도 12는 본 발명의 실시예에 따른 카오스 나노넷 소자를 제조하는 방법을 도시한 흐름도이다.

[66] 도 13은 본 발명의 실시예에 따른 카오스 나노넷 기반의 물리적 복제 방지 보안 장치의 동작 방법을 도시한 흐름도이다.

발명의 실시를 위한 최선의 형태

[67] 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 반면, 소자가 ""직접 위(directly on)" 또는 "바로 위"로 지칭되는 것은 중간에 다른 소자 또는 층을 개재하지 않은 것을 나타낸다.

[68] 공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 예를 들면, 도면에 도시되어 있는 소자를 뒤집을 경우, 다른 소자의 "아래(below 또는 beneath)"로 기술된 소자는 다른 소자의 "위(above)"에 놓여질 수 있다. 따라서, 예시적인 용어인 "아래"는 아래와 위의 방향을 모두 포함할 수 있다. 소자는 다른 방향으로도 배향될 수 있으며, 이 경우 공간적으로 상대적인 용어들은 배향에 따라 해석될 수 있다.

[69] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"은 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.

[70] 다른 정의가 없다면, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않는 한 이상적으로 또는 과도하게 해석되지 않는다.

[71] 한편, 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는, 그 상세한 설명을 생략할 것이다. 그리고, 본 명세서에서 사용되는

용어(terminology)들은 본 발명의 실시예를 적절히 표현하기 위해 사용된 용어들로서, 이는 사용자, 운용자의 의도 또는 본 발명이 속하는 분야의 관례 등에 따라 달라질 수 있다. 따라서, 본 용어들에 대한 정의는 본 명세서 전반에 걸친 내용을 토대로 내려져야 할 것이다.

[72]

[73] 도 1은 본 발명의 실시예에 따른 카오스 나노넷 소자를 도시한 것이다.

[74] 도 1을 참조하면, 카오스 나노넷 소자(100)는 기관(미도시), 나노넷 물질(110) 및 전극 어레이(120)를 포함한다.

[75] 금속성과 반도체성을 갖는 나노넷 물질(110)은 기관에 분산된다. 여기서, 나노넷 물질(110)은 나노선(nanowire) 및 카본나노튜브(CNT, carbon nano tube) 중 적어도 하나를 포함할 수 있다. 또한, 나노넷 물질(110)은 복수의 나노선 및 복수의 카본나노튜브 중 적어도 하나를 포함할 수 있다.

[76] 또한, 나노넷 물질(110)은 분자 비대칭성(chirality)을 이용하여 기관에 분산될 수도 있다.

[77] 나노선은 나노미터 단위의 크기를 갖는 와이어 구조이고, 카본나노튜브는 탄소 6개로 이루어진 육각형들이 서로 연결되어 관 모양을 이루는 구조이다.

[78] 나노선 및 카본나노튜브 등 나노넷 물질은 금속성 또는 반도체성을 갖는 소재이고, 반도체, 평판 디스플레이, 배터리, 초강력 섬유, 생체 센서 및 브라운관 등 다양한 장치에 사용되는 소재이다.

[79] 나노넷 물질(110)은 선정된 밀도 및 두께를 고려하여 기관에 분산될 수 있다. 선정된 밀도 및 두께는 나노넷 물질의 직경(diameter) 및 분자 비대칭성에 의해 선정될 수 있고, 나노넷 물질이 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변화 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.

[80] 또한, 나노넷 물질(110)은 나노 크기의 양자적인 효과를 기반으로 산란(scattering)이 없는 초고속 이동도의 장점을 가지는 반면, 대면적 성장 물질들이 균일한 전기 특성을 제공하지 못하는 분자 비대칭성이 존재하는데, 나노넷 물질(110)은 성장 상에 성장 밀도함수, 금속성 및 반도체성이 무작위적으로 나타내는 결점이 존재한다.

[81] 실시예에 따르면, 카오스 나노넷 소자(100)는 나노넷 물질(110)의 분자 비대칭성을 이용하여 보안 인증의 안정성을 향상시킬 수 물리적 복제 방지(PUF, physical unclonable function) 보안 장치에 사용될 수 있다.

[82] 보다 상세하게는, 나노넷 소자(100)는 나노넷 물질(110)의 시그널 패스(signal path)의 랜덤성을 이용하여 보안 인증의 안정성을 향상시킬 수 PUF 보안 장치에 사용될 수 있다.

[83] 전극 어레이(120)는 나노넷 물질(110) 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성된다.

[84] 선정된 도메인 크기는 PUF 보안 장치(또는 보안 칩)의 입력 비트에 대한 입력

영역 및 입력 비트에 대응하는 PUF 보안 장치의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.

[85] 또한, 나노넷 물질은(110)은 전술한 바와 같이 복수의 카본나노튜브일 수 있고, 상기 복수의 카본나노튜브는 플렉서블 기판 상에 형성될 수 있다.

[86] 상기 플렉서블 기판은 폴리아미드(PI, polyimide), 폴리에스터(polyester), 폴리에틸렌 나프탈레이트(PEN, polyethylene naphthalate), 테플론(Teflon), 폴리에틸렌 테레프탈레이트(PET, polyethylene terephthalate), 폴리디메틸 실록산(PDMS, polydimethyl siloxane) 및 여타의 중합체(polymeric) 중 적어도 하나의 물질을 포함할 수 있다.

[87] 또한, 복수의 카본나노튜브는 슬롯 다이 코팅(slot die coating) 및 메이어 바 코팅(mayer bar coating) 중 적어도 하나의 스프레이 코팅(spray coating) 방식으로 플렉서블 기판 상에 형성될 수 있다.

[88] 복수의 카본나노튜브는 분자 비대칭성(chirality)을 이용하여 플렉서블 기판에 분산된다.

[89] 또한, 복수의 카본나노튜브는 선정된 밀도 및 두께를 고려하여 기판에 분산될 수 있다. 선정된 밀도 및 두께는 카본나노튜브의 직경(diameter) 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.

[90] 카본나노튜브는 나노 크기의 양자적인 효과를 기반으로 산란(scattering)이 없는 초고속 이동도의 장점을 가지는 반면, 대면적 성장 물질들이 균일한 전기 특성을 제공하지 못하는 분자 비대칭성이 존재하는데, 카본나노튜브는 성장 상에 성장 밀도함수, 금속성 및 반도체성이 무작위적으로 나타내는 결점이 존재한다.

[91] 본 발명의 실시예에 따른 카오스 나노넷 소자(100)는 복수의 카본나노튜브의 분자 비대칭성을 이용하여 보안 인증의 안정성을 향상시킬 수 있다. 보다 상세하게는, 카오스 나노넷 소자(100)는 복수의 카본나노튜브의 무작위한 경로를 이용하여 보안 인증의 안정성을 향상시킬 수 있다.

[92] 복수의 카본나노튜브는 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.

[93] 이하에서는 도 2 내지 도 3을 참고하여 스프레이 코팅 방식을 통한 플렉서블 기판 상에 복수의 카본나노튜브가 형성되는 예를 상세히 설명하기로 한다.

[94]

[95] 도 2는 본 발명의 실시예에 따른 플렉서블 기판 상에 나노넷 물질인 복수의 카본나노튜브를 형성하기 위한 슬롯 다이 코팅 장치를 도시한 것이다.

[96] 본 발명의 실시예에 따른 복수의 카본나노튜브는 슬롯 다이 코팅 장치의 슬롯 다이 코터(230) 및 슬롯 다이(240)를 통하여 플렉서블 기판(210) 상에 선정된

두께로 형성될 수 있다.

- [97] 도 2를 참조하면, 본 발명의 플렉서블 기판 상에 복수의 카본나노튜브를 형성하기 위한 슬롯 다이 코팅 장치는 플렉서블 기판(210)의 이송속도 및 카본나노튜브(220)의 양을 제어함으로써, 플렉서블 기판(210) 상에 선정된 두께의 복수의 카본나노튜브(220)를 형성시킬 수 있고, 롤투롤(roll to roll) 공정을 이용하여 연속적인 공정을 수행할 수 있다. 이 때, 복수의 카본나노튜브(200)는 용액 상태일 수 있다.
- [98] 본 발명의 플렉서블 기판 상에 복수의 카본나노튜브를 형성하기 위한 슬롯 다이 코팅 장치는 슬롯 다이 코터(slot die coater)(230) 및 슬롯 다이(slot die)(240)를 포함할 수 있다.
- [99] 슬롯 다이 코터(230)는 플렉서블 기판(210)을 진행방향으로 이동하기 위하여 하나 이상의 롤러(roller)를 포함할 수 있다.
- [100] 슬롯 다이(240)는 플렉서블 기판(210)의 진행방향과 직교방향 또는 기 설정된 각도방향에 배치될 수 있고, 복수의 카본나노튜브를 배출하기 위하여 홀(hole)을 포함할 수 있다. 예를 들어, 슬롯 다이(240)는 만년필에서 잉크가 펜촉 끝 단으로 나오듯이 홀을 통하여 복수의 카본나노튜브를 배출할 수 있다.
- [101] 실시예에 따라서는, 슬롯 다이(240)는 선정된 위치에 고정되고, 플렉서블 기판(210)이 슬롯 다이 코터(230)를 통하여 이동할 수 있다.
- [102]
- [103] 도 3은 본 발명의 플렉서블 기판 상에 나노넷 물질인 복수의 카본나노튜브를 형성하기 위한 메이어 바(Mayer bar) 장치를 도시한 것이다.
- [104] 도 3을 참조하면, 메이어 바 장치는 가이드 롤(guide roll)(330), 메이어 바 롤(mayer bar roll)(340) 및 복수의 카본나노튜브(320)가 저장된 용액조로 구성될 수 있다. 이 때, 복수의 카본나노튜브(320)는 액체 상태일 수 있다.
- [105] 메이어 바 장치는 가이드 롤(330)을 통하여 플렉서블 기판(310)을 진행방향으로 이동시킬 수 있고, 용액조에 담겨 있는 복수의 카본나노튜브(320)를 가이드 롤(330)과 접촉하도록 한다.
- [106] 가이드 롤(330)은 플렉서블 기판(310)을 진행방향으로 회전시키고, 상기 회전에 의해 복수의 카본나노튜브(320)를 가이드 롤(330)의 접촉면에 도포시킬 수 있다.
- [107] 또한, 가이드 롤(330)은 회전하면서 플렉서블 기판(310)과 접촉하면서, 가이드 롤(330)의 접촉면에 도포된 복수의 카본나노튜브(320)를 플렉서블 기판(310)에 도포시킬 수 있다.
- [108] 메이어 바 롤(340)은 회전하면서, 플렉서블 기판(310)에 도포된 복수의 카본나노튜브(320)의 양을 조절하면서 플렉서블 기판(310) 상에 선정된 두께의 복수의 카본나노튜브(320)가 형성되도록 할 수 있다.
- [109] 전술한 플렉서블 기판은 열에 의해 휘거나 늘어나는 성질이 있어, 복수의 카본나노튜브(110)가 플렉서블 기판 상에 형성하는데 어려운 단점이 존재할 수

있다.

[110] 따라서, 본 발명의 카오스 나노넷 소자는 상기 단점을 해결하기 위한 플렉서블 기판의 제조 공정이 필요할 수 있다.

[111]

[112] 도 4는 경질 기판 및 희생층 상에 플렉서블 기판을 제조하는 공정을 도시한 것으로서, 도 4를 참조하면, 플렉서블 기판을 제조하는 공정은 경질 기판(410) 상에 희생층(420)이 형성되는 제조 공정, 형성된 희생층(420) 상에 플렉서블 기판(430)이 형성되는 제조 공정 및 물과의 접촉을 통하여 플렉서블 기판(430)과 경질 기판(410)이 분리되는 제조 공정을 포함할 수 있다.

[113] 경질 기판(410)은 반도체 디바이스의 동작층 또는 형태를 유지하고, 고순도에서 결함이 없으며, 전기적 특성이 우수한 실리콘 웨이퍼(Si wafer) 물질을 포함할 수 있고, 단단한 절연체 물질인 유리를 포함할 수 있다.

[114] 희생층(420)은 경질 기판(410)과 플렉서블 기판(430)을 분리시키는 부재로 사용된다. 또한, 희생층(420)은 수용성 폴리비닐알코올(polyvinyl alcohol) 및 산화게르마늄(Ge₂O₃) 중 적어도 하나를 포함하고, 경질 기판(410) 상에 스핀 코팅(spin coating)하여 형성될 수 있다.

[115] 플렉서블 기판(430)은 단일층으로 이루어지며, 희생층(420) 바로 위에 형성되어 희생층(420)과 접촉할 수 있다.

[116] 보다 상세하게는, 플렉서블 기판(430)은 희생층(420) 상에 액상의 고분자 물질을 도포 후 스핀 코팅하여 형성될 수 있다.

[117] 이 때, 복수의 카본나노튜브는 플렉서블 기판(430) 상에 형성될 수 있다. 또한, 복수의 카본나노튜브가 플렉서블 기판 상에 안정되게 형성되면, 플렉서블 기판(430)은 희생층(420)과 물과의 접촉을 통하여 경질 기판(410)과 분리될 수 있다.

[118] 이하, 도 2a 및 도 2b를 참조하여 차단전류영역에서 바이어스를 인가받는 선정된 전극에 의하여 나노넷 물질(110)에 대한 시그널의 모호성이 제거되는 카오스 나노넷 소자(100)를 상세히 설명하기로 한다.

[119]

[120] 도 5a는 금속성과 반도체성을 갖는 나노넷 물질의 전기적 성질을 예시한 그래프이고, 도 5b는 금속성과 반도체성을 갖는 나노넷 물질에 대한 전류와 전압 간의 관계를 예시한 그래프이다.

[121] 도 5a를 참조하면, 금속성 나노넷 물질은 반도체성 나노넷 물질에 비해 전도도가 약 5배정도로 높지 않아 전기적으로 '0' 과 '1'의 시그널을 제공하기가 어려울 수 있다.

[122] 한편, 도 5b를 참조하면, 차단전류영역(off current range)에서 선정된 금속성대반도체 전류비(예를 들어, 금속성과 반도체성의 전류차가 1000배)로 선정된 전극(예를 들어, 게이트 전극)에 바이어스를 인가하면, 나노넷 물질은 선정된 전극에 의하여 금속성과 반도체성에 대응하는 '0'과 '1'의 시그널로

구분될 수 있다.

[123] 여기서, 각각의 전극은 소스(source) 전극, 드레인(drain) 전극 및 게이트(gate) 전극을 포함할 수 있다.

[124] 또한, 차단전류영역에서 바이어스를 인가하는 방식은 선정된 도메인 크기 및 복수의 전극 개수 중 적어도 하나를 고려하여 맵 규칙에 대응하는 선정된 전극에 인가할 수 있다.

[125] 맵 규칙은 선정된 도메인 크기 별 및 복수의 전극 개수 별 중 적어도 하나에 대응하는 선정된 전극의 개수에 대한 정보와 선정된 전극의 위치에 대한 정보가 포함될 수 있다.

[126] 실시예에 따르면, 나노넷 물질은 차단전류영역에서 선정된 전극에 선정된 금속성대반도체 전류비로 바이어스 인가에 의하여 금속성과 반도체성에 대응하는 '0'과 '1'의 시그널로 구분될 수 있다.

[127] 보다 상세하게는, 금속성 나노넷 물질은 도 2b에 도시된 바와 같이, 게이트 전극에 선정된 금속성대반도체 전류비로 바이어스를 인가하여도 전도도의 변화가 거의 존재하지 않으나, 반도체성 나노넷 물질은 전도도가 바뀔 수 있다.

[128] 따라서, 나노넷 물질은 선정된 전극에 의하여 금속성과 반도체성 대응하는 시그널로 구분되어 시그널의 모호성이 제거될 수 있다.

[129] 실시예에 따르면, 나노넷 물질은 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.

[130]

[131] 도 6은 전기적 버닝 방식에 따른 전류와 전압 간의 관계를 예시한 도면이다.

[132] 도 6을 참조하면, 나노넷 물질은 전기적 버닝 방식에 의하여 선정된 전극 주위에서의 금속성이 제거될 수 있다. 여기서, 각각의 전극은 소스(source) 전극, 드레인(drain) 전극 및 게이트(gate) 전극을 포함할 수 있다.

[133] 예를 들어, 나노넷 물질은 전압을 인가받는 드레인 전극 주위에서의 금속성이 제거될 수 있다. 이 때, 게이트 전극은 플로팅(floating)의 상태일 수 있다.

[134] 본 발명의 일측에 따르면, 전기적 버닝 방식은 나노넷 물질의 성장 밀도함수 파라미터, 금속성 파라미터 및 반도체성 파라미터 중 적어도 하나를 고려하여 선정된 전극에 전압을 스위핑(sweeping)하여 인가할 수 있다.

[135] 예를 들어, 각각의 파라미터는 파라미터 계측기(HP 4156A)를 통하여 계측될 수 있다.

[136] 또한, 전기적 버닝 방식은 도 6에 도시된 바와 같이, 선정된 전극에 4단계의 전압(5V, 10V, 15V 및 20V 등)을 스위핑하여 인가할 수 있다.

[137] 본 발명의 다른 일측에 따르면, 전기적 버닝 방식은 선정된 도메인 크기 및 복수의 전극 개수 중 적어도 하나를 고려하여 맵 규칙에 대응하는 선정된 전극에 전압을 인가할 수 있다.

[138] 맵 규칙은 선정된 도메인 크기 별 및 복수의 전극 개수 별 중 적어도 하나에

대응하는 선정된 전극의 개수에 대한 정보와 선정된 전극의 위치에 대한 정보가 포함될 수 있다.

[139] 실시예에 따르면, 나노넷 물질은 선정된 전극의 전압 인가에 의하여 선정된 전극 주위에서의 금속성이 제거되고, 인위적인 '0' 시그널을 발생할 수 있다.

[140] 따라서, 카오스 나노넷 소자는 전기적 버닝 방식에 의하여 나노넷 물질에 대한 시그널 패스의 랜덤성을 제공할 수 있다.

[141] 실시예에 따르면, 나노넷 물질은 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.

[142] 이하에서는 도 7a 내지 도 7c 및 도 8a 내지 8f를 참고하여 나노넷 물질(110)의 네트워크 형상을 상세히 설명하기로 한다.

[143]

[144] 도 7a 내지 도 7c는 나노넷 물질의 네트워크 형상에 대한 예를 도시한 것이다.

[145] 도 7a는 나노넷 물질의 무작위성 네트워크 형상을 도시한 것으로서, 도 7a를 참조하면, 나노넷 물질(110)는 특정 패턴 및 규칙이 없는 무작위성 네트워크 형상으로 기판에 분산될 수 있다.

[146] 본 발명의 일측에 따르면, 나노넷 물질(110)는 선정된 밀도 및 두께를 고려하여 무작위성 네트워크 형상으로 기판에 분산될 수 있다. 선정된 밀도 및 두께는 카본나노튜브의 직경(diameter) 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.

[147] 도 7b는 나노넷 물질의 방향성 네트워크 형상을 도시한 것으로서, 도 7b를 참조하면, 나노넷 물질(110)는 수직 접합 기반의 방향성 네트워크 형상으로 기판에 분산될 수 있다.

[148] 본 발명의 일측에 따르면, 나노넷 물질(110)는 수직접합 기반의 방향성 네트워크 형상으로 기판에 분산됨으로써, 초소형 사물기기의 보안 장치에 사용될 수 있으며, 뛰어난 전계 효과를 나타낼 수 있다.

[149] 도 7c는 나노넷 물질의 크로스바 네트워크 형상을 도시한 것으로서, 도 7c를 참조하면, 나노넷 물질(110)는 가로로 크로싱하는 패턴의 크로스바(crossbar) 네트워크 형상으로 기판에 분산될 수 있다.

[150]

[151] 도 8a 내지 도 8f는 나노넷 물질의 네트워크 형상을 변형한 예를 도시한 것이다.

[152] 도 8a 및 도 8b는 나노넷 물질의 무작위성 네트워크와 방향성 네트워크를 조합한 형상을 도시한 것으로서, 도 8a 및 도 8b를 참조하면, 나노넷 물질(110)는 무작위성 네트워크와 방향성 네트워크를 조합한 형상으로 기판에 분산될 수 있다.

[153] 본 발명의 일측에 따르면, 나노넷 물질(110)는 무작위성 네트워크와 방향성 네트워크를 조합하여 이방성 평면의 이중층 형상으로 기판에 분산될 수 있다.

- [154] 도 8c 및 도 8d는 나노넷 물질의 방향성 네트워크와 크로스바 네트워크를 조합한 형상을 도시한 것으로서, 도 8c 및 도 8d를 참조하면, 나노넷 물질(110)는 방향성 네트워크와 크로스바 네트워크를 조합한 형상으로 기판에 분산될 수 있다.
- [155] 본 발명의 일측에 따르면, 나노넷 물질(110)는 방향성 네트워크와 크로스바 네트워크를 조합하여 상부구조 기반의 다수층 형상으로 기판에 분산될 수 있다.
- [156] 도 8e 및 도 8f는 기하학적 구조를 이용한 나노넷 물질의 방향성 네트워크 형상을 도시한 것으로서, 도 8c 및 도 8d를 참조하면, 나노넷 물질(110)는 기하학적 구조의 방향성 네트워크 형상으로 기판에 분산될 수 있다.
- [157] 본 발명의 일측에 따르면, 나노넷 물질(110)는 삼중층 또는 삼각 그물구조를 포함하는 기하학적 구조의 방향성 네트워크 형상으로 기판에 분산될 수 있다.
- [158]
- [159] 다시 도 1을 참조하면, 전극 어레이(120)는 나노넷 물질(110) 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함한다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [160] 또한, 나노넷 물질은(110)는 전극 어레이(120)로부터 선택되는 임의의 전극 사이에 시그널 패스를 제공한다.
- [161] 실시예에 따라서는, 나노넷 물질(110)는 전극 어레이(120)로부터 선택되는 임의의 전극 사이에 분자 비대칭성에 대응하는 시그널 패스(signal path)를 제공한다.
- [162] 이 때, 디코더(decoder)가 전극 어레이(120)로부터 임의의 전극을 선택할 수 있다. 상기 디코더는 후술되는 도 10을 참조하여 상세히 설명하기로 한다.
- [163] 또한, 시그널 패스는 나노넷 물질(110)의 분자 비대칭성에 의해 생성될 수 있다. 이하에서는, 도 9a 내지 도 9c를 참조하여 시그널 패스가 생성되는 과정을 설명하기로 한다.
- [164]
- [165] 도 9a는 본 발명의 실시예에 따른 분산된 나노넷 물질의 금속성과 반도체성에 의해 시그널 패스가 생성되는 예를 도시한 것이다.
- [166] 도 9a를 참조하면 시그널 패스는 나노넷 물질의 분자 비대칭성에 의해 생성될 수 있고, 상세하게는 시그널 패스는 나노넷 물질의 금속성(710)과 반도체성(720)을 기반으로 생성될 수 있다.
- [167] 도 9a에 도시된 바와 같이, 시그널 패스는 임의로 선택된 두 전극을 기반으로, 금속성(710) 및 반도체성(720)을 갖는 나노넷 물질에 대응하여 형성될 수 있다.
- [168] 즉, 금속성(710) 및 반도체성(720)을 갖는 분산된 카본나노튜브의 랜덤성에 기반으로 임의로 선택된 두 전극 사이에 시그널 패스가 형성될 수 있다.
- [169] 도 9b는 본 발명의 실시예에 따른 분산된 나노넷 물질에 에칭 패턴을 통하여 시그널 패스가 생성되는 예를 도시한 것이다.

- [170] 도 9b를 참조하면 본 발명의 시그널 패스는 선정된 에칭 패턴에 의해 생성될 수 있다. 예를 들어, 분산된 나노넷 물질은 선정된 에칭 패턴의 에칭 공정에 의하여 생성되는 시그널 패스의 랜덤성을 포함할 수 있다.
- [171] 선정된 에칭 패턴(730)은 카오스 나노넷 소자에서 복수의 전극의 위치를 고려하여 선정될 수 있고, 상기 선정된 에칭 패턴은 일자 패턴, 교차 패턴, 지그재그 패턴 및 이를 조합한 패턴과 같은 다양한 패턴을 포함할 수 있다.
- [172] 본 발명의 카오스 나노넷 소자는 에칭 패턴(730)을 통하여 금속성과 반도체성을 갖는 분산된 나노넷 물질에 분자 비대칭성을 증가시킬 수 있고, 증가된 분자 비대칭성으로부터 시그널 패스의 랜덤성을 제공할 수 있다.
- [173] 도 9c는 본 발명의 실시예에 따른 분산된 카본나노튜브에 선정된 전극의 전압 인가를 통하여 시그널 패스가 생성되는 예를 도시한 것이다.
- [174] 도 9c를 참조하면 본 발명의 시그널 패스는 선정된 전극에 전압 인가에 의해 생성될 수 있다. 예를 들어, 분산된 나노넷 물질은 선정된 전극에 전압 인가에 의하여 선정된 전극 주위에서의 금속성이 제거된 영역(740)을 포함할 수 있다.
- [175] 본 발명의 카오스 나노넷 소자는 전극 어레이에 포함되는 복수의 전극 중에 선정된 전극에 전압의 인가를 통하여, 상기 선정된 전극 주위에 위치하는 카본나노튜브의 금속성이 제거된 영역(740)을 포함하도록 하여 시그널 패스의 랜덤성을 제공할 수 있다.
- [176]
- [177] 다시 도 1을 참조하면, 카오스 나노넷 소자(100)는 PUF 보안 장치의 입력 비트에 연관되어 선택되는 두 개의 전극 사이의 시그널 패스의 형성 여부에 대응하여 PUF 보안 장치의 출력 비트를 생성할 수 있다. 입력 비트에 연관된 두 개의 전극은 디코더를 통하여 선택될 수 있다.
- [178] 보다 상세하게는, 카오스 나노넷 소자(100)는 입력 비트에 연관되어 선택되는 두 개 전극 사이의 금속성과 반도체성에 기반하여 다양한 시그널 패스를 형성할 수 있고, 형성된 시그널 패스에 대응하여 출력 비트를 생성할 수 있다.
- [179] 예를 들어, 선택된 두 개의 전극 사이에 시그널 패스가 형성된 경우, 카오스 나노넷 소자(100)는 출력 비트 '1'을 생성할 수 있고, 시그널 패스가 형성되지 않은 경우, 카오스 나노넷 소자(100)는 출력 비트 '0'을 생성할 수 있다.
- [180]
- [181] 도 10은 본 발명의 실시예에 따른 카오스 나노넷 기반의 물리적 복제 방지(PUF) 보안 장치를 도시한 블록도이다.
- [182] 도 10을 참조하면, 카오스 나노넷 기반의 PUF 보안 장치(1000)는 제1 응답 생성기(response generator)(610), 디코더(620), 카오스 나노넷 소자(630), 제2 응답 생성기제2 응답 생성기(640) 및 보안키 생성기(650)를 포함한다.
- [183] 제1 응답 생성기(610)는 챌린지(challenge) 비트를 입력 비트로 생성한다. 제1 응답 생성기(610)는 제1 다중입력 쉬프트 레지스터일 수 있다. 예를 들어, 제1 응답 생성기(610)는 다수의 플립플롭(flip-flop) 및 카운터(counter)를 사용하여

- 첼런지 비트를 좌측 또는 우측으로 이동하여 입력 비트로 생성할 수 있다.
- [184] 디코더(620)는 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택한다. 예를 들어, 디코더(620)는 전극 어레이에 포함된 복수의 전극의 어드레스를 참조하여 변환된 입력 비트에 대응하는 두 개의 전극을 선택할 수 있다.
- [185] 실시예에 따라서는 디코더(620)는 선정된 도메인 크기를 고려하여 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택할 수 있다. 상기 선정된 도메인 크기는 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [186] 카오스 나노넷 소자(630)는 기관에 분산된 금속성과 반도체성을 갖는 나노넷 물질 및 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 포함할 수 있다.
- [187] 실시예에 따라서는 카오스 나노넷 소자(630)는 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성할 수도 있다.
- [188] 여기서, 카오스 나노넷 소자(630)에 대한 상세한 설명은 전술한 바와 같다.
- [189] 또한, 카오스 나노넷 소자(630)는 플렉서블 기관, 상기 플렉서블 기관 상에 분산된 나노넷 물질 및 전극 어레이를 포함할 수 있다.
- [190] 또한, 상기 나노넷 물질은 복수의 카본나노튜브일 수 있다.
- [191] 플렉서블 기관은 폴리이미드, 폴리에스터, 폴리에틸렌 나프탈레이트, 테플론, 폴리에틸렌 테레프탈레이트, 폴리디메틸 실록산 및 여타의 중합체 중 적어도 하나의 물질을 포함할 수 있다.
- [192] 복수의 카본나노튜브는 플렉서블 기관 상에 형성된다. 보다 상세하게는, 복수의 카본나노튜브는 슬롯 다이 코팅 및 메이어 바 코팅 중 적어도 하나의 스프레이 코팅 방식으로 플렉서블 기관 상에 형성될 수 있다.
- [193] 플렉서블 기관은 열에 의해 휘거나 늘어나는 성질이 있으므로, 복수의 카본나노튜브가 플렉서블 기관에 형성하는데 어려운 단점이 존재할 수 있다.
- [194] 따라서, 본 발명의 카오스 나노넷 소자는 상기 단점을 해결하기 위한 플렉서블 기관의 제조 공정이 필요할 수 있다.
- [195] 본 발명의 일측에 따르면, 플렉서블 기관을 제조하는 공정은 경질 기관 상에 희생층이 형성되는 제조 공정, 형성된 희생층 상에 플렉서블 기관이 형성되는 제조 공정 및 물과의 접촉을 통하여 플렉서블 기관과 경질 기관이 분리되는 제조 공정을 포함할 수 있다.
- [196] 복수의 카본나노튜브는 분자 비대칭성을 이용하여 플렉서블 기관 상에 분산될 수 있고, 복수의 카본나노튜브는 선정된 밀도 및 두께를 고려하여 무작위성 네트워크 형상으로 기관 상에 분산될 수 있다.
- [197] 선정된 밀도 및 두께는 카본나노튜브의 직경 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이

및 열화 등의 조건에 따라 다양하게 선정될 수 있다.

- [198] 본 발명의 일측에 따르면, 복수의 카본나노튜브는 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.
- [199] 예를 들어, 복수의 카본나노튜브는 특정 패턴 및 규칙이 없는 무작위성 네트워크 형상으로 기판에 분산될 수 있다.
- [200] 또한, 복수의 카본나노튜브는 수직접합 기반의 방향성 네트워크 형상으로 기판에 분산됨으로써, 초소형 사물기기의 보안 장치에 사용될 수 있으며, 뛰어난 전계 효과를 나타낼 수 있다.
- [201] 또한, 복수의 카본나노튜브는 가로로 크로싱하는 패턴의 크로스바 네트워크 형상으로 기판에 분산될 수 있다.
- [202] 전극 어레이는 카본나노튜브 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함할 수 있다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [203] 이 때, 카오스 나노넷 소자(630)는 디코더(620)를 통해 선택된 전극 사이에 분자 비대칭성에 대응하는 시그널 패스를 제공할 수 있고, 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성할 수 있다.
- [204] 예를 들어, 카오스 나노넷 소자(630)는 시그널 패스가 연결된 경우, 출력 비트 '1'을 생성할 수 있고, 시그널 패스가 연결되지 않은 경우, 출력 비트 '0'을 생성할 수 있다.
- [205] 제2 응답 생성기(640)는 출력 비트를 리스폰스(response) 비트로 생성한다.
- [206] PUF 보안 장치(600)는 제1 응답 생성기(610) 및 제2 응답 생성기(640)를 사용하여 챌린지 비트와 리스폰스 비트간의 대응 관계 경우의 수를 기반으로 보안 장치로서 동작할 수 있다.
- [207] 보안키 생성기(650)는 주문형 반도체(ASIC, application specific intergrated circuit)를 이용하여 리스폰스 비트를 공개키 및 비밀키로 생성한다. 주문형 반도체는 공개키 및 비밀키를 포함하는 비대칭키를 연산하는 모듈을 포함할 수 있다.
- [208] 예를 들어, 보안키 생성기(650)는 타원곡선 암호(ECC, elliptic curve cryptosystem) 알고리즘이 포함된 주문형 반도체를 이용하여 리스폰스 비트를 공개키 및 비밀키로 생성할 수 있다.
- [209] 타원곡선 암호는 $y^2 = x^3 + ax + b$ 식으로 정의되고, 1985년 워싱턴대학교의 수학교수인 닐 코블리츠(Neal Koblitz)와 IBM연구소의 빅터 밀러(Victor Miller)에 의해 에 의해 고안된 암호화 방식이다.
- [210]

- [211] 도 11는 도 10의 카오스 나노넷 기반의 물리적 복제 방지 보안 장치를 단일 칩(SOC, system on chip)으로 도시한 예이다.
- [212] 도 11을 참조하면, PUF 보안 칩은 제1 응답 생성기(제1 응답 생성기(610), 디코더(620-a, 620-b), 카오스 나노넷 소자(630), 제2 응답 생성기(640) 및 보안키 생성기(650)를 포함할 수 있다.
- [213] 제1 응답 생성기(610)는 챌린지 비트를 입력 비트로 생성한다. 제1 응답 생성기(610)는 다수의 플립플롭 및 카운터를 사용하여 챌린지 비트를 좌측 또는 우측으로 이동하여 입력 비트로 생성할 수 있다.
- [214] 디코더(620-a, 620-b)는 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택한다. 예를 들어, 디코더(620-a, 620-b)는 전극 어레이에 포함된 복수의 전극의 어드레스를 참조하여 변환된 입력 비트에 대응하는 두 개의 전극을 선택할 수 있다.
- [215] 본 발명의 일측에 따르면, 카오스 나노넷 기반의 물리적 복제 방지 보안 칩은 입력 비트에 대응하는 두 개의 전극을 선택하기 위하여 행과 열로 구분된 두 개의 디코더(620-a, 620-b)가 포함될 수 있다.
- [216] 카오스 나노넷 소자(630)는 선택된 전극 사이의 시그널 패스의 형성 여부에 대응하여 출력 비트를 생성할 수 있다.
- [217] 이를 위해, 카오스 나노넷 소자(630)는 기관, 상기 기관 상에 분산된 나노넷 물질 및 전극 어레이를 포함할 수 있다.
- [218] 나노넷 물질은 분자 비대칭성을 이용하여 기관에 분산될 수 있고, 선정된 밀도 및 두께를 고려하여 무작위성 네트워크 형상으로 기관에 분산될 수 있다.
- [219] 본 발명의 일측에 따르면, 나노넷 물질은 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기관에 분산될 수 있다.
- [220] 전극 어레이는 나노넷 물질 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함할 수 있다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [221] 이 때, 카오스 나노넷 소자(630)는 디코더(620)를 통해 선택된 전극 사이에 분자 비대칭성에 대응하는 시그널 패스를 제공할 수 있고, 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성할 수 있다.
- [222] 실시예에 따라서는, 카오스 나노넷 소자(630)는 플렉서블 기관, 상기 플렉서블 기관 상에 분산된 복수의 카본나노튜브 및 전극 어레이를 포함할 수 있다.
- [223] 플렉서블 기관은 폴리이미드, 폴리에스터, 폴리에틸렌 나프탈레이트, 테플론, 폴리에틸렌 테레프탈레이트, 폴리디메틸 실록산 및 여타의 중합체 중 적어도 하나의 물질을 포함할 수 있다.
- [224] 복수의 카본나노튜브는 플렉서블 기관 상에 형성된다. 보다 상세하게는, 복수의 카본나노튜브는 슬롯 다이 코팅 및 메이어 바 코팅 중 적어도 하나의

스프레이 코팅 방식으로 플렉서블 기판 상에 형성될 수 있다.

- [225] 플렉서블 기판은 열에 의해 휘거나 늘어나는 성질이 있으므로, 복수의 카본나노튜브가 플렉서블 기판에 형성하는데 어려운 단점이 존재할 수 있다.
- [226] 따라서, 본 발명의 카오스 나노넷 소자는 상기 단점을 해결하기 위한 플렉서블 기판의 제조 공정이 필요할 수 있다.
- [227] 본 발명의 일측에 따르면, 플렉서블 기판을 제조하는 공정은 경질 기판 상에 희생층이 형성되는 제조 공정, 형성된 희생층 상에 플렉서블 기판이 형성되는 제조 공정 및 물과의 접촉을 통하여 플렉서블 기판과 경질 기판이 분리되는 제조 공정을 포함할 수 있다.
- [228] 복수의 카본나노튜브는 분자 비대칭성을 이용하여 플렉서블 기판 상에 분산될 수 있고, 복수의 카본나노튜브는 선정된 밀도 및 두께를 고려하여 무작위성 네트워크 형상으로 기판 상에 분산될 수 있다.
- [229] 선정된 밀도 및 두께는 카본나노튜브의 직경 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.
- [230] 본 발명의 일측에 따르면, 복수의 카본나노튜브는 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.
- [231] 예를 들어, 복수의 카본나노튜브는 특정 패턴 및 규칙이 없는 무작위성 네트워크 형상으로 기판에 분산될 수 있다.
- [232] 또한, 복수의 카본나노튜브는 수직접합 기반의 방향성 네트워크 형상으로 기판에 분산됨으로써, 초소형 사물기기의 보안 장치에 사용될 수 있으며, 뛰어난 전계 효과를 나타낼 수 있다.
- [233] 또한, 복수의 카본나노튜브는 가로로 크로싱하는 패턴의 크로스바 네트워크 형상으로 기판에 분산될 수 있다.
- [234] 전극 어레이는 카본나노튜브 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함할 수 있다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [235] 또한 실시예에 따라서, 카오스 나노넷 소자(630)는 디코더(620)를 통해 선택된 전극 사이에 분자 비대칭성에 대응하는 시그널 패스를 제공할 수 있고, 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성할 수 있다.
- [236] 제2 응답 생성기(640)는 출력 비트를 리스폰스 비트로 생성한다. 따라서, PUF 보안 장치(500)는 제1 응답 생성기(610) 및 제2 응답 생성기(640)를 사용하여 챌린지 비트와 리스폰스 비트간의 대응 관계 경우의 수를 기반으로 보안 장치로서 동작할 수 있다.
- [237] 보안키 생성기(650)는 주문형 반도체를 이용하여 리스폰스 비트를 공개키 및

비밀키로 생성한다. 주문형 반도체는 공개키 및 비밀키를 포함하는 비대칭키를 연산하는 모듈을 포함할 수 있다.

[238]

[239] 도 12는 본 발명의 실시예에 따른 카오스 나노넷 소자를 제조하는 방법의 도시한 흐름도이다.

[240] 도 12를 참조하면, 카오스 나노넷 소자의 제조 방법은 단계 810에서, 기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질을 형성한다.

[241] 여기서, 나노넷 물질은 나노선 및 카본나노튜브 중 적어도 하나를 포함할 수 있다. 또한, 나노넷 물질은 복수의 나노선 및 복수의 카본나노튜브 중 적어도 하나를 포함할 수 있다.

[242] 카오스 나노넷 소자의 제조 방법은 단계 820에서, 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이를 형성한다.

[243] 예를 들면, 선정된 도메인 크기는 PUF 보안 장치(또는 보안 칩)의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 PUF 보안 장치의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.

[244] 또한, 나노넷 물질은 전압을 인가받는 드레인 전극 주위에서의 금속성이 제거될 수 있다. 이 때, 게이트 전극은 플로팅(floating)의 상태일 수 있다.

[245] 실시예에 따르면, 나노넷 물질은 차단전류영역에서 선정된 전극에 선정된 금속성대반도체 전류비로 바이어스 인가에 의하여 금속성과 반도체성에 대응하는 '0'과 '1'의 시그널로 구분될 수 있다.

[246] 본 발명의 일측에 따르면, 전기적 버닝 방식은 나노넷 물질의 성장 밀도함수 파라미터, 금속성 파라미터 및 반도체성 파라미터 중 적어도 하나를 고려하여 선정된 전극에 전압을 스위칭하여 인가할 수 있다.

[247] 본 발명의 다른 일측에 따르면, 전기적 버닝 방식은 선정된 도메인 크기 및 복수의 전극 개수 중 적어도 하나를 고려하여 맵 규칙에 대응하는 선정된 전극에 전압을 인가할 수 있다.

[248] 맵 규칙은 선정된 도메인 크기 별 및 복수의 전극 개수 별 중 적어도 하나에 대응하는 선정된 전극의 개수에 대한 정보와 선정된 전극의 위치에 대한 정보가 포함될 수 있다.

[249] 또한, 카오스 나노넷 소자의 제조 방법은 단계 810에서, 전극 어레이로부터 선택되는 임의의 전극 사이에 대응하는 시그널 패스를 제공한다.

[250] 실시예에 따라서는 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 복수의 카본나노튜브를 플렉서블 기판 상에 형성하는 단계일 수 있다. 보다 상세하게는, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 슬롯 다이코팅 및 메이어 바 코팅 중 적어도 하나의 스프레이 코팅 방식으로 복수의 카본나노튜브를 플렉서블 기판 상에 형성될 수 있다.

[251] 플렉서블 기판은 폴리이미드, 폴리에스터, 폴리에틸렌 나프탈레이트, 테플론,

폴리에틸렌 테레프탈레이트, 폴리디메틸 실록산 및 여타의 중합체 중 적어도 하나의 물질을 포함할 수 있다.

[252] 플렉서블 기판은 열에 의해 휘거나 늘어나는 성질이 있으므로, 복수의 카본나노튜브가 플렉서블 기판에 형성하는데 어려운 단점이 존재할 수 있다.

[253] 따라서, 본 발명의 카오스 나노넷 소자는 상기 단점을 해결하기 위한 플렉서블 기판의 제조 공정이 필요할 수 있다.

[254] 본 발명의 일측에 따르면, 플렉서블 기판을 제조하는 공정은 경질 기판 상에 희생층이 형성되는 제조 공정, 형성된 희생층 상에 플렉서블 기판이 형성되는 제조 공정 및 물과의 접촉을 통하여 플렉서블 기판과 경질 기판이 분리되는 제조 공정을 포함할 수 있다.

[255] 또한, 실시예에 따라서는 카오스 나노넷 소자를 제조하는 방법은 단계 820에서, 카본나노튜브 상에 선정된 도메인 크기를 갖는 복수의 전극을 포함하는 전극 어레이를 형성할 수도 있다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.

[256] 본 발명의 일측에 따르면, 유연 위한 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 선정된 밀도 및 두께를 고려하여 기판에 분산된 복수의 카본나노튜브를 형성할 수 있다.

[257] 선정된 밀도 및 두께는 카본나노튜브의 직경 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.

[258] 또한, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산된 복수의 카본나노튜브를 형성할 수 있다.

[259] 또한, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 선정된 에칭 패턴의 에칭 공정에 의해 생성되는 시그널 패스의 랜덤성을 포함할 수 있다.

[260] 선정된 에칭 패턴은 카오스 나노넷 소자에서 복수의 전극의 위치를 고려하여 선정될 수 있고, 상기 선정된 에칭 패턴은 일자 패턴, 교차 패턴, 지그재그 패턴 및 이를 조합한 패턴과 같은 다양한 패턴을 포함할 수 있다.

[261] 따라서, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 에칭 패턴을 통하여 금속성과 반도체성을 갖는 분산된 복수의 카본나노튜브에 분자 비대칭성을 증가시킬 수 있고, 증가된 분자 비대칭성으로부터 시그널 패스의 랜덤성을 제공할 수 있다.

[262] 또한, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 전극 어레이에 포함되는 복수의 전극 중에 선정된 전극에 전압의 인가를 통하여, 상기 선정된 전극 주위에 위치하는 카본나노튜브의 금속성이 제거된 영역을 포함하도록 하여 시그널 패스의 랜덤성을 제공할 수 있다.

- [263] 또한, 카오스 나노넷 소자를 제조하는 방법은 단계 810에서, 전극 어레이로부터 선택되는 임의의 전극 사이에 분자 비대칭성에 대응하는 시그널 패스를 제공한다. 이 때, 전극 어레이로부터 임의의 전극을 선택하는 소자는 디코더일 수 있다.
- [264] 실시예에 따르면, 카오스 나노넷 소자는 보안 칩의 입력 비트에 연관되어 선택되는 두 개의 전극 사이의 시그널 패스의 형성 여부에 대응하여 보안 칩의 출력 비트를 생성할 수 있다. 입력 비트에 연관된 두 개의 전극은 디코더를 통하여 선택될 수 있다.
- [265] 보다 상세하게는, 카오스 나노넷 소자는 입력 비트에 연관되어 선택되는 두 개 전극 사이의 금속성과 반도체성에 기반하여 다양한 시그널 패스를 형성할 수 있고, 형성된 시그널 패스에 대응하여 출력 비트를 생성할 수 있다.
- [266]
- [267] 도 13은 본 발명의 실시예에 따른 카오스 나노넷 기반의 물리적 복제 방지 보안 장치의 동작 방법을 도시한 흐름도이다.
- [268] 도 13을 참조하면, 카오스 나노넷 기반의 PUF 보안 장치는 단계 1110에서, 챌린지 비트를 입력 비트로 변환한다. 카오스 나노넷 기반의 PUF 보안 장치는 단계 1110에서, 다수의 플립플롭 및 카운터를 사용하여 챌린지 비트를 좌측 또는 우측으로 이동하여 입력 비트로 변환할 수 있다.
- [269] 카오스 나노넷 기반의 PUF 보안 장치는 단계 1120에서, 변환된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택한다. 예를 들어, 카오스 나노넷 기반의 PUF 보안 장치는 단계 1120에서, 전극 어레이에 포함된 복수의 전극의 레지스터를 참조하여 변환된 입력 비트에 대응하는 두 개의 전극을 선택할 수 있다.
- [270] 또한, 카오스 나노넷 기반의 PUF 보안 장치는 단계 1120에서, 선정된 도메인 크기를 고려하여 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택할 수 있다. 상기 선정된 도메인 크기는 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [271] 카오스 나노넷 기반의 PUF 보안 장치는 단계 1130에서, 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성한다.
- [272] 이를 위해, PUF 보안 장치는 기판, 상기 기판 상에 분산된 나노넷 물질 및 전극 어레이를 포함할 수 있다.
- [273] 실시예에 따라서는 카오스 나노넷 기반의 PUF 보안 장치는 플렉서블 기판, 상기 플렉서블 기판 상에 분산된 복수의 카본나노튜브 및 전극 어레이를 포함할 수 있다.
- [274] 플렉서블 기판은 폴리이미드, 폴리에스터, 폴리에틸렌 나프탈레이트, 테플론, 폴리에틸렌 테레프탈레이트, 폴리디메틸 실록산 및 여타의 중합체 중 적어도 하나의 물질을 포함할 수 있다.
- [275] 복수의 카본나노튜브는 플렉서블 기판 상에 형성된다. 보다 상세하게는,

복수의 카본나노튜브는 슬롯 다이 코팅 및 메이어 바 코팅 중 적어도 하나의 스프레이 코팅 방식으로 플렉서블 기판 상에 형성될 수 있다.

- [276] 플렉서블 기판은 열에 의해 휘거나 늘어나는 성질이 있으므로, 복수의 카본나노튜브가 플렉서블 기판에 형성하는데 어려운 단점이 존재할 수 있다.
- [277] 따라서, 본 발명의 카오스 나노넷 소자는 상기 단점을 해결하기 위한 플렉서블 기판의 제조 공정이 필요할 수 있다.
- [278] 본 발명의 일측에 따르면, 플렉서블 기판을 제조하는 공정은 경질 기판 상에 희생층이 형성되는 제조 공정, 형성된 희생층 상에 플렉서블 기판이 형성되는 제조 공정 및 물과의 접촉을 통하여 플렉서블 기판과 경질 기판이 분리되는 제조 공정을 포함할 수 있다.
- [279] 복수의 카본나노튜브는 분자 비대칭성을 이용하여 플렉서블 기판 상에 분산될 수 있고, 복수의 카본나노튜브는 선정된 밀도 및 두께를 고려하여 무작위성 네트워크 형상으로 기판 상에 분산될 수 있다.
- [280] 선정된 밀도 및 두께는 카본나노튜브의 직경 및 분자 비대칭성에 의해 선정될 수 있고, 카본나노튜브가 사용되는 하드웨어의 환경조건, 예를 들어, 온도 변이 및 열화 등의 조건에 따라 다양하게 선정될 수 있다.
- [281] 본 발명의 일측에 따르면, 복수의 카본나노튜브는 무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 무작위성 네트워크, 방향성 네트워크 및 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 기판에 분산될 수 있다.
- [282] 예를 들어, 복수의 카본나노튜브는 특정 패턴 및 규칙이 없는 무작위성 네트워크 형상으로 기판에 분산될 수 있다.
- [283] 또한, 복수의 카본나노튜브는 수직접합 기반의 방향성 네트워크 형상으로 기판에 분산됨으로써, 초소형 사물기기의 보안 장치에 사용될 수 있으며, 뛰어난 전계 효과를 나타낼 수 있다.
- [284] 또한, 복수의 카본나노튜브는 가로로 크로싱하는 패턴의 크로스바 네트워크 형상으로 기판에 분산될 수 있다.
- [285] 전극 어레이는 카본나노튜브 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함할 수 있다. 선정된 도메인 크기는 보안 칩의 입력 비트에 대한 입력 영역 및 입력 비트에 대응하는 보안 칩의 출력 비트에 대한 출력 영역을 고려한 크기일 수 있다.
- [286] 카오스 나노넷 기반의 PUF 보안 장치는 단계 1140에서, 출력 비트를 리스폰스 비트로 변환하고, 단계 1150에서, 주문형 반도체를 이용하여 리스폰스 비트를 공개키 및 비밀키로 생성한다. 주문형 반도체는 공개키 및 비밀키를 포함하는 비대칭키를 연산하는 모듈을 포함할 수 있다.
- [287]
- [288] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터

판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[289]

[290] 이상과 같이 실시예들이 비록 한정된 실시예와 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

[291]

[292] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

청구범위

- [청구항 1] 기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질; 및
상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서 바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이
를 포함하고,
상기 나노넷 물질은
상기 전극 어레이로부터 선택되는 임의의 전극 사이의 시그널 패스(signal path)를 제공하는
카오스 나노넷 소자.
- [청구항 2] 제1항에 있어서,
상기 선정된 전극은
상기 차단전류영역에서 선정된 금속성대반도체 전류비로 상기 바이어스를 인가받는
카오스 나노넷 소자.
- [청구항 3] 제1항에 있어서,
상기 나노넷 물질은
상기 선정된 전극에 의하여 상기 금속성과 상기 반도체성에 대응하는 시그널로 구분되는
카오스 나노넷 소자.
- [청구항 4] 1항에 있어서,
상기 나노넷 물질은
무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 상기 무작위성 네트워크, 상기 방향성 네트워크 및 상기 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 상기 기판에 분산되는
카오스 나노넷 소자.
- [청구항 5] 제1항에 있어서,
상기 나노넷 물질은
선정된 패턴의 에칭 공정에 의하여 생성되는 상기 시그널 패스의 랜덤성을 포함하는
카오스 나노넷 소자.
- [청구항 6] 제1항에 있어서,
상기 카오스 나노넷 소자는
입력 비트에 연관되어 선택되는 두 개의 전극 사이의 상기 시그널 패스의 형성 여부에 대응하여 출력 비트를 생성하는
카오스 나노넷 소자.
- [청구항 7] 플렉서블 기판 상에 형성되는 복수의 카본나노튜브; 및

상기 복수의 카본나노튜브 상에 형성되고, 선정된 도메인 크기를 갖는 복수의 전극을 포함하는 전극 어레이를 포함하고,

상기 복수의 카본나노튜브는

상기 전극 어레이로부터 선택되는 임의의 전극 사이에 분자 비대칭성에 대응하는 시그널 패스(signal path)를 제공하는 카오스 나노넷 소자.

[청구항 8] 제7항에 있어서

상기 복수의 카본나노튜브는

슬롯 다이 코팅(slot die coating) 및 메이어 바 코팅(mayer bar coating) 중 적어도 하나의 스프레이 코팅(spray coating) 방식으로 상기 플렉서블 기판 상에 형성되는

카오스 나노넷 소자.

[청구항 9] 제7항에 있어서,

상기 복수의 카본나노튜브는

경질 기판 상에 희생층이 형성되고, 상기 형성된 희생층 상에 상기 플렉서블 기판이 형성되며, 물과의 접촉을 통하여 상기 플렉서블 기판 및 경질 기판이 분리되어 제조되는

카오스 나노넷 소자.

[청구항 10] 제7항에 있어서,

상기 복수의 카본나노튜브는

무작위성 네트워크, 방향성 네트워크, 크로스바 네트워크 및, 상기 무작위성 네트워크, 상기 방향성 네트워크 및 상기 크로스바 네트워크를 조합한 네트워크 중 적어도 하나의 형상으로 상기 기판에 형성되는 카오스 나노넷 소자.

[청구항 11] 제7항에 있어서,

상기 복수의 카본나노튜브는

선정된 패턴의 에칭 공정에 의하여 생성되는 상기 시그널 패스의 랜덤성을 포함하는

카오스 나노넷 소자.

[청구항 12] 제7항에 있어서,

상기 복수의 카본나노튜브는

선정된 전극에 전압 인가에 의하여 상기 선정된 전극 주위에서의 금속성이 제거된 것을 특징으로 하는

카오스 나노넷 소자.

[청구항 13]

분자 비대칭성(chirality)을 이용하여 기판에 분산된 나노넷 물질; 및

상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 전기적 버닝(electrical burning) 방식에 기초하여 전압을 인가받는 선정된 전극이 포함된 복수의

전극으로 구성되는 전극 어레이
를 포함하고,
상기 나노넷 물질은
상기 전극 어레이로부터 선택되는 임의의 전극 사이에 시그널 패스(signal path)를 제공하는
카오스 나노넷 소자.

[청구항 14] 제13항에 있어서,
상기 나노넷 물질은
상기 전기적 버닝 방식에 의하여 상기 선정된 전극 주위에서의 금속성이
제거된 것을 특징으로 하는
카오스 나노넷 소자.

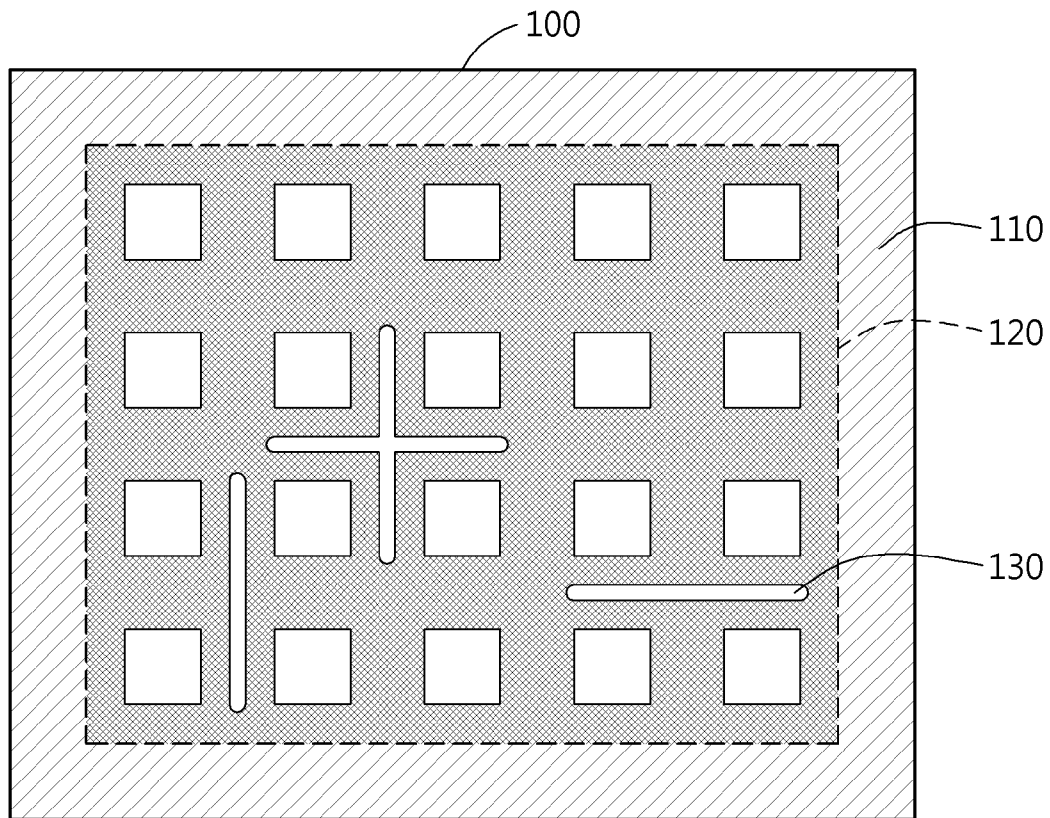
[청구항 15] 제13항에 있어서,
상기 전기적 버닝 방식은
상기 나노넷 물질의 성장 밀도함수 파라미터, 금속성 파라미터 및
반도체성 파라미터 중 적어도 하나를 고려하여 상기 선정된 전극에 상기
전압을 스위칭하여 인가하는
카오스 나노넷 소자.

[청구항 16] 제13항에 있어서,
상기 전기적 버닝 방식은
상기 선정된 도메인 크기 및 상기 복수의 전극 개수 중 적어도 하나를
고려하여 맵 규칙에 대응하는 상기 선정된 전극에 전압을 인가하는
카오스 나노넷 소자.

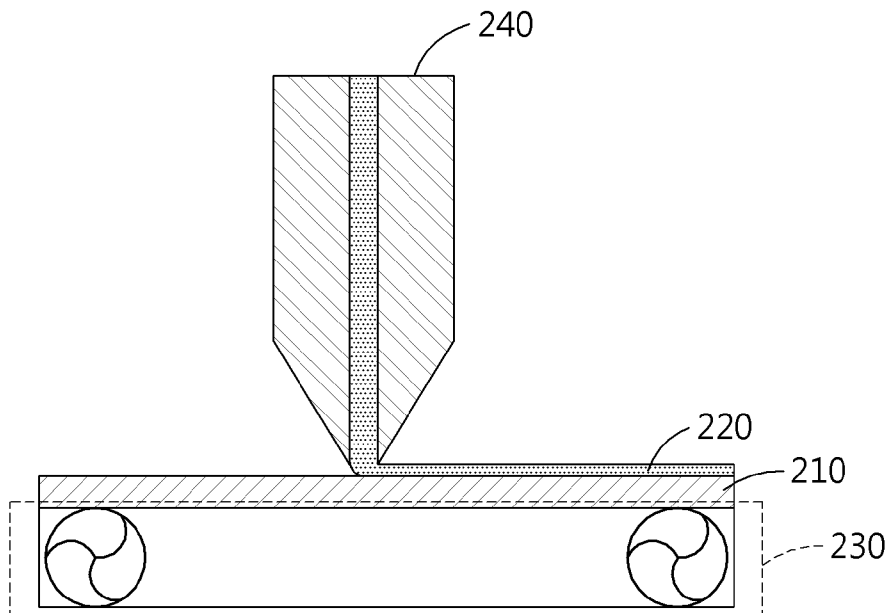
[청구항 17] 챌린지 비트를 입력 비트로 생성하는 제1 응답 생성기(Response generator);
상기 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을
선택하는 디코더;
상기 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를
생성하는 카오스 나노넷 소자;
상기 출력 비트를 리스폰스 비트로 생성하는 제2 응답 생성기; 및
주문형 반도체를 이용하여 상기 리스폰스 비트를 공개키 및 비밀키로
생성하는 보안키 생성기
를 포함하고,
상기 카오스 나노넷 소자는
기판에 분산된 금속성과 반도체성을 갖는 나노넷 물질; 및
상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 차단전류영역에서
바이어스를 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는
전극 어레이
를 포함하는 카오스 나노넷 기반의 물리적 복제 방지 보안 장치.

- [청구항 18] 제17항에 있어서,
상기 나노넷 물질은 플렉서블 기판 상에 형성되는 복수의 카본나노튜브이고,
상기 복수의 카본나노튜브는 슬롯 다이 코팅(slot die coating) 및 메이어 바 코팅(mayer bar coating) 중 적어도 하나의 스프레이 코팅(spray coating) 방식으로 상기 플렉서블 기판 상에 형성되는 카오스 나노넷 기반의 물리적 복제 방지 보안 장치.
- [청구항 19] 챌린지 비트를 입력 비트로 생성하는 제1 응답 생성기(response generator);
상기 생성된 입력 비트에 연관된 어드레스에 대응하는 두 개의 전극을 선택하는 디코더;
상기 선택된 전극 사이의 시그널 패스의 형성 여부에 대한 출력 비트를 생성하는 카오스 나노넷 소자;
상기 출력 비트를 리스폰스 비트로 생성하는 제2 응답 생성기; 및
주문형 반도체를 이용하여 상기 리스폰스 비트를 공개키 및 비밀키로 생성하는 보안키 생성기
를 포함하고,
상기 카오스 나노넷 소자는 분자 비대칭성을 이용하여 기판에 분산된 나노넷 물질; 및
상기 나노넷 물질 상에 선정된 도메인 크기를 갖고, 전기적 버닝 방식에 기초하여 전압을 인가받는 선정된 전극이 포함된 복수의 전극으로 구성되는 전극 어레이
를 포함하는 카오스 나노넷 기반의 물리적 복제 방지 보안 장치.

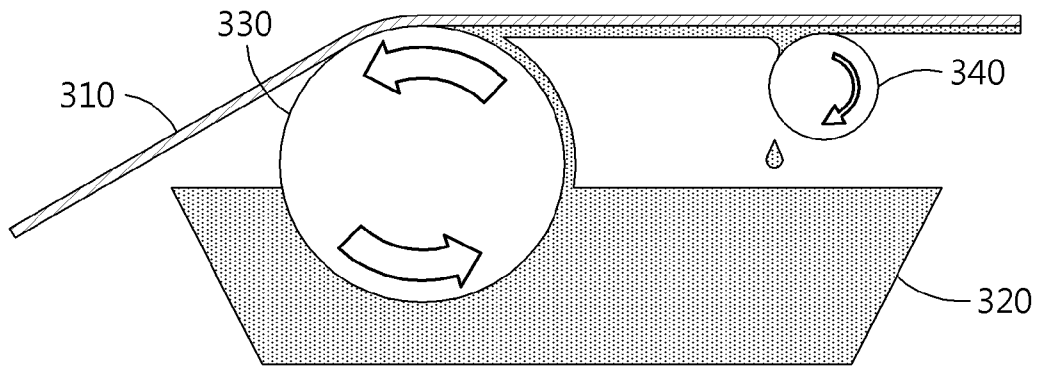
[도1]



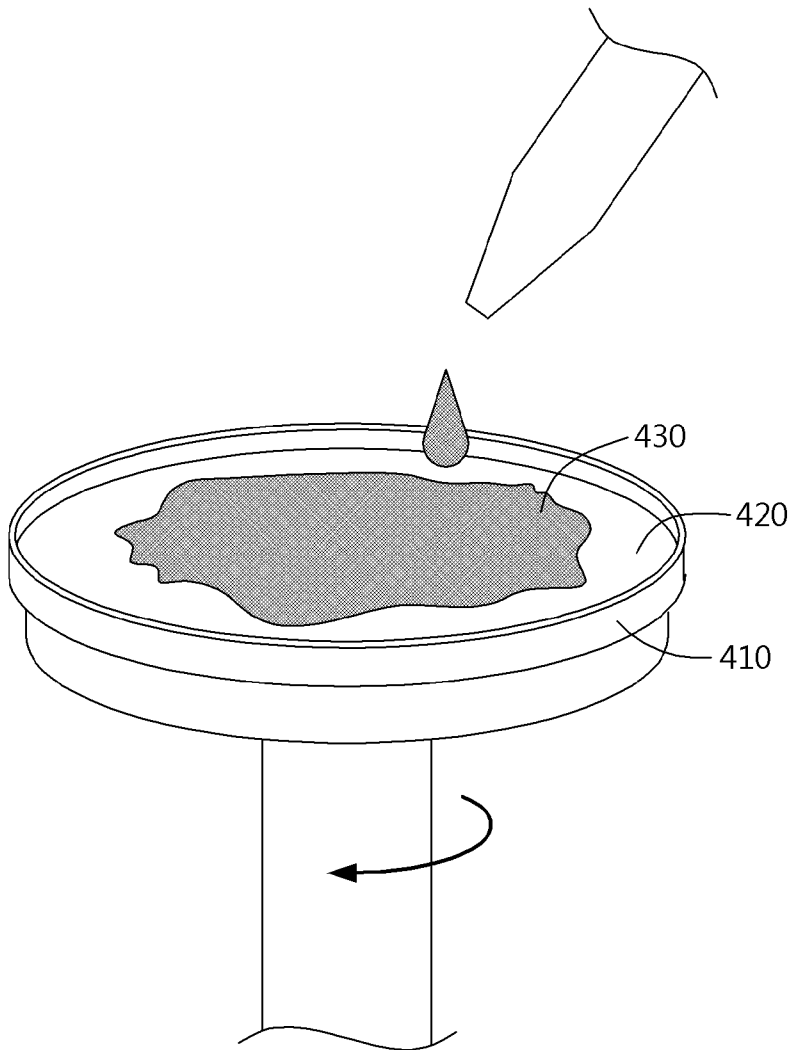
[도2]



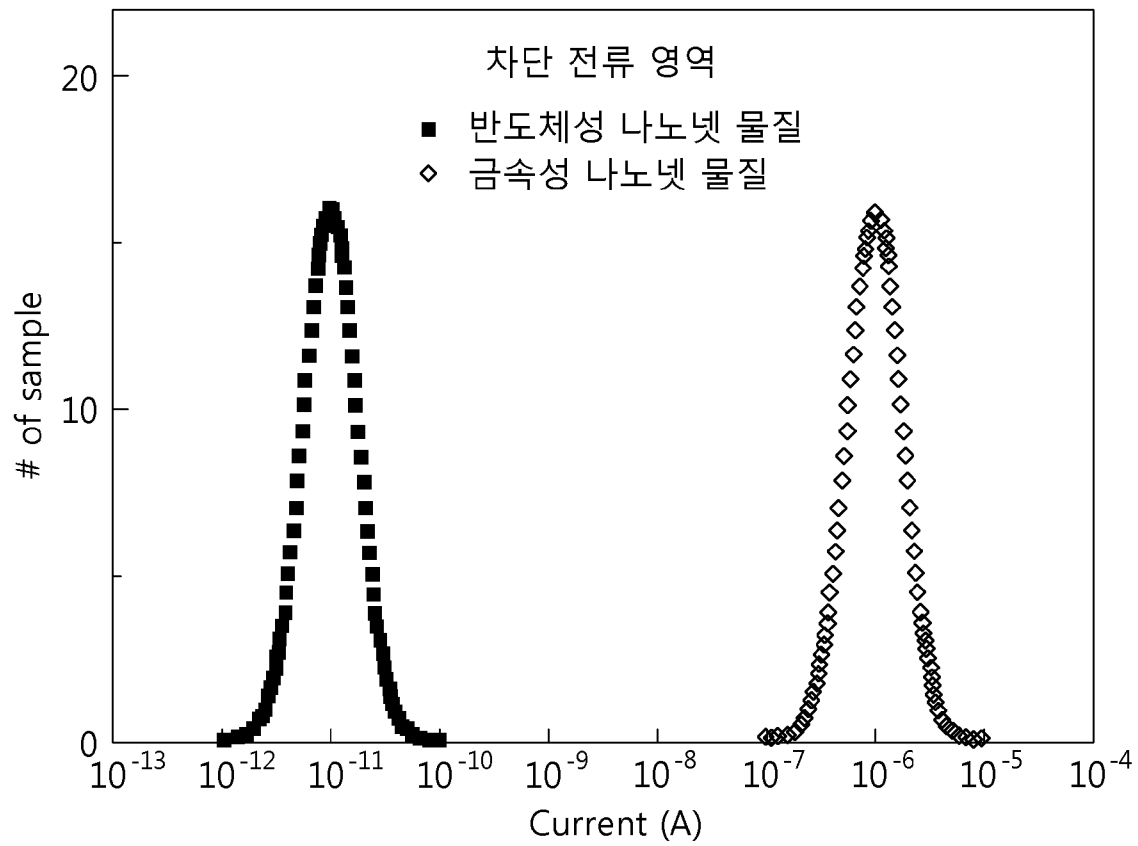
[도3]



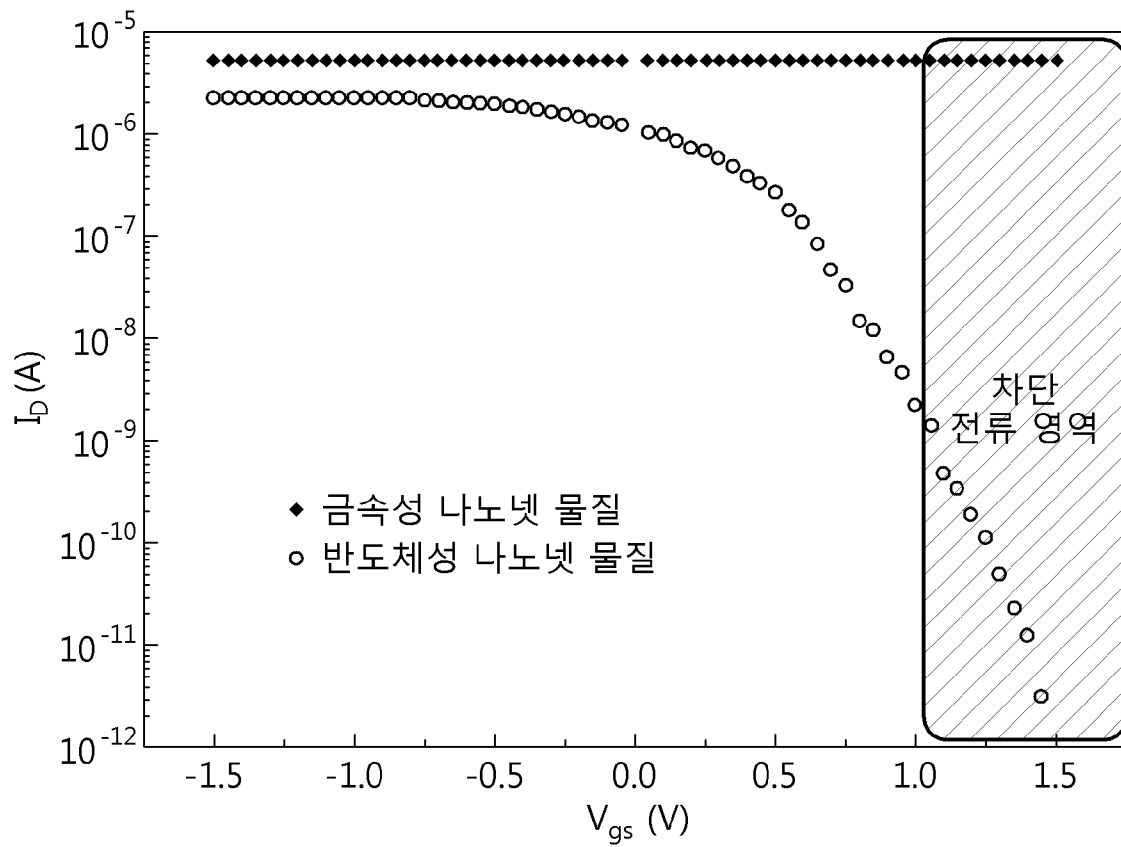
[도4]



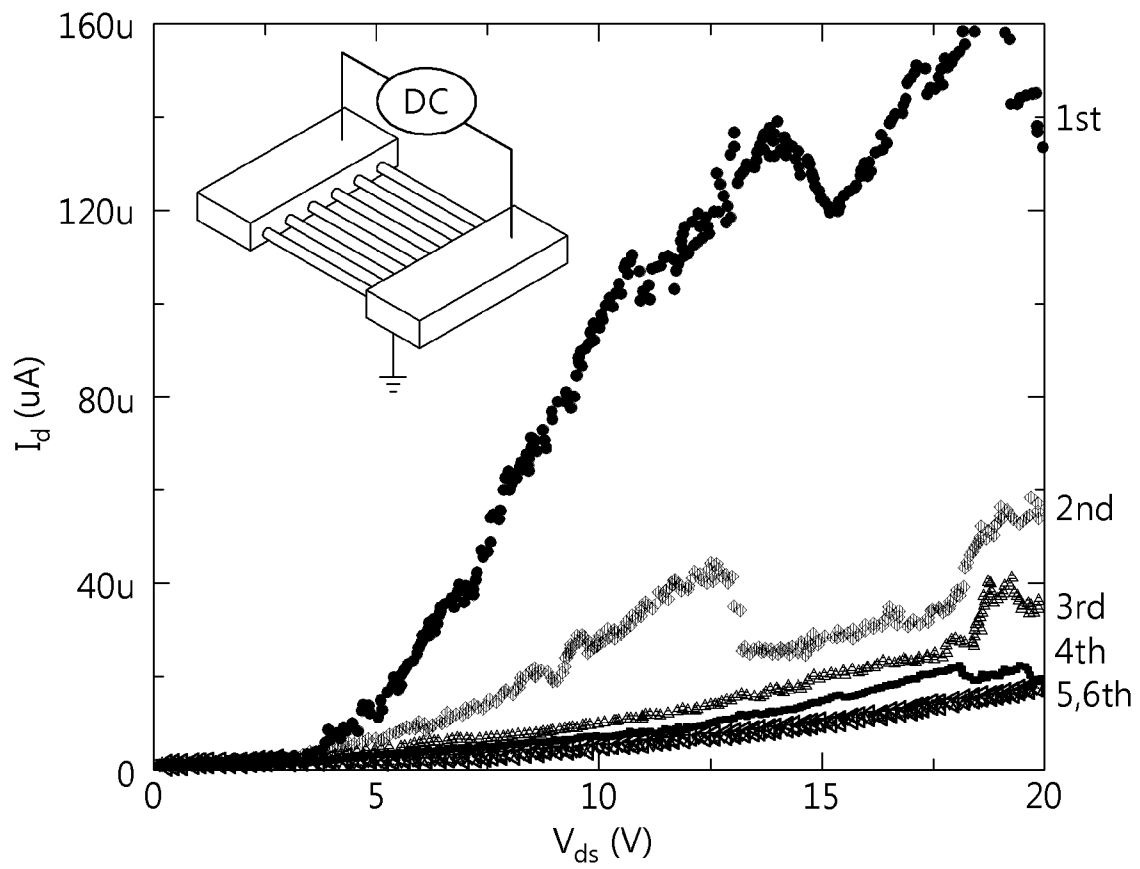
[도5a]



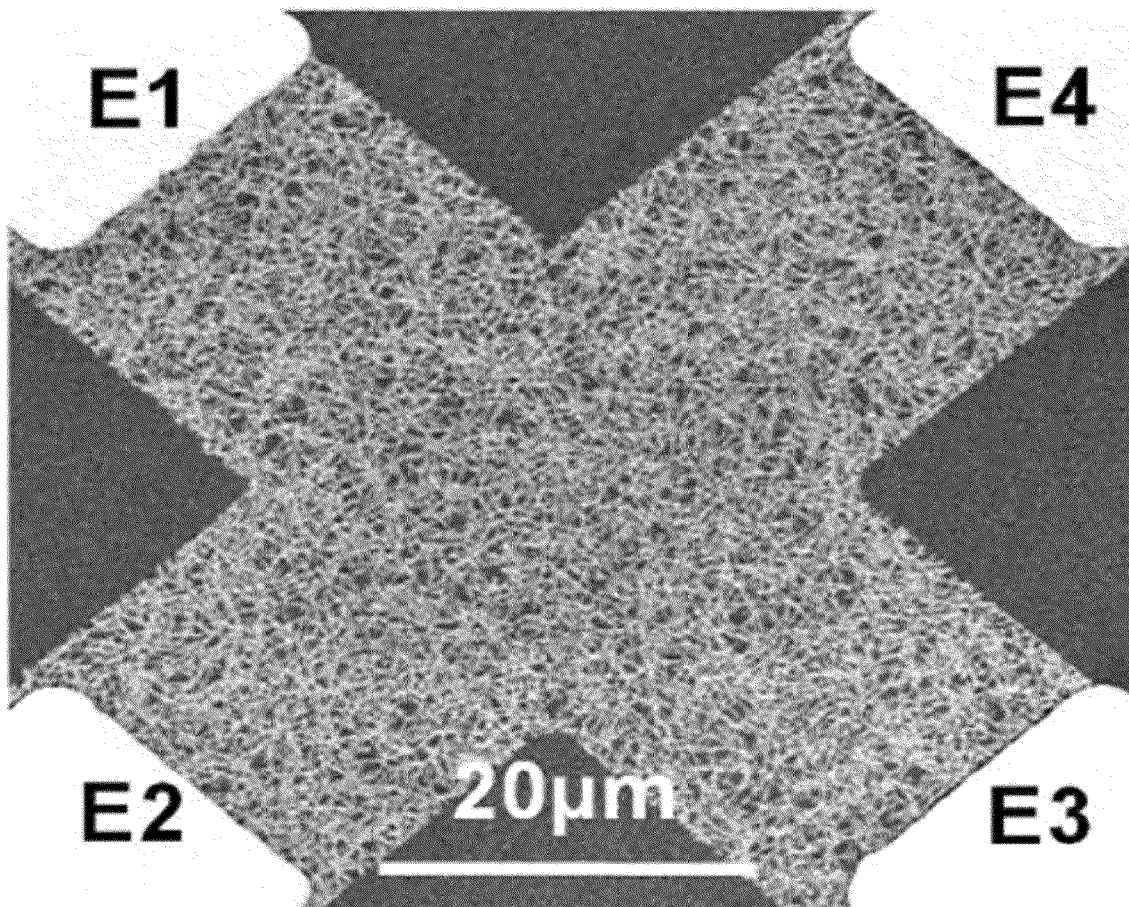
[도5b]



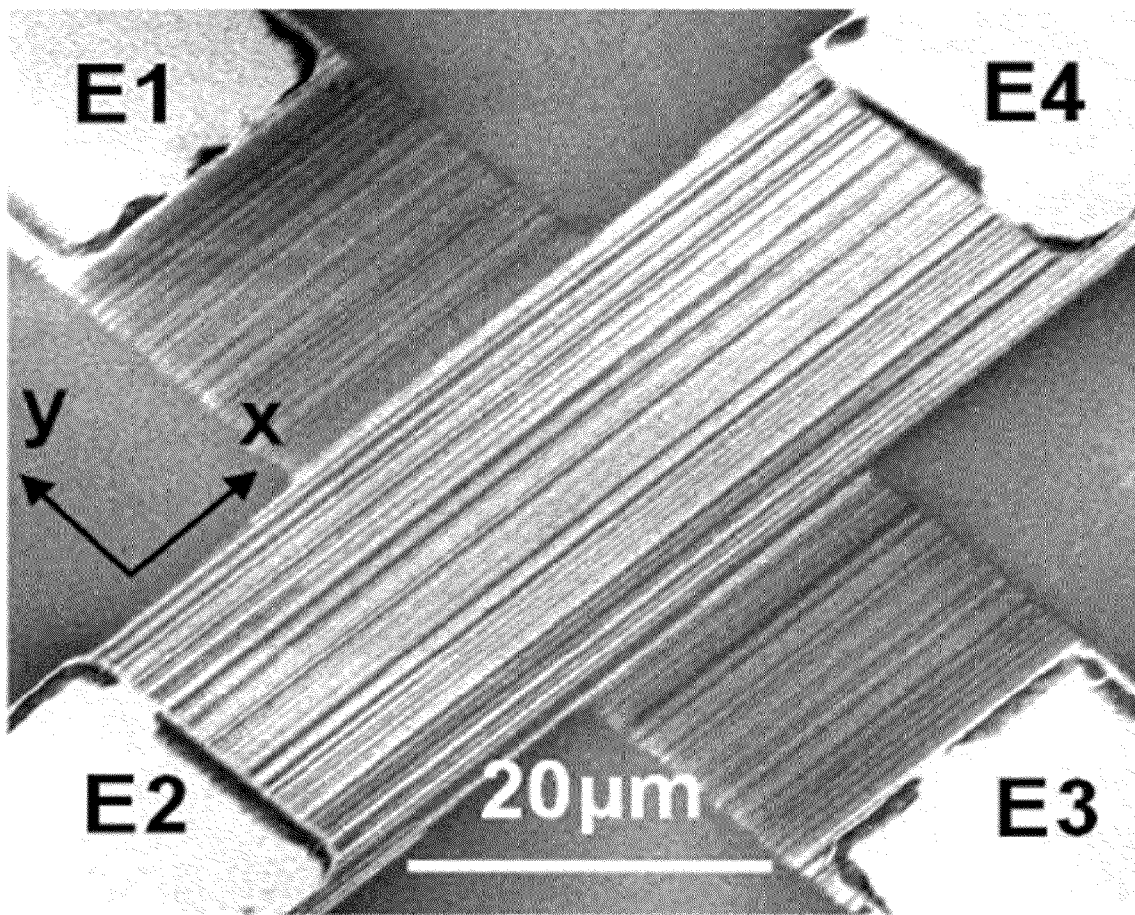
[도6]



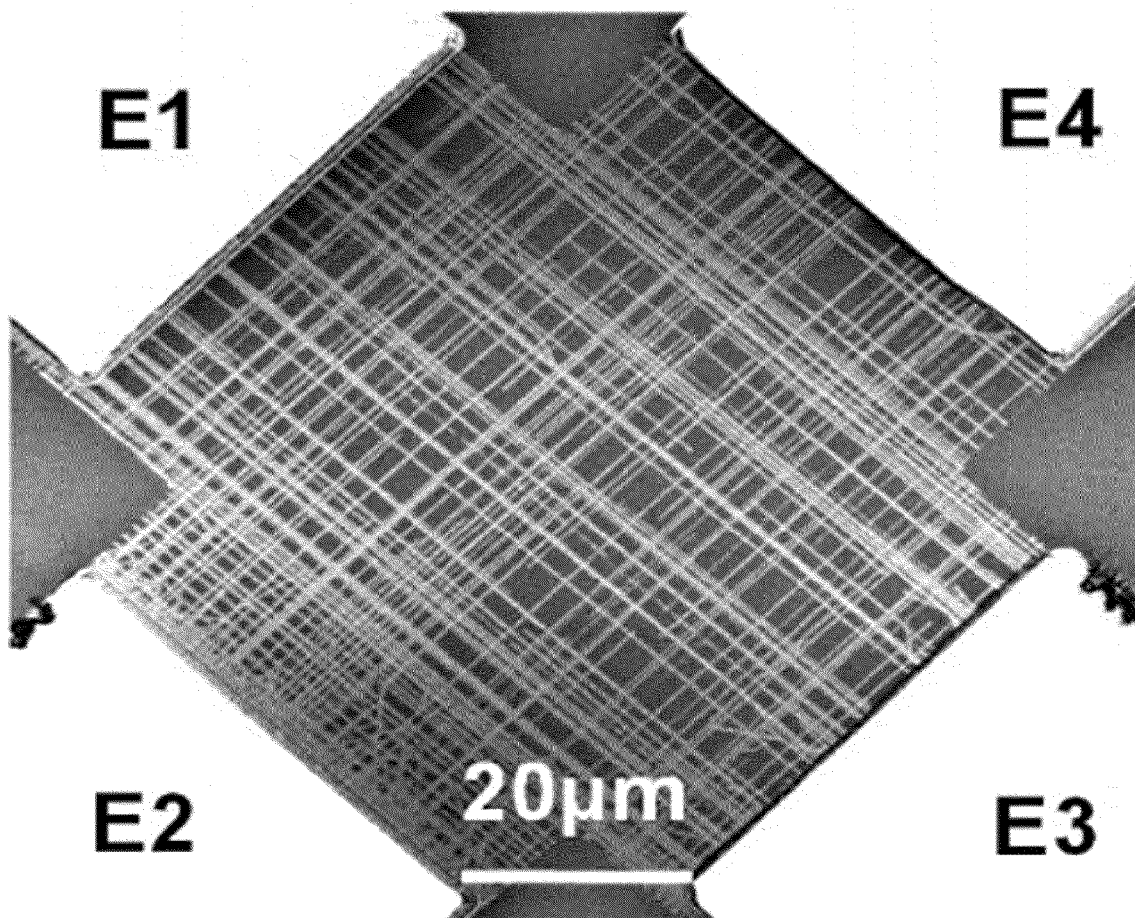
[도7a]



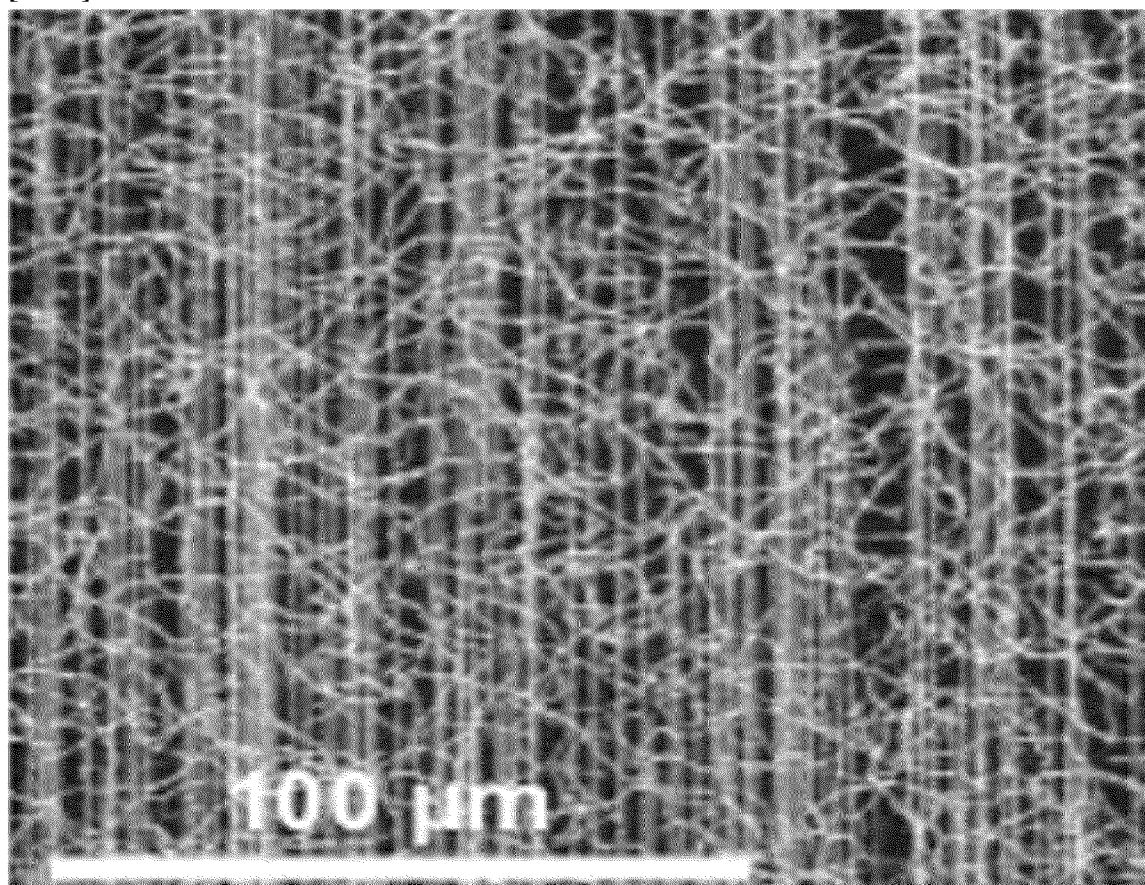
[도7b]



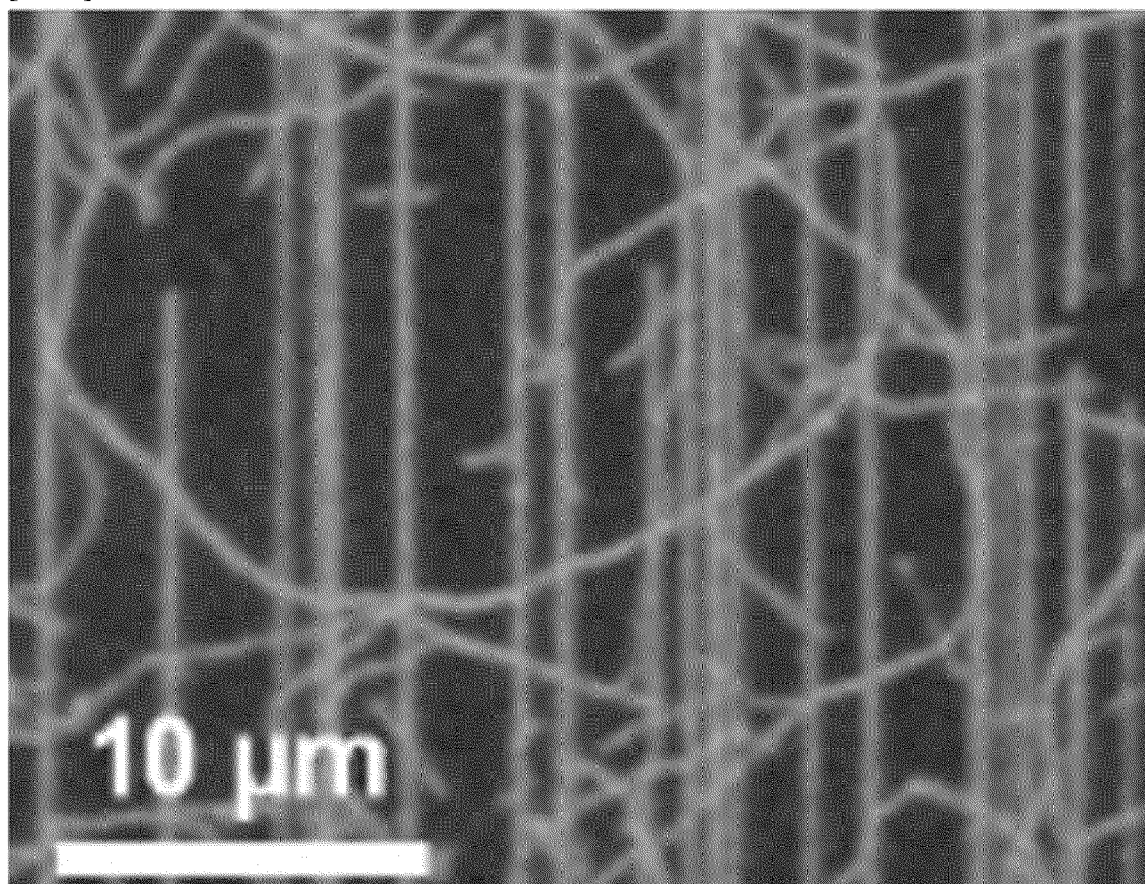
[도7c]



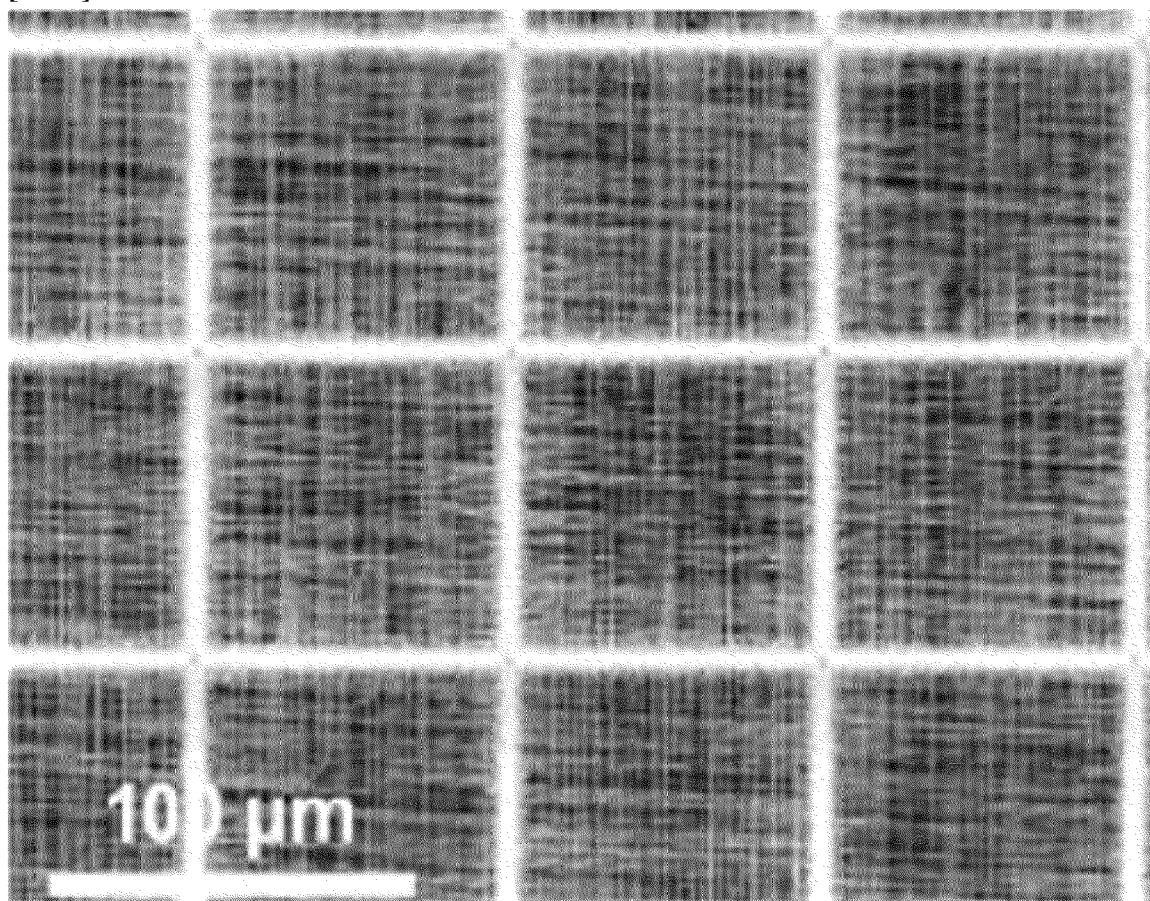
[도8a]



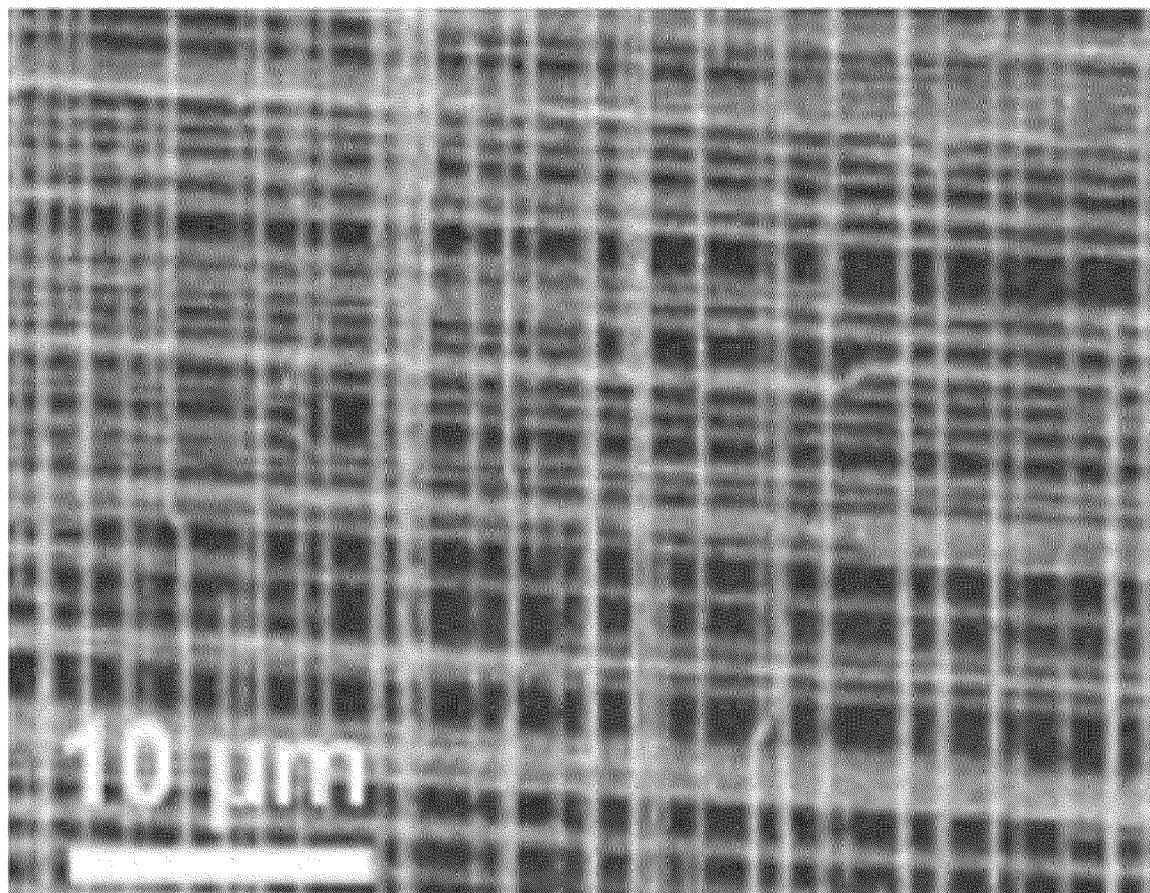
[도8b]



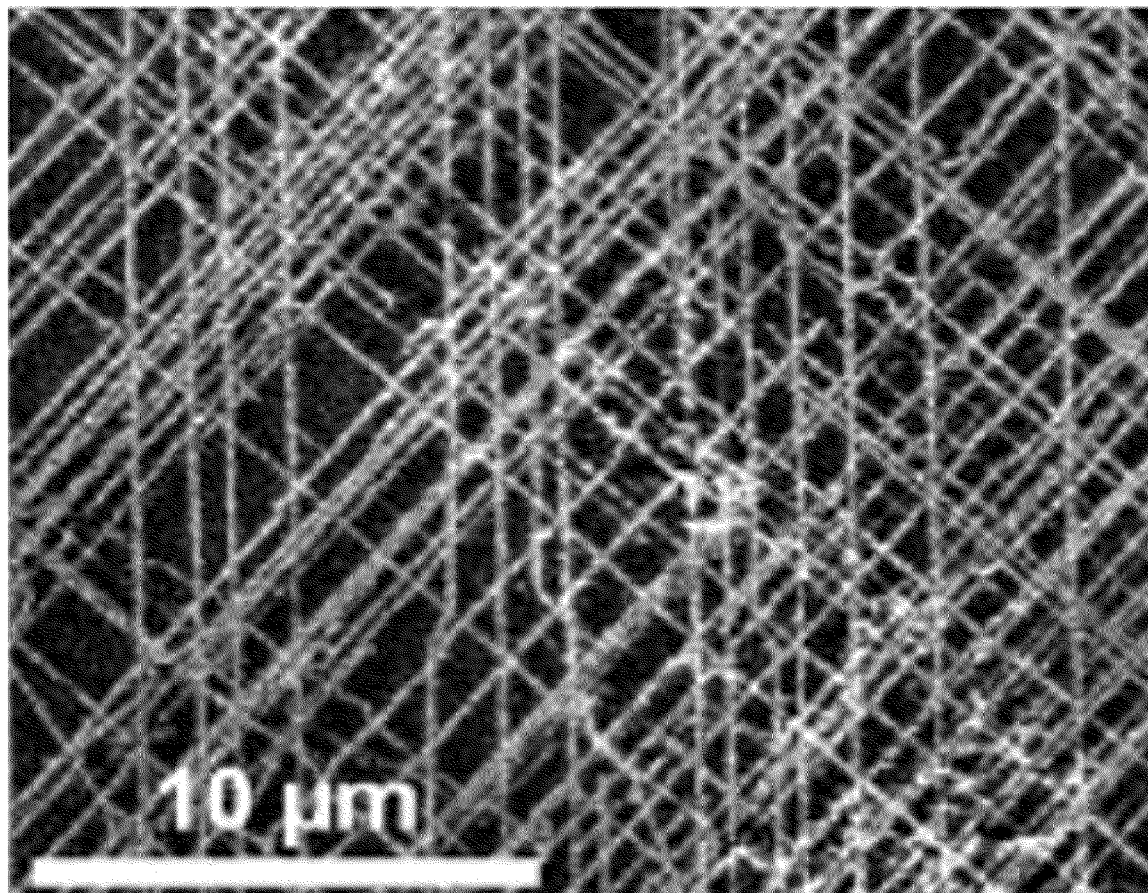
[도8c]



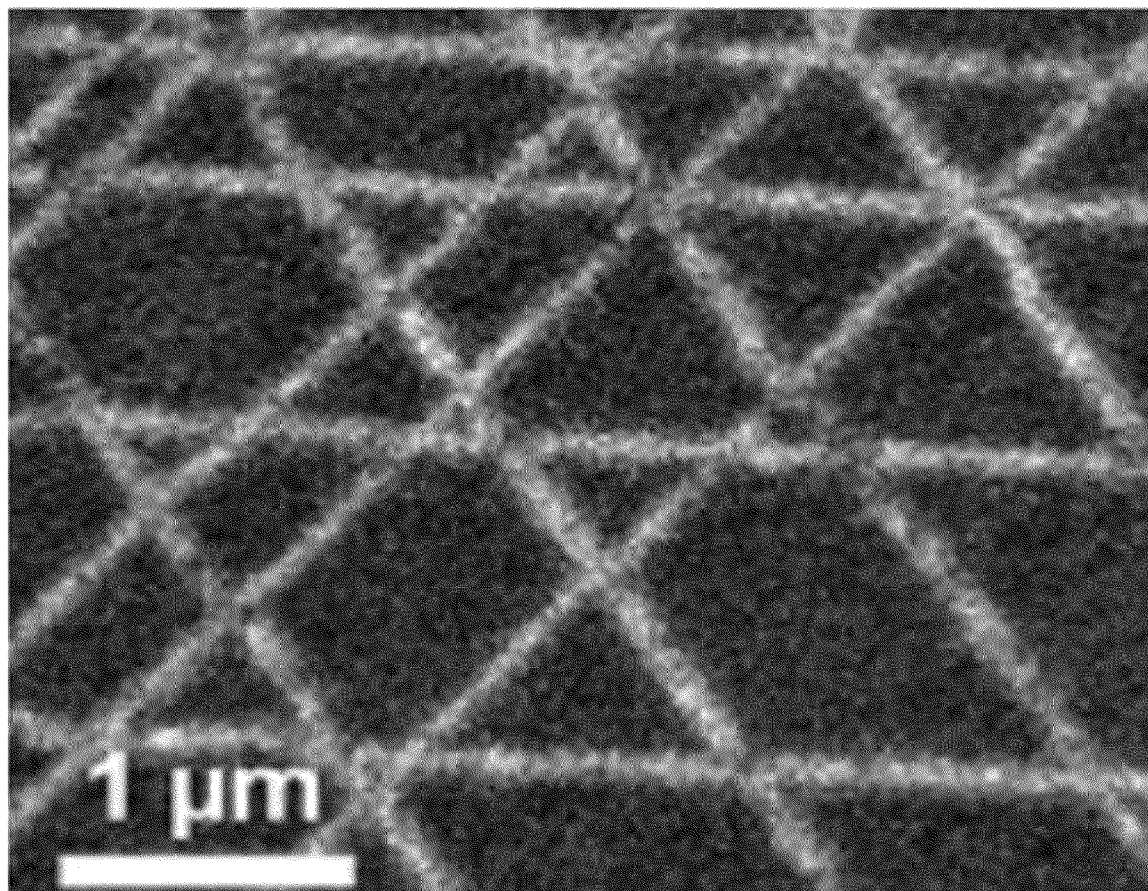
[도8d]



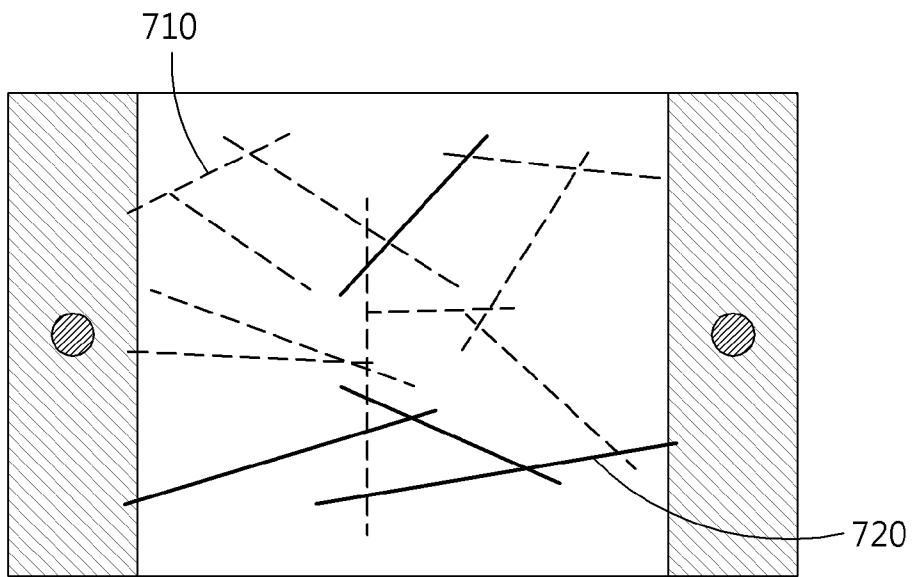
[도8e]



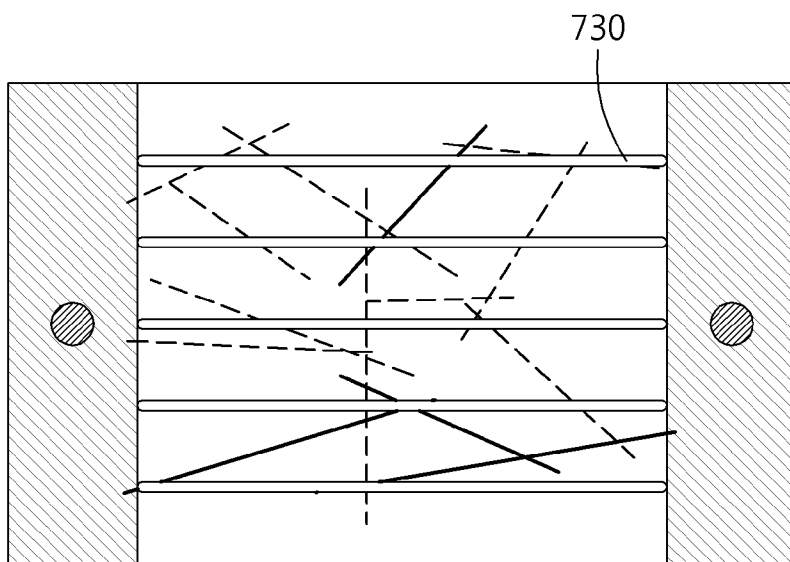
[도8f]



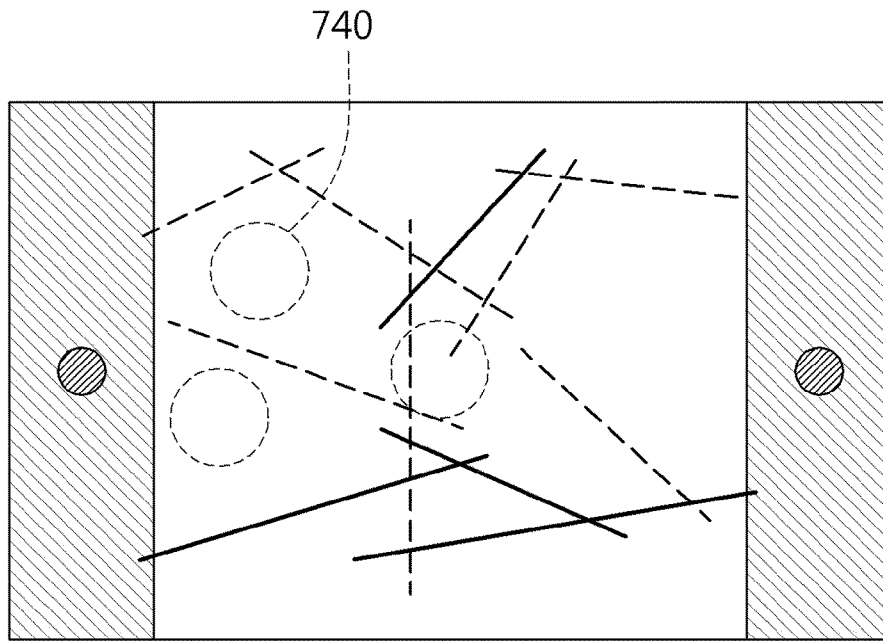
[도9a]



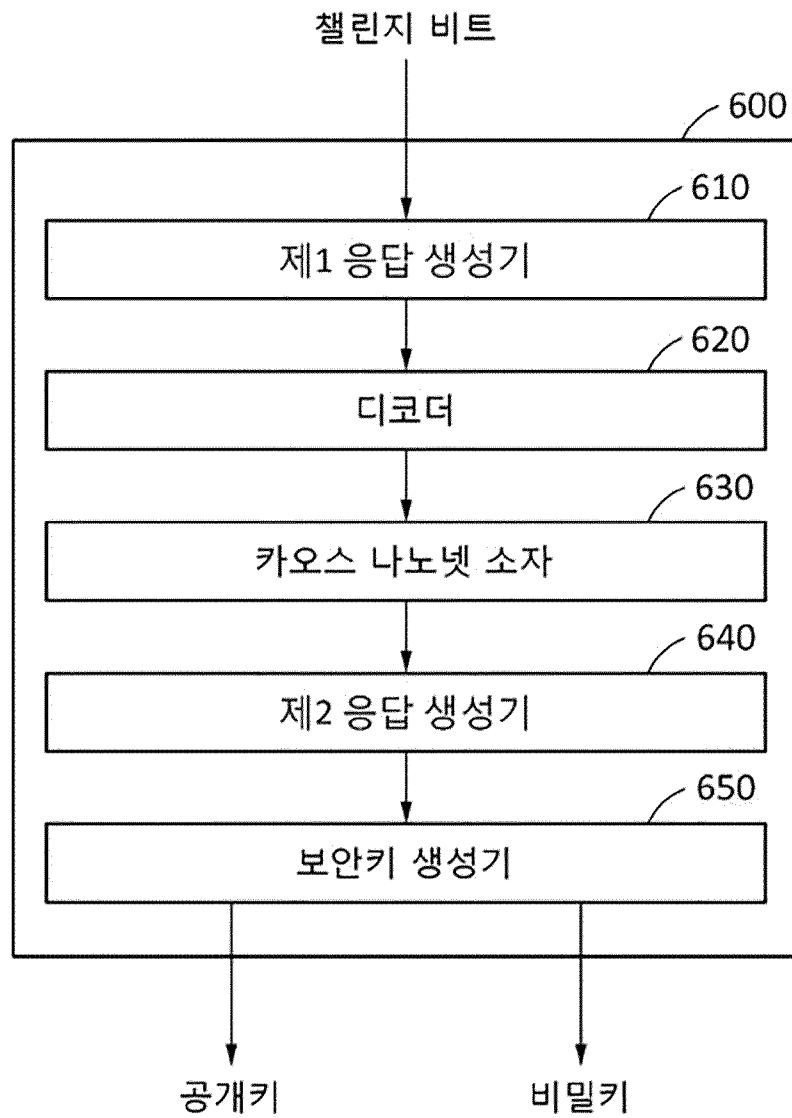
[도9b]



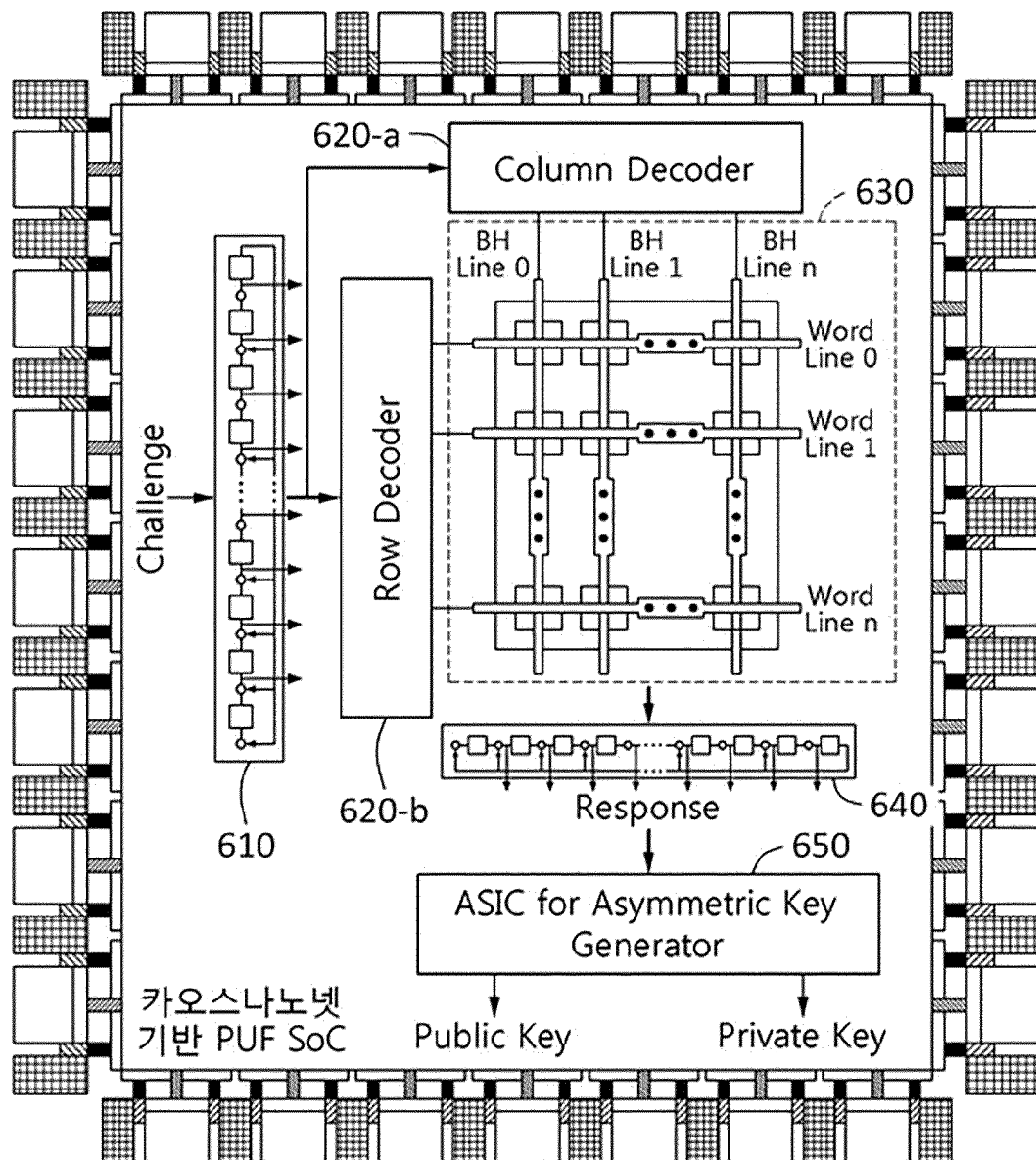
[도9c]



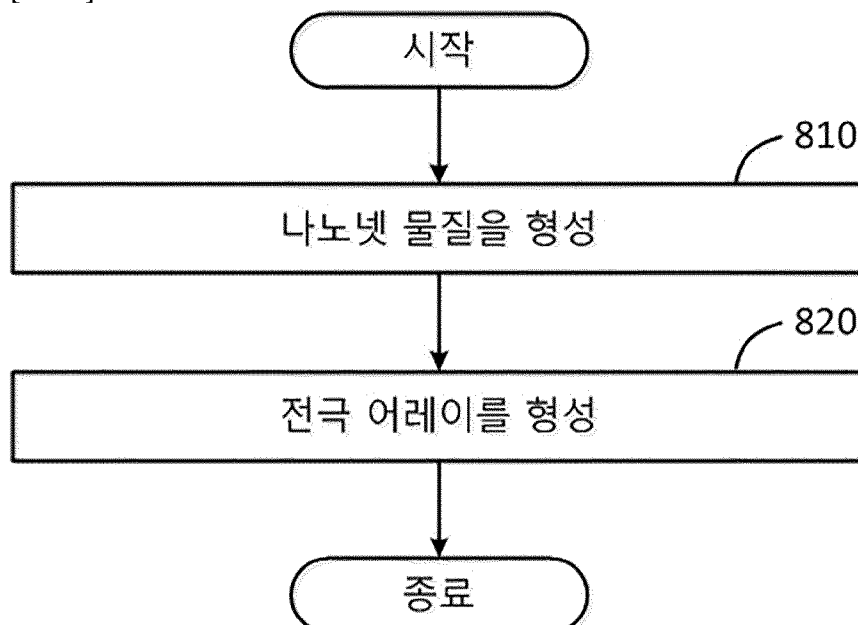
[도10]



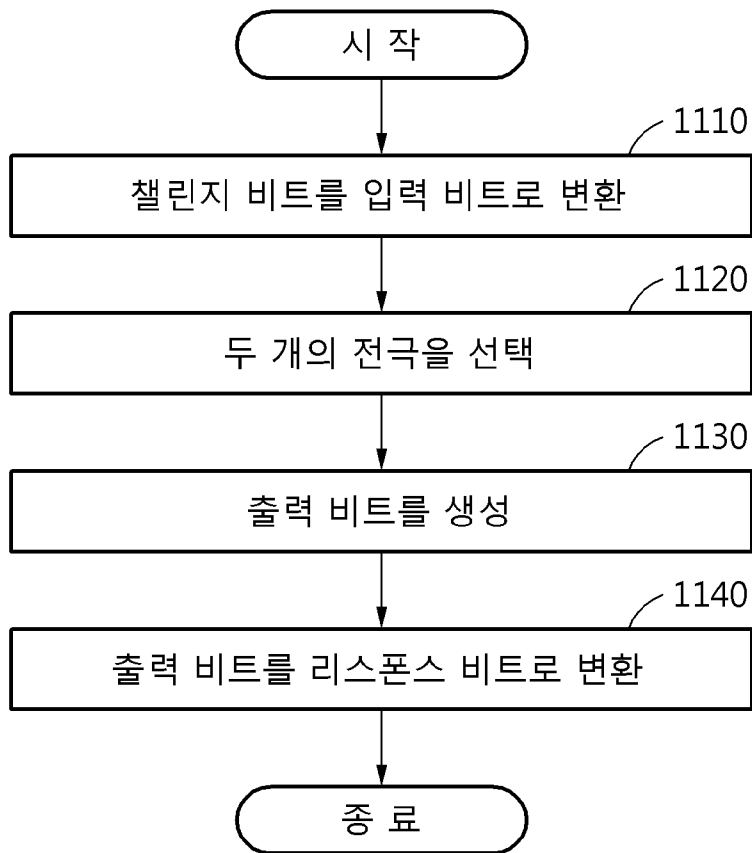
[도11]



[도12]



[도13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2016/000108**A. CLASSIFICATION OF SUBJECT MATTER****H01L 29/06(2006.01)i, H04L 9/32(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 29/06; G06F 3/044; B82B 1/00; H01L 21/336; H04L 9/18; H01L 29/78; H04L 9/06; H04L 9/32; H01L 29/66; G06F 21/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: chaos, nano net, electrode, signal path

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2010-0127242 A1 (ZHOU, Chongwu et al.) 27 May 2010 See abstract, paragraphs [0031]-[0048] and figures 1A-6B.	1-19
A	EP 2053495 A2 (TSINGHUA UNIVERSITY et al.) 29 April 2009 See abstract, paragraphs [0034]-[0121] and figures 1-13.	1-19
A	US 2009-0254981 A1 (DEVADAS, Srinivas et al.) 08 October 2009 See abstract, paragraphs [0092]-[0147] and figures 1A-10B.	1-19
A	KR 10-2014-0059485 A (SOONGSIL UNIVERSITY RESEARCH CONSORTIUM TECHNO-PARK) 16 May 2014 See abstract, paragraphs [0017]-[0045] and figures 1-2.	1-19
A	KR 10-2009-0080653 A (KOREA RESEARCH INSTITUTE OF CHEMICAL TECHNOLOGY) 27 July 2009 See abstract, paragraphs [0030]-[0069] and figures 1-3.	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

20 APRIL 2016 (20.04.2016)

Date of mailing of the international search report

22 APRIL 2016 (22.04.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/000108

Patent document cited in search report	Publication date	Patent family member	Publication date
US 2010-0127242 A1	27/05/2010	US 8847313 B2	30/09/2014
EP 2053495 A2	29/04/2009	CN 101419518 A	29/04/2009
		CN 101419518 B	20/06/2012
		CN 101419519 A	29/04/2009
		CN 101419519 B	20/06/2012
		CN 101458593 A	17/06/2009
		CN 101458593 B	14/03/2012
		CN 101458594 A	17/06/2009
		CN 101458594 B	18/07/2012
		CN 101458595 A	17/06/2009
		CN 101458595 B	08/06/2011
		CN 101458596 A	17/06/2009
		CN 101458596 B	08/06/2011
		CN 101458597 A	17/06/2009
		CN 101458597 B	08/06/2011
		CN 101458598 A	17/06/2009
		CN 101458598 B	08/06/2011
		CN 101458599 A	17/06/2009
		CN 101458599 B	08/06/2011
		CN 101458600 A	17/06/2009
		CN 101458600 B	30/11/2011
		CN 101458602 A	17/06/2009
		CN 101458602 B	21/12/2011
		CN 101458603 A	17/06/2009
		CN 101458603 B	08/06/2011
		CN 101458604 A	17/06/2009
		CN 101458604 B	28/03/2012
		CN 101458605 A	17/06/2009
		CN 101458605 B	30/03/2011
		CN 101458606 A	17/06/2009
		CN 101458606 B	20/06/2012
		CN 101458608 A	17/06/2009
		CN 101458608 B	28/09/2011
		CN 101458609 A	17/06/2009
		CN 101458609 B	09/11/2011
		CN 101464759 A	24/06/2009
		CN 101464759 B	20/06/2012
		CN 101464763 A	24/06/2009
		CN 101464763 B	29/09/2010
		CN 101470558 A	01/07/2009
		CN 101470558 B	21/11/2012
		CN 101470559 A	01/07/2009
		CN 101470559 B	21/11/2012
		CN 101470560 A	01/07/2009
		CN 101470560 B	25/01/2012
		CN 101470566 A	01/07/2009
		CN 101470566 B	08/06/2011
		CN 101620454 A	06/01/2010

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/000108

Patent document cited in search report	Publication date	Patent family member	Publication date
		CN 101655720 A	24/02/2010
		CN 101655720 B	18/07/2012
		CN 101656769 A	24/02/2010
		CN 101656769 B	10/10/2012
		CN 101676832 A	24/03/2010
		CN 101676832 B	28/03/2012
		EP 2053495 A3	27/04/2011
		EP 2053496 A2	29/04/2009
		EP 2053496 A3	27/04/2011
		EP 2053496 A8	17/06/2009
		JP 2009-104576 A	14/05/2009
		JP 2009-104577 A	14/05/2009
		JP 2009-146410 A	02/07/2009
		JP 2009-146411 A	02/07/2009
		JP 2009-146412 A	02/07/2009
		JP 2009-146413 A	02/07/2009
		JP 2009-146414 A	02/07/2009
		JP 2009-146415 A	02/07/2009
		JP 2009-146416 A	02/07/2009
		JP 2009-146417 A	02/07/2009
		JP 2009-146418 A	02/07/2009
		JP 2009-146420 A	02/07/2009
		JP 2009-146421 A	02/07/2009
		JP 2009-146423 A	02/07/2009
		JP 2009-146424 A	02/07/2009
		JP 2009-151781 A	09/07/2009
		JP 2009-151782 A	09/07/2009
		JP 2009-157923 A	16/07/2009
		JP 2009-157924 A	16/07/2009
		JP 2009-157925 A	16/07/2009
		JP 2009-157927 A	16/07/2009
		JP 2009-163729 A	23/07/2009
		JP 2009-169944 A	30/07/2009
		JP 2010-015574 A	21/01/2010
		JP 2010-049691 A	04/03/2010
		JP 2010-049692 A	04/03/2010
		JP 2010-073208 A	02/04/2010
		JP 2010-257494 A	11/11/2010
		JP 2011-170899 A	01/09/2011
		JP 4567781 B2	20/10/2010
		JP 4567782 B2	20/10/2010
		JP 4695181 B2	08/06/2011
		JP 4927811 B2	09/05/2012
		JP 4950171 B2	13/06/2012
		JP 4965549 B2	04/07/2012
		JP 4965550 B2	04/07/2012
		JP 4976529 B2	18/07/2012
		JP 5185095 B2	17/04/2013
		JP 5203911 B2	05/06/2013
		JP 5237225 B2	17/07/2013

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/000108

Patent document cited in search report	Publication date	Patent family member	Publication date
		JP 5324203 B2	23/10/2013
		JP 5492505 B2	14/05/2014
		KR 10-1210701 B1	18/12/2012
		KR 10-1212421 B1	13/12/2012
		KR 10-2009-0041356 A	28/04/2009
		US 2009-0101488 A1	23/04/2009
		US 2009-0102810 A1	23/04/2009
		US 2009-0153502 A1	18/06/2009
		US 2009-0153503 A1	18/06/2009
		US 2009-0153504 A1	18/06/2009
		US 2009-0153505 A1	18/06/2009
		US 2009-0153506 A1	18/06/2009
		US 2009-0153507 A1	18/06/2009
		US 2009-0153510 A1	18/06/2009
		US 2009-0153511 A1	18/06/2009
		US 2009-0153512 A1	18/06/2009
		US 2009-0153513 A1	18/06/2009
		US 2009-0153514 A1	18/06/2009
		US 2009-0153515 A1	18/06/2009
		US 2009-0153516 A1	18/06/2009
		US 2009-0153520 A1	18/06/2009
		US 2009-0153521 A1	18/06/2009
		US 2009-0159188 A1	25/06/2009
		US 2009-0160799 A1	25/06/2009
		US 2009-0167707 A1	02/07/2009
		US 2009-0167708 A1	02/07/2009
		US 2009-0167710 A1	02/07/2009
		US 2009-0167711 A1	02/07/2009
		US 2010-0001975 A1	07/01/2010
		US 2010-0048250 A1	25/02/2010
		US 2010-0048254 A1	25/02/2010
		US 2010-0073322 A1	25/03/2010
		US 2012-0273124 A1	01/11/2012
		US 2012-0279052 A1	08/11/2012
		US 2013-0312252 A1	28/11/2013
		US 2014-0090777 A1	03/04/2014
		US 2015-0370389 A1	24/12/2015
		US 8115742 B2	14/02/2012
		US 8125878 B2	28/02/2012
		US 8199119 B2	12/06/2012
		US 8237668 B2	07/08/2012
		US 8237669 B2	07/08/2012
		US 8237670 B2	07/08/2012
		US 8237671 B2	07/08/2012
		US 8237673 B2	07/08/2012
		US 8237674 B2	07/08/2012
		US 8237675 B2	07/08/2012
		US 8243029 B2	14/08/2012
		US 8248377 B2	21/08/2012
		US 8248379 B2	21/08/2012

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2016/000108

Patent document cited in search report	Publication date	Patent family member	Publication date
		US 8248381 B2	21/08/2012
		US 8253700 B2	28/08/2012
		US 8253701 B2	28/08/2012
		US 8260378 B2	04/09/2012
		US 8325585 B2	04/12/2012
		US 8346316 B2	01/01/2013
		US 8363017 B2	29/01/2013
		US 8411044 B2	02/04/2013
		US 8502786 B2	06/08/2013
		US 8542212 B2	24/09/2013
		US 8574393 B2	05/11/2013
		US 8585855 B2	19/11/2013
		US 8624862 B2	07/01/2014
		US 8633912 B2	21/01/2014
		US 9262032 B2	16/02/2016
US 2009-0254981 A1	08/10/2009	EP 1842203 A2	10/10/2007
		EP 1842203 A4	23/03/2011
		US 2006-0209584 A1	21/09/2006
		US 2006-0210082 A1	21/09/2006
		US 2010-0272255 A1	28/10/2010
		US 7564345 B2	21/07/2009
		US 7702927 B2	20/04/2010
		US 7839278 B2	23/11/2010
		US 8756438 B2	17/06/2014
		WO 2006-053304 A2	18/05/2006
		WO 2006-053304 A3	02/04/2009
		WO 2006-053304 A9	03/08/2006
		WO 2006-071380 A2	06/07/2006
		WO 2006-071380 A3	02/04/2009
KR 10-2014-0059485 A	16/05/2014	NONE	
KR 10-2009-0080653 A	27/07/2009	JP 2010-515283 A	06/05/2010
		US 2010-0044679 A1	25/02/2010
		WO 2009-093773 A1	30/07/2009

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 29/06(2006.01)i, H04L 9/32(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 29/06; G06F 3/044; B82B 1/00; H01L 21/336; H04L 9/18; H01L 29/78; H04L 9/06; H04L 9/32; H01L 29/66; G06F 21/00

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 카오스, 나노넷, 전극, 시그널 패스

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
A	US 2010-0127242 A1 (CHONGWU ZHOU 등) 2010.05.27 요약, 단락 [0031]-[0048] 및 도면 1A-6B 참조.	1-19
A	EP 2053495 A2 (TSINGHUA UNIVERSITY 등) 2009.04.29 요약, 단락 [0034]-[0121] 및 도면 1-13 참조.	1-19
A	US 2009-0254981 A1 (SRINIVAS DEVADAS 등) 2009.10.08 요약, 단락 [0092]-[0147] 및 도면 1A-10B 참조.	1-19
A	KR 10-2014-0059485 A (승실대학교산학협력단) 2014.05.16 요약, 단락 [0017]-[0045] 및 도면 1-2 참조.	1-19
A	KR 10-2009-0080653 A (한국화학연구원) 2009.07.27 요약, 단락 [0030]-[0069] 및 도면 1-3 참조.	1-19

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 04월 20일 (20.04.2016)

국제조사보고서 발송일

2016년 04월 22일 (22.04.2016)

ISA/KR의 명칭 및 우편주소

대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-481-8578

심사관

한중섭

전화번호 +82-42-481-3578



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
US 2010-0127242 A1	2010/05/27	US 8847313 B2	2014/09/30
EP 2053495 A2	2009/04/29	CN 101419518 A	2009/04/29
		CN 101419518 B	2012/06/20
		CN 101419519 A	2009/04/29
		CN 101419519 B	2012/06/20
		CN 101458593 A	2009/06/17
		CN 101458593 B	2012/03/14
		CN 101458594 A	2009/06/17
		CN 101458594 B	2012/07/18
		CN 101458595 A	2009/06/17
		CN 101458595 B	2011/06/08
		CN 101458596 A	2009/06/17
		CN 101458596 B	2011/06/08
		CN 101458597 A	2009/06/17
		CN 101458597 B	2011/06/08
		CN 101458598 A	2009/06/17
		CN 101458598 B	2011/06/08
		CN 101458599 A	2009/06/17
		CN 101458599 B	2011/06/08
		CN 101458600 A	2009/06/17
		CN 101458600 B	2011/11/30
		CN 101458602 A	2009/06/17
		CN 101458602 B	2011/12/21
		CN 101458603 A	2009/06/17
		CN 101458603 B	2011/06/08
		CN 101458604 A	2009/06/17
		CN 101458604 B	2012/03/28
		CN 101458605 A	2009/06/17
		CN 101458605 B	2011/03/30
		CN 101458606 A	2009/06/17
		CN 101458606 B	2012/06/20
		CN 101458608 A	2009/06/17
		CN 101458608 B	2011/09/28
		CN 101458609 A	2009/06/17
		CN 101458609 B	2011/11/09
		CN 101464759 A	2009/06/24
		CN 101464759 B	2012/06/20
		CN 101464763 A	2009/06/24
		CN 101464763 B	2010/09/29
		CN 101470558 A	2009/07/01
		CN 101470558 B	2012/11/21
		CN 101470559 A	2009/07/01
		CN 101470559 B	2012/11/21
		CN 101470560 A	2009/07/01
		CN 101470560 B	2012/01/25
		CN 101470566 A	2009/07/01
		CN 101470566 B	2011/06/08
		CN 101620454 A	2010/01/06

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

CN 101655720 A	2010/02/24
CN 101655720 B	2012/07/18
CN 101656769 A	2010/02/24
CN 101656769 B	2012/10/10
CN 101676832 A	2010/03/24
CN 101676832 B	2012/03/28
EP 2053495 A3	2011/04/27
EP 2053496 A2	2009/04/29
EP 2053496 A3	2011/04/27
EP 2053496 A8	2009/06/17
JP 2009-104576 A	2009/05/14
JP 2009-104577 A	2009/05/14
JP 2009-146410 A	2009/07/02
JP 2009-146411 A	2009/07/02
JP 2009-146412 A	2009/07/02
JP 2009-146413 A	2009/07/02
JP 2009-146414 A	2009/07/02
JP 2009-146415 A	2009/07/02
JP 2009-146416 A	2009/07/02
JP 2009-146417 A	2009/07/02
JP 2009-146418 A	2009/07/02
JP 2009-146420 A	2009/07/02
JP 2009-146421 A	2009/07/02
JP 2009-146423 A	2009/07/02
JP 2009-146424 A	2009/07/02
JP 2009-151781 A	2009/07/09
JP 2009-151782 A	2009/07/09
JP 2009-157923 A	2009/07/16
JP 2009-157924 A	2009/07/16
JP 2009-157925 A	2009/07/16
JP 2009-157927 A	2009/07/16
JP 2009-163729 A	2009/07/23
JP 2009-169944 A	2009/07/30
JP 2010-015574 A	2010/01/21
JP 2010-049691 A	2010/03/04
JP 2010-049692 A	2010/03/04
JP 2010-073208 A	2010/04/02
JP 2010-257494 A	2010/11/11
JP 2011-170899 A	2011/09/01
JP 4567781 B2	2010/10/20
JP 4567782 B2	2010/10/20
JP 4695181 B2	2011/06/08
JP 4927811 B2	2012/05/09
JP 4950171 B2	2012/06/13
JP 4965549 B2	2012/07/04
JP 4965550 B2	2012/07/04
JP 4976529 B2	2012/07/18
JP 5185095 B2	2013/04/17
JP 5203911 B2	2013/06/05
JP 5237225 B2	2013/07/17

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

JP 5324203 B2	2013/10/23
JP 5492505 B2	2014/05/14
KR 10-1210701 B1	2012/12/18
KR 10-1212421 B1	2012/12/13
KR 10-2009-0041356 A	2009/04/28
US 2009-0101488 A1	2009/04/23
US 2009-0102810 A1	2009/04/23
US 2009-0153502 A1	2009/06/18
US 2009-0153503 A1	2009/06/18
US 2009-0153504 A1	2009/06/18
US 2009-0153505 A1	2009/06/18
US 2009-0153506 A1	2009/06/18
US 2009-0153507 A1	2009/06/18
US 2009-0153510 A1	2009/06/18
US 2009-0153511 A1	2009/06/18
US 2009-0153512 A1	2009/06/18
US 2009-0153513 A1	2009/06/18
US 2009-0153514 A1	2009/06/18
US 2009-0153515 A1	2009/06/18
US 2009-0153516 A1	2009/06/18
US 2009-0153520 A1	2009/06/18
US 2009-0153521 A1	2009/06/18
US 2009-0159188 A1	2009/06/25
US 2009-0160799 A1	2009/06/25
US 2009-0167707 A1	2009/07/02
US 2009-0167708 A1	2009/07/02
US 2009-0167710 A1	2009/07/02
US 2009-0167711 A1	2009/07/02
US 2010-0001975 A1	2010/01/07
US 2010-0048250 A1	2010/02/25
US 2010-0048254 A1	2010/02/25
US 2010-0073322 A1	2010/03/25
US 2012-0273124 A1	2012/11/01
US 2012-0279052 A1	2012/11/08
US 2013-0312252 A1	2013/11/28
US 2014-0090777 A1	2014/04/03
US 2015-0370389 A1	2015/12/24
US 8115742 B2	2012/02/14
US 8125878 B2	2012/02/28
US 8199119 B2	2012/06/12
US 8237668 B2	2012/08/07
US 8237669 B2	2012/08/07
US 8237670 B2	2012/08/07
US 8237671 B2	2012/08/07
US 8237673 B2	2012/08/07
US 8237674 B2	2012/08/07
US 8237675 B2	2012/08/07
US 8243029 B2	2012/08/14
US 8248377 B2	2012/08/21
US 8248379 B2	2012/08/21

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
		US 8248381 B2	2012/08/21
		US 8253700 B2	2012/08/28
		US 8253701 B2	2012/08/28
		US 8260378 B2	2012/09/04
		US 8325585 B2	2012/12/04
		US 8346316 B2	2013/01/01
		US 8363017 B2	2013/01/29
		US 8411044 B2	2013/04/02
		US 8502786 B2	2013/08/06
		US 8542212 B2	2013/09/24
		US 8574393 B2	2013/11/05
		US 8585855 B2	2013/11/19
		US 8624862 B2	2014/01/07
		US 8633912 B2	2014/01/21
		US 9262032 B2	2016/02/16
US 2009-0254981 A1	2009/10/08	EP 1842203 A2	2007/10/10
		EP 1842203 A4	2011/03/23
		US 2006-0209584 A1	2006/09/21
		US 2006-0210082 A1	2006/09/21
		US 2010-0272255 A1	2010/10/28
		US 7564345 B2	2009/07/21
		US 7702927 B2	2010/04/20
		US 7839278 B2	2010/11/23
		US 8756438 B2	2014/06/17
		WO 2006-053304 A2	2006/05/18
		WO 2006-053304 A3	2009/04/02
		WO 2006-053304 A9	2006/08/03
		WO 2006-071380 A2	2006/07/06
		WO 2006-071380 A3	2009/04/02
KR 10-2014-0059485 A	2014/05/16	없음	
KR 10-2009-0080653 A	2009/07/27	JP 2010-515283 A	2010/05/06
		US 2010-0044679 A1	2010/02/25
		WO 2009-093773 A1	2009/07/30