

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
H01L 27/105

(11) 공개번호 특2002 - 0002982
(43) 공개일자 2002년01월10일

(21) 출원번호 10 - 2000 - 0037362
(22) 출원일자 2000년06월30일

(71) 출원인 주식회사 하이닉스반도체
박종섭
경기 이천시 부발읍 아미리 산136 - 1

(72) 발명자 양비룡
경기도이천시백사면모전리176현대아파트107 - 403
강남수
경기도수원시권선구금곡동648LG빌리지103 - 1204

(74) 대리인 특허법인 신성

심사청구 : 없음

(54) 강유전체막의 결정화 과정에서 금속막의 산화반응을억제할 수 있는 강유전체 메모리 소자 제조 방법

요약

본 발명은 강유전체막의 결정화 과정에서 장벽층 등과 같은 금속막의 산화반응을 억제할 수 있는 강유전체 메모리 소자 제조 방법에 관한 것으로, 강유전체막 형성 후 산소 분위기에서 650 °C 이상의 온도로 금속열처리를 실시하여 강유전체막 내에 페롭스카이트 결정 핵(nucleation)을 형성한 후, 오존 분위기에서 650 °C 미만의 온도로 결정화를 위한 열처리 공정을 진행하는데 특징이 있다. 이에 따라 상대적으로 낮은 온도에서 강유전체 결정화 공정을 진행할 수 있어 금속 장벽층의 산화를 효과적으로 방지할 수 있다.

대표도
도 2

색인어
FeRAM, 강유전체, 열처리, 금속장벽층, 산화, 금속열처리, 결정 핵

명세서

도면의 간단한 설명

도 1 내지 도 5는 본 발명의 실시 예에 따른 강유전체 메모리 소자 제조 공정 단면도.

도면의 주요부분에 대한 도면 부호의 설명

21: 하부전극막 22: 강유전체막

23: 상부전극막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 강유전체 메모리 소자 제조 방법에 관한 것으로 특히, 강유전체막의 결정화 과정에서 금속막의 산화반응을 억제할 수 있는 강유전체 메모리 소자 제조 방법에 관한 것이다.

반도체 메모리 소자에서 강유전체(ferroelectric) 재료를 캐패시터에 사용함으로써 기존 DRAM(Dynamic Random Access Memory) 소자에서 필요한 리프레쉬(refresh)의 한계를 극복하고 대용량의 메모리를 이용할 수 있는 소자의 개발이 진행되어왔다. FeRAM(ferroelectric random access memory) 소자는 비휘발성 메모리 소자의 일종으로 전원이 끊어진 상태에서도 저장 정보를 기억하는 장점이 있을 뿐만 아니라 동작 속도도 기존의 DRAM에 필적하여 차세대 기억소자로 각광받고 있다.

강유전체는 상온에서 유전상수가 수백에서 수천에 이르며 두 개의 안정한 잔류분극(remnant polarization) 상태를 갖고 있어 이를 박막화하여 비휘발성(nonvolatile) 메모리 소자로의 응용이 실현되고 있다. 강유전체 박막을 이용하는 비휘발성 메모리 소자는, 가해주는 전기장의 방향으로 분극의 방향을 조절하여 신호를 입력하고 전기장을 제거하였을 때 남아있는 잔류분극의 방향에 의해 디지털 신호 1과 0을 저장하는 원리를 이용한다.

FeRAM의 축전물질로는 $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (이하 SBT) 등이 주로 사용되는데, 원하는 강유전체 캐패시터 특성을 확보하기 위해서는 페로브스카이트(perovskite) 결정 구조를 형성하여야 한다. 페로브스카이트 구조 형성을 위해 종래에는 O_2 분위기에서 700 °C 온도로 30분 이상 열처리를 실시한다. 이와 같이 산소 분위기에서 장시간 열처리 공정을 실시함에 따라 캐패시터 하부의 전도성 장벽층(conducting barrier layer)이 산화반응을 일으켜 막의 들림(lifting) 및 콘택저항의 급격한 상승이 발생하여 적층구조의 소자 개발에 장애가 되고 있는 실정이다. 이러한 장애를 극복하기 위해서는 700 °C 이상의 온도에서 산화반응을 일으키지 않는 안정한 금속 장벽층의 개발이 시급한 실정이나 기술적인 문제점과 경제적인 어려움이 있다.

발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위한 본 발명은 강유전체막의 고온 열처리 과정에서 장벽층 등과 같은 금속막의 산화반응을 억제할 수 있는 강유전체 메모리 소자 제조 방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명은 반도체 기판 상부에 하부전극막, 강유전체막 및 상부전극을 적층하여 강유전체 캐패시터를 형성하는 강유전체 메모리 소자 제조 방법에 있어서, 상기 강유전체막을 형성하는 제1 단계; 상기 강유전체막을 급속열처리하여 상기 강유전체막 내에 페로브스카이트 결정 핵을 형성하는 제2 단계; 및 오존 분위기에서 650 °C 미만의 온도로 열처리하여 상기 강유전체막을 결정화시키는 제3 단계를 포함하는 강유전체 메모리 소자 제조

방법을 제공한다.

또한 상기 목적을 달성하기 위한 본 발명은, 트랜지스터를 포함한 하부구조 형성이 완료된 반도체 기판 상에 층간절연막을 형성하는 제4 단계; 상기 층간절연막 상에 금속장벽층을 형성하는 제5 단계; 상기 금속장벽층 상에 하부전극막을 형성하는 제6 단계; 상기 하부전극막 상에 강유전체막을 형성하는 제7 단계; 상기 강유전체막을 급속열처리하여 상기 강유전체막 내에 페롭스카이트 결정 핵을 형성하는 제8 단계; 및 오존 분위기에서 650 °C 미만의 온도로 열처리하여 상기 강유전체막을 결정화시키는 제9 단계를 포함하는 강유전체 메모리 소자 제조 방법을 제공한다.

본 발명은 강유전체막 형성 후 산소 분위기에서 650 °C 이상의 온도로 급속열처리를 실시하여 강유전체막 내에 페롭스카이트 결정 핵(nucleation)을 형성한 후, 오존 분위기에서 650 °C 미만의 온도로 결정화를 위한 열처리 공정을 진행하는데 특징이 있다. 이에 따라 상대적으로 낮은 온도에서 강유전체 결정화 공정을 진행할 수 있어 금속 장벽층의 산화를 효과적으로 방지할 수 있다.

이하, 첨부된 도면 도 1 내지 도 6을 참조하여 본 발명의 실시예에 따른 강유전체 메모리 소자 제조 방법을 상세하게 설명한다.

먼저 도 1에 도시한 바와 같이, 소자분리막(11) 그리고 게이트 절연막(12), 게이트 전극(13) 및 소오스·드레인(14)으로 이루어지는 트랜지스터 형성이 완료된 반도체 기판(10) 상부에 제1 층간절연막(15)을 형성하고, 상기 제1 층간절연막(15) 내에 형성된 콘택홀을 통하여 상기 트랜지스터의 소오스·드레인(14)과 연결되는 비트라인(16)을 형성한다. 이어서, 비트라인(16) 형성이 완료된 전체 구조 상에 제2 층간절연막(17)을 형성하고, 제2 층간절연막(17)을 선택적으로 식각하여 소오스·드레인(14)을 노출시키는 콘택홀을 형성한 다음, 상기 콘택홀 내에 캐패시터의 하부전극과 연결되는 수직배선인 폴리실리콘 플러그(18)를 형성한다.

다음으로 도 2에 도시한 바와 같이, 폴리실리콘 플러그(18) 상에 5 nm 내지 50 nm 두께의 Ti 접착층(adhesion layer, 19)을 형성하고, 40 nm 내지 90 nm 두께 TiAlN 금속장벽층(20)을 형성한 다음 Pt, Ir, IrO_x를 적층하여 100 nm 내지 400 nm 두께의 하부전극막(21)을 형성하고 상기 하부전극막(21) 상에 BLT(Bi_{4-x}La_xTi₃O₁₂) 계열의 강유전체막(22)을 형성한다.

상기 강유전체막(22) 형성 후, O₂ 분위기에서 650 °C 이상의 온도로 20초 이상의 시간동안 급속열처리를 실시하여 강유전체막(22) 내에 페롭스카이트 결정 핵(nucleation)을 형성한 후, 결정핵의 원활한 저온 성장을 촉진시키기 위하여 O₃ 분위기에서 650 °C 미만의 온도로 30분 이상 열처리를 실시하여, 상기 강유전체막(22)을 결정화시킨다.

다음으로 도 3에 도시한 바와 같이, 강유전체막(22), 하부전극막(21) 및 TiAlN 금속장벽층(20)을 패터닝한 후, TEOS(tetraethyl orthosilicate)층(23)과 Al_xO_y와 BPSG의 적층 구조로 이루어지는 절연막(24)을 화학기상증착법(chemical vapor deposition, CVD) 또는 물리기상증착법(physical vapor deposition, PVD) 등으로 형성한다. 이때, 수소나 H₂O가 발생하여 강유전체막으로 침입할 경우 소자 특성이 저하되므로 수소나 H₂O를 발생시키지 않는 CVD 또는 PVD법을 이용한다.

이어서 도 4에 도시한 바와 같이 절연막(24) 및 TEOS(23)을 선택적으로 식각하여 강유전체막(22)을 노출시키고, TiN막, Ti막, TiN막 및 Pt 순으로 막을 적층하고 패터닝하여 상부전극(24)을 형성한다.

다음으로 도 5에 도시한 바와 같이 전체 구조 상에 층간절연막(26)을 형성하고, 금속막 증착 및 패터닝 공정을 실시하여 금속배선(27)을 형성한다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같이 이루어지는 본 발명은 650 °C 미만의 낮은 온도에서 페로프스카이트 구조 형성을 위한 강유전체 결정화 공정을 실시함으로써, 금속장벽층이 산화되는 것을 방지할 수 있어 FeRAM 소자의 전기적 특성 열화 문제를 방지함과 동시에 수율 향상의 효과를 기대할 수 있다. 특히, 본 발명은 적층 구조 소자 개발을 용이하게 하고 종래 개발된 금속장벽층 후속 공정을 FeRAM 소자 제조 공정에 그대로 적용할 수 있어 별도의 공정 개발이 불필요하여 경제적 이익을 얻을 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1.

반도체 기판 상부에 하부전극막, 강유전체막 및 상부전극을 적층하여 강유전체 캐패시터를 형성하는 강유전체 메모리 소자 제조 방법에 있어서,

상기 강유전체막을 형성하는 제1 단계;

상기 강유전체막을 급속열처리하여 상기 강유전체막 내에 페로프스카이트 결정 핵을 형성하는 제2 단계; 및

오존 분위기에서 650 °C 미만의 온도로 열처리하여 상기 강유전체막을 결정화시키는 제3 단계

를 포함하는 강유전체 메모리 소자 제조 방법.

청구항 2.

강유전체 메모리 소자 제조 방법에 있어서,

트랜지스터를 포함한 하부구조 형성이 완료된 반도체 기판 상에 층간절연막을 형성하는 제4 단계;

상기 층간절연막 상에 금속장벽층을 형성하는 제5 단계;

상기 금속장벽층 상에 하부전극막을 형성하는 제6 단계;

상기 하부전극막 상에 강유전체막을 형성하는 제7 단계;

상기 강유전체막을 급속열처리하여 상기 강유전체막 내에 페로프스카이트 결정 핵을 형성하는 제8 단계; 및

오존 분위기에서 650 °C 미만의 온도로 열처리하여 상기 강유전체막을 결정화시키는 제9 단계

를 포함하는 강유전체 메모리 소자 제조 방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 제2 단계 또는 상기 제8 단계는,

650 °C 보다 높은 고온의 산소 분위기에서 급속열처리를 실시하는 것을 특징으로 하는 강유전체 메모리 소자 제조 방법.

청구항 4.

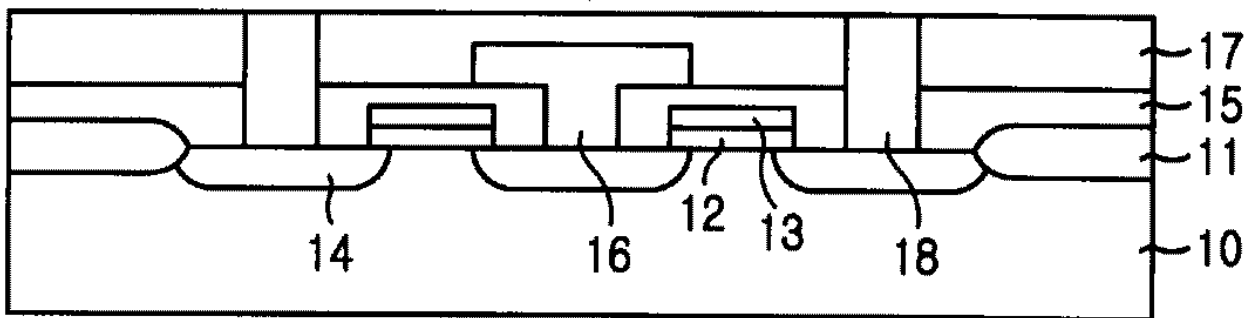
제 3 항에 있어서,

상기 강유전체막을,

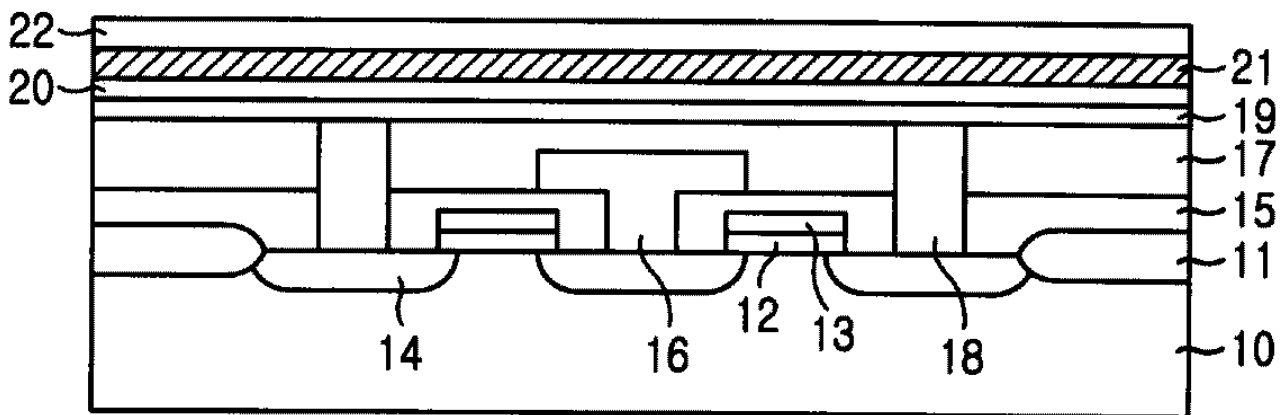
BLT로 형성하는 것을 특징으로 하는 강유전체 메모리 소자 제조 방법.

도면

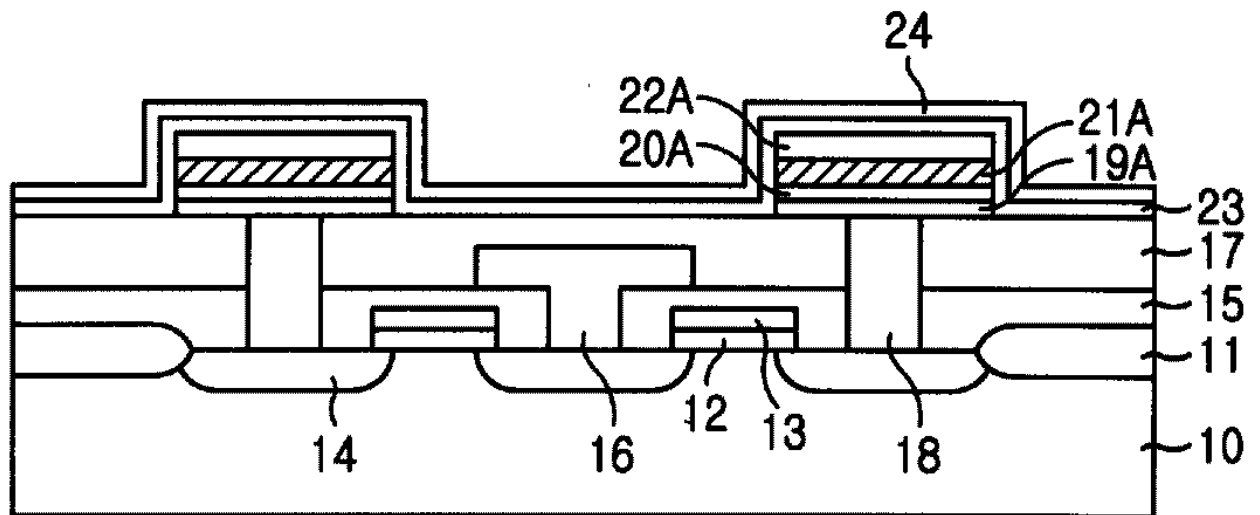
도면 1



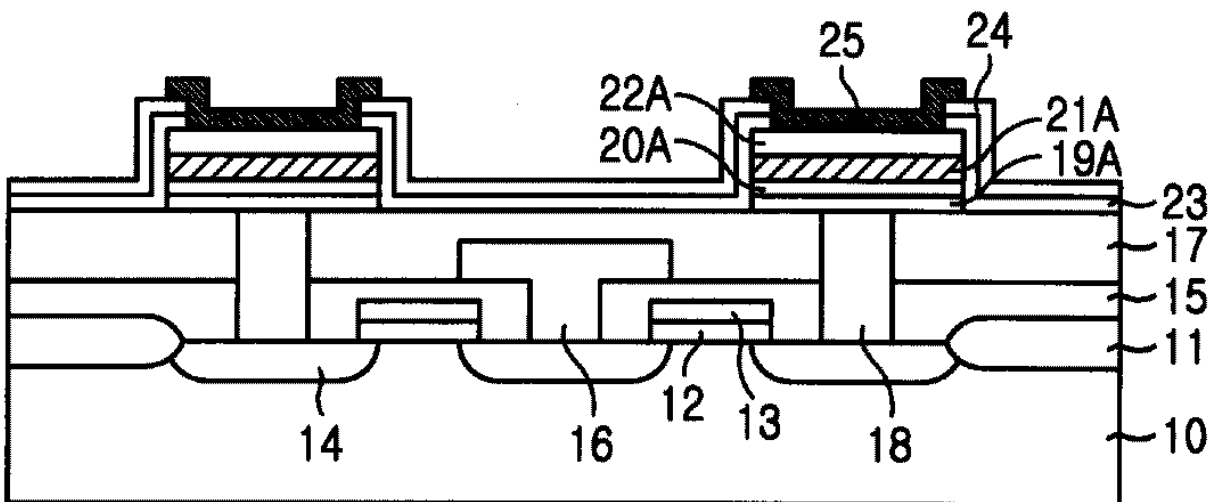
도면 2



도면 3



도면 4



도면 5

