



(12) 发明专利

(10) 授权公告号 CN 102723855 B

(45) 授权公告日 2014. 06. 25

(21) 申请号 201210209697. 4

(22) 申请日 2012. 06. 25

(73) 专利权人 矽力杰半导体技术(杭州)有限公司

地址 310012 浙江省杭州市文三路 90 号东部软件园科技大厦 A1501

(72) 发明人 陈伟 徐孝如

(51) Int. Cl.

H02M 1/08 (2006. 01)

H02M 3/335 (2006. 01)

(56) 对比文件

CN 202260995 U, 2012. 05. 30,

JP 2004-96830 A, 2004. 03. 25,

CN 102185466 A, 2011. 09. 14,

审查员 闫岳婷

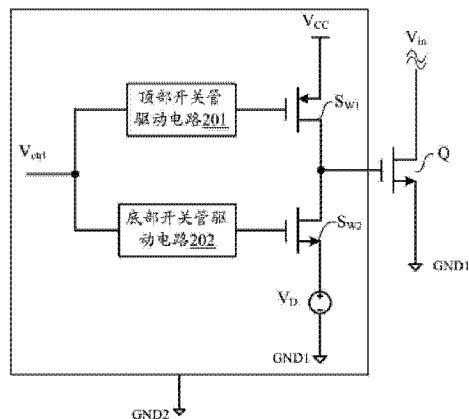
权利要求书1页 说明书5页 附图3页

(54) 发明名称

一种功率开关管的驱动电路以及应用其的功率变换电路

(57) 摘要

本发明涉及一种功率开关管的驱动电路,包括由顶部功率开关管和底部功率开关管组成的推挽驱动子电路,顶部功率开关管驱动子电路,底部功率开关管驱动子电路,其中底部功率开关管的第二功率端连接至第一电平;所述第一电平高于地电位,以消除地线上的电压波动。



1. 一种功率开关管的驱动电路,其特征在于,包括由顶部开关管和底部开关管组成的推挽驱动子电路,顶部开关管驱动子电路,底部开关管驱动子电路,其中,

所述顶部开关管的第一功率端接收一电压源;

所述顶部开关管的第二功率端连接至所述底部开关管的第一功率端;

所述功率开关管的第一功率端接收一输入电压,第二功率端通过阻性元件连接至地;

所述底部开关管的第二功率端连接至第一电平;所述第一电平为所述阻性元件与所述功率开关管的第二功率端的公共连接点的电位;所述第一电平高于地电位;

所述顶部开关管驱动子电路和所述底部开关管驱动子电路分别接收一控制信号,以相应的驱动所述顶部开关管和所述底部开关管,以在所述顶部开关管和所述底部开关管的公共连接点处产生一驱动信号,来驱动所述功率开关管。

2. 根据权利要求1所述的功率开关管的驱动电路,其特征在于,所述顶部开关管为PMOS晶体管,所述底部开关管为NMOS晶体管。

3. 一种集成驱动电路,用以驱动一功率级电路中的功率开关管,其特征在于,

所述集成驱动电路包括由顶部开关管和底部开关管组成的推挽驱动子电路,顶部开关管驱动子电路和底部开关管驱动子电路;其中,所述功率级电路包括第一地电平;所述集成驱动电路包括第二地电平;所述第一地电平通过一连接导线连接至所述第二地电平;

所述顶部开关管的第一功率端接收一电压源;

所述顶部开关管的第二功率端连接至所述底部开关管的第一功率端;

所述底部开关管的第二功率端连接至与所述第二地电平不同的第一电平;所述第一电平高于所述第一地电位的电位;

所述顶部开关管驱动子电路和所述底部开关管驱动子电路分别接收一控制信号,以相应的驱动所述顶部开关管和所述底部开关管,以在所述顶部开关管和所述底部开关管的公共连接点处产生一驱动信号,来驱动所述功率开关管。

4. 根据权利要求3所述的集成驱动电路,其特征在于,所述功率开关管的第一功率端接收一输入电压,第二功率端通过一阻性元件连接至所述第一地电平;所述第一电平为所述阻性元件与所述功率开关管的第二功率端的公共连接点处的电位。

5. 根据权利要求3所述的集成驱动电路,其特征在于,所述顶部开关管为PMOS晶体管,所述底部开关管为NMOS晶体管。

6. 一种功率变换电路,其特征在于,包括功率级电路,控制电路和权利要求1-5所述的任一驱动电路,所述驱动电路根据所述控制电路输出的控制信号以产生相应的驱动信号,来驱动所述功率级电路中的功率开关管。

7. 根据权利要求7所述的功率变换电路,其特征在于,所述功率级电路为反激式拓扑结构,所述控制电路接收所述第一电平以及表征所述功率级电路的输出电压的反馈信号以产生所述控制信号。

一种功率开关管的驱动电路以及应用其的功率变换电路

技术领域

[0001] 本发明涉及电子技术领域,更具体的说,是涉及一种功率开关管的驱动电路以及应用其的功率变换电路。

背景技术

[0002] 随着集成电路制造工艺的高速发展,工作频率日益提高,精度要求日益严格,信号完整性和抗干扰性变得越来越重要。电源线或者地线上的波动往往会给系统带来致命的影响。电源线和地线不稳定的原因主要在于两个方面,一是器件高速开关状态下,瞬态的交变电流过大;二是电路回路上存在电感。在电路中有大的电流涌动时会引起电源噪声和地线噪声(也称地弹),如芯片开启时,将有一个较大的瞬态电流在芯片和电源平面流过,芯片封装和电源平面的电感和电阻会引发噪声,这样会引起电源线或者地线上电压的波动和变化。瞬间大量电流流入地线,流过地网络阻抗的大电流会将地线电平拉高,偏离地电位。这种地弹现象,会扰乱芯片的输出信号和内部逻辑,引起芯片的功能错误。

[0003] 驱动电路的基本任务是将信息电子电路传来的信号按照其控制目标的要求,转换为加在电力电子器件控制端和公共端之间,可以使其开通或者关断的驱动信号,并且驱动电路还要提供控制电路和主电路之间的电气隔离。现有的输出驱动器结构含有推挽式连接的顶部晶体管和底部晶体管,这种结构不能减小电源线或者地线上的电压波动。参考图 1A,所示为采用现有技术的一种功率开关管的驱动电路,包括晶体管 105,晶体管 110,以及晶体管 115 和电阻 120,其中,晶体管 110 的源极和功率开关管 25 的源极共同连接至地电平。晶体管 105 和晶体管 110 分别接收控制信号,以产生相应的驱动信号 VG 来驱动功率开关管 25;晶体管 115 和电阻 120 用以优化功率开关管 25 的状态转换时间(例如从关断状态转换为导通状态)。参考图 1B,所示为图 1A 所示的功率开关管的驱动电路的工作波形图,可以看出,地电平 GND1 和地电平 GND2 之间的连接导线的寄生电感,寄生电阻以及功率开关管自身的寄生电容引起了地电平 GND2 上的电压 GND 和电流 IGND 的波动。

发明内容

[0004] 有鉴于此,本发明的目的在于提供一种功率开关管的驱动电路以及应用其的功率变换电路,以克服现有技术中的功率开关管的驱动电路中地线电压波动大的问题。

[0005] 为实现上述目的,本发明提供如下技术方案:

[0006] 依据本发明一实施例的一种功率开关管的驱动电路,包括由顶部开关管和底部开关管组成的推挽驱动子电路,顶部开关管驱动子电路,底部开关管驱动子电路,其中,

[0007] 所述顶部开关管的第一功率端接收一电压源;

[0008] 所述顶部开关管的第二功率端连接至所述底部开关管的第一功率端;

[0009] 所述底部开关管的第二功率端连接至第一电平;所述第一电平高于地电位;

[0010] 所述顶部开关管驱动子电路和所述底部开关管驱动子电路分别接收一控制信号,以相应的驱动所述顶部开关管和所述底部开关管,以在所述顶部开关管和所述底部开关管

的公共连接点处产生一驱动信号,来驱动所述功率开关管。

[0011] 进一步的,所述功率开关管的第一功率端接收一输入电压,第二功率端通过阻性元件连接至地;

[0012] 所述第一电平为所述阻性元件与所述功率开关管的第二功率端的公共连接点的电位。

[0013] 优选的,所述顶部开关管为 PMOS 晶体管,所述底部开关管为 NMOS 晶体管。

[0014] 依据本发明一实施例的一种集成驱动电路,用以驱动一功率级电路中的功率开关管,所述集成驱动电路包括由顶部开关管和底部开关管组成的推挽驱动子电路,顶部开关管驱动子电路和底部开关管驱动子电路;其中,所述功率级电路包括第一地电平;所述集成驱动电路包括第二地电平;所述第一地电平通过一连接导线连接至所述第二地电平;

[0015] 所述顶部开关管的第一功率端接收一电压源;

[0016] 所述顶部开关管的第二功率端连接至所述底部开关管的第一功率端;

[0017] 所述底部开关管的第二功率端连接至第一电平;所述第一电平高于所述第一地电位的电位;

[0018] 所述顶部开关管驱动子电路和所述底部开关管驱动子电路分别接收一控制信号,以相应的驱动所述顶部开关管和所述底部开关管,以在所述顶部开关管和所述底部开关管的公共连接点处产生一驱动信号,来驱动所述功率开关管。

[0019] 进一步的,所述功率开关管的第一功率端接收一输入电压,第二功率端通过一阻性元件连接至所述第一地电平;所述第一电平为所述阻性元件与所述功率开关管的第二功率端的公共连接点处的电位。

[0020] 优选的,所述顶部开关管为 PMOS 晶体管,所述底部开关管为 NMOS 晶体管。

[0021] 依据本发明一实施例的一种功率变换电路,包括功率级电路,控制电路和权利要求 1-6 所述的任一驱动电路,所述驱动电路根据所述控制电路输出的控制信号以产生相应的驱动信号,来驱动所述功率级电路中的功率开关管。

[0022] 优选的,所述功率级电路为反激式拓扑结构,所述控制电路接收所述第一电平以及表征所述功率级电路的输出电压的反馈信号以产生所述控制信号。

[0023] 经由上述的技术方案可知,与现有技术相比,本发明提供了一种功率开关管的驱动电路以及应用其的功率变换器,将接收到的控制信号通过顶部功率开关管驱动电路以及底部功率开关管驱动电路分别控制串联的顶部功率开关管和底部功率开关管进行互补的开关动作,以在其公共连接点处输出一驱动信号;依据本发明的驱动电路中的底部功率开关管的第二功率端连接至一独立的第一电平,而不是地电平,从而避免了功率开关管的关断瞬间,由线路的寄生电感,寄生电阻以及功率开关管自身的寄生电容引起的地线上的电压的波动。依据本发明实施例的功率开关管的驱动电路驱动效果更好,提高了系统的可靠性和稳定性。本发明提供的功率开关管的驱动电路,可以驱动各种类型的功率开关管,尤其是 MOSFET 金属氧化物半导体晶体管。

附图说明

[0024] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本

发明的实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据提供的附图获得其他的附图。

[0025] 图 1A 所示为采用现有技术的一种功率开关管的驱动电路的原理框图;

[0026] 图 1B 所示为图 1A 所示的功率开关管的驱动电路的工作波形图

[0027] 图 2A 所示为依据本发明一实施例的一种功率开关管的驱动电路的原理框图;

[0028] 图 2B 所示为图 2A 所示的功率开关管的驱动电路的工作波形图;

[0029] 图 3 所示为依据本发明实施例的一种功率变换器的原理框图。

具体实施方式

[0030] 以下结合附图对本发明的几个优选实施例进行详细描述,但本发明并不仅仅限于这些实施例。本发明涵盖任何在本发明的精髓和范围上做的替代、修改、等效方法以及方案。为了使公众对本发明有彻底的了解,在以下本发明优选实施例中详细说明了具体的细节,而对本领域技术人员来说没有这些细节的描述也可以完全理解本发明。

[0031] 参考图 2A,所示为依据本发明一实施例的功率开关管的驱动电路的原理框图。在该实施例中,所述功率开关管的驱动电路包括由顶部开关管 S_{W1} 和底部开关管 S_{W2} 组成的推挽驱动子电路,顶部开关管驱动电路 201 和底部开关管驱动电路 202;其中,

[0032] 顶部开关管驱动电路 201 和底部开关管驱动电路 202 分别接收一控制信号 V_{ctrl} ,以分别产生相应的驱动信号至顶部开关管 S_{W1} 和底部开关管 S_{W2} 的控制端,以根据所述控制信号 V_{ctrl} 来分别驱动顶部开关管 S_{W1} 和底部开关管 S_{W2} 。

[0033] 顶部开关管 S_{W1} 的第一功率端接收电压源 V_{CC} ,第二功率端和底部开关管 S_{W2} 的第一功率端连接,两者的公共连接点处的电压 V_C 来驱动功率开关管 Q ;底部开关管 S_{W2} 的第二功率端连接至第一电平 V_D ,所述第一电平 V_D 的数值略高于地电平;例如可以取值为 500mV。功率开关管 Q 的第一功率端接收输入电压 V_{in} ,第二功率端耦接至地电平。

[0034] 参考图 2B 所示的图 2A 所示的功率开关管的驱动电路的工作波形图,可以看出依据本发明实施例的功率开关管的驱动电路,推挽驱动子电路与功率开关管 Q 不共用地电平。因此,驱动电路和功率开关管的第二功率端之间不再需要连接导线,尤其对 PCB 布图而言,在满足驱动电路正常工作的基础上,消除了由于连接导线上的寄生电感、寄生电阻和功率开关管自身的寄生电容引起的地弹现象,消除了地线电平的波动;提高了电路系统的可靠性和稳定性。

[0035] 参考图 3,所示为依据本发明又一实施例的功率开关管的驱动电路的原理框图。该实施例结合一具体的应用功率开关管的功率级电路说明了第一电平的实现方式。

[0036] 所述功率级电路为反激式拓扑结构,包括由原边绕组 N_p 和副边绕组 N_s 组成的变压器 T ,功率开关管 Q ,输出二极管 D_o 和输出电容 C_o ,以接收经过输入电容 C_{in} 滤波处理后的输入电压 V_{in} ;控制电路和驱动电路 302 根据接收到的表征输出电压 V_{out} 的反馈信号 V_{FB} 和检测电压 V_{CS} 来产生相应的控制信号 V_{ctrl} ;检测电阻 R_{CS} 连接在功率开关管 Q 的第二功率端和地电平之间,以在检测电阻 R_{CS} 和功率开关管 Q 的第二功率端的公共连接点 A 处产生所述检测电压 V_{CS} 。

[0037] 驱动电路接收所述控制信号 V_{ctrl} 来驱动顶部开关管 S_{W1} 和底部开关管 S_{W2} 交替导

通和关断,以在顶部开关管 S_{w1} 和底部开关管 S_{w2} 的公共连接点 B 处产生驱动信号 V_g 来驱动功率开关管 Q,以在功率级电路的输出端产生一基本恒定的输出电压 V_{out} 。

[0038] 在该实施例中,底部开关管 S_{w2} 的第二功率端连接至检测电阻 R_{CS} 和功率开关管 Q 的第二功率端的公共连接点 A,检测电压 V_{CS} 作为所述第一电平。

[0039] 其中,底部开关管驱动电路 202 同样可以包括一推挽驱动电路来驱动底部开关管 S_{w2} 。

[0040] 驱动电路的结构并不限于上述实施例所记载的结构,也可以为其他合适形式的电路结构,例如中国专利申请 CN201210142372.9, CN200910078846.6, CN201110039275.2 以及美国专利申请 US12/053,637 等记载的驱动电路的结构。

[0041] 顶部开关管,底部开关管,功率开关管可以为 N 型或者 P 型 MOSFET 金属氧化物半导体晶体管以及双极型晶体管等各类型晶体管。

[0042] 可见,采用图 3 所示的依据本发明实施例的功率开关管的驱动电路,推挽驱动子电路与功率开关管 Q 不共用地电平。对集成电路而言,即控制电路和驱动电路 302 为一集成芯片时,如果底部开关管 S_{w2} 的第二功率端连接至集成芯片的公共地 GND2 (第二地电平)时,在进行 PCB 布线时,集成芯片的公共地 GND2 必然通过一连接导线连接至功率级电路(主电路)的地 GND1 (第一地电平),因此,该连接导线上的寄生电感和寄生电阻以及功率开关管自身的寄生电容必然地线上的电压 GND 和电流 I_{GND} 的波动。而图 3 所示的实施例中,底部开关管 S_{w2} 的第二功率端不是连接至集成芯片的公共地,而是连接至一略高于地电平的第一电平,即检测电阻 R_{CS} 和功率开关管 Q 的第二功率端的公共连接点 A,因此避免了集成芯片的公共地 GND2 和主电路的地 GND1 之间的连接导线引起的地电流 I_{GND} 和集成芯片的公共地 GND2 上的电压的波动。

[0043] 本发明还提供了一种功率变换电路,包括上述实施例中的任一驱动电路,还包括功率级电路和控制电路;

[0044] 其中所述控制电路输出一控制信号,用以控制所述功率级电路中功率开关管的开关动作;

[0045] 所述驱动电路接收所述控制信号,输出驱动信号驱动所述功率开关管进行相应开关动作。

[0046] 需要说明的是,本发明提供的功率开关管的驱动电路,可以驱动各种类型的功率开关管,尤其是 MOSFET。根据实际需求可以与不同类别的功率级电路以及控制电路相连接,进而组成相应的电路。所述功率变换电路可以为降压型或者升压型等非隔离型拓扑结构,以及反激式等隔离型拓扑结构。

[0047] 需要说明的是,本发明各个实施例间名称相同的器件功能也相同,且改进性的实施例可分别与上述多个相关实施例进行结合,但说明时仅已在上一实施例的基础上举例说明。顶部开关管驱动电路和底部开关管驱动电路包括但并不限于以上公开的形式,只要能够实现本发明实施例所述的相关电路的功能即可,因此,本领域技术人员在本发明实施例公开的电路的基础上所做的相关的改进,也在本发明实施例的保护范围之内。

[0048] 依照本发明的实施例如上文所述,这些实施例并没有详尽叙述所有的细节,也不限制该发明仅为所述的具体实施例。显然,根据以上描述,可作很多的修改和变化。本说明书选取并具体描述这些实施例,是为了更好地解释本发明的原理和实际应用,从而使所属

技术领域技术人员能很好地利用本发明以及在本发明基础上的修改使用。本发明仅受权利要求书及其全部范围和等效物的限制。

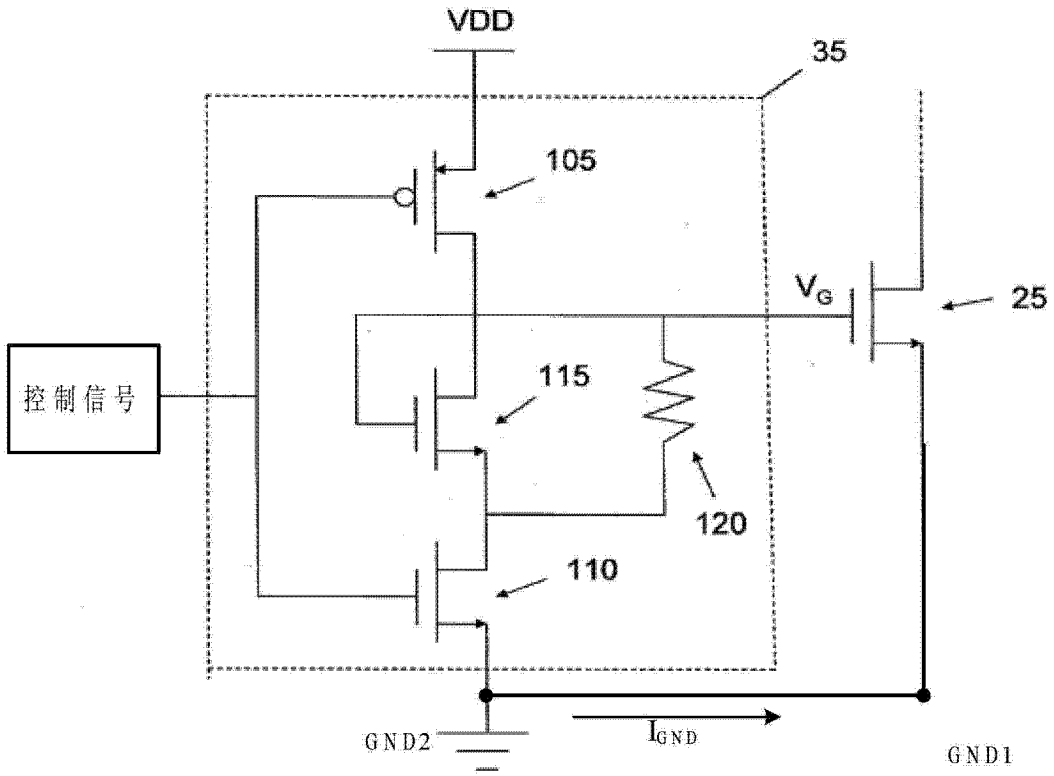


图 1A

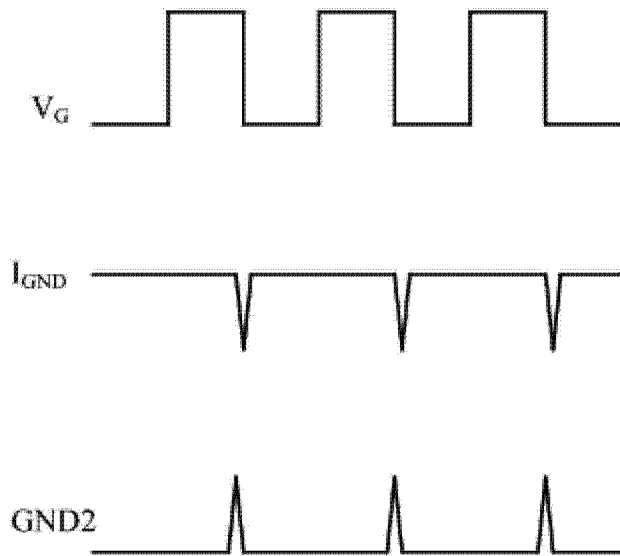


图 1B

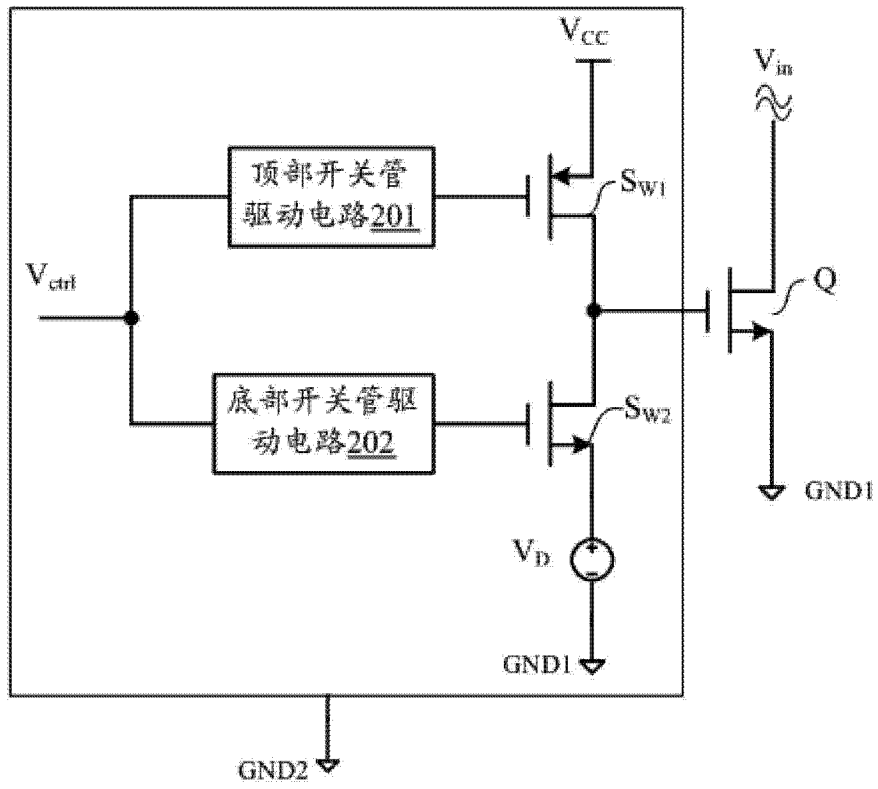


图 2A

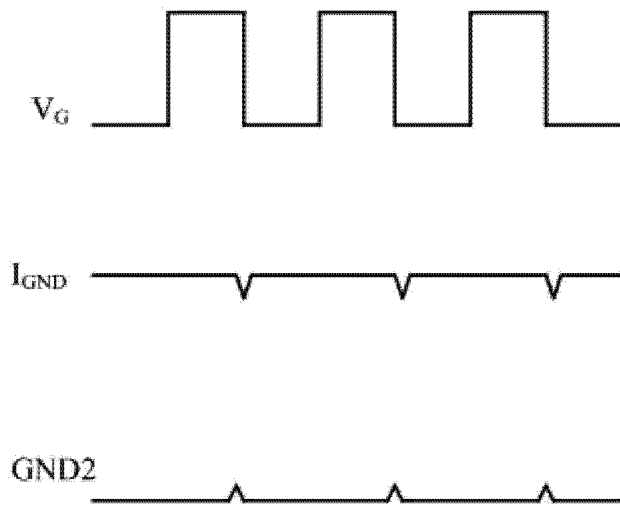


图 2B

