

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6498563号
(P6498563)

(45) 発行日 平成31年4月10日(2019.4.10)

(24) 登録日 平成31年3月22日(2019.3.22)

(51) Int.Cl.

F I

H04B 1/04 (2006.01)

H04B 1/04 B

H03F 3/68 (2006.01)

H03F 3/68 220

H03F 3/24 (2006.01)

H03F 3/24

請求項の数 19 外国語出願 (全 19 頁)

(21) 出願番号 特願2015-160631 (P2015-160631)
 (22) 出願日 平成27年8月17日 (2015.8.17)
 (65) 公開番号 特開2016-42699 (P2016-42699A)
 (43) 公開日 平成28年3月31日 (2016.3.31)
 審査請求日 平成30年8月15日 (2018.8.15)
 (31) 優先権主張番号 62/038, 322
 (32) 優先日 平成26年8月17日 (2014.8.17)
 (33) 優先権主張国 米国 (US)
 (31) 優先権主張番号 62/038, 323
 (32) 優先日 平成26年8月17日 (2014.8.17)
 (33) 優先権主張国 米国 (US)

早期審査対象出願

(73) 特許権者 503031330
 スカイワークス ソリューションズ, イン
 コーポレイテッド
 SKYWORKS SOLUTIONS,
 INC.
 アメリカ合衆国、01801 マサチュー
 セッツ州、ウォバーン、シルバン・ロード
 、20
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100095500
 弁理士 伊藤 正和
 (74) 代理人 100111235
 弁理士 原 裕子

最終頁に続く

(54) 【発明の名称】 3G/4G線形経路結合を使用した2G増幅の回路と方法

(57) 【特許請求の範囲】

【請求項1】

フロントエンドアーキテクチャであって、

3Gモード及び4Gモードの一方又は双方をサポートするべく構成された第1電力増幅器を有して移相回路を含む第1増幅経路と、

3Gモード及び4Gモードの一方又は双方をサポートするべく構成された第2電力増幅器を有する第2増幅経路と、

共通入力部において2G信号を受信して前記2G信号を、前記第1電力増幅器及び前記第2電力増幅器が前記2G信号の対応部分を増幅するように前記第1増幅経路及び前記第2増幅経路へと分割するべく構成された分割器と、

前記第1電力増幅器及び前記第2電力増幅器からの対応増幅2G信号を共通出力経路へと結合して結合2G信号を与えるべく構成された結合器と、

前記結合2G信号のための所望のインピーダンスを与えるべく前記共通出力経路に沿って実装されたインピーダンス変換器と

を含むフロントエンドアーキテクチャ。

【請求項2】

前記分割器は、

前記共通入力部と前記第1増幅経路との間にある第1スイッチと、

前記共通入力部と前記第2増幅経路との間にある第2スイッチと

を含む請求項1のフロントエンドアーキテクチャ。

【請求項 3】

前記分割器は、前記第 1 スイッチ及び前記第 2 スイッチのそれぞれが、前記共通入力部において前記 2 G 信号を受信して前記第 1 増幅経路及び前記第 2 増幅経路へと分割する場合に閉となるように構成される請求項 2 のフロントエンドアーキテクチャ。

【請求項 4】

前記移相回路は前記第 1 電力増幅器の入力側に存在する請求項 1 のフロントエンドアーキテクチャ。

【請求項 5】

前記移相回路は、
インダクタンスと、
前記インダクタンスの各端をアースに結合するキャパシタンスと
を含む請求項 4 のフロントエンドアーキテクチャ。

10

【請求項 6】

前記第 1 増幅経路及び前記第 2 増幅経路はそれぞれ、出力整合ネットワークをさらに含む請求項 1 のフロントエンドアーキテクチャ。

【請求項 7】

各出力整合ネットワークは、
インダクタンスと、
前記インダクタンスの出力側をアースに結合するキャパシタンスと
を含む請求項 6 のフロントエンドアーキテクチャ。

20

【請求項 8】

前記結合器は、前記第 1 電力増幅器及び前記第 2 電力増幅器の出力側にあるバンド選択スイッチの一部である請求項 1 のフロントエンドアーキテクチャ。

【請求項 9】

前記バンド選択スイッチは、前記第 1 増幅経路及び前記第 2 増幅経路のそれぞれに接続された極を含む請求項 8 のフロントエンドアーキテクチャ。

【請求項 10】

対応する増幅経路に接続された極は、3 G / 4 G 動作の既存の極である請求項 9 のフロントエンドアーキテクチャ。

【請求項 11】

前記バンド選択スイッチは、前記インピーダンス変換器に接続されたスローをさらに含む請求項 9 のフロントエンドアーキテクチャ。

30

【請求項 12】

前記バンド選択スイッチは、対応する増幅経路に関連付けられた各極を、前記インピーダンス変換器に関連付けられたスローに接続するべく構成される請求項 11 のフロントエンドアーキテクチャ。

【請求項 13】

前記インピーダンス変換器は、
直列に接続された第 1 インダクタンス及び第 2 インダクタンスと、
前記第 1 インダクタンス及び第 2 インダクタンス間のノードをアースへと結合する第 1 キャパシタンスと、
前記第 2 インダクタンスの出力側をアースへと結合する第 2 キャパシタンスと
を含む請求項 1 のフロントエンドアーキテクチャ。

40

【請求項 14】

前記第 1 増幅経路及び前記第 2 増幅経路はそれぞれ、バンド B 8、B 26、B 20 又は B 27 を含む低バンド及びバンド B 17、B 13、B 28、B 12 又は B 28 B / B 29 を含む超低バンドの 3 G / 4 G 信号を増幅するべく構成される請求項 1 のフロントエンドアーキテクチャ。

【請求項 15】

フロントエンドモジュールであって、

50

複数のコンポーネントを受容するべく構成されたパッケージ基板と、
 前記パッケージ基板上に搭載された電力増幅器ダイであって、3 Gモード及び4 Gモード
 のいずれか又は双方をサポートするべく構成された第1電力増幅器を有して移相回路を含
 む第1増幅経路、並びに3 Gモード及び4 Gモードのいずれか又は双方をサポートするべ
 く構成された第2電力増幅器を有する第2増幅経路を含む電力増幅器ダイと、
 共通入力部において2 G信号を受信して前記2 G信号を、前記第1電力増幅器及び前記第
 2電力増幅器が前記2 G信号の対応部分を増幅するように前記第1増幅経路及び前記第2
 増幅経路へと分割するべく構成された分割器と、
 前記第1増幅経路及び前記第2増幅経路からの対応増幅2 G信号を共通出力経路へと結合
 して結合2 G信号を与えるべく構成されたバンド選択スイッチと、
 前記結合2 G信号のための所望のインピーダンスを与えるべく前記共通出力経路に沿って
 実装されたインピーダンス変換器と
 を含むフロントエンドモジュール。

10

【請求項16】

前記電力増幅器ダイには、前記2 G信号を増幅する専用2 G増幅経路が実質的に存在しな
 い請求項15のフロントエンドモジュール。

【請求項17】

無線装置であって、

送受信器と、

前記送受信器と通信するフロントエンドアーキテクチャであって、3 Gモード及び4 Gモ
 ードの一方又は双方をサポートするべく構成された第1電力増幅器を有して移相回路を含
 む第1増幅経路、並びに3 Gモード及び4 Gモードの一方又は双方をサポートするべく構
 成された第2電力増幅器を有する第2増幅経路を含むフロントエンドアーキテクチャと、
 前記フロントエンドアーキテクチャと通信するアンテナと

20

を含み、

前記フロントエンドアーキテクチャは、共通入力部において2 G信号を受信して前記2 G
 信号を、前記第1電力増幅器及び前記第2電力増幅器が前記2 G信号の対応部分を増幅す
 るように前記第1増幅経路及び前記第2増幅経路に分割するべく構成された分割器をさら
 に含み、

前記フロントエンドアーキテクチャは、前記第1増幅経路及び前記第2増幅経路からの対
 応増幅2 G信号を共通出力経路へと結合して結合2 G信号を与えるべく構成された結合器
 をさらに含み、

30

前記フロントエンドアーキテクチャは、前記結合2 G信号のための所望のインピーダンス
 を与えるべく前記共通出力経路に沿って実装されたインピーダンス変換器をさらに含み、
 前記アンテナは少なくとも前記結合2 G信号の送信を容易にするべく構成される無線装置

。

【請求項18】

前記無線装置は携帯電話機である請求項17の無線装置。

【請求項19】

前記携帯電話機は、2 G能力を有する3 G / 4 G装置である請求項18の無線装置。

40

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、3 G / 4 G経路結合を使用した2 G増幅に関する。

【0002】

関連出願の相互参照

本願は、「3 G / 4 G線形経路結合を使用した2 G増幅の回路及び方法」との名称の2
 014年8月17日出願の米国仮出願第62 / 038, 322号、及び「モード又は周波
 数により分離された入力と互換性のある電力増幅器インタフェース」との名称の2014
 年8月17日出願の米国仮出願第62 / 038, 323号の優先権を主張する。それぞれ

50

の開示は全体がここに明示的に参照として組み入れられる。

【背景技術】

【0003】

多くの無線装置は、現行の電気通信規格及び一以上の旧式規格をサポートするべく構成される。例えば、多くの3G/4G装置は、2G携帯電話規格をサポートするべく構成される。

【発明の概要】

【0004】

いくつかの実装によれば、本開示は、それぞれが3G/4G信号を増幅するべく構成された第1増幅経路及び第2増幅経路を含むフロントエンドアーキテクチャに関する。第1増幅経路は移相回路を含む。フロントエンドアーキテクチャは、2G信号を受信して当該2G信号を第1及び第2増幅経路へと分割するべく構成された分割器と、第1及び第2増幅経路からの増幅された2G信号を共通出力経路へと結合するべく構成された結合器とをさらに含む。フロントエンドアーキテクチャは、結合された2G信号に対して所望のインピーダンスを与えるべく共通出力経路に沿って実装されたインピーダンス変換器をさらに含む。

10

【0005】

いくつかの実施形態において、分割器は、共通入力と第1増幅経路との間の第1スイッチと、当該共通入力と第2増幅経路との間の第2スイッチとを含み得る。第1及び第2スイッチは、2G信号が受信されて第1及び第2増幅経路に分割される場合に閉とすることができる。

20

【0006】

いくつかの実施形態において、第1及び第2増幅経路は電力増幅器(PA)を含み得る。移相回路は、PAの入力側に存在させることができる。移相回路は、インダクタンス、及び当該インダクタンスの各端をアースに結合するキャパシタンスを含み得る。

【0007】

いくつかの実施形態において、第1及び第2増幅経路はそれぞれ、出力整合ネットワーク(OMN)を含み得る。いくつかの実施形態において、双方のOMNは、集積受動装置(IPD)として実装することができる。いくつかの実施形態において、各OMNは、インダクタンス、及び当該インダクタンスの出力側をアースに結合するキャパシタンスを含み得る。

30

【0008】

いくつかの実施形態において、結合器は、第1及び第2増幅経路のPAの出力側にあるバンド選択スイッチの一部とすることができる。バンド選択スイッチは、第1及び第2増幅経路それぞれに接続された極を含み得る。対応する増幅経路に接続された極は、3G/4G動作の既存の極とすることができる。バンド選択スイッチは、インピーダンス変換器に接続されたスロー(throw)をさらに含むことができる。バンド選択スイッチは、対応する増幅経路に関連付けられた各極を、インピーダンス変換器に関連付けられたスローに接続するべく構成することができる。

【0009】

いくつかの実施形態において、インピーダンス変換器は、直列接続された第1インダクタンス及び第2インダクタンスと、当該第1及び第2インダクタンス間のノードをアースに結合する第1キャパシタンスと、当該第2インダクタンスの出力側をアースに結合する第2キャパシタンスとを含み得る。

40

【0010】

いくつかの実施形態において、第1及び第2増幅経路は、低バンド(LB)及び超低バンド(VLB)3G/4G信号それぞれを増幅するべく構成することができる。2G信号は、例えば820MHz~920MHzの範囲にある周波数を有することができる。2G信号は、例えばGSM(登録商標)850バンド又はEGSM900バンドにある信号を含み得る。

50

【 0 0 1 1 】

いくつかの教示において、本開示は 2 G 信号を増幅する方法に関する。方法は、2 G 信号を分割して第 1 増幅経路及び第 2 増幅経路それぞれに分割信号をもたらすことを含む。第 1 及び第 2 増幅経路それぞれは、3 G / 4 G 信号を増幅するべく構成される。方法は、第 1 増幅経路において分割信号を移相することと、第 1 及び第 2 増幅経路それぞれにおいて分割信号を増幅することとをさらに含む。方法は、第 1 及び第 2 増幅経路からの増幅信号を結合して結合信号をもたらすことと、当該結合信号に対して所望のインピーダンス変換を与えることをさらに含む。

【 0 0 1 2 】

いくつかの実施形態において、増幅することは、第 1 及び第 2 増幅経路それぞれにおいて供給電圧を電力増幅器 (P A) に与えることを含み得る。いくつかの実施形態において、方法は、増幅された 2 G 信号の飽和電力レベル (P s a t) を増加させるべく供給電圧を調整することをさらに含むことができる。調整することは、供給電圧を増加させることを含み得る。

【 0 0 1 3 】

一定数の実装において、本開示は、複数のコンポーネントを受容するべく構成されたパッケージ基板と、当該パッケージ基板上に搭載された電力増幅器 (P A) ダイとを含むフロントエンドモジュール (F E M) に関する。P A ダイは、それぞれが 3 G / 4 G 信号を増幅するべく構成された第 1 増幅経路及び第 2 増幅経路を含む。第 1 増幅経路は移相回路を含む。F E M は、2 G 信号を受信して当該 2 G 信号を第 1 及び第 2 増幅経路に分割するべく構成された分割器と、第 1 及び第 2 増幅経路からの増幅された 2 G 信号を共通出力経路に結合するべく構成されたバンド選択スイッチとをさらに含む。F E M は、結合された 2 G 信号に対して所望のインピーダンスを与えるべく共通出力経路に沿って実装されたインピーダンス変換器をさらに含む。

【 0 0 1 4 】

いくつかの実施形態において、P A ダイ又は F E M には、2 G 信号を増幅する 2 G 増幅経路が実質的に存在しないようにすることができる。いくつかの実施形態において、F E M には、2 G 増幅経路に関連付けられた 2 G 整合ネットワークが実質的に存在しないようにすることができる。

【 0 0 1 5 】

いくつかの教示によれば、本開示は、無線周波数 (R F) 信号を生成するべく構成された送受信器と、当該送受信器と通信するフロントエンドアーキテクチャとを含む無線装置に関する。フロントエンドアーキテクチャは、3 G / 4 G 信号を処理するべく構成され、かつ、それぞれが 3 G / 4 G 信号を増幅するべく構成された第 1 増幅経路及び第 2 増幅経路を含む。第 1 増幅経路は移相回路を含む。フロントエンドアーキテクチャは、2 G 信号を受信して当該 2 G 信号を第 1 及び第 2 増幅経路へと分割するべく構成された分割器と、第 1 及び第 2 増幅経路からの増幅された 2 G 信号を共通出力経路へと結合するべく構成された結合器とをさらに含む。フロントエンドアーキテクチャは、結合された 2 G 信号に対して所望のインピーダンスを与えるべく共通出力経路に沿って実装されたインピーダンス変換器をさらに含む。無線装置は、フロントエンドアーキテクチャと通信して増幅 2 G 信号の送信を容易にするべく構成されたアンテナをさらに含む。

【 0 0 1 6 】

いくつかの実施形態において、無線装置は、携帯電話とすることができる。いくつかの実施形態において、携帯電話は、2 G 能力を有する 3 G / 4 G 装置とすることができる。いくつかの実施形態において、携帯電話は、G S M 8 5 0 バンド又は E G S M 9 0 0 バンドにおいて動作可能とすることができる。

【 0 0 1 7 】

本開示を要約する目的で、本発明の所定の側面、利点及び新規な特徴がここに記載されている。理解すべきことだが、本発明の任意の特定実施形態に従って必ずしもすべての利点が達成されるわけではない。すなわち、本発明は、ここに開示される一つの利点又は一

10

20

30

40

50

群の利点を達成又は最適化する態様で具体化及び実施することができるのであって、ここに教示又は示唆される他の利点も達成する必要はない。

【図面の簡単な説明】

【0018】

【図1】一以上の2G増幅経路に順応することができる3G/4Gフロントエンドアーキテクチャを描く。

【図2】3G/4Gアーキテクチャの複数部分であるコンポーネントを利用することができる2G経路の一例を示す。

【図3】図2の例において利用することができる結合器の一例を示す。

【図4】3G/4Gアーキテクチャの複数部分であるコンポーネントを利用することができる2G経路の他例を示す。

10

【図5A】図4の3G/4Gアーキテクチャの具体例を示す。

【図5B】図5Aの例の代替設計を示す。

【図6】図5A及び5Bの例においてインピーダンス変換器として実装することができる代表的な回路を示す。

【図7】図7A及び7Bは、図5及び6のインピーダンス変換器の使用によって得る又は経験することができる性能の例を示す。

【図8】一構成にある図2の例に対する電力増幅利得プロットを出力電力の関数として示す。

【図9】他構成にある図2の例に対する電力増幅利得プロットを出力電力の関数として示す。

20

【図10】さらなる他構成にある図2の例に対する電力増幅利得プロットを出力電力の関数として示す。

【図11】一構成にある図5Aの例に対する電力増幅利得プロットを出力電力の関数として示す。

【図12】他構成にある図5Aの例に対する電力増幅利得プロットを出力電力の関数として示す。

【図13】3G/4G電力増幅器(PA)エンジンにおいて2G信号を処理するべく実装することができるプロセスを示す。

【図14】いくつかの実施形態において、ここに記載されるすべての3G/4Gアーキテクチャのいくつかは、パッケージ化されたモジュールとして実装できることを示す。

30

【図15】ここに記載される一以上の有利な特徴を有する代表的な無線装置を描く。

【発明を実施するための形態】

【0019】

見出しがここに与えられていたとしても、それは便宜上のものであって、必ずしも特許請求の範囲に係る発明の範囲又は意味に影響を与えるものではない。

【0020】

マルチモード・マルチバンド(MMMB)携帯電話装置のフロントエンドにおける、GMSK/8PSK送信無線周波数(RF)経路のような2G構成をサポートするべく、効率要件及び標的出力電力要件に対処する専用の電力増幅器(PA)RFブロックが従来より必要とされている。低バンド(LB)2G(例えば低バンドGSM850及びEGSM900)は特に難易度が高い。携帯電話アンテナにおいて典型的に33dBmの出力電力を必要とする一方、典型的な線形3G/4G電力増幅器(PA)のピーク電力が27dBmに近いからである。またも留意されることだが、アクティブダイ面積、出力整合及び接続性のような設計因子が、かかるフロントエンドの面積及び/又はコストに実質的に影響し得る。

40

【0021】

いくつかのアプリケーションにおいて、2Gのサポートは、コスト及び/又はサイズにある程度の影響を与える専用の2GのPA及び無線周波数(RF)経路の使用を介して達成することができる。例えば、2GのPAのトランジスタに関連付けられる全体サイズは

50

、 3 G の P A のトランジスタのサイズの 2 倍を超え得る。

【 0 0 2 2 】

他のアプリケーションにおいては、 3 G / 4 G 線形経路の電氣的な規模調整を利用することができる。しかしながら、かかる技術は典型的に、有損失 D C - D C 変換器供給電圧及び / 又は負荷インピーダンススイッチングの調整を伴う。これは、劣った D C 消費性能、並びに 3 G / 4 G 線形経路の効率及び / 又は線形性への悪影響をもたらし得る。

【 0 0 2 3 】

図 1 は、いくつかの実装において、本開示が、一以上の 2 G 増幅経路 1 0 4 に順応することができる 3 G / 4 G フロントエンドアーキテクチャ 1 0 0 に関することを示す。かかるアーキテクチャは、例えば M M M B 機能を与えるべく複数の 3 G / 4 G 増幅経路 1 0 2

10

【 0 0 2 4 】

いくつかの実施形態において、かつ、ここに記載されるように、図 1 の 2 G 増幅経路 (複数可) 1 0 4 は、 3 G / 4 G 性能 (例えば線形性及び効率) を目的として設計され、最適化され、及び適切なサイズにされた既存の 3 G / 4 G 線形送信経路及び P A 段を利用するべく構成することができる。かかる 2 G 増幅経路 (複数可) の様々な非制限的な例が、ここに詳述される。

【 0 0 2 5 】

図 2 は、 3 G / 4 G アーキテクチャ 1 0 0 の複数部分であるコンポーネントを利用することができる 2 G 経路 1 0 4 の例を示す。図 2 の例において、 P A 1 1 6 (P A 1) 及び出力整合ネットワーク 1 1 8 (O M N 1) を含む第 1 経路が 3 G / 4 G 経路である。同様に、 P A 1 2 2 (P A 2) 及び出力整合ネットワーク 1 2 4 (O M N 2) を含む第 2 経路も 3 G / 4 G 経路である。ここでの様々な例において、かかる第 1 及び第 2 の 3 G / 4 G 経路は、低バンド (L B) 及び超低バンド (V L B) 経路の代表的な文脈で説明される。しかしながら、理解されることだが、本開示の一以上の特徴は、他の周波数バンドに関連付けられた経路 (複数可) によって実装することもできる。

20

【 0 0 2 6 】

図 2 の例において、 2 G 経路 1 0 4 は、 2 G 信号 (例えば低バンド G S M 8 5 0 又は E G S M 9 0 0) を受信するべく構成された入力 1 1 0 を含む得る。かかる信号は分割器 1 1 2 によって、 P A 1 に関連付けられた第 1 経路と P A 2 に関連付けられた第 2 経路とに分割することができる。第 1 経路は、 P A 1 の前に移相回路 1 1 4 を含むように、かつ、 P A 1 の後に出力整合ネットワーク O M N 1 を含むように示される。第 2 経路は、 P A 2 の後に出力整合ネットワーク O M N 2 を含むように示される。2 つの経路は、増幅された 2 G 信号のための出力 1 2 8 をもたらすべく、ウィルキンソン結合器 1 2 0 によって結合されるように示される。

30

【 0 0 2 7 】

図 3 は、図 2 のウィルキンソン結合器 1 2 0 の例を示す。第 1 及び第 2 ノード 1 3 0、 1 3 2 はそれぞれ、図 2 の O M N 1 及び O M N 2 の出力に接続することができる。かかる 2 つのノード (1 3 0、 1 3 2) は、抵抗 R 1 を介して抵抗結合されるように示される。第 1 ノード 1 3 0 はキャパシタンス C 1 を介してアースに結合されるように示され、第 2 ノード 1 3 2 はキャパシタンス C 2 を介してアースに結合されるように示される。互いに直列でありかつ集散的には R 1 に並列であるインダクタンス L 1 及び L 2 は、第 1 及び第 2 ノード 1 3 0、 1 3 2 を結合する結果、出力 1 2 8 が L 1 及び L 2 間のノードに存在するように示される。出力ノード 1 2 8 は、キャパシタンス C 3 を介してアースに結合されるように示される。

40

【 0 0 2 8 】

留意されることだが、図 2 の例において、分割器 1 1 2 (例えば一以上のスイッチ) は、与えられた 2 G 信号が第 1 経路のみへ、第 2 経路のみへ、又は第 1 及び第 2 経路双方へ引き回されるように構成することができる。かかる引き回しのオプションにより、かつ、第 1 及び第 2 経路が 3 G / 4 G の L B 及び V L B 経路であるとの代表的な文脈において、

50

表 1 は、2 G 信号（8 2 4 M H z 又は 9 1 5 M H z）が増幅される場合に図 2 及び 3 の構成に対して（ウィルキンソン結合器あり又はなしで）得られ又は予測され得る飽和電力レベル（ P_{sat} ）性能の例を列挙する。

【表 1】

使用経路（複数可）	8 2 4 M H z での P_{sat} (d B m)	9 1 5 M H z での P_{sat} (d B m)	位相補償（度）
V L B のみ	3 1 . 9	3 2 . 7	N / A
L B のみ	3 0 . 8	3 1 . 3	N / A
V L B 及び L B（計算）	3 4 . 4	3 5 . 1	N / A
無損失ウィルキンソン結合器ありの V L B 及び L B	3 4 . 8	3 4 . 9	L B の入力での理想的な 2 9 0 度の移相

10

【0 0 2 9】

表 1 を参照して以下の観測を行うことができる。「V L B のみ」の場合は、シミュレーションベンチにおいて、低負荷線ゆえに「L B のみ」の場合よりも高い P_{sat} を示した。無損失ウィルキンソン結合器（図 3 における 1 2 0）は、理想的な抵抗器、インダクタ及びキャパシタ（ $R_1 = 1 0 0$ オーム、 $C_1 = C_2 = 2 . 6$ p F、 $L_1 = L_2 = 1 3$ n H、 $C_3 = 5 . 1$ p F）によってモデル化された。したがって、いくつかの実施形態において、ウィルキンソン結合器を利用する前述の設計は、少なくとも 4 つの S M T コンポーネント、高電力定格を有する一つの抵抗器、及び（例えば入力 2 G 信号を分割する目的の）2 つの余分なスイッチアームを含み得る。

20

【0 0 3 0】

図 4 は、3 G / 4 G アーキテクチャ 1 0 0 の複数部分であるコンポーネントを利用することができる 2 G 経路 1 0 4 の例を示す。図 4 の例において、既存の後段 P A バンド選択スイッチに追加の共有スローを実装して、2 つの低バンド 3 G / 4 G 増幅器を同時に当該後段 P A バンド選択スイッチの共通出力極に接続することができる。かかる出力極から、インピーダンス変換ネットワークが、2 つの P A の出力を最適に結合するべく与えられるので、2 G の低バンドに関連付けられるのが典型的な大きな出力電力仕様まで到達することができる。さらに、後段 P A バンド選択スイッチは、前述の結合器ネットワークを、他の 3 G / 4 G 最適化 P A 及び関連経路から有効に隔離することができる。したがって、様々な 3 G / 4 G 動作の性能への影響は、ほとんど又は全く存在しない。

30

【0 0 3 1】

図 4 の例を参照すると、P A 1 5 6（P A 1）及び出力整合ネットワーク 1 5 8（O M N 1）を含む第 1 経路が 3 G / 4 G 経路である。同様に、P A 1 6 2（P A 2）及び出力整合ネットワーク 1 6 4（O M N 2）を含む第 2 経路も 3 G / 4 G 経路である。ここでの様々な例において、かかる第 1 及び第 2 の 3 G / 4 G 経路は、低バンド（L B）及び超低バンド（V L B）経路の代表的な文脈で説明される。しかしながら、理解されることだが、本開示の一以上の特徴は、他の周波数バンドに関連付けられた経路（複数可）によって実装することもできる。

40

【0 0 3 2】

図 4 の例において、2 G 経路 1 0 4 は、2 G 信号（例えば低バンド G S M 8 5 0 又は E G S M 9 0 0）を受信するべく構成された入力 1 5 0 を含み得る。かかる信号は、分割器 1 5 2 によって、P A 1 に関連付けられた第 1 経路と P A 2 に関連付けられた第 2 経路とに分割することができる。第 1 経路は、P A 1 の前に移相回路 1 5 4 を含むように、かつ、P A 1 の後に出力整合ネットワーク O M N 1 を含むように示される。第 2 経路は、P A 2 の後に出力整合ネットワーク O M N 2 を含むように示される。2 つの経路は結合器 1 6 0 によって結合されるように示され、結合経路は、増幅された 2 G 信号のための出力 1 6 8 をもたらすべく構成されたインピーダンス変換器 1 6 6 を含むように示される。

50

【 0 0 3 3 】

図 5 A は、図 4 の 3 G / 4 G アーキテクチャ 1 0 0 具体例を示す。図 5 A において、図 4 の分割器 1 5 2、移相回路 1 5 4、OMN 1 5 8、1 6 4、及び結合器 1 6 0 は一般に、同じ参照番号で示される。

【 0 0 3 4 】

図 5 A は、いくつかの実施形態において、分割器 1 5 2 が、共通入力 1 5 0 に接続された第 1 及び第 2 スイッチ S 1、S 2 を含み得ることを示す。第 1 スイッチ S 1 は、移相回路 1 5 4 及び第 1 P A 1 5 6 (P A 1) と直列となるように示される。第 2 スイッチ S 2 は、第 2 P A 1 6 2 (P A 2) と直列となるように示される。したがって、第 1 及び第 2 スイッチ S 1、S 2 の動作により、入力 2 G 信号を第 1 P A (P A 1) のみに (例えば S 1 閉、S 2 開)、第 2 P A のみに (例えば S 1 開、S 2 閉)、又は第 1 及び第 2 P A (P A 1 及び P A 2) 双方に (例えば S 1 閉、S 2 閉) 引き回すことができる。図 5 A に示される例では、S 1 及び S 2 は双方とも閉である。したがって、入力 2 G 信号は、第 1 及び第 2 P A (P A 1 及び P A 2) 双方へと引き回される。

【 0 0 3 5 】

図 5 A は、いくつかの実施形態において、移相回路 1 5 4 がインダクタンス L 1 を含み得ることを示す。L 1 の各端は、キャパシタンス (C 1 又は C 1 ') を介してアースに結合される。第 1 及び第 2 P A (P A 1 及び P A 2) が L B 及び V L B の P A でありかつ 2 G 信号が低バンド信号 (例えば 8 2 4 M H z 又は 9 1 5 M H z) である文脈において、L 1、C 1 及び C 1 ' の代表的な値は以下のようにすることができる。すなわち、L 1 = 7 . 9 n H、C 1 = C 1 ' = 2 . 1 p F である。かかる代表的な移相回路 1 5 4 の構成により、低バンド 2 G 信号のための、近似的に 6 0 度の移相を得ることができる。理解されることだが、移相回路 1 5 4 は、異なる量の移相を与えるべく及び / 又は異なる周波数信号に順応するべく構成することができる。

【 0 0 3 6 】

図 5 A は、いくつかの実施形態において、第 1 及び第 2 P A (P A 1 及び P A 2) それぞれが一以上の段を含み得ることを示す。例えば、各 P A はドライバ段及び出力段を含み得る。かかる構成において、図 5 A の各 P A には、ドライバ段用の供給電圧 V C C 1 及び出力段用の供給電圧 V C C 2 を与えることができる。

【 0 0 3 7 】

図 5 A は、いくつかの実施形態において、OMN 1 5 8、1 6 4 双方が集積受動装置 (I P D) 1 9 2 として実装できることを示す。かかる I P D はまた、他の 3 G / 4 G の P A に対する整合ネットワークも含み得る。

【 0 0 3 8 】

図 5 A は、いくつかの実施形態において、移相回路 1 5 4、P A (P A 1、P A 2)、及び OMN 1 5 8、1 6 4 を有する I P D 1 9 2 が、機能的に P A ブロック 1 9 0 とみなし得ることを示す。かかる機能ブロックは、一以上のダイに実装することができる。例えば、I P D 1 9 2 と複数の P A を有するダイとを積層して、側方のフットプリントサイズを低減することができる。他例では、図 5 A の I P D 1 9 2 とバンド選択スイッチ 1 9 4 とを積層することもできる。わかることだが、一定数の異なる構成も実装することができる。

【 0 0 3 9 】

図 5 A は、いくつかの実施形態において、図 4 の結合器 1 6 0 がバンド選択スイッチ 1 9 4 に実装できることを示す。例えば、第 1 及び第 2 経路用の OMN 1 5 8、1 6 4 の出力は、3 G / 4 G 動作のバンド選択スイッチ 1 9 4 に既に存在し又は存在しないそれぞれの極に接続されるように示される。バンド選択スイッチ 1 9 4 における様々なスローは、それぞれの共用器 1 9 8 に接続されるように示される。追加のスロー 1 9 6 をバンド選択スイッチ 1 9 4 に与えることができるので、かかるスローは、ここに記載されるようにインピーダンス変換器 1 6 6 に接続することができる。したがって、バンド選択スイッチ 1 9 4 は、第 1 の OMN 1 5 8 の出力とスロー 1 9 6 との間の、及び第 1 の OMN 1 6 4

の出力とスロー 196 との間の接続を形成するべく動作することができるので、インピーダンス変換器 166 及び出力 168 を含む結合経路が得られる。

【0040】

図 5 A の例において、共用器 198 は、例えばバンド B8、B26、B20、B17、B27、B13、B28、B12 及び B28B/B29 のようなチャネルを含むように描かれる。理解されることだが、数が多い若しくは少ないバンド及び/又は他のバンドを実装し、バンド選択スイッチ 194 を介して切り替えることができる。

【0041】

図 5 B は、図 5 A の例の代替設計を示す。具体的には、図 5 B の例は、図 5 A の結合器とは異なる結合器 160 を含むように示される。説明を目的として、図 5 B の分割器 152、PA ブロック 190 及び共用器 198 は、図 5 A のものと同様とすることができる。

【0042】

図 5 B の例においては図 5 A の例と同様に、第 1 及び第 2 経路のための OMN 158、164 の出力は、3G/4G 動作のバンド選択スイッチ 194 に既に存在し又は存在しないそれぞれの極に接続されるように示される。しかしながら、図 5 B のバンド選択スイッチ 194 には、かかる 2 つの極に接続され得る 2 つのスロー 193a、193b が存在する。スロー 193a は第 1 整合ネットワーク 195a の入力に接続されるように示され、スロー 193b は第 2 整合ネットワーク 195b の入力に接続されるように示される。第 1 及び第 2 整合ネットワーク 195a、195b の出力は、共通ノード 197 に接続されるように示される。したがって、図 5 B の例における結合器は、OMN 158、164 と共通ノード 197 との間に前述の経路を含み得る。

【0043】

図 5 B において、インピーダンス変換器 166 が、共通ノード 197 と出力 168 との間に実装されるように示される。かかるインピーダンス変換器は、図 5 A の代表的な 25 オーム/50 オーム変換器と同じであっても同じでなくてもよい。

【0044】

図 6 は、図 5 A 及び 5 B のインピーダンス変換器 166 として実装することができる代表的な回路を示す。かかる回路は、図 5 A のバンド選択スイッチ 194 の共通スロー 196 と出力 168 との間に、及び図 5 B の共通ノード 197 と出力 168 との間に直列に接続されたインダクタンス L4 及び L5 を含み得る。インピーダンス変換器回路 166 は、L4 及び L5 間のノードをアースに結合するキャパシタンス C4 と、出力ノード 128 をアースに結合するキャパシタンス C5 とをさらに含むように示される。

【0045】

図 5 A において、インピーダンス変換器 166 は、(共通ノード(196)側における)25 オームから(出力(168)側における)50 オームへの変換を与えるように描かれる。かかる代表的な文脈において、図 6 における L4、L5、C4 及び C5 の値は以下のようにすることができる。理想的状態において、L4 は近似的に 3.74 nH とし、L5 は近似的に 7.91 nH とし、C4 は近似的に 6.33 pF とし、及び C5 は近似的に 2.99 pF とすることができる。Q 値が約 40 である SMT インダクタ及びキャパシタに実装される場合、L4 は近似的に 3.6 nH とし、L5 は近似的に 7.7 nH とし、C4 は近似的に 6.2 pF とし、及び C5 は近似的に 3 pF とすることができる。インピーダンス変換器 166 の、かかる代表的な構成は、ここに記載されるように処理される低バンド 2G 信号に対する出力電力を高めることができる。理解されることだが、インピーダンス変換器 166 は、異なる変換を与えるべく及び/又は異なる周波数信号に順応するべく構成することができる。

【0046】

理解されることだが、図 4 ~ 6 のインピーダンス変換器 166 は、異なるインピーダンス変換を達成するべく、例えば、送信線、集中素子応答変換、及び様々な巻線関係の結合コイルに基づく変換器を含む一定数の他の技術を使用して実装することができる。2 つの PA 経路間の、必要な又は所望の位相及び振幅関係を、例えば、一方又は他方の入力にお

10

20

30

40

50

ける移相及び振幅調整の適用を介して、又は出力損失回避を目的とする他方に対する当該段の組み合わせを介して達成することができる。いくつかのアプリケーションにおいて、位相及び振幅調整のネットワークは、ある程度の損失ペナルティを伴うが、PA（複数可）の出力側にも実装することができる。

【0047】

図7A及び7Bは、前述のSMT実装（例えば $Q = 40$ による）を伴う図5及び6のインピーダンス変換器166を使用して得ること又は予測することができる性能の例を示す。図7Aは、S11パラメータ（反射係数）のプロットを周波数の関数として示し、ブロードバンド特性を実証する。図7Bは、挿入損失のプロットを周波数の関数として示し、約 0.3 dB という合理的な挿入損失を実証する。

10

【0048】

図8～12は、電力増幅利得のプロットを、ここに記載の様々な代表的な構成に対する出力電力の関数として示す。具体的には、図8は、OMN（124）の後にVLB経路のみを有する図2の例に対応し、図9は、OMN（118）の後にLB経路のみ（移相なし）を有する図2の例に対応し、図10は、ウィルキンソン結合器（120）の後にVLB及びLB（290度の移相）を有する図2の例に対応し、図11は、VCC（例えば図5AにおけるVCC2）が 3.4 V の、インピーダンス変換器（166）（ 0.3 dB 損失あり）の後にVLB及びLB（60度の移相）を有する図5Aの例に対応し、図12は、VCCが 3.8 V まで増加した、インピーダンス変換器（166）（ 0.3 dB 損失あり）の後にVLB及びLB（60度の移相）を有する図5Aの例に対応する。かかるプロットから、飽和電力レベル（ P_{sat} ）を求めることができる。表2は、図8～12に示されるプロットに対する、かかる P_{sat} 値の要約を含む。留意されることだが、表2の最初の4行は表1と同じである。またも留意されることだが、説明を目的として、図5Aの代表的な構成は、ここにおいて、（PA1及びPA2に関連付けられた）第1及び第2経路双方がアクティブである場合の負荷共有構成として言及されることがある。

20

【表 2】

使用経路（複数可）	824MHzでの P _{sat} (dBm)	915MHzでの P _{sat} (dBm)	位相補償（度）
VLBのみ	31.9	32.7	N/A
LBのみ	30.8	31.3	N/A
VLB及びLB（計算）	34.4	35.1	N/A
無損失ウィルキンソン結合器ありのVLB及びLB	34.8	34.9	LBの入力での理想的な290度の移相
無損失インピーダンス変換器ありの負荷共有（VLB及びLB）、理想的な集中素子がOMNに存在	34.8	35.2	理想的な60度の送信線移相
有損失（0.3dB）インピーダンス変換器ありの負荷共有（VLB及びLB）、VCC=3.4VでOMNに対して使用されるSMTモデル	34.5	34.9	集中C-L-C素子、60度の移相
有損失（0.3dB）インピーダンス変換器ありの負荷共有（VLB及びLB）、OMN用に使用されたSMTモデル、VCC=3.8V	35.5	35.9	集中C-L-C素子、60度の移相

【0049】

表2の性能の要約に基づく、図5Aの負荷共有構成が、図2の無損失ウィルキンソン結合器の例により得られた性能レベルに類似する良好な性能を与えることがわかる。一定数のSMTコンポーネント及び高電力定格抵抗器が（かかるコンポーネントを収容する余分なスペースも）必要とされる可能性が高い図2のウィルキンソン結合器の例とは対照的に、図5Aの負荷共有構成は、かなり少ない数の余分なコンポーネントによって実装することができる。したがって、図5Aの負荷共有構成により、コスト及びスペースの有利な節約を得ることができる。

【0050】

留意されることだが、本開示の一以上の特徴によれば有利なことに、とりわけ、既存の経路の有効な組み合わせを介して一以上の専用2G電力増幅器及び関連RF経路をなくすることができる。ここに記載されるように、かかる既存の経路は、その最適性能を線形3G/4Gモードにおいて、当初設計のとおり維持することができる。

【0051】

またも留意されることだが、様々な例が3G/4GのPA、経路等の文脈においてここに記載される一方、理解されることだが、かかるPA、経路等は、3G動作に、4G動作に、又はこれらの任意の組み合わせ用に構成することができる。またも理解されることだが、本開示の一以上の特徴は、過去に使用され、現在使用され、将来に画定かつ使用され、又はこれらが任意に組み合わせられる他の世代の携帯電話規格を伴う構成にも適用することができる。

【0052】

またも留意されることだが、図12及び表2を参照して記載される例では、電源VCCの変化が2G信号の増幅性能に影響し得ることがわかる。いくつかの状況では、かかるVCCの調整は、3G/4Gの効率/線形性の性能に悪影響を及ぼし得る。かかる状況であ

っても、性能のトレードオフが許容可能となり得る。特に、2 G 信号をここに記載されるように処理することにより、3 G / 4 G の経路のための面積及びコストへの影響を最小限にすることができる。

【0053】

またも留意されることだが、様々な例が3 G / 4 G アーキテクチャにおける2つの並列増幅経路の文脈でここに記載される一方、本開示の一以上の特徴は他のアプリケーションに実装することもできる。例えば、バックオフ効率の利点を目的として異なる位相調整及び振幅バランスが適用されるドハティ技術のような多重PA結合線形化方法が、本開示の一以上の特徴を利用することができる。

【0054】

またも留意されることだが、様々な例が2つの増幅経路の文脈で記載される一方、本開示の一以上の特徴は、2つを超える増幅経路を伴うシステムに実装することもできる。例えば、本開示の一以上の特徴は、電力結合の利点を、3つ以上のPA経路を使用した結合PAのかなり高い電力レベルまで拡張するべく利用することができる。

【0055】

図13は、3 G / 4 G のPAエンジンにおいてプロセス2 G 信号を処理するべく実装することができるプロセス300を示す。ブロック302では、2 G 信号を3 G / 4 G 電力増幅器(PA)の入力に与えることができる。ブロック304では、2 G 信号を第1及び第2経路へと分割することができる。ブロック306では、第1経路における2 G 信号に移相を導入することができる。ブロック308では、第1及び第2経路それぞれにおいて2 G 信号を増幅することができる。ブロック310では、増幅された2 G 信号のそれぞれをインピーダンス整合させることができる。ブロック312では、第1及び第2経路からの増幅された2 G 信号を結合することができる。ブロック314では、結合された2 G 信号に対してインピーダンス変換を行うことができる。ブロック316では、インピーダンス変換された2 G 信号を送信のためにアンテナへと引き回すことができる。

【0056】

いくつかの実施形態において、ここに記載されるように3 G 4 G 経路の組み合わせを使用して2 G 増幅に関連付けられた一以上の特徴は、モード又は周波数ごとに分離された入力に適合するインタフェースを有するPAシステムに実装することができる。かかるPAシステムに関する追加的な詳細は、2014年8月17出願の「モード又は周波数ごとに分離された入力に適合する電力増幅器インタフェース」との名称の米国仮出願第62/038,323号、及びその対応米国出願である「モード又は周波数ごとに分離された入力に適合する電力増幅器インタフェース」との名称の出願に記載されている。これらはそれぞれ、全体が参照として明示的に組み入れられ、本願の明細書の一部とみなされる。

【0057】

図14は、いくつかの実施形態において、ここに記載される3 G / 4 G アーキテクチャすべてのうちのいくつかは、パッケージモジュールとして実装することができることを示す。例えば、フロントエンドモジュール(FEM)350は、複数のコンポーネントを收容するべく構成されたパッケージ基板352を含み得る。かかるコンポーネントは、例えば、3 G / 4 G M M M B 動作を容易にする複数の増幅経路を有するPAダイ354を含む。かかるダイに2 G のPAが伝統的に実装される状況では、ここに開示される技術の一以上を利用することにより、かかる2 G のPAのいくつか又はすべてをなくすことができるとともに2 G 機能を達成することができる。したがって、かかるPAダイのサイズ及びコストを低減することができる。2 G のPAが伝統的に別個のダイに実装される状況でも、かかるダイは、同様の理由により、サイズ低減し又はなくすことができる。したがって、モジュールのサイズ及びコストを低減することができる。さらに留意されることだが、2 G インピーダンス整合及び/又はフィルタリング機能を容易にするべく伝統的にパッケージ基板352に搭載される一以上のコンポーネントも低減し又はなくすことができるので、モジュールのサイズ及びコストが低減される。

【0058】

10

20

30

40

50

代表的な F E M 3 5 0 は、バンド選択スイッチ 3 5 8 をさらに含むように示される。ここに記載されるように、かかるスイッチは、2 以上の増幅経路に引き回された 2 G 信号のための結合機能を与えるべく構成することができる。

【 0 0 5 9 】

代表的な F E M 3 5 0 は、インピーダンス変換器 3 6 0 をさらに含むように示される。ここに記載されるように、かかる変換器は、3 G / 4 G エンジンを通じて処理された 2 G 信号の送信のための出力電力を改善するべく構成することができる。

【 0 0 6 0 】

代表的な F E M 3 5 0 は、フィルタ及び共用器 3 6 2 のアセンブリをさらに含むように示される。かかるフィルタ及び共用器は、3 G / 4 G エンジンを通じて処理される 2 G 信号と同様に、3 G / 4 G 信号のためのフィルタリング及び共用機能を与えることもできる。

【 0 0 6 1 】

代表的な F E M 3 5 0 は、アンテナスイッチ 3 6 4 をさらに含むように示される。かかるスイッチは、送信されている 2 G 信号のみならず、様々な 3 G / 4 G 信号も引き回すべく構成することができる。

【 0 0 6 2 】

いくつかの実装において、ここに記載の一以上の特徴を有する装置及び / 又は回路は、無線装置のような R F 装置に含ませることができる。かかる装置及び / 又は回路は、ここに記載されるようにモジュラー形態で又はいくつかの組み合わせで無線装置に直接実装することができる。いくつかの実施形態において、かかる無線装置は、例えば、携帯電話、スマートフォン、電話機能あり又はなしのハンドヘルド無線装置、無線タブレット等を含み得る。

【 0 0 6 3 】

図 1 5 は、ここに記載の一以上の有利な特徴を有する代表的な無線装置 4 0 0 を描く。ここに記載される一以上の特徴を有するモジュールの文脈において、かかるモジュールは一般に、点線枠 3 5 0 により描くことができ、かつ、F E M 包含共用器 (F E M i D) のようなフロントエンドモジュール (F E M) として実装することができる。

【 0 0 6 4 】

複数の P A 3 7 0 は、増幅かつ送信される R F 信号を生成し及び受信信号を処理するべく構成かつ動作することができる送受信器 4 1 0 から、それぞれの R F 信号を受信することができる。送受信器 4 1 0 は、ユーザに適したデータ及び / 又は音声信号と送受信器 4 1 0 に適した R F 信号との間の変換を与えるべく構成されたベースバンドサブシステム 4 0 8 と相互作用をするように示される。送受信器 4 1 0 はまた、無線装置の動作のための電力を管理するべく構成された電力管理コンポーネント 4 0 6 に接続されるように示される。かかる電力管理により、ベースバンドサブシステム 4 0 8 及びモジュール 3 5 0 の動作を制御することもできる。

【 0 0 6 5 】

ベースバンドサブシステム 4 0 8 は、ユーザへ与えられ及びユーザから受信される音声及び / 又はデータの様々な入力及び出力を容易にするユーザインタフェース 4 0 2 に接続されるように示される。ベースバンドサブシステム 4 0 8 は、無線装置の動作を容易にし及び / 又はユーザのための情報の格納を与えるように、データ及び / 又は命令を格納するべく構成されたメモリ 4 0 4 にも接続することができる。

【 0 0 6 6 】

代表的な無線装置 4 0 0 において、P A 3 7 0 の出力は (それぞれの整合回路 3 7 2 を介して) 整合され、バンド選択スイッチ 3 5 8、それぞれの共用器 3 6 2 及びアンテナスイッチ 3 6 4 を通ってアンテナ 4 1 6 へと引き回されるように示される。いくつかの実施形態において、各共用器 3 6 2 により送信及び受信の動作を、共通アンテナ (例えば 4 1 6) を使用して同時に行えるようにすることができる。図 1 5 において、受信信号は、例えば低ノイズ増幅器 (L N A) を含み得る「 R x 」経路 (図示せず) へと引き回されるよ

10

20

30

40

50

うに示される。

【0067】

代表的な無線装置400では、ここに記載される2G信号の処理を容易にするべく、PA（複数可）370の入力（複数可）において一以上の移相回路154を実装することができる。さらに、バンド選択スイッチ358は、ここに記載される2以上の増幅経路のための結合機能を与えるべく構成することができる。さらに、ここに記載される2G信号の処理を容易にするべく、バンド選択スイッチ358からの結合経路においてインピーダンス変換器166を実装することができる。いくつかの実施形態において、かかるインピーダンス変換器は、アンテナ416を介した送信を許容するべくアンテナスイッチ364へと直接引き回すことができる。

10

【0068】

一定数の他の無線装置構成が、ここに記載の一以上の特徴を利用することができる。例えば、無線装置はマルチバンド装置とする必要はない。他例において、無線装置は、ダイバーシティアンテナのような追加のアンテナと、Wi-Fi（登録商標）、Bluetooth（登録商標）及びGPSのような追加の接続特徴部とを含み得る。

【0069】

発明の詳細な説明及び特許請求の範囲全体にわたり、文脈上そうでないことが要求されない限り、用語「含む」等は、排他的又は網羅的な意味とは対照的に包括的な意味に、すなわち「含むがそれに限られない」との意味に解釈されるべきである。ここで一般に使用される用語「結合」又は「組み合わせ」は、直接接続され又は一以上の中間要素を介して接続され得る2以上の要素を言及する。加えて、用語「ここ」、「上」、「下」及びその類義語は、本願において使用される場合、本願全体を言及し、本願の任意の特定部分を言及するわけではない。文脈により許容される場合、上記発明の詳細な説明における単数形又は複数形を使用する用語はそれぞれ、複数又は単数をも含み得る。2以上の項目の列挙を参照する用語「又は」又は「若しくは」は、当該用語の以下の解釈、すなわち当該列挙の任意の項目、当該列挙のすべての項目、及び当該列挙の用語の任意の組み合わせをすべて包含する。

20

【0070】

本発明の実施形態の上記詳細な説明は、網羅的なもの又は上述の正確な形態に本発明を制限するものを意図しない。本発明の具体的な実施形態及び例が例示を目的として上述される一方、当業者であればわかるように、本発明の範囲内において様々な均等修正例も可能である。例えば、プロセス又はブロックが所与の順序で提示されるが、代替実施形態は、異なる順序でのステップを有するルーチンを行い又はブロックを有するシステムを用いることができ、かつ、いくつかのプロセス又はブロックを削除、移動、追加、細分、結合及び/又は修正することができる。これらのプロセス又はブロックはそれぞれ、様々な異なる態様で実装することができる。プロセス又はブロックが、時には直列的に行われるように示されているが、これらのプロセス又はブロックは、その代わりに、並列的に行うことも又は異なる時点で行うこともできる。

30

【0071】

ここに与えられる本発明の教示は、必ずしも上述のシステムに限られない他のシステムにも適用することができる。上述の様々な実施形態の要素及び作用は、さらなる実施形態を与えるべく組み合わせることができる。

40

【0072】

本発明のいくつかの実施形態が記載されてきたが、これらの実施形態は、例により提示されたものであって、本開示の範囲を制限することを意図するものではない。実際のところ、ここに記載の新規な方法及びシステムは、様々な他の形態で具体化することができ、さらには、ここに記載の方法及びシステムの形態において、本開示の趣旨から逸脱することなく様々な省略、置換及び変更を行うこともできる。添付の特許請求の範囲及びその均等物は、本開示の範囲及び要旨に収まるかかる形態又は修正をカバーすることが意図される。

50

【図 1】

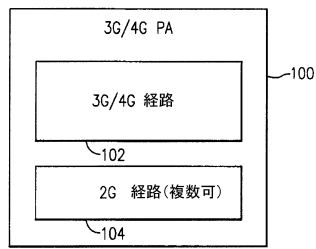


FIG.1

【図 2】

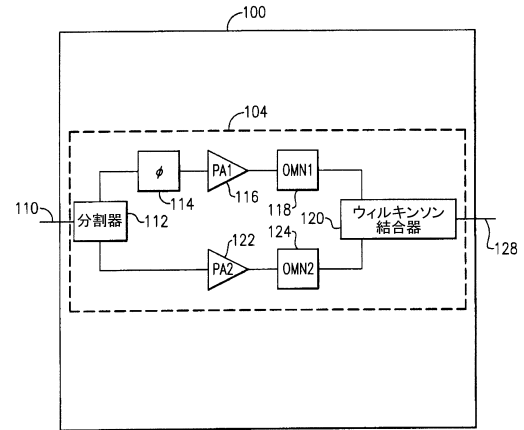


FIG.2

【図 3】

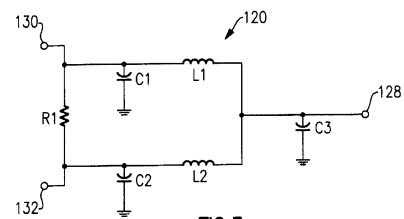


FIG.3

【図 4】

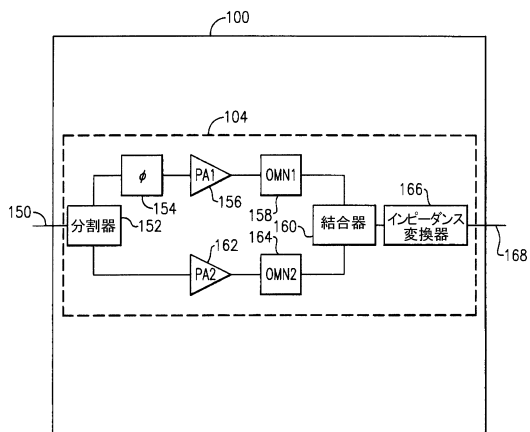


FIG.4

【図 5 A】

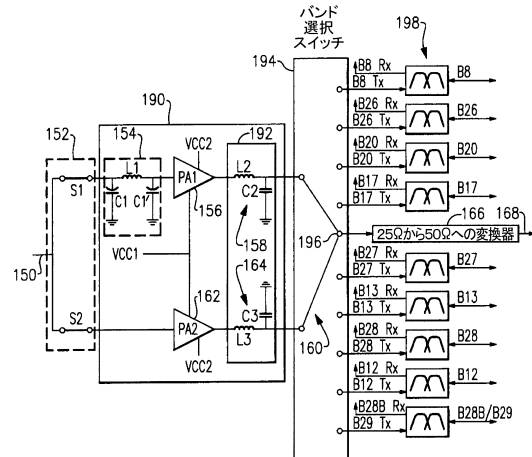


FIG.5A

【図 5 B】

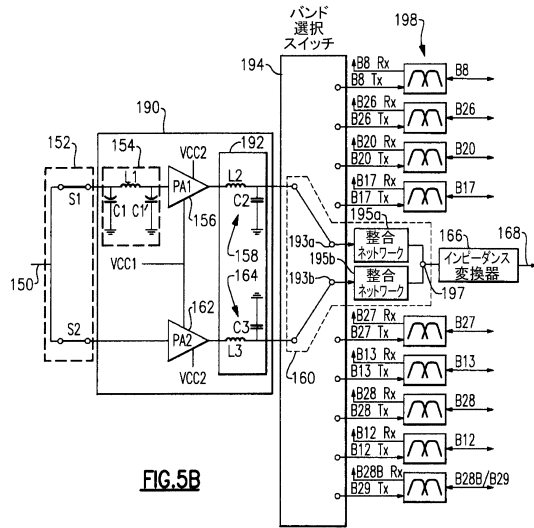


FIG.5B

【図 7】

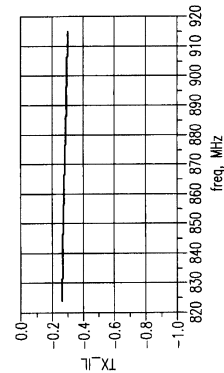


FIG.7B

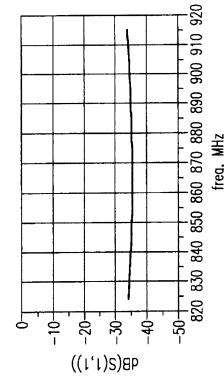


FIG.7A

【図 6】

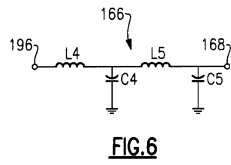


FIG.6

【図 8】

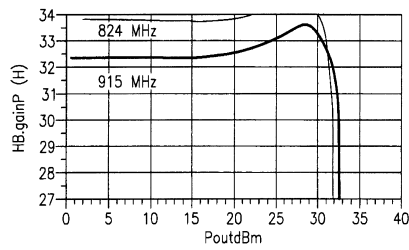


FIG.8

【図 10】

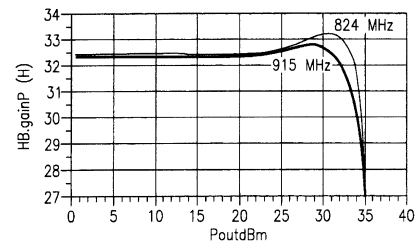


FIG.10

【図 9】

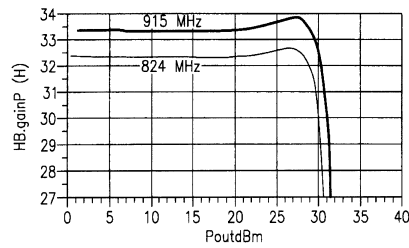


FIG.9

【図 11】

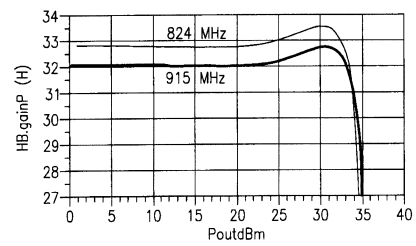


FIG.11

フロントページの続き

- (72)発明者 キング、 ジョエル リチャード
アメリカ合衆国 9 1 3 2 0 カリフォルニア州 ニューベリーパーク ヴィア ヒスパノ 1 1
0 2
- (72)発明者 ジョン、 ヒョン テ
アメリカ合衆国 9 1 3 6 2 カリフォルニア州 ウェストレイクビレッジ ソウトゥース コー
ト 3 2 4 9
- (72)発明者 チェン、 ニック
アメリカ合衆国 9 1 3 6 2 カリフォルニア州 サウザンドオークス マウンテン クレスト
サークル 2 3 3 4
- (72)発明者 チャン、 ウェイヘン
アメリカ合衆国 9 1 3 6 2 カリフォルニア州 サウザンドオークス ヘブンリー リッジ ス
トリート 3 0 4 2
- (72)発明者 ロイ、 ドエル
アメリカ合衆国 9 1 3 6 0 カリフォルニア州 サウザンドオークス マリーゴールド プレイ
ス 3 0 3 9

審査官 岩井 一央

- (56)参考文献 特表2010-528498(JP, A)
特開2007-019939(JP, A)
特表2011-501591(JP, A)
米国特許出願公開第2013/0113575(US, A1)

- (58)調査した分野(Int.Cl., DB名)
H04B 1/00 - 1/58
H03F 3/24
H03F 3/68