

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5121478号
(P5121478)

(45) 発行日 平成25年1月16日 (2013. 1. 16)

(24) 登録日 平成24年11月2日 (2012. 11. 2)

(51) Int. Cl.

F I

HO 1 L 31/10 (2006. 01)
 HO 1 L 29/786 (2006. 01)
 HO 1 L 27/146 (2006. 01)
 HO 1 L 27/10 (2006. 01)

HO 1 L 31/10 A
 HO 1 L 29/78 6 2 2
 HO 1 L 29/78 6 1 8 B
 HO 1 L 29/78 6 1 3 B
 HO 1 L 27/14 C

請求項の数 17 (全 15 頁) 最終頁に続く

(21) 出願番号 特願2008-20558 (P2008-20558)
 (22) 出願日 平成20年1月31日 (2008. 1. 31)
 (65) 公開番号 特開2009-182194 (P2009-182194A)
 (43) 公開日 平成21年8月13日 (2009. 8. 13)
 審査請求日 平成22年12月10日 (2010. 12. 10)

(73) 特許権者 598172398
 株式会社ジャパンディスプレイウエスト
 愛知県知多郡東浦町大字緒川字上舟木50
 番地
 (74) 代理人 100092152
 弁理士 服部 毅巖
 (72) 発明者 田中 勉
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 ゴサイン ダラム パル
 東京都港区港南1丁目7番1号 ソニー株
 式会社内

審査官 加藤 昌伸

最終頁に続く

(54) 【発明の名称】 光センサー素子、撮像装置、電子機器、およびメモリー素子

(57) 【特許請求の範囲】

【請求項 1】

酸化物半導体から成り、ゲート電圧に対するドレイン電流値が不揮発的に変化する半導体層に相対してゲート絶縁膜を介してゲート電極が設けられ、前記半導体層にソース電極及びドレイン電極が接続された光センサー素子が配列されて成る撮像領域と、

前記半導体層での受光量を、該半導体層での受光期間後にゲート電圧に対して不揮発的に変化したドレイン電流値として読み出す駆動部とを備える撮像装置。

【請求項 2】

前記駆動部は、前記ドレイン電流値の読み出しを、前記半導体層が受光する前の初期状態におけるしきい値電圧以下でかつ受光時の電圧以上のゲート電圧で行う請求項 1 に記載の撮像装置。

【請求項 3】

前記駆動部は、前記半導体層での受光前に、前記ゲート電圧に対する前記ドレイン電流を前記半導体層が受光する前の初期状態に戻すリセット動作を行う請求項 1 または請求項 2 に記載の撮像装置。

【請求項 4】

前記駆動部は、前記リセット動作として、前記ソース電極とドレイン電極とをショートさせた状態でゲート電極に正電圧を印加するか、又は、半導体層を加熱する請求項 3 に記載の撮像装置。

【請求項 5】

前記駆動部は、前記加熱を、ソース電極 - ドレイン電極間に電流を流すことによって行う請求項 4 に記載の撮像装置。

【請求項 6】

前記半導体層での受光量が検知される光は、前記半導体層で吸収される波長の光である請求項 1 から請求項 5 のいずれか 1 項に記載の撮像装置。

【請求項 7】

酸化物半導体から成り、ゲート電圧に対するドレイン電流値が不揮発的に変化する半導体層に相対してゲート絶縁膜を介してゲート電極が設けられ、前記半導体層にソース電極及びドレイン電極が接続された光センサー素子が配置されて成る表示領域と、

前記半導体層での受光量を、該半導体層での受光期間後にゲート電圧に対して不揮発的に変化したドレイン電流値として読み出す駆動部とを備える電子機器。

10

【請求項 8】

前記駆動部は、前記ドレイン電流値の読み出しを、前記半導体層が受光する前の初期状態におけるしきい値電圧以下でかつ受光時の電圧以上のゲート電圧で行う請求項 7 に記載の電子機器。

【請求項 9】

前記駆動部は、前記半導体層での受光前に、前記ゲート電圧に対する前記ドレイン電流を前記半導体層が受光する前の初期状態に戻すリセット動作を行う請求項 7 または請求項 8 に記載の電子機器。

【請求項 10】

20

前記駆動部は、前記リセット動作として、前記ソース電極とドレイン電極とをショートさせた状態でゲート電極に正電圧を印加するか、または半導体層を加熱する請求項 9 に記載の電子機器。

【請求項 11】

前記駆動部は、前記加熱を、ソース電極 - ドレイン電極間に電流を流すことによって行う請求項 10 に記載の電子機器。

【請求項 12】

酸化物半導体から成り、ゲート電圧に対するドレイン電流値が不揮発的に変化する半導体層に相対してゲート絶縁膜を介してゲート電極が設けられ、前記半導体層にソース電極及びドレイン電極が接続されたメモリー素子が配列されて成る領域と、

30

前記半導体層での受光量を、該半導体層での受光期間後にゲート電圧に対して不揮発的に変化したドレイン電流値として読み出す駆動部とを備えるメモリー装置。

【請求項 13】

前記駆動部は、前記ドレイン電流値の読み出しを、前記半導体層が受光する前の初期状態におけるしきい値電圧以下でかつ受光時の電圧以上のゲート電圧で行う請求項 12 に記載のメモリー装置。

【請求項 14】

前記駆動部は、前記半導体層での受光前に、前記ゲート電圧に対する前記ドレイン電流を前記半導体層が受光する前の初期状態に戻すリセット動作を行う請求項 12 または請求項 13 に記載のメモリー装置。

40

【請求項 15】

前記駆動部は、前記リセット動作として、前記ソース電極とドレイン電極とをショートさせた状態でゲート電極に正電圧を印加するか、または半導体層を加熱する請求項 14 に記載のメモリー装置。

【請求項 16】

前記駆動部は、前記加熱を、ソース電極 - ドレイン電極間に電流を流すことによって行う請求項 15 に記載のメモリー装置。

【請求項 17】

酸化物半導体から成り、ゲート電圧に対するドレイン電流値が不揮発的に変化する半導体層に相対してゲート絶縁膜を介してゲート電極が設けられ、前記半導体層にソース電極

50

及びドレイン電極が接続されたメモリー素子が配列されて成る領域と、

前記半導体層での受光量を、該半導体層での受光期間後にゲート電圧に対して不揮発的に変化したドレイン電流値として読み出す駆動部とを備えるメモリー装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光センサー素子、この光センサー素子を用いた撮像装置および電子機器、さらにはメモリー素子およびこのメモリー素子を用いた電子機器に関し、特に酸化物半導体からなる半導体層を用いた構成に関する。

10

【背景技術】

【0002】

近年、液晶表示装置や有機EL表示装置のような平面型の表示装置を含む電子機器においては、表示画面やその近傍に光センサー素子を設けることにより、タッチパネルやペン入力などの画面入力や、バックライトの輝度制御を実現するなどの多機能化が進んでいる。このような電子機器に設けられる光センサー素子や、電子機器駆動用の素子には、製造工程の簡便さから、非晶質シリコン、またはエキシマレーザーや固相成長により結晶化した多結晶シリコンからなる半導体層が用いられている。

【0003】

また近年においては、上記半導体層を構成する材料として、スパッタ法などの安価な装置で形成可能な酸化物半導体を用いる構成が提案されている。例えば、下記特許文献1には、 ZnO 、 SnO_2 、または In_2O_3 などの酸化物半導体からなる半導体層を用いた薄膜トランジスタを表示装置の駆動素子として用いた例が記載されている。また他の例として、下記特許文献2には、非晶質の金属酸化物半導体を用いたX線センサーが開示されている。

20

【0004】

【特許文献1】特表2006-502597号公報

【特許文献2】特開2006-165530号公報

【発明の開示】

【発明が解決しようとする課題】

30

【0005】

ここで、上述した酸化物半導体からなる半導体層を用いたMOS型の素子は、従来知られていない特性を示すことが分かった。そこで本発明は、酸化物半導体からなる半導体層を活性層として用いたMOS型の素子において、従来知られていない特性を用いて駆動させる光センサー素子やメモリー素子を提供すること、さらにはこれらの素子を用いた撮像装置や電子機器を提供することを目的とする。

【課題を解決するための手段】

【0006】

このような目的を達成するための本発明の光センサー素子は、酸化物半導体からなる半導体層に相対してゲート絶縁膜を介してゲート電極が設けられ、当該半導体層にソース電極およびドレイン電極が接続された、いわゆるMOS型の光センサー素子である。そして特に、半導体層での受光量を、ゲート電圧に対して不揮発的に変化したドレイン電流値として読み出すことを特徴としている。

40

【0007】

酸化物半導体からなる半導体層を用いたMOS型の素子においては、半導体層が受光することにより、ゲート電圧(V_g)に対するドレイン電流値(I_d)、すなわち $V_g - I_d$ 特性が不揮発的に変化することが分かった。このため、半導体層での受光期間の後にドレイン電流値(I_d)を読み出すことにより、半導体層での受光量が検知される。

【0008】

ここで、このような $V_g - I_d$ 特性の不揮発的な変化は、光照射前の初期状態において

50

ドレイン電流 (I_d) の最大値であるオン電流となるよりも低いゲート電圧の範囲で発生する。このため、ドレイン電流の読み出しは、初期状態におけるしきい値電圧以下でかつ半導体層においての受光期間の電圧以上のゲート電圧で行う。これにより、感度良好に半導体層での受光量が検知される。また、ドレイン電流値の読み出しの前には、半導体層が受光する前の初期状態に $V_g - I_d$ 特性を戻すリセット動作を行うこととする。

【0009】

また本発明は、上記構成の光センサー素子を搭載した撮像装置、さらには光センサー素子を搭載した撮像装置を用いた電子機器でもある。

【0010】

さらに、以上のような光照射による $V_g - I_d$ 特性の不揮発的な変化は、メモリー素子にも応用できる。すなわち本発明のメモリー素子は、酸化物半導体からなる半導体層上にゲート絶縁膜を介してゲート電極が設けられ、当該半導体層にソース電極およびドレイン電極が接続された、いわゆるMOS型の光センサー素子である。そして特に、半導体層での受光量を、ゲート電圧に対して不揮発的に変化させたドレイン電流値として読み出すことを特徴としている。

【0011】

そして本発明は、上記構成のメモリー素子を搭載した電子機器でもある。

【発明の効果】

【0012】

以上説明した様に本発明によれば、酸化物半導体からなる半導体層を用いたいわゆるMOS型の素子において、新たに見い出された半導体層での受光による $V_g - I_d$ 特性の不揮発的な変化を利用して受光量の検知を行うことが可能になると共に、この不揮発的な変化をメモリー機能として用いることが可能になる。

【発明を実施するための最良の形態】

【0013】

以下本発明の実施の形態を図面に基づいて詳細に説明する。

【0014】

< 光センサー素子およびメモリー素子 >

図1は、本発明を適用した光センサー素子の構成を示す概略断面図である。この図に示す光センサー素子1aは、いわゆるMOS型の光センサー素子1aであり、次のように構成されている。

【0015】

すなわち、基板11上には、例えばモリブデン、チタン、タンタル、タングステン、などの材料や、またはアルミニウムのような光反射性を有する材料からなるゲート電極13が配線されている。このゲート電極13はゲート駆動回路21によって、以降に説明するように駆動される。基板11上には、ゲート電極13を覆う状態でゲート絶縁膜15が設けられている。このゲート絶縁膜15は光透過性であることが好ましい。ゲート絶縁膜15上には、ゲート電極13を跨ぐ状態で半導体層17がパターン形成されている。この半導体層17は、酸化物半導体からなるものであり、例えば $InGaZnO$ 、 SnO_2 、 In_2O_3 、 $ITO(SnO_2 + In_2O_3)$ 、 ZnO 、 CdO 、 Cd_2SnO_4 、 TiO_2 、 Ti_3N_4 などの金属酸化物が用いられる。

【0016】

また半導体層17が設けられたゲート絶縁膜15上には、ゲート電極13を挟んだ両側において半導体層17に端部を積層させた形状のソース電極19sとドレイン電極19dとがパターン形成されている。これらのソース電極19sおよびドレイン電極19dは、導電性材料からなり、それぞれがソース駆動回路23sまたはドレイン駆動回路23dによって、次に説明するように駆動される。

【0017】

図2は、以上のような積層構成の光センサー素子1aのゲート駆動回路、ソース駆動回路、およびドレイン駆動回路によって行われる駆動を説明するためのゲート電圧 (V_g)

10

20

30

40

50

とドレイン電流 (I_d) との関係、すなわち $V_g - I_d$ 特性を示す図である。

【0018】

この光センサー素子 1 a は、酸化物半導体からなる半導体層 1 7 が光を受光すると、 $V_g - I_d$ 特性が、受光前の初期状態 A からドレイン電流 (I_d) が増加する (以下励起状態 B と記す) 方向に変化する。この変化は、不揮発的であり、受光を停止しても保持される。そこで、受光後のドレイン電流 (I_d) 値を読み出すことにより、半導体層 1 7 での受光量を検知する。尚、半導体層 1 7 での受光量が検知される光は、半導体層 1 7 で吸収される波長の光である。このため、例えば半導体層 1 7 が、 $InGaZnO$ で構成されている場合、この半導体層 1 7 は波長 420 nm 以下の紫外光を特に顕著に吸収してその受光量が検知されることになる。

10

【0019】

また、このような $V_g - I_d$ 特性の不揮発的な変化は、光照射前の初期状態 A においてドレイン電流 (I_d) の最大値であるオン電流 ($I_d = I_{on}$) となるよりも低いゲート電圧の範囲で発生する。またこのような $V_g - I_d$ 特性の不揮発的な変化は、半導体層 1 7 での受光量に対応してドレイン電流 (I_d) が増加する方向に変化する。

【0020】

そこで、ドレイン電流 (I_d) を読み出す際のゲート電圧 (V_{gr}) は、初期状態 A におけるしきい値電圧 (V_{th})、半導体層 1 7 においての受光期間のゲート電圧 (V_{gh}) とした場合、 $V_{gh} < V_{gr} < V_{th}$ の範囲であることとする。これにより、半導体層 1 7 での受光量を高感度に検知する。尚、初期状態 A におけるしきい値電圧 (V_{th}) は、ドレイン電流の変化量が最大になるゲート電圧 (V_g) である。また、初期状態 A における半導体層 1 7 においての受光期間の電圧 (V_{gh}) は、例えばドレイン電流 (I_d) が最小値となるオフ電流 ($I_d = I_{off}$) の範囲に設定されていて良い。

20

【0021】

また、上述したように、半導体層 1 7 における受光量による $V_g - I_d$ 特性の変化が不揮発的であることから、受光期間を継続するかまたは断続的に繰り返すことにより、半導体層 1 7 での受光量の積算値を、初期状態 A に対する $V_g - I_d$ 特性の変化量の積算として検知する。

【0022】

また図 3 は、以上のような積層構成の光センサー素子 1 a のゲート駆動回路、ソース駆動回路、およびドレイン駆動回路によって行われる光センサー素子 1 a の駆動のシーケンスを示す図である。この図に示すシーケンスは、以上のように駆動される光センサー素子 1 a を用いて所定の受光期間における半導体層 1 7 での受光量を繰り返し検知するためのシーケンスである。以下、図 3 と共に、先の図 1 および図 2 を用いてシーケンスを説明する。

30

【0023】

先ずステップ S 1 のリセット期間において、 $V_g - I_d$ 特性を初期状態 A に戻すためのリセット動作を行う。リセット動作としては、以下の (1) ~ (3) が行われる。(1) ソース電極 1 9 s とドレイン電極 1 9 d とをショートさせた状態でゲート電極 1 3 にしきい値電圧 (V_{th}) 以上の正電圧を印加する。(2) 加熱処理を行う。(3) ソース電極 - ドレイン電極間に一定以上の電流を流すことによるセルフヒーティングを加熱処理として行う。

40

【0024】

以上のような (1) ~ (3) のリセット動作は、半導体層 1 3 およびゲート絶縁膜 1 5 の組成、膜質、さらには成膜条件などによって適切な条件で行われる。例えば、 $InGaZnO$ からなる半導体層 1 3 上のゲート絶縁膜 1 5 を、400 の成膜温度で緻密に 100 nm 膜厚で形成した場合、リセット動作として (1) を行うには、ゲート電圧 $V_g = +15$ V の電圧が必要であった。また、このゲート絶縁膜 1 5 を 180 の成膜温度でそれほど緻密ではないがトランジスタの絶縁膜としては充分使える膜質のものとして形成した場合、リセット動作として (1) を行うには、ゲート電圧 (V_g) = +10 V 以下で良く

50

、条件によっては、ゲート電圧 (V_g) = + 0 V、ドレイン電圧 (V_d) = 0 V 条件でもリセットできることがわかった。

【 0 0 2 5 】

次にステップ S 2 の受光期間において、半導体層 1 7 への受光を行う。この際、予め設定された所定の受光期間だけ、ゲート電極 1 3 には受光期間の電圧 (V_{gh}) を印加した状態とする。

【 0 0 2 6 】

その後ステップ S 3 の読み出し期間において、ゲート電極 1 3 に対して、上述した読み出し電圧 (V_{gr}) を印加した状態で、ドレイン電流 (I_d) を読み出す。

【 0 0 2 7 】

以降は、ステップ S 1 ~ S 3 を繰り返し行うことにより、半導体層 1 3 での受光量が経時的に検知される構成となっている。

【 0 0 2 8 】

そして以上のような構成の光センサー素子 1 a は、半導体層 1 3 での受光量を、 $V_g - I_d$ 特性に対して不揮発的に保持する構成であって光メモリーを構成している。つまり、この光センサー素子 1 a は、光書き込みの不揮発性のメモリー素子 1 b としても用いられる。

【 0 0 2 9 】

以上説明した構成の光センサー素子 1 a (メモリー素子 1 b) では、酸化物半導体からなる半導体層 1 7 を用いたいわゆる MOS 型の素子において、新たに見い出された半導体層 1 7 での受光による $V_g - I_d$ 特性の不揮発的な変化を利用し、半導体層 1 7 においての受光量を高感度に検知することが可能になる。

【 0 0 3 0 】

尚、以上においては、MOS 型の光センサー素子 1 a (メモリー素子 1 b) として、いわゆるボトムゲート構造の MOS 型素子を例示した。しかしながら、この光センサー素子 1 a (メモリー素子 1 b) は、半導体層 1 7 の上部にゲート絶縁膜 1 5 を介してゲート電極 1 3 を設けたいわゆるトップゲート型であっても良い。またさらに、半導体層 1 7 を挟んだ上下にゲート絶縁膜を介してゲート電極を設けた構成であっても良く、この場合には 2 つのゲート電極の駆動によるスイッチング動作の安定性もしくは信頼性を得ることができる。半導体層 1 7 の上下にゲート電極を形成する場合には、半導体層に対して光入射が可能となる何らかの手段を講じる必要があるが、横方向からの漏れ光を利用するか、上下いずれかもしくは両側の電極を光に対して透明な材料で形成しても良い。

【 0 0 3 1 】

< 撮像装置およびメモリー装置 >

図 4 は、上述した構成の MOS 型構造の光センサー素子 1 a を搭載した撮像装置 3 a の構成を示す概略平面図である。この図に示すように、撮像装置 3 a は、基板 1 1 上の撮像領域に配列された複数の光センサー素子 1 a を備えている。またこの基板 1 1 上には、水平方向に配線された複数の選択制御線 3 1 と、垂直方向に配線された複数の信号線 3 3 とを備えている。各センサー素子 1 a は、ゲート電極を選択制御線 3 1 に接続させ、ソース電極とドレイン電極とを両側の信号線 3 3 にそれぞれ接続させた状態で、各選択制御線 3 1 と信号線 3 3 との交差部に配置されている。

【 0 0 3 2 】

また、光センサー素子 1 a が配列されている撮像領域の周囲には、各選択制御線 3 1 が接続された走査線駆動回路 3 5 が設けられると共に、各信号線 3 3 が接続された信号線駆動回路 3 7 が設けられている。

【 0 0 3 3 】

このうち走査線駆動回路 3 5 は、各選択制御線 3 1 を順次選択し、選択した各選択制御線 3 1 に接続された光センサー素子 1 a のゲート電極を、上記光センサー素子 1 a の構成で説明したようなシーケンスで駆動させるものである。

【 0 0 3 4 】

10

20

30

40

50

一方、各信号線駆動回路 37 は、各信号線 33 を順次選択し、選択した各信号線 33 に接続された光センサー素子 1a のソース電極およびドレイン電極を、上記光センサー素子 1a の構成で説明したようなシーケンスで駆動させるものである。尚、ここでの図示は省略したが、各信号線 33 には、各光センサー素子 1a の半導体層での受光量をドレイン電流として順次取り出した電気信号を処理する回路が接続されていても良い。

【0035】

以上のような構成の撮像装置 3a によれば、半導体層での受光によって不揮発的に $V_g - I_d$ 特性が変化する光センサー素子 1a を用いた撮像を行うことが可能である。ただし、半導体層での受光量が検知される光は、半導体層で吸収される波長の光である。このため、例えば半導体層が、 $InGaZnO$ で構成されている場合であれば、波長 420nm 以下の紫外光の受光量を検知した撮像が行われることになる。

10

【0036】

そして、以上の撮像装置 3a は、光センサー素子 1a がそのままメモリー素子 1b ともなるものであることから、不揮発性の多ビットメモリー装置 3b としても用いられる。尚、メモリー装置 3b として用いる場合には、各メモリー素子 1b (センサー素子 1a) の半導体層においての受光は、各光センサー素子 1a に対して照射する光をスキミングさせることによって行っても良い。ただし、光センサー素子 1a に対して照射する光としては、半導体層で吸収される波長の光を用いることが重要である。

【0037】

< 電子機器 - 1 >

20

図 5 は、上述した構成の光センサー素子 1a を搭載した電子機器 5a の一例を示す構成図である。この図に示す電子機器 5a は、上述した構成の光センサー素子 1a を備えたことを特徴とする表示装置である。この電子機器 (表示装置) 5a は、表示パネル 51 と、バックライト 52 と、表示ドライブ回路 53 と、受光ドライブ回路 54 と、画像処理部 55 と、アプリケーションプログラム実行部 56 とを備えている。

【0038】

表示パネル 51 は、中央の表示領域 51 に複数の画素が全面に渡ってマトリクス状に配置された液晶パネル (LCD (Liquid Crystal Display)) からなり、線順次動作をしながら表示データに基づく所定の図形や文字などの画像を表示する機能 (表示機能) を有する。また、後述するように、表示領域 51a には、光センサー素子が配置され、表示パネル 51 の表示面に接触または近接する物体を検知するセンサー機能 (撮像機能) が設けられている。

30

【0039】

また、バックライト 52 は、表示パネル 51 の光源であり、例えば複数の発光ダイオードを面内に配列してなる。このバックライト 52 は、後述するように表示パネル 51 の動作タイミングに同期した所定のタイミングで、高速に発光ダイオードのオン・オフ動作を行うようになっている。特に本実施形態においては、このバックライト 52 は、表示のための可視光と共に、光センサー素子の半導体層が吸収する波長の光を射出することが重要である。例えば半導体層が $InGaZnO$ からなる場合には、この半導体層は可視光の波長領域の吸収が殆どないが、波長 420nm 以下の紫外光を吸収する。このため、バックライト 52 としては、可視光と共に 420nm 以下の紫外光を発生する光源が用いられる。尚、紫外光の光源は、可視光の光源と別体として設けられていても良い。また、通常環境下で存在する光 (屋外太陽光、室内蛍光灯など) を用いて、その陰になった部分を検知する形で、表面近傍の物体を認識することも可能である。その場合には、紫外光源を持つ必要がなくなる。

40

【0040】

次に表示ドライブ回路 53 は、表示パネル 51 において表示データに基づく画像が表示されるように (表示動作を行うように)、この表示パネル 51 の駆動を行う (線順次動作の駆動を行う) 回路である。

【0041】

50

受光ドライブ回路 5 4 は、表示パネル 5 1 において受光データが得られるように（物体を撮像するように）、この表示パネル 5 1 の駆動を行う（線順次動作の駆動を行う）回路である。なお、各画素での受光データは、例えばフレーム単位でフレームメモリ 5 4 a に蓄積され、撮像画像として画像処理部 5 5 へ出力されるようになっている。

【 0 0 4 2 】

画像処理部 5 5 は、受光ドライブ回路 5 4 から出力される撮像画像に基づいて所定の画像処理（演算処理）を行い、表示パネル 5 1 に接触または近接する物体に関する情報（位置座標データ、物体の形状や大きさに関するデータなど）を検出し、取得するものである。

【 0 0 4 3 】

アプリケーションプログラム実行部 5 6 は、画像処理部 5 5 による検知結果に基づいて所定のアプリケーションソフトに応じた処理を実行するものであり、例えば検知した物体の位置座標を表示データに含むようにし、表示パネル 5 1 上に表示させるものなどが挙げられる。なお、このアプリケーションプログラム実行部 5 6 で生成される表示データは表示ドライブ回路 5 3 へ供給されるようになっている。

【 0 0 4 4 】

図 6 は、表示パネル 5 1 の表示領域 5 1 a における回路構成を示す図である。この図 6 に示すように、表示領域 5 1 a には、複数の画素部 6 1 と、複数のセンサー部 6 2 とが配列形成されている。

【 0 0 4 5 】

画素部 6 1 は、表示領域 5 1 a 内において、水平方向に配線された複数の走査線 6 1 a と垂直方向に配線された複数の信号線 6 1 b との各交差部に配置される。各画素部 6 1 には、例えばスイッチング素子としての薄膜トランジスタ（Thin Film Transistor : T F T）T r が設けられている。

【 0 0 4 6 】

薄膜トランジスタ T r は、ゲートが走査線 6 1 a に接続され、ソース / ドレインの一方が信号線 6 1 b に接続され、ソース / ドレインの他方が画素電極 6 1 c に接続されている。また、各画素部 3 1 には、全ての画素部 6 1 に共通電位 V com を与える共通電極 6 1 d が設けられており、これらの各画素電極 6 1 c と共通電極 6 1 d との間に液晶層 L C が挟持される。

【 0 0 4 7 】

そして、走査線 6 1 a を介して供給される駆動信号に基づいて薄膜トランジスタ T r がオン・オフ動作し、オン状態のときに信号線 6 1 b から供給される表示信号に基づいて画素電極 6 1 c に画素電圧が印加され、画素電極 6 1 c と共通電極 6 1 d との間の電界によって液晶層 L C が駆動される構成となっている。

【 0 0 4 8 】

一方、センサー部 6 2 は、表示領域 6 1 a 内における所定部に配置され、各画素部 6 1 に対応して設けられていても良く、複数の画素部 6 1 に対して 1 つの割合で設けられても良い。このセンサー部 6 2 には、図 1 を用いて説明した M O S 型構造の光センサー素子 1 a が設けられている。

【 0 0 4 9 】

各光センサー素子 1 a は、ソース電極が電源線（V d d）6 2 a に接続され、ドレイン電極が容量素子 C s に接続されている。そして各光センサー素子 1 a のゲート電極は、選択制御線 6 2 b に接続されている。

【 0 0 5 0 】

またこのセンサー部 6 2 には、ソース / ドレインで接続された 2 つのトランジスタ T r 1 , T r 2 が設けられている。一方のトランジスタ T r 1 は、ゲートが光センサー素子 1 a のソース電極と容量素子 C s に接続され、ソース / ドレインが電源線（V d d）6 2 a に接続されている。またもう一方のトランジスタ T r 2 はゲートが読出制御電極 6 2 c に接続され、ソース / ドレインが信号出力用電極 6 2 d に接続されている。尚、容量素子 C

10

20

30

40

50

s のもう一方の電極は、電源線 (V_{ss}) 62e に接続されている。

【0051】

そして、光センサー素子 1a は、上述した光センサー素子 1a の構成で述べたように、ここでの図示を省略したリセットスイッチによってリセットされ、また光センサー素子 1a の半導体層での受光量に対応して不揮発的に変化したドレイン電流が読み出される構成となっている。光センサー素子 1a から読み出されたドレイン電流は、容量素子 Cs に電荷として蓄積され、読出制御電極 62c により供給される信号により信号出力用電極 62d に供給され、外部へ出力される構成となっている。

【0052】

尚、画素部 61 およびセンサー部 62 に設ける薄膜トランジスタ Tr, Tr1, Tr2 は、光センサー素子 1a と同一構成であって良い。この場合、同一構成ではあるが、光センサー素子 1a とは駆動がことなる薄膜トランジスタ Tr, Tr1, Tr2 の誤動作を防止するために、これらの薄膜トランジスタ Tr, Tr1, Tr2 を遮光膜で覆うことが好ましい。この遮光膜は、光センサー素子 1a の半導体層において吸収される紫外光を吸収または反射するものであれば良い。

【0053】

尚、以上のような表示パネル 5a は、2枚の偏光板で挟持されていることとする。

【0054】

このような図 5 および図 6 を用いて説明した構成の電子機器 (表示装置) 5a の駆動は、バックライト 52 から照射された光のうち、偏光板を通過して液晶層 LC に達した光を、画素電極 61c の駆動による液晶層 LC のスイッチングにより所定状態に偏光させる。そして、もう一方の偏光板と同一方向に偏光させた光のみを通過させて表示光として表示させる。

【0055】

また、表示面側から指やスタイラペン等の物体が接近した場合には、この物体による外光の影を光センサー素子 1a で検知するか、またはバックライトからの光を物体で反射させて光センサー素子 1a で検知する。そして光センサー素子 1a で検知した光をドレイン電流値として読み出すことにより、表示画面における指やスタイラペンの接近位置を検出して撮像を行う。

【0056】

以上説明した構成の電子機器 (表示装置) 5a によれば、半導体層での受光によって不揮発的に V_g - I_d 特性が変化する光センサー素子 1a を用いた高感度な光検出を行うことが可能である。

【0057】

< 電子機器 - 2 >

上述した構成の光センサー素子 1a を用いた電子機器 (表示装置) の他の例としては、光センサー素子 1a を備えたセンサー部を表示領域 51a の周辺に設け、受光した外光の強度によってバックライト 52 を調整する機能を備えた構成への適用も可能である。この場合、光センサー素子 1a を備えたセンサー部の回路構成は、例えば図 7 に示すような構成とすることができる。

【0058】

すなわち、MOS 型構造の光センサー素子 1a は、ソース電極が電源線 (V_{dd}) に接続され、ドレイン電極が容量素子 Cs とリセット回路と読出回路とに接続されている。そして各光センサー素子 1a のゲート電極は、選択制御線 65 に接続されている。尚、容量素子 Cs のもう一方の電極は、電源線 (V_{ss}) に接続されている。

【0059】

そして、光センサー素子 1a は、上述した光センサー素子 1a の構成で述べたように、ここでの図示を省略したリセット回路からの信号によってリセットされ、また光センサー素子 1a の半導体層での受光量に対応して不揮発的に変化したドレイン電流が読み出される構成となっている。光センサー素子 1a から読み出されたドレイン電流は、容量素子 C

10

20

30

40

50

sに電荷として蓄積され、読出回路からの信号によって外部へ出力される構成となっている。

【0060】

またこのような電子機器（表示装置）においては、図5に示した電子機器（表示装置）5aが備えている受光ドライブ回路54、画像処理部55、およびアプリケーションプログラム実行部56に換えて、光センサー素子1aから出力された電気信号に基づいて、バックライト52の光強度を制御する回路を備えていることとする。

【0061】

このような構成の電子機器（表示装置）であっても、半導体層での受光によって不揮発的にVg-I_d特性が変化する光センサー素子1aを用いた高感度な光検出を行うことが可能である。

10

【0062】

尚、以上の実施形態においては、光センサー機能（撮像機能）を有する電子機器（表示装置）の一例として液晶表示装置を例示したが、このような電子機器は液晶表示装置に限定されることはなく、本発明構成の光センサー素子1aを用いた電子機器に広く適用可能である。例えば、電子機器が表示装置で有る場合は、バックライトを用いず有機LED（OLED）を回路面に形成する自発光型の表示装置において、本発明の光センサー素子を設けた構成とすることが可能である。

【0063】

<適用例>

20

以上説明した本発明に係る光センサー素子またはメモリー素子を備えた電子機器としては、図8～図12に示す様々な電子機器に適用可能である。例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなど、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器であれば、その表示部分に実施形態で説明した光センサー素子を設けて撮像機能を付加させることが可能である。またこれらの電子機器のメモリー機能として、実施形態で説明したメモリー素子を備えたメモリー装置を適用することができる。以下に、本発明が適用される電子機器の一例について説明する。

【0064】

図8は、本発明が適用されるテレビを示す斜視図である。本適用例に係るテレビは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明に係る光センサー素子を設けた表示装置を用いることにより作製される。またこのテレビは、メモリー機能として本発明に係るメモリー素子を備えたメモリー装置を用いることにより作製される。

30

図9は、本発明が適用されるデジタルカメラを示す図であり、（A）は表側から見た斜視図、（B）は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部111、表示部112、メニュースイッチ113、シャッターボタン114等を含み、その表示部112として本発明に係る光センサー素子を設けた表示装置を用いることにより作製される。またこのデジタルカメラは、メモリー機能として本発明に係るメモリー素子を備えたメモリー装置を用いることにより作製される。

40

【0065】

図10は、本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体121に、文字等を入力するとき操作されるキーボード122、画像を表示する表示部123等を含み、その表示部123として本発明に係る光センサー素子を設けた表示装置を用いることにより作製される。またこのノート型パーソナルコンピュータは、メモリー機能として本発明に係るメモリー素子を備えたメモリー装置を用いることにより作製される。

【0066】

図11は、本発明が適用されるビデオカメラを示す斜視図である。本適用例に係るビデオカメラは、本体部131、前方を向いた側面に被写体撮影用のレンズ132、撮影時の

50

スタート/ストップスイッチ 1 3 3、表示部 1 3 4 等を含み、その表示部 1 3 4 として本発明に係る光センサー素子を設けた表示装置を用いることにより作製される。またこのビデオカメラは、メモリー機能として本発明に係るメモリー素子を備えたメモリー装置を用いることにより作製される。

【 0 0 6 7 】

図 1 2 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 1 4 1、下側筐体 1 4 2、連結部(ここではヒンジ部) 1 4 3、ディスプレイ 1 4 4、サブディスプレイ 1 4 5、ピクチャーライト 1 4 6、カメラ 1 4 7 等を含み、そのディスプレイ 1 4 4 やサブディスプレイ 1 4 5 として本発明に係る光センサー素子を設けた表示装置を用いることにより作製される。またこの携帯電話機は、メモリー機能として本発明に係るメモリー素子を備えたメモリー装置を用いることにより作製される。

10

【図面の簡単な説明】

【 0 0 6 8 】

【図 1】実施形態の光センサー素子およびメモリー素子の構成を示す概略断面図である。

【図 2】実施形態の光センサー素子およびメモリー素子の $V_g - I_g$ 特性を示す図である。

。

【図 3】実施形態の光センサー素子およびメモリー素子の駆動シーケンスを示す図である

20

。

【図 4】実施形態の撮像装置およびメモリー装置の構成を示す図である。

【図 5】実施形態の光センサー素子を搭載した電子機器(表示装置)の一例を示す構成図である。

【図 6】実施形態の電子機器の回路構成を示す図である。

【図 7】実施形態の電子機器におけるセンサー部の回路構成の他の例を示す図である。

【図 8】本発明が適用されるテレビを示す斜視図である。

【図 9】本発明が適用されるデジタルカメラを示す図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

【図 1 0】本発明が適用されるノート型パーソナルコンピュータを示す斜視図である。

30

【図 1 1】本発明が適用されるビデオカメラを示す斜視図である。

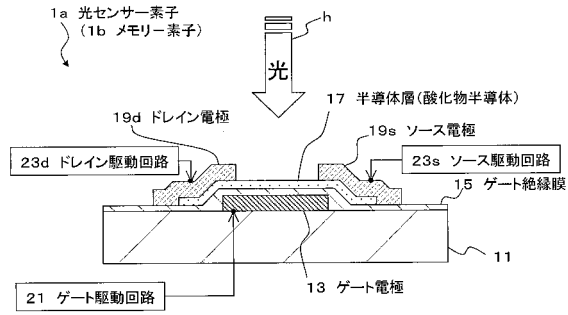
【図 1 2】本発明が適用される携帯端末装置、例えば携帯電話機を示す図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。

【符号の説明】

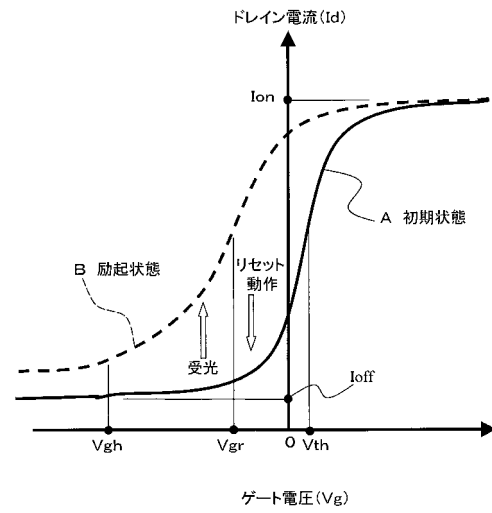
【 0 0 6 9 】

1 a ... 光センサー素子、1 b ... メモリー素子、3 a ... 撮像装置、3 b ... メモリー装置(電子機器)、5 a ... 電子機器、1 3 ... ゲート電極、1 5 ... ゲート絶縁膜、1 7 ... 半導体層、1 9 s ... ソース電極、1 9 d ... ドレイン電極、A ... 初期状態、 V_{th} ... しきい値電圧

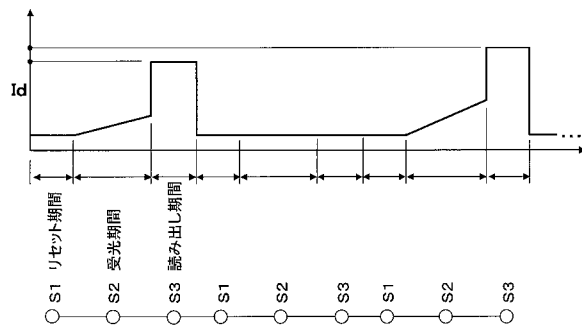
【図 1】



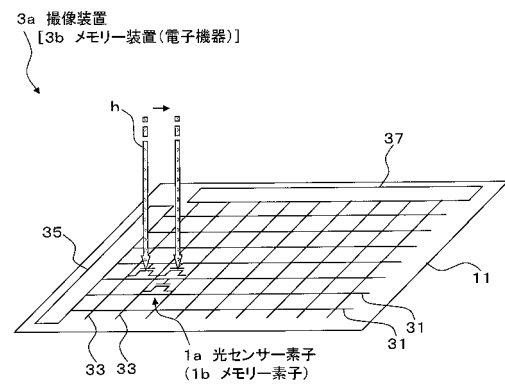
【図 2】



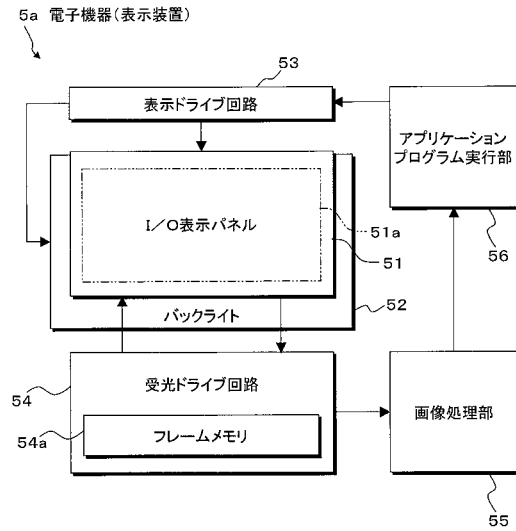
【図 3】



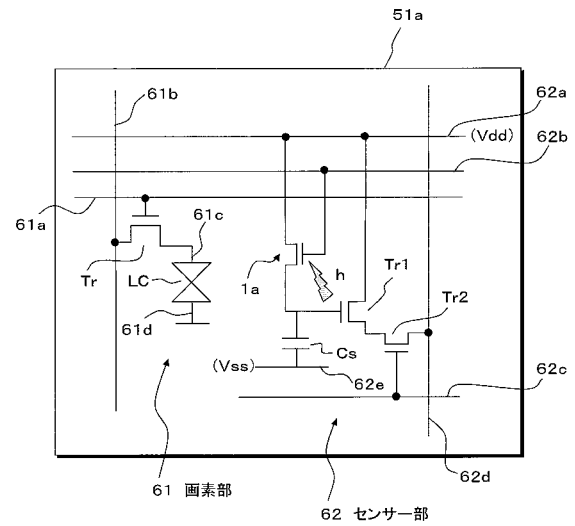
【図 4】



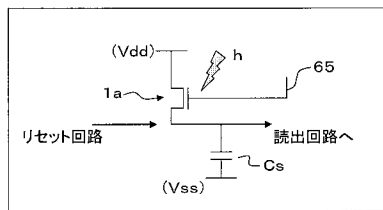
【図 5】



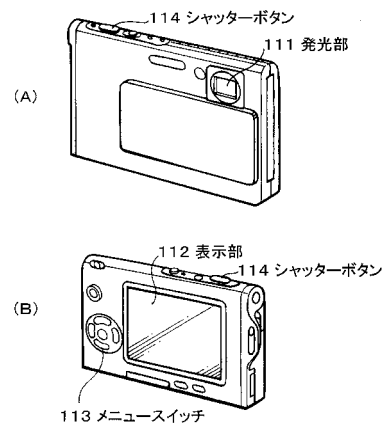
【図 6】



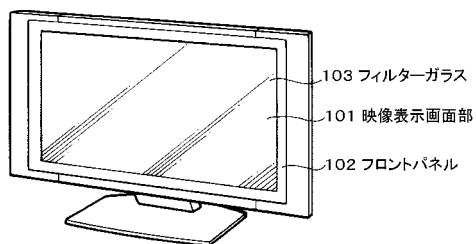
【図 7】



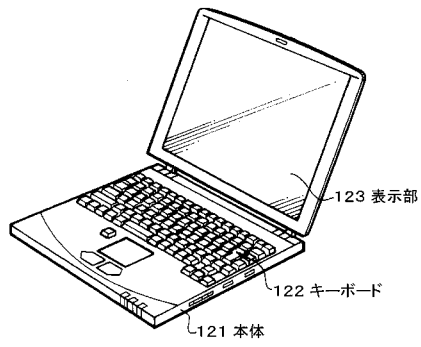
【図 9】



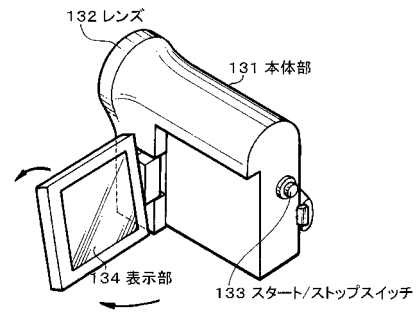
【図 8】



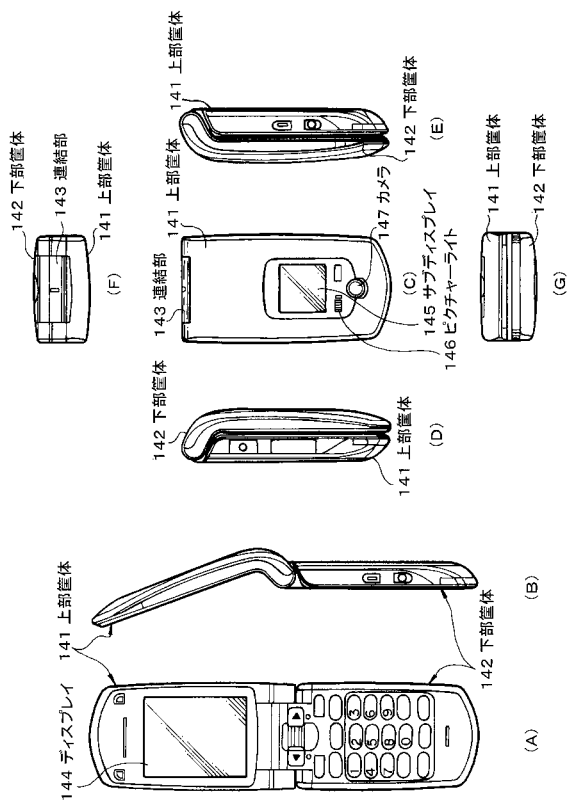
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 27/10 4 5 1

(56)参考文献 特開 2 0 0 6 - 1 2 1 0 2 9 (J P , A)
特開 2 0 0 6 - 5 0 2 5 9 7 (J P , A)
特開 2 0 0 3 - 1 0 1 0 2 9 (J P , A)
特開平 0 6 - 2 3 2 4 4 1 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 1 L 3 1 / 1 0
H 0 1 L 2 7 / 1 0
H 0 1 L 2 7 / 1 4 6
H 0 1 L 2 9 / 7 8 6