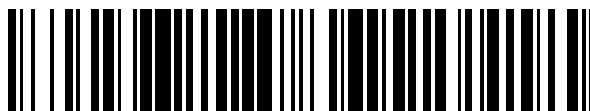


19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 388 660**

51 Int. Cl.:

G11B 20/12 (2006.01)

G11B 20/14 (2006.01)

G11B 27/24 (2006.01)

G11B 7/005 (2006.01)

G11B 7/007 (2006.01)

G11B 7/26 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **02703936 .1**

96 Fecha de presentación: **07.03.2002**

97 Número de publicación de la solicitud: **1369851**

97 Fecha de publicación de la solicitud: **10.12.2003**

54 Título: **Soporte de grabación en forma de disco, aparato de corte para el mismo, y unidad de disco**

30 Prioridad:
12.03.2001 JP 2001068290
20.04.2001 JP 2001122905

45 Fecha de publicación de la mención BOPI:
17.10.2012

45 Fecha de la publicación del folleto de la patente:
17.10.2012

73 Titular/es:
SONY CORPORATION
7-35, KITASHINAGAWA 6-CHOME SHINAGAWA-
KU
TOKYO 141-0001, JP

72 Inventor/es:
IIMURA, Shinichiro y
KOBAYASHI, Shoei

74 Agente/Representante:
Curell Aguilá, Mireia

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

ES 2 388 660 T3

DESCRIPCIÓN

Soporte de grabación con forma de disco, aparato de corte para el mismo, y unidad de disco.

5 **Campo técnico**

La presente invención se refiere en general a un soporte de grabación con forma de disco tal como un disco óptico, a un aparato de corte para su uso en la producción del soporte de grabación con forma de disco, y a una unidad de disco para grabar y/o reproducir datos en y/o a partir del soporte de grabación con forma de disco, y más particularmente a un soporte de grabación con forma de disco que tiene una pista oscilante formada en el mismo en calidad de presurco.

Antecedentes de la técnica

15 Para grabar datos en un disco óptico el cual es un soporte de grabación con forma de disco, se requieren unos medios de guía para formar una pista de grabación. Con este fin, en el disco óptico se forman previamente presurcos, y como pista de grabación se utiliza el propio surco o una meseta (*land*), cuya sección transversal es trapecial, entre los surcos previamente formados.

20 En un disco óptico de este tipo debe grabarse información de dirección para permitir la grabación de datos en una posición dada sobre una pista de grabación en el disco óptico. En algunos casos, dicha información de dirección se graba en el disco óptico mediante la oscilación de un surco. A saber, se forma previamente una pista de grabación de datos como presurco, por ejemplo, en el disco óptico mientras que la pared lateral del presurco se hace oscilar de manera correspondiente a la información de dirección. Así, para grabar o para reproducir datos en o a partir del disco óptico, una dirección en la cual se van a escribir datos o a partir de la cual se van a leer datos se puede leer a partir de la información de oscilación, proporcionada como información de luz de retorno, y los datos se pueden escribir en una posición deseada o se pueden leer a partir de una posición deseada sin tener que formar previamente datos de depresiones (*pits*) o similares que indican una dirección, por ejemplo, sobre la pista de grabación.

30 Mediante la grabación adicional de información de dirección en forma de surco oscilante, no será necesario, por ejemplo, definir discretamente un área de dirección en una pista y grabar una dirección en forma de datos de depresiones en dicha área de dirección. Por consiguiente, la capacidad real del disco óptico para grabar datos se puede incrementar en cuanto a área de direcciones la cual así ya no resulta necesaria.

35 La información de tiempo absoluto (dirección) representada por dicho surco oscilante se conoce como ATIP (tiempo absoluto en presurco) o ADIP (dirección en presurco).

40 Los discos ópticos que tienen un surco oscilante de este tipo formado en los mismos incluyen CD-R (CD-Grabable), CD-RW (CD-Regrabable), DVD-R, CD-RW, DVD+RW, etcétera. Sin embargo, en estos tipos de discos ópticos, la información de dirección se graba adicionalmente en forma de un surco oscilante de una manera diferente de un tipo a otro de estos discos ópticos.

45 En el CD-R y el CD-RW, el surco se hace oscilar de acuerdo con una señal generada aplicando una modulación FM de la información de dirección.

La información de ATIP integrada en un surco oscilante formado en un CD-R/CD-RW se somete a una modulación bifásica antes de la modulación FM tal como se muestra en la figura 1. Más específicamente, la modulación bifásica es tal que los datos de ATIP tales como una dirección o similares cambian de estado entre "1" y "0" en cada ciclo predeterminado por la modulación bifásica y su relación entre el número medio de "1" y "0" es 1:1, y la modulación FM de los datos de ATIP genera una señal de oscilación de 22,05 kHz en frecuencia promedio.

Un surco que define una pista de grabación se hace oscilar de acuerdo con dicha señal de modulación FM.

55 En el DVD-RW, el cual es una versión regrabable del DVD (disco versátil digital) basada en la grabación con cambio de fase, y el DVD-R, el cual es una versión grabable del DVD basada en el cambio de colorante orgánico, se forman surcos oscilantes G como preformato en el disco y se forma una predepresión de meseta LPP en una meseta entre los surcos G, tal como se muestra en la figura 2.

60 En este caso, el surco oscilante se utiliza para controlar la rotación del disco y para generar un reloj maestro de grabación o con fines similares, y la predepresión de meseta se utiliza para determinar una posición de grabación precisa en bits y para adquirir una variedad de información sobre el disco, tal como una pre-dirección, etcétera. En este caso, las propias informaciones de dirección se graban como predepresiones de meseta LPP, no como oscilaciones del surco.

65 En el DVD-RAM, el cual es la versión del DVD grabable con cambio de fase, una información tal como una dirección

se graba en forma de un surco que oscila sobre la base de la modulación en fase (modulación PSK) en el disco.

Las figuras 3A a 3C muestran información representada por oscilaciones del surco basadas en la modulación de fase. Tal como se muestra en las figuras 3A a 3C, ocho oscilaciones se consideran una unidad de ADIP. Cada una de las oscilaciones se modula en fase en relación con una oscilación positiva PW y una oscilación negativa NW que se producen alternativamente en un orden predeterminado, de tal manera que la unidad de ADIP representa un patrón de sincronización o datos "0" o "1".

Obsérvese que la oscilación positiva PW es una oscilación cuyo extremo anterior está dirigido hacia la circunferencia interna del disco, y la oscilación negativa NW es una oscilación cuyo extremo anterior está dirigido hacia la circunferencia externa del disco.

La figura 3A muestra un patrón de sincronización (unidad de sincronización de ADIP). En este patrón de sincronización, las cuatro primeras oscilaciones (W0 a W3) son negativas NW y las últimas cuatro oscilaciones (W4 a W7) son positivas PW.

La figura 3B muestra una unidad de datos de ADIP que constituye los datos "0". En esta unidad de datos de ADIP, la oscilación anterior W0 es una oscilación negativa NW como sincronización de bit, le siguen tres oscilaciones W1 a W3 como oscilaciones positivas PW, y las últimas cuatro oscilaciones incluyen dos oscilaciones W4 y W5 como oscilaciones positivas PW y dos oscilaciones W6 y W7 como oscilaciones negativas NW. Así, la unidad de datos de ADIP representa los datos "0".

La figura 3C muestra una unidad de datos de ADIP que constituye los datos "1". En esta unidad de datos de ADIP, la oscilación anterior W0 es una oscilación negativa NW como sincronización de bit, le siguen tres oscilaciones W1 a W3 como oscilaciones positivas PW, y las últimas cuatro oscilaciones incluyen dos oscilaciones W6 y W7 como oscilaciones negativas NW y dos oscilaciones W4 y W5 como oscilaciones positivas PW. Así, la unidad de datos de ADIP representa los datos "1".

Estas unidades de ADIP representan juntas un bit de canal, y un número predeterminado de dichas unidades de ADIP representa una dirección o similar.

Sin embargo, las técnicas de oscilación anteriores no resultan ventajosas por lo siguiente:

En primer lugar, en el caso en el cual una oscilación se hace oscilar de acuerdo con datos de modulación FM como en un CD-R y un CD-RW, el recorrido de una oscilación de una pista adyacente provocará un cambio de fase de la forma de onda de FM. Así, en caso de que el paso de pista se reduzca, una dirección en calidad de datos de ATIP no se puede reproducir bien. En otras palabras, la oscilación basada en datos de modulación FM no se puede utilizar adecuadamente en caso de que el paso de pista se estreche para una densidad de grabación mejorada.

Seguidamente, en el caso en el cual se forman predepresiones de meseta como en el DVD-R y el DVD-RW, las predepresiones de meseta pueden presentar posiblemente una interferencia cruzada hacia una señal de RF leída, provocando un error de datos y se debe efectuar una masterización (proceso de corte) para el surco y las predepresiones de meseta (masterización de 2 haces). Esto es relativamente difícil de implementar.

Además, en el caso de un surco que se haga oscilar de acuerdo con datos PSK como en el DVD-RW, el componente de RF en el punto de cambio de fase de una onda de modulación PSK puede presentar posiblemente una interferencia cruzada hacia una señal de RF leída, provocando un error crítico.

Además, puesto que el punto de desplazamiento de fase PSK tiene un componente de frecuencia extremadamente alta, la banda de frecuencia esencial de un sistema de circuito de procesado de señales de oscilación será más alta.

En el documento WO/0043996A se describe un dispositivo de un disco que tiene dos áreas de oscilación, de la técnica anterior.

Por consiguiente, la presente invención tiene la finalidad de afrontar los inconvenientes antes mencionados de la técnica relacionada proporcionando un soporte de grabación con forma de disco, novedoso y mejorado, en el cual un surco se hace oscilar mediante un método de oscilación adecuado para una capacidad de grabación incrementada y características mejoradas de escritura-lectura del soporte de grabación, un aparato de corte para la producción del soporte de grabación con forma de disco, y una unidad de disco compatible con el soporte de grabación con forma de disco.

La finalidad mencionada se puede lograr proporcionando un soporte de grabación con forma de disco según la reivindicación 1 adjunta a la presente.

Para el soporte de grabación con forma de disco antes mencionado, se utilizan dos frecuencias diferentes en la modulación FSK. Una de las frecuencias es igual a la frecuencia simple mientras que la otra frecuencia es diferente

de la frecuencia simple. Por ejemplo, la otra frecuencia tiene una frecuencia 1,5 veces o 1/1,5 veces mayor que la primera.

5 En la parte de bits de información de FSK, un periodo de 2 ondas de una frecuencia en calidad de frecuencia simple se corresponde con un bit de canal en calidad de bit de información.

10 La duración del periodo de la parte de bits de información de FSK es un múltiplo entero del periodo de la frecuencia simple. En la unidad predeterminada, la duración del periodo de la parte de frecuencia simple es más de aproximadamente 10 veces la de la parte de bits de información de FSK.

Según la presente invención, el múltiplo entero de las unidades predeterminadas se corresponde con una duración de tiempo en una unidad de grabación de datos a grabar en la pista.

15 La frecuencia de reloj de canal de los datos a grabar en la pista es un múltiplo entero de la frecuencia simple. La frecuencia en calidad de frecuencia simple es una entre una banda de frecuencias de servo-control de seguimiento y una banda de frecuencias de señales de lectura.

20 La parte de bits de información de FSK se forma sobre la base de una forma de onda que resulta de la modulación FSK de un bit de información como información de dirección. La modulación FSK para la parte de bits de información de FSK usa dos frecuencias diferentes. Una de estas frecuencias es continua en fase con la otra en el punto de cambio de una a otra.

25 Según la presente invención, la modulación FSK es una modulación MSK (modulación por desplazamiento mínimo). En la parte de bits de información de FSK que resultó de una modulación MSK del bit de información, un periodo de 4 ondas de la frecuencia como frecuencia simple se corresponde con un bit de canal como bit de información. En este caso, la parte de bits de información de FSK que resultó de la modulación MSK del bit de información incluye dos frecuencias diferentes de entre las cuales una es la misma que la frecuencia simple y la otra es una frecuencia x veces mayor que la frecuencia simple. El periodo de 4 ondas incluye un periodo de cuatro ondas de la primera frecuencia y un periodo de x ondas de la otra frecuencia y tres ondas de la primera frecuencia. Por ejemplo, $x = 1,5$.

30 Además, la finalidad mencionada puede lograrse proporcionando un aparato de corte según la reivindicación 15 adjunta a la presente.

35 Además, la finalidad mencionada puede lograrse proporcionando una unidad de disco según la reivindicación 16 adjunta a la presente.

40 Más específicamente, los medios de decodificación de información de oscilación incluyen una unidad de reproducción de reloj para generar, mediante un PLL, un reloj de reproducción de oscilación sobre la base de una señal que se corresponde con una parte de frecuencia simple de la señal de oscilación, un demodulador de FSK para efectuar una demodulación FSK de la señal de oscilación que se corresponde con una parte de bits de información de FSK de la señal de oscilación con el fin de proporcionar datos de demodulación, y un decodificador para decodificar información requerida compuesta por el bit de información de los datos de demodulación suministrados desde el demodulador de FSK.

45 El demodulador de FSK incluye un circuito de detección de correlaciones para efectuar una demodulación FSK mediante la detección de una correlación entre la señal de oscilación y una señal de retardo resultante del retardo de la señal de oscilación en un periodo del reloj de reproducción de oscilación.

50 El demodulador de FSK incluye también un circuito de detección de frecuencia para efectuar una demodulación FSK mediante la detección de un número de flancos de subida o flancos de bajada de la señal de oscilación que existen en un periodo del reloj de reproducción de oscilación.

55 En el caso en el cual el demodulador de FSK incluye el circuito de detección de correlaciones y el circuito de detección de frecuencia antes mencionados, el decodificador decodifica la información requerida usando tanto los datos de demodulación demodulados por el circuito de detección de correlaciones como los correspondientes demodulados por el circuito de detección de frecuencia. Particularmente, el decodificador decodifica la información requerida a partir de un producto lógico de los datos demodulados del circuito de detección de correlaciones y de los correspondientes del circuito de detección de frecuencia cuando el PLL se está enganchando con la unidad de reproducción de reloj, y decodifica la información requerida a partir de una suma lógica de los datos demodulados del circuito de detección de correlaciones y de los correspondientes del circuito de detección de frecuencia cuando el PLL se encuentra estable en la unidad de reproducción de reloj.

65 El decodificador incluye un generador de compuertas para generar una señal de compuerta para el PLL en la unidad de reproducción de reloj sobre la base del hecho que decodifica información de sincronización como una de las informaciones requeridas, y el PLL funciona sobre la base de la señal de compuerta para proporcionar una operación de PLL basándose simplemente en una parte, correspondiente a la frecuencia simple, de la señal de

oscilación.

La unidad de disco de acuerdo con formas de realización de la presente invención puede incluir además unos medios de servomecanismo de rotación para efectuar un servo-control de rotación utilizando el reloj de reproducción de oscilación, y unos medios para generar un reloj de codificación síncrono con el reloj de reproducción de oscilación y que se usará para codificar datos a grabar.

El decodificador de información de oscilación incluye también un demodulador de MSK para efectuar una modulación MSK de una señal de modulación MSK que se corresponde con la parte de bits de información de FSK de la señal de oscilación con el fin de generar datos de demodulación. El demodulador de MSK demodula la señal de modulación MSK en unidades del periodo de 4 ondas de la frecuencia como frecuencia simple con el objeto de proporcionar la señal de modulación.

El método de oscilación adoptado en la presente invención es tal que una pista oscilante se forma como una serie de unidades predeterminadas, que incluyen, cada una de ellas, una parte de bits de información FSK y una parte de frecuencia simple basada en la forma de onda de una frecuencia simple. Es decir, puesto que la FSK (MSK) es parcial, la oscilación presenta poca influencia por parte de cualquier interferencia cruzada. Además, puesto que a la meseta, tal como las predepresiones de meseta, no le falta ninguna parte, no se producirá ninguna influencia de ninguna parte perdida de meseta sobre los datos a grabar. Puesto que no se forman depresiones en la meseta, la masterización puede efectuarse con un solo haz. Además, la oscilación no tiene ningún componente de alta frecuencia como en la FSK.

Estos objetivos y otros objetivos, características y ventajas de la presente invención se pondrán de manifiesto a partir de la siguiente descripción detallada del modo óptimo para llevar a cabo la presente invención, cuando se considere en combinación con los dibujos adjuntos.

Breve descripción de los dibujos

La figura 1 explica una oscilación basada en una modulación FM.

La figura 2 explica la formación de predepresiones de meseta.

Las figuras 3A, 3B y 3C muestran información representada por oscilaciones moduladas en fase de un surco.

La figura 4A es una vista en planta de una primera forma de realización del disco óptico de acuerdo con la presente invención, que tiene un surco oscilante formado en el mismo, y la figura 4B es una vista en perspectiva parcial del disco óptico.

La figura 5 explica una unidad de oscilación en el disco óptico de acuerdo con la presente invención.

La figura 6 explica una parte de bits de información FSK de la oscilación del surco en el disco óptico de acuerdo con la presente invención.

La figura 7 explica un bloque de ECC en el disco óptico de acuerdo con la presente invención.

La figura 8 explica una estructura de RUB.

Las figuras 9A y 9B explican una estructura de dirección en el disco óptico de acuerdo con la presente invención.

Las figuras 10A y 10B explican una estructura de dirección en el disco óptico de acuerdo con la presente invención.

La figura 11 es un diagrama de bloques del aparato de corte usado para la producción del disco óptico de acuerdo con la presente invención.

La figura 12 es un diagrama de bloques de la unidad de disco de acuerdo con la presente invención.

La figura 13 es un diagrama de bloques del circuito de oscilación incluido en la unidad de disco de acuerdo con la presente invención.

La figura 14 es un diagrama de bloques del circuito de detección de correlaciones incluido en la unidad de disco de acuerdo con la presente invención.

Las figuras 15A a 15G muestran formas de onda que indican instantes de tiempo en los cuales se acciona el circuito de detección de correlaciones.

La figura 16 es un diagrama de bloques del circuito de detección de frecuencia incluido en la unidad de disco de

acuerdo con la presente invención.

Las figuras 17A a 17E muestran formas de onda que indican instantes de tiempo en los cuales se acciona el circuito de detección de frecuencia.

Las figuras 18A a 18F explican un flujo continuo MSK de oscilaciones en una segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 19A a 19C explican una estructura de bits por oscilaciones en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 20A y 20B explican un bloque de dirección para el RUB en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 21A a 21C explican una parte de señal de sincronización en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 22A a 22E explican un patrón de bits de sincronización en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 23A y 23B explican una parte de datos en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 24A a 24C explican un patrón de bits de ADIP en la segunda forma de realización del disco óptico de acuerdo con la presente invención.

La figura 25 es un diagrama de bloques del demodulador de MSK utilizado para la segunda forma de realización del disco óptico de acuerdo con la presente invención.

Las figuras 26A y 26B explican la demodulación MSK con la ayuda de formas de onda observadas cuando la longitud (L) de la ventana de detección de oscilaciones es $L = 4$.

Las figuras 27A y 27B explican la demodulación MSK con la ayuda de formas de onda observadas cuando la longitud (L) de la ventana de detección de oscilaciones es $L = 2$.

Modo óptimo para poner en práctica la invención

La presente invención se describirá a continuación haciendo referencia a sus aplicaciones en un disco óptico, un aparato de corte para su uso en la producción del disco óptico, y una unidad de disco para grabar y reproducir datos en y desde el disco óptico.

La descripción de la presente invención se ofrecerá en el siguiente orden:

Primera forma de realización:

- 1-1 Características físicas del disco óptico
- 1-2 Método de oscilación
- 1-3 Aparato de corte
- 1-4 Unidad de disco

Segunda forma de realización:

- 2-1 Método de oscilación
- 2-2 Demodulación

Primera forma de realización:

1-1 Características físicas del disco óptico

Se describirán a continuación las características físicas del disco óptico de acuerdo con la presente invención y una pista oscilante formada en el disco óptico:

El disco óptico de acuerdo con la presente invención se incluye, por ejemplo, en la categoría de discos conocidos como "DVR (grabación de datos y video)". Adopta un método de oscilación novedoso dedicado para el DVR.

La tabla 1 muestra los parámetros típicos de la primera forma de realización del disco óptico de acuerdo con la

presente invención.

Tabla 1

Longitud de onda del láser	405 nm
Apertura numérica (NA)	0,85
Diámetro del disco	120 mm
Grosor del disco	1,2 mm
Posición diamétrica del área de información	44 a 117 mm
Paso de pista	0,30 μ m
Longitud de bits de canal	0,086 μ m
Longitud de bits de datos	0,13 μ m
Capacidad para datos de usuario	22,46 Gbytes
Velocidad media de transferencia de datos de usuario	35 Mbits/s
Método de grabación	Grabación con cambio de fase/en el surco

La primera forma de realización del disco óptico de acuerdo con la presente invención es una que utiliza el método de grabación con cambio de fase para graba datos en dicho disco. El disco tiene un diámetro de 120 mm y un grosor de 1,2 mm. Dichos diámetros y grosor del disco óptico de acuerdo con la presente invención son similares a los de un CD (disco compacto) y DVD (disco digital versátil).

Igual que los tipos similares convencionales de discos, la primera forma de realización del disco óptico tiene definida en el mismo un área de entrada, un área de programa y un área de salida, que se cuentan a partir de la circunferencia interna del disco. El área de información que incluye estas áreas abarca diametralmente un área que va de 44 mm a 117 mm.

La longitud de onda de la luz de láser que se usa para grabar o reproducir datos es 405 nm. De acuerdo con la presente invención, la luz de láser es el denominado láser azul. Para enfocar la luz de láser radiada en el disco óptico sobre la capa de grabación de señales del disco óptico, se utiliza una lente de objetivo que tiene una apertura numérica (NA) de 0,85.

El paso de pista de la pista de grabación es de 0,3 μ m, la longitud de bits de canal es de 0,086 μ m, y la longitud de bits de datos es de 0,13 μ m. El disco óptico tiene una capacidad de 22,46 Gbytes para grabar datos de usuario. Los datos de usuario se pueden transferir a una velocidad media de 35 Mbits por segundo.

Los datos se graban por medio del método de grabación de surcos. A saber, en el disco óptico ya se encuentra formado un surco como pista de grabación, y se graban datos en el surco.

La figura 4A ilustra, en forma de una vista en planta, una primera forma de realización del disco óptico de acuerdo con la presente invención. El disco óptico está indicado con una referencia 100. En este disco óptico 100, se preformatean depresiones en relieve EP en el lado de la circunferencia más interna y se forma un surco GV en un intervalo desde al lado de las depresiones en relieve EP hasta el lado de la circunferencia externa, tal como se muestra. El surco GV se forma en espiral a partir de la circunferencia interna hacia la circunferencia externa del disco óptico. Debería observarse que el surco GV se puede formar concéntricamente como otra forma de realización. Las oscilaciones de un surco GV de este tipo representan direcciones físicas.

La figura 4B es una vista en perspectiva, parcial, esquemática, de un disco óptico. El disco óptico está indicado con una referencia 1. Como se muestra, el disco óptico 1 tiene un surco GV formado en el mismo. La pared lateral del surco GV se somete a oscilación de manera adaptativa con respecto a información de dirección o similar, es decir, de manera correspondiente a una señal generada sobre la base de una dirección o similar. Entre dos surcos adyacentes GV se sitúa una meseta L. En el surco GV se graban datos de acuerdo con lo mencionado anteriormente. Es decir, el surco GV sirve como pista de grabación. Debería observarse que, alternativamente, se pueden grabar datos sobre la meseta L como pista de grabación, o en el surco GV y sobre la meseta L.

La presente invención proporciona un disco óptico caracterizado por una oscilación del surco, lo cual se describirá de forma detallada más adelante. En resumen, con el surco sometido a oscilación de manera adaptativa según una señal generada por modulación FSK de una dirección o similar, el disco óptico de acuerdo con la presente invención puede utilizarse de manera adecuada como disco de gran capacidad, alta densidad.

Obsérvese que se escriben o leen datos en o desde el disco óptico 100 que se hace girar a una CLV (velocidad lineal constante). La rotación de CLV se aplica también cuando se graban datos en el surco GV. Por lo tanto, el número de oscilaciones de un surco para una vuelta de pista será mayor a medida que el surco avanza hacia la circunferencia externa del disco óptico.

1-2 Método de oscilación

A continuación se describirá cómo se hace oscilar el surco:

- 5 La figura 5 muestra la estructura de una unidad de oscilación en el disco óptico de acuerdo con la presente invención. El surco se somete a oscilación para definir una serie de las unidades de oscilación mostradas en la figura 5. Como se muestra, cada unidad de oscilación está compuesta por una parte de bits de información FSK y una parte de frecuencia simple. La parte de frecuencia simple incluye solamente oscilaciones de una frecuencia de oscilación fw1. Para esta parte, el surco se hace oscilar en un ciclo fijado que se corresponde con la frecuencia fw1.
- 10 Esta parte de frecuencia simple ofrece, por ejemplo, una serie de 65 oscilaciones de la frecuencia fw1. Debería observarse que la oscilación de frecuencia simple de la frecuencia fw1 se conoce también como "oscilación monótona". Por otra parte, la parte de bits de información de FSK incluye oscilaciones que resultaron de la modulación FSK de información de ADIP, haciendo uso de dos frecuencias diferentes, de las cuales la primera es la misma que la frecuencia fw1 de la oscilación monótona y la otra es una frecuencia fw2 diferente de la frecuencia de oscilación monótona. El espacio de tiempo de la parte de bits de información FSK se corresponde con una duración de 6 oscilaciones monótonas.

- Es solamente a título de ejemplo que la parte de frecuencia simple tiene un periodo de 65 oscilaciones monótonas mientras que la parte de bits de información FSK tiene un periodo de seis oscilaciones monótonas como anteriormente, y debería observarse que la parte de frecuencia simple puede tener, por ejemplo un periodo de 60 oscilaciones monótonas. Sin embargo, resulta eficaz, para una reducción del efecto negativo de la interferencia cruzada así como para un enganche más fácil y rápido del PLL para la reducción, que la parte de frecuencia simple sea suficientemente más larga que la parte de bits de información de FSK. Por ejemplo, la parte de frecuencia simple debería ser preferentemente más de 10 veces mayor en periodo que la parte de bits de información de FSK.
- 25 Por lo tanto, en el caso en el cual la parte de bits de información de FSK se fija para tener un periodo de seis oscilaciones monótonas, la parte de frecuencia simple debería fijarse para tener un periodo no mayor de 60 oscilaciones monótonas. Esto no significa que la parte de frecuencia simple no debería ajustarse nunca de tal manera que tenga un periodo inferior a 59 oscilaciones monótonas. Sin embargo, en la práctica, el periodo de la parte de frecuencia simple debería fijarse apropiadamente teniendo en cuenta requisitos tales como intervalos permisibles de interferencia cruzada, tiempo de enganche del PLL, etcétera.

- Una parte de bits de información FSK que tiene un periodo de seis oscilaciones monótonas representa un bit de información como datos de ADIP. Como se muestra en la figura 5, una dirección o similar como datos de ADIP se representa mediante bits de información de unidades de ADIP 0 a N como partes de bits de información FSK posicionadas discreta y alternadamente con partes de frecuencia simple.

- Debido a la estructura de dirección de los datos de ADIP que se describirá de forma detallada más adelante, la frecuencia fw1 de la oscilación monótona es, por ejemplo de 478 o de 957 kHz. Por otra parte, la otra frecuencia fw2 que se utiliza para la modulación FSK es por ejemplo 1,5 veces mayor que la frecuencia fw1. Es decir, la frecuencia fw2 es 717 o 1.435,5 kHz. Sin embargo, los valores de las frecuencias fw1 y fw2 no se limitan a los valores mencionados anteriormente. Por ejemplo, la frecuencia fw2 puede ser 1/1,5 veces mayor que la frecuencia fw1. Además, las frecuencias fw1 y fw2 deberían estar preferentemente en una relación tal que se formen números pares e impares de oscilaciones con ambas frecuencias en un ciclo predeterminado. En el caso en el cual la frecuencia fw2 es 1,5 veces mayor que la frecuencia fw1 como anteriormente, el periodo de seis oscilaciones de la frecuencia fw1 se corresponderá con el de nueve oscilaciones de la frecuencia fw2, lo cual cumple la relación mencionada anteriormente en cuanto a los números pares e impares de oscilaciones realizadas en el ciclo predeterminado. Si se cumple este requisito, la demodulación FSK puede realizarse más fácilmente en la unidad de disco que se describirá de forma detallada más adelante.

- 50 A continuación se describirá en referencia a la figura 6 el bit de información representado por la parte de bits de información FSK compuesta por las oscilaciones resultantes de la modulación FSK de la información ADIP, efectuada usando las dos frecuencias diferentes fw1 y fw2. Debería observarse que en la descripción siguiente, las frecuencias fw1 y fw2 están en una relación de 1:1,5.

- 55 En la parte de bits de información FSK que tiene el periodo de seis oscilaciones monótonas, un periodo de dos oscilaciones monótonas se considera como un bit de canal. Por consiguiente, en una parte de bits de información FSK (una unidad de ADIP), tres bits de canal forman juntos un bit de información. La modulación FSK se realiza de tal manera que la frecuencia fw1 es un bit de canal "0", mientras que la frecuencia fw2 es un bit de canal "1". Es decir, en el periodo de dos oscilaciones monótonas de la frecuencia fw1, dos oscilaciones de la frecuencia fw1 son "0" mientras que tres oscilaciones de la frecuencia fw2 son "1". Dichos tres bits de canal en una parte de bits de información FSK representan bits de información tales como sincronización de grupo (*cluster*), sincronización secundaria, datos "0" y datos "1". Tres bits de canal que sean "1", "1" y "1", respectivamente, representan una sincronización de grupo. En este caso, en un periodo de seis oscilaciones monótonas están incluidas en serie nueve oscilaciones de la frecuencia fw2, como se muestra en la figura 6. Tres bits de canal que sean "1", "1", y "0", respectivamente, representan una sincronización secundaria. En este caso, en un periodo de cuatro oscilaciones monótonas están incluidas en serie seis oscilaciones monótonas de la frecuencia fw2, y un periodo de dos

oscilaciones monótonas, tras el periodo de cuatro oscilaciones monótonas, incluye dos oscilaciones de la frecuencia fw1. Tres bits de canal que sean "1", "0" y "0", respectivamente, representan datos "0". En este caso, una serie de tres oscilaciones de la frecuencia fw2 está incluida en un periodo de dos oscilaciones monótonas, y un periodo de cuatro oscilaciones monótonas, después del periodo de 2 oscilaciones, incluye cuatro oscilaciones de la frecuencia fw1. Tres bits de canal que sean "1", "0" y "1", respectivamente, representan los datos "1". En este caso, tres oscilaciones de la frecuencia fw2 están incluidas en serie en un primer periodo de dos oscilaciones monótonas, un periodo de dos oscilaciones monótonas, después del primer periodo, incluye dos oscilaciones de la frecuencia fw1, y una serie de tres oscilaciones de la frecuencia fw2 está incluida en el último periodo de dos oscilaciones monótonas.

Como anteriormente, una parte de bits de información FSK, es decir, una unidad de ADIP como se muestra en la figura 5, representa un bit de información, y dichos bits de información ADIP se reúnen para formar información de dirección. Una información de dirección que representa una dirección en el disco es de 98 bits, por ejemplo. En este caso, 98 unidades de ADIP parcialmente dispuestas como un surco oscilante se reúnen para formar información de dirección. Esto se describirá adicionalmente más adelante en referencia a las figuras 9 y 10.

En esta forma de realización, un múltiplo entero de unidades de oscilación, que son cada una de ellas una unidad predeterminada de oscilación, se corresponde con la duración de tiempo de una unidad de grabación de datos a grabar en una pista. La unidad de grabación de datos se conoce como RUB (bloque de unidad de grabación). Un RUB incluye un número entero de direcciones. A continuación, se describirán ejemplos de una dirección en un RUB y dos direcciones en un RUB, respectivamente.

Como anteriormente, la dirección es información incluida en las 98 unidades de ADIP. En el caso en el cual se incluya una dirección en un RUB, una sección de 98 unidades de oscilación se corresponde con una sección en donde se graban datos como un RUB. En el caso en el cual dos direcciones se incluyan en un RUB, una sección de 196 unidades de oscilación se corresponde con una sección en donde se graban datos como un RUB.

En primer lugar, se describirá en referencia a la figura 7 la estructura de un bloque de datos de ECC (código de corrección de errores) a grabar para explicar el RUB como una unidad de los datos a grabar.

Un bloque de ECC se conoce también como "grupo". Es un bloque formado mediante la adición de un código de corrección de errores a datos a grabar. Como se muestra en la figura 7, el bloque de ECC está compuesto por 495 filas de trama de grabación de 1932T (en donde T es un periodo de reloj de canal de los datos). Un bloque de ECC tiene 64 kbytes. Por ejemplo, el bloque de ECC consta de datos y de paridad como se muestra en la figura 7.

El "1932T" se corresponde con 28 oscilaciones monótonas de la frecuencia fw1 (=957 kHz) o 14 oscilaciones monótonas de la frecuencia fw1 (=478 kHz). Más específicamente, 69 periodos de reloj de canal T de datos (con la frecuencia fw1 de 957 kHz), o 138 periodos de reloj de canal T de datos (con la frecuencia fw1 de 478 kHz), se corresponden con un periodo de oscilación monótona de la frecuencia fw1. La frecuencia de reloj de canal de los datos es 66,033 kHz lo cual se corresponde con 957 kHz x 69 o 478 kHz x 138. Es decir, la frecuencia de reloj de canal de los datos es un múltiplo entero de la frecuencia de oscilación monótona, lo que significa que se puede generar fácilmente un reloj codificado para grabación de datos a partir de un reloj de oscilación reproducido por el PLL desde una oscilación monótona de un surco oscilante.

La adición de una entrada (*run-in*) y una salida (*run-out*) al bloque de ECC mostrado en la figura 7 proporciona un RUB (bloque de unidad de grabación) como se muestra en la figura 8. El RUB está compuesto por una protección GD y un preámbulo PrA como entrada de 1932T al principio del bloque de ECC, y un epílogo PoA y una protección GD como salida de 1932T al final del bloque de ECC, como se muestra en la figura 8. Por consiguiente, el RUB es un bloque de 1932Tx497 filas, lo cual constituye una unidad para grabar datos. Una o dos informaciones de dirección como información ADIP se corresponden con dicho RUB. En primer lugar, se describirá en referencia a las figuras 9A y 9B y a la Tabla 2, un ejemplo de una dirección que se corresponde con un RUB. En un caso en el cual una dirección se corresponde con un RUB, la frecuencia fw1 de la oscilación monótona es 478 kHz. El periodo de una oscilación se corresponde con 138T. En este caso, puesto que una trama de grabación de 1932T de RUB se corresponde con un periodo de 14 oscilaciones, un RUB se corresponderá con un periodo de 14x497 (= 6.958) oscilaciones monótonas como se muestra en la figura 9A. En el caso en el cual una dirección se corresponde con una dirección, los periodos de 6.958 oscilaciones monótonas se consideran como un bloque de dirección (ADIP).

Puesto que una dirección se forma a partir de un bloque de 98 bits como anteriormente, 98 unidades de oscilación se colocarán en un periodo de 6.958 oscilaciones monótonas, como se muestra en la figura 9B. Una unidad de oscilación tendrá una longitud que se corresponde con un periodo de 71 oscilaciones monótonas. Es decir, una unidad de oscilación está compuesta por una parte de bits de información FSK cuyo periodo es de seis oscilaciones monótonas incluidas en una unidad de ADIP, y 65 oscilaciones monótonas.

De cada una de 98 unidades de ADIP se toma un bit de información como se muestra en la figura 6 para formar una información de dirección de 98 bits. Los bits incluidos en la información de dirección son tal como se muestra en la Tabla 2:

Tabla 2

Total	98 bits	Descripción
Sincronización primaria	1 bit	Sincronización de grupo
Bits auxiliares	9 bits	
Dirección de grupo	24 bits (3 bytes)	
Datos auxiliares	40 bits (5 bytes)	
ECC	24 bits (3 bytes)	

El bit de la parte de arriba es información de sincronización. Se corresponde con una sincronización de grupo. Los 9 bits siguientes son bits de información auxiliares. Los otros 24 bits (3 bytes) definen un valor de dirección de grupo. Los siguientes 40 bits (5 bytes) son bits de información auxiliares. Los últimos 24 bits (3 bytes) forman un ECC para la información de dirección.

En el caso en el cual se incluyen dos direcciones en un RUB, la información de dirección de 98 bits está compuesta tal como se muestra en la figura 10 y en la Tabla 3.

Tabla 3

Total	98 bits	Descripción
Sincronización primaria	1 bit	Sincronización de $\frac{1}{2}$ grupo
Bits auxiliares	9 bits	
Dirección de $\frac{1}{2}$ grupo	24 bits (3 bytes)	2 direcciones por grupo
Datos auxiliares	40 bits (5 bytes)	
ECC	24 bits (3 bytes)	

En el caso anterior, la frecuencia fw1 de la oscilación monótona es de 957 kHz. El periodo de una oscilación se corresponde con 69 T. En este caso, puesto que una trama de grabación 1932T de RUB se corresponde con un periodo de 28 oscilaciones, un RUB se corresponderá con un periodo de 13.916 (= 28 x 497) oscilaciones monótonas como se muestra en la figura 10A. En el caso en el cual se incluyan dos direcciones en un RUB, un periodo de 6.958 oscilaciones monótonas, que es un semiperiodo de un RUB, es un bloque de dirección (ADIP). Puesto que una dirección se forma a partir de un bloque de 98 bits también en este caso, 98 unidades de oscilación se incluirán en un periodo de 6.958 oscilaciones monótonas, que es un semiperiodo de un RUB. Una unidad de oscilación se corresponde con la duración de un periodo de 71 oscilaciones monótonas, como se muestra en la figura 10B.

Por consiguiente, una parte de bits de información FSK que tiene un periodo de 6 oscilaciones monótonas, que son una unidad de ADIP, y 65 oscilaciones monótonas forman juntas una unidad de oscilación como se muestran en las figuras 9A y 9B.

De cada una de las 98 unidades de ADIP se toma un bit de información para formar una información de dirección de 98 bits. Los bits incluidos en la información de dirección son como se muestra en la figura 10. El bit de la parte de arriba es información de sincronización. Se corresponde con una sincronización de grupo para un semi-grupo. Los 9 bits siguientes son bits de información auxiliares. Los otros 24 bits (3 bytes) definen un valor de dirección del semi-grupo. Los siguientes 40 bits (5 bytes) son bits de información auxiliares. Los últimos 24 bits (3 bytes) forman un ECC para la información de dirección.

Anteriormente se ha descrito el método de oscilación adoptado en la presente invención. En efecto, el método de oscilación en la presente invención se caracteriza por lo siguiente:

Para la oscilación de una pista, se forma una unidad de oscilación predeterminada a partir de una parte de bits de información de FSK que se corresponde con una forma de onda resultante de la modulación FSK del bit de información y una parte de frecuencia simple que se corresponde con la forma de onda de una frecuencia simple fw1 y dichas unidades de oscilación están conectadas continuamente en serie. Es decir, la parte de bits de información de FSK que tiene un bit de información real integrado en la misma existirá parcialmente en una pista oscilante (surco). La existencia parcial de la parte de bits de información FSK permite reducir considerablemente el efecto negativo de la interferencia cruzada aún cuando el paso de pista sea estrecho.

En la modulación FSK se utilizan dos frecuencias diferentes fw1 y fw2 para formar la parte de bits de información FSK. La frecuencia fw1 es la misma que la frecuencia de la oscilación monótona, y la frecuencia fw2 es 1,5 veces mayor que la frecuencia fw1, por ejemplo, como se mencionó anteriormente. Así, estas frecuencias fw1 y fw2 están en una relación tal que cada una de ellas tiene un número par de oscilaciones y un número impar de oscilaciones alternadamente en un ciclo predeterminado.

En la parte de bits de información FSK, un periodo de 2 oscilaciones de la oscilación monótona es un bit de canal

como bit de información. El periodo de la parte de bits de información FSK se corresponde con el periodo de seis oscilaciones, a saber, con un periodo que se corresponde con un múltiplo entero del periodo de oscilación monótona. Estas características contribuyen a una modulación FSK más sencilla.

5 En la unidad de oscilación, la duración del periodo de la parte de frecuencia simple es mayor que aproximadamente 10 veces la de la parte de bits de información de FSK. Así, el periodo suficientemente largo de la parte de frecuencia simple con relación al de la parte de bits de información FSK puede facilitar la reducción del efecto negativo de la interferencia cruzada.

10 En una relación entre la oscilación y los datos grabados, el múltiplo entero de las unidades predeterminadas se corresponde con una duración de tiempo de RUB que es una unidad de grabación de datos a grabar en la pista. En un RUB se incluirá un número entero de direcciones, una o dos, como información de ADIP. Estas características conducen a una adaptación entre el surco oscilante y los datos a grabar en el surco.

15 La frecuencia de reloj de canal de los datos a grabar en la pista es un múltiplo entero de la frecuencia simple f_{w1} del surco monótono. Así, se puede generar fácilmente un reloj de codificación para la grabación de datos mediante la división del reloj de oscilación generado sobre la base de la oscilación.

20 La frecuencia f_{w1} de la oscilación monótona es 478 o 957 kHz por ejemplo, como anteriormente. Esta frecuencia es de una banda de frecuencias entre la banda de frecuencias de servo-control de seguimiento (cerca de 10 kHz) y la banda de frecuencias de señales de lectura (varios o más MHz). Esta característica hace posible separar y extraer información de ADIP representada por oscilaciones sin ninguna interferencia entre la señal de servomecanismo y la señal de lectura.

25 La modulación FSK antes mencionada es una MSK (modulación por desplazamiento mínimo) como una de las técnicas de modulación FSK. En la modulación FSK, se define un índice de modulación H y se usan dos frecuencias f_1 y f_2 . El índice de modulación es $H = |f_1 - f_2| / f_b$, donde f_b es una velocidad de transmisión de una señal a modular. El índice de modulación es normalmente $0,5 \leq H \leq 1,0$. A una FSK cuyo índice de modulación H es 0,5 se le denomina "MSK".

30 Según la presente invención, las dos frecuencias diferentes f_{w1} y f_{w2} son continuas en cuanto a fase entre sí en el punto de cambio de una a otra en la parte de bits de información de FSK. Así, la parte de bits de información de FSK no tendrá ningún componente de alta frecuencia como en la oscilación de la PSK.

35 1-3 Aparato de corte

Seguidamente, se describirá el aparato de corte usado para producir el disco que tiene formada en el mismo una pista oscilante.

40 El proceso de producción del disco consiste en general en un proceso denominado de masterización y un proceso de duplicación. El proceso de masterización abarca las etapas de producción hasta la finalización de una estampa para su uso en el proceso de duplicación, y el proceso de duplicación abarca las etapas de producciones en las cuales se usa la estampa para la producción en serie de discos ópticos como réplica de la estampa.

45 Más específicamente, en el proceso de masterización, a un sustrato de vidrio pulido se le aplica una capa fotorresistente, la capa fotorresistente se expone a un haz de láser para formar depresiones y surcos en dicha capa (este es el denominado "corte").

50 En esta forma de realización, se cortan depresiones en una porción de la capa fotorresistente, correspondiente al área con relieves en el lado de la circunferencia más interna del disco, y se corta un surco con oscilaciones en una porción correspondiente al área de surcos.

El espacio para las depresiones en el área con relieves se prepara un proceso denominado "premasterización".

55 Después de completar el corte, la capa fotorresistente se somete a procesos predeterminados tales como revelado, y se transcribe información a la superficie metálica mediante electroformación, por ejemplo, para formar una estampa necesaria para duplicar el disco.

60 Seguidamente, la estampa se utiliza para transcribir información al sustrato de resina a través, por ejemplo, del proceso de inyección, para formar una capa reflectante en el sustrato de resina, y a continuación se termina un producto final mediante procesos de elaboración tales como la conformación del sustrato en un disco deseado.

65 En referencia a continuación a la figura 11, se ilustra en forma de un diagrama de bloques el aparato de corte de acuerdo con la presente invención. Como se muestra, el aparato de corte incluye un sistema óptico 70 en el cual un haz de láser es radiado hacia un sustrato de vidrio 71 que tiene una capa fotorresistente formada en el mismo para cortar la capa fotorresistente, un sistema de accionamiento 80 para hacer girar el sustrato de vidrio 71, y un

procesador de señales 60 para convertir datos de entrada en datos a grabar y para controlar el sistema óptico 70 y el sistema de accionamiento 80.

El sistema óptico 70 incluye una fuente de láser 72 que es un láser de He-Cd, por ejemplo, un modulador óptico de tipo acústico-óptico 73 (AOM) para modular (on/off) el haz de láser que proviene de la fuente de láser 72 sobre la base de los datos a grabar, un deflector óptico de tipo acústico-óptico (AOD) 74 para desviar el haz de láser que proviene de la fuente de láser 72 sobre la base de una señal de oscilación, un prisma 75 para dirigir el eje óptico de un haz de láser modulado del deflector óptico 74, y una lente de objetivo 76 para hacer converger el haz de láser modulado reflejado en el prisma 75 y para radiar el haz de láser que se ha hecho converger, hacia la superficie fotorresistente en el sustrato de vidrio 71.

El sistema de accionamiento 80 incluye un motor 81 para hacer girar el sustrato de vidrio 71, un FG 82 para generar un impulso FG para detectar la velocidad de rotación del motor 81, un motor de deslizamiento 83 para deslizar el sustrato de vidrio 71 radialmente con respecto al mismo, y un servo-controlador 84 para controlar la velocidad de rotación del motor 81 y el motor de deslizamiento 83, el seguimiento de la lente de objetivo 76, etcétera.

El procesador de señales 60 incluye un circuito de formateo 61 para formar datos de entrada mediante la adición de un código de corrección de errores o similar a datos fuente a partir de un ordenador, por ejemplo, y un circuito de operaciones lógicas 62 para formar datos a grabar mediante la realización de un procesamiento predeterminado de los datos de entrada del circuito de formateo 61. El procesador de señales 60 incluye también un generador de datos 63, un conversor paralelo/serie 64 y un conversor de signos 66 para generar una señal de oscilación para la oscilación de un surco. El procesador de señales 60 presenta además un circuito de síntesis 65 para seleccionar una de entre la señal procedente del circuito de operaciones lógicas 62 y la procedente del conversor de signos 66 y para darle salida como una señal continua, y un circuito de accionamiento 68 para accionar el modulador óptico 73 y el deflector óptico 74 sobre la base de la señal procedente del circuito de síntesis 65. Además, el procesador de señales 60 incluye un generador de reloj 91 para suministrar un reloj maestro MCK al circuito de operaciones lógicas 62, etcétera, y un controlador de sistema 67 para controlar el servo-controlador 84, el generador de datos 63, etcétera, sobre la base del reloj maestro MCK suministrado a partir del generador de reloj 91. El reloj maestro MCK suministrado a partir del generador de reloj 91 se divide por N en un divisor de frecuencia 92 para proporcionar un reloj de bits "Ck bits". El reloj de bits "Ck bits" se divide por ocho en un divisor de frecuencia 93 para proporcionar un reloj de bytes "Ck bytes". El reloj de bytes "Ck bytes" se suministra a un sistema de circuito cuando así se requiera.

Cuando se corta la capa fotorresistente en el sustrato de vidrio 71, el servo-controlador 84 en el aparato de corte de acuerdo con la presente invención controla el motor 81 para hacer girar el sustrato de vidrio 71 a una velocidad lineal constante y el motor de deslizamiento 83 para deslizar el sustrato de vidrio rotatorio 71 con el fin de formar una pista espiral con un paso de pista predeterminado.

Al mismo tiempo, el haz de láser saliente de la fuente de láser 72 se hace pasar al modulador óptico 73 y al deflector óptico 74 en donde se modulará sobre la base de los datos a grabar, y el haz de láser modulado de esta forma es radiado a partir de la lente de objetivo 76 hacia la superficie fotorresistente en el sustrato de vidrio 71. Así, la capa fotorresistente se deja al descubierto sobre la base de los datos y el surco.

Para cortar el área en relieve en el lado de la circunferencia más interna del disco, los datos de entrada que tienen el código de corrección de errores o similar añadido a los mismos a través del circuito de formateo 61, a saber, los datos a grabar en el área en relieve tales como datos de control, se suministran al circuito de operaciones lógicas 62 en donde se forman como datos a grabar.

En la temporización de corte del área en relieve, los datos a grabar se suministran al circuito de accionamiento 68 a través del circuito de síntesis 65. El circuito de accionamiento 68 controla el modulador óptico 73 llevándolo a un estado *on* en el momento en el que se van a formar bits, y a un estado *off* en el momento en el que no se van a formar bits, de acuerdo con los datos a grabar.

Con las operaciones antes mencionadas, en el sustrato de vidrio 71 se forma una porción expuesta que se corresponde con una depresión en relieve.

En el momento de cortar el área de surco, el controlador de sistema 67 controla la salida secuencial de datos suministrados a partir del generador de datos 63 y que se corresponden con la parte de bits de información FSK y la parte de frecuencia simple. Por ejemplo, el generador de datos 63 genera una serie de datos "0" sobre la base del reloj de bytes "Ck bytes" durante un periodo que se corresponde con la frecuencia simple. Asimismo, en el caso de un periodo que se corresponde con la parte de bits de información FSK, el generador de datos 63 genera datos necesarios de manera correspondiente para cada una de las unidades de ADIP que forman conjuntamente el bloque de dirección mencionado anteriormente. Es decir, el generador de datos 63 genera datos de bits de canal que se corresponden con una sincronización de grupo, una sincronización secundaria, datos "0" y datos "1" en un momento que se corresponde con cada periodo FSK. Evidentemente, el generador de datos 63 genera los datos "0" o "1" antes mencionados en un orden determinado de tal manera que los datos recogidos a partir de las unidades de ADIP formen un valor de dirección de grupo e información adicional. Los datos obtenidos a la salida del generador

de datos 63 se forman en un flujo continuo de datos en serie que se corresponde con el reloj de bits "Ck bits" en el conversor paralelo/serie 64, y se suministran al conversor de signos 66. El conversor de signos 66 utiliza el denominado proceso de consulta a tabla para seleccionar una onda sinusoidal de una frecuencia predeterminada de forma correspondiente con los datos suministrados, y da salida a la misma. Por consiguiente, durante un periodo que se corresponde con la frecuencia simple, el conversor de signos 66 dará salida continuamente a ondas sinusoidales de la frecuencia fw1. Asimismo, durante un periodo que se corresponde con la parte de bits de información FSK, el conversor de signos 66 dará salida o bien a una forma de onda de la frecuencia fw2 o bien a una de las frecuencias fw1 y fw2 como se muestra en la figura 6 de manera correspondiente con el contenido representado por la parte de bits de información FSK, a saber, cualesquiera de la sincronización de grupo, la sincronización secundaria, datos "0" y datos "1".

El circuito de síntesis 65 suministra al circuito de accionamiento 68 una señal obtenida a la salida del conversor de signos 66 es decir, una señal de la frecuencia simple o una señal modulada FSK de las frecuencias fw1 y fw2, como señal de oscilación. El circuito de accionamiento 68 controlará el modulador óptico 73 llevándolo a un estado *on* con el objeto de formar un surco. Asimismo, el circuito de accionamiento 68 accionará el deflector óptico 74 de manera correspondiente a la señal de oscilación. Así, el haz de láser se hace oscilar, específicamente, una porción expuesta como surco se hace oscilar. Con las operaciones mencionadas anteriormente, en el sustrato de vidrio 71 se forma de acuerdo con un formato una porción expuesta que se corresponde con un surco oscilante. A continuación, el sustrato de vidrio 71 se somete a revelado, electroformación, etcétera, para producir una estampa, y la estampa se utiliza para producir los discos mencionados anteriormente.

1-4 Unidad de disco

A continuación se describirá la unidad de disco de acuerdo con la presente invención para grabar datos en el disco óptico antes mencionado y para reproducir datos grabados en dicho disco óptico.

En referencia a continuación a la figura 12, la unidad de disco de acuerdo con la presente invención se ilustra esquemáticamente en forma de un diagrama de bloques. La unidad de disco se indica en general con una referencia 30. Un disco óptico 100, construido de acuerdo con lo explicado anteriormente, se usa como soporte de grabación con la unidad de disco 30.

Para grabar o reproducir datos en o desde el disco óptico 100, el disco óptico 100 se coloca en un plato giratorio 7 y se hace girar a través de un motor de rotación 6 a una velocidad lineal constante (CLV). Un área de grabación de señales en el disco óptico 100 que se hace girar se explora por medio de una luz de láser emitida a partir de un captador óptico 1 para leer datos de depresiones escritos en una pista formada en el disco óptico 100 e información ADIP integrada como oscilaciones de la pista. Las depresiones grabadas como datos en la pista formada como un surco ondulado se conocen como depresiones con cambio de fase, y las depresiones formadas en el área en relieve de lado de la circunferencia interna son las denominadas depresiones en relieve.

El captador óptico 1 tiene dispuesto en el mismo un diodo láser 4 como fuente de láser, un fotodetector 5 para detectar una luz de retorno del disco óptico 100, una lente de objetivo 2 para hacer converger y enfocar la luz de láser en el disco óptico 100, y un sistema óptico (no mostrado) para radiar la luz de láser hacia la capa de grabación del disco óptico 100 a través de la lente de objetivo 2 y guiar un componente de retorno de la luz de láser desde la capa de grabación hasta el fotodetector 5. Además, el captador óptico 1 incorpora un detector de monitorización 22 para detectar una parte de luz de salida del diodo láser 4. El diodo láser 4 emite el denominado láser azul de 405 nm de longitud de onda. La apertura numérica (NA) del disco óptico es 0,85.

La lente de objetivo 2 se sustenta por un mecanismo biaxial 3 movable tanto en las direcciones tanto de seguimiento como de enfoque.

El captador óptico 1 es movable en su totalidad por medio de un mecanismo de plataforma deslizante 8 radialmente con respecto al disco óptico 100.

El diodo láser 4 proporcionado en el captador óptico 1 es accionado por una señal de accionamiento procedente de un excitador de láser 18 para emitir la luz de láser.

La información transportada por la luz de retorno desde el disco óptico 100 se detecta por medio del fotodetector 5 en donde es convertida en una señal eléctrica que se corresponde con la intensidad de luz de la luz detectada y se suministra a un circuito matricial 9 que incluye un circuito de conversión corriente-voltaje, un circuito de cálculo matricial/amplificación, etcétera, para generar señales necesarias mediante el cálculo matricial de salidas de corriente de una pluralidad de unidades de fotocaptación en el fotodetector 5. Las señales necesarias incluyen una señal de alta frecuencia (señal de datos leídos) que se corresponde con datos leídos, una señal de error de enfoque FE y una señal de error de seguimiento TE para su uso con el fin de efectuar un servo-control, etcétera. Además, las señales necesarias incluyen una señal de oscilación de surco, a saber, una señal *push-pull* P/P como señal para detectar oscilaciones de un surco.

La señal de datos leídos obtenida a la salida del circuito matricial 9 se suministra a un circuito de binarización 11, la señal de error de enfoque FE y la señal de error de seguimiento TE se suministran a un servo-circuito (servo-procesador) 14, y una señal *push-pull* P/P se suministra a un demodulador de FSK 24.

La señal *push-pull* P/P como señal de oscilación de surcos del circuito matricial 9 es procesada en un sistema de circuito de oscilación compuesto por el demodulador de FSK 24, y un PLL de oscilación 25 y un decodificador de direcciones 26. Específicamente, de la señal *push-pull* P/P se extrae una dirección y un reloj de oscilación WCK utilizado para decodificar la información ADIP se suministra a otros sistemas de circuitos relevantes. El sistema de circuito de oscilación se describirá de forma detallada más adelante.

La señal de datos leídos a partir del circuito matricial 9 se binariza en el circuito de binarización 11 y a continuación se suministra a un codificador/decodificador 12 que funciona como decodificador durante la lectura de datos y como codificador durante la escritura de datos. Cuando se leen datos, el codificador/decodificador 12 efectúa una demodulación del código de longitud de serie limitada, una corrección de errores, una desintercalación, etcétera, para proporcionar datos leídos.

Para leer datos, el codificador/decodificador 12 genera, a través de un procesado PLL, un reloj de lectura síncrono con la señal de datos leídos, y decodifica los datos sobre la base del reloj de lectura. En cada momento en el que se lean datos, el codificador/decodificador 12 acumulará los datos decodificados tal como anteriormente en una memoria de almacenamiento intermedio 20. Como salida de lectura a partir de la unidad de disco 30, los datos almacenados temporalmente en la memoria de almacenamiento intermedio 20 son leídos y transferidos.

Una interfaz 13 incluida también en la unidad de disco 30 está conectada a un ordenador anfitrión externo 40 y transfiere datos a grabar, datos leídos y varias órdenes entre la unidad de disco 30 y el ordenador anfitrión 40. Durante la lectura de datos, datos leídos decodificados y almacenados en la memoria de almacenamiento intermedio 20 serán transferidos a través de la interfaz 13 al ordenador anfitrión 40. Debería observarse que una orden de lectura y una orden de escritura y otras órdenes del ordenador anfitrión 40 se suministran a un controlador de sistema 10 a través de la interfaz 13.

Por otro lado, los datos a grabar a partir del ordenador anfitrión se transfieren desde el ordenador anfitrión 40 durante la escritura de datos. Los datos a grabar se envían desde la interfaz 13 a la memoria de almacenamiento intermedio 20, en donde se almacenarán temporalmente. En este caso, el codificador/decodificador 12 codifica los datos almacenados temporalmente para ser grabados mediante la adición de un código de corrección de errores, una intercalación y un subcódigo, y mediante la codificación de los datos como datos para escribir en el disco óptico 100.

Se proporciona también un generador de reloj de codificación 27 para generar un reloj de codificación que será un reloj de referencia para la codificación de datos cuando se efectúe la grabación de datos. El codificador/decodificador 12 usará el reloj de codificación para efectuar las operaciones de codificación antes mencionadas. El generador de reloj de codificación 27 genera el reloj de codificación a partir del reloj de oscilación WCK suministrado a partir del PLL de oscilación 25. Tal como se ha mencionado anteriormente, el reloj de canal de los datos a grabar es de 66,033 kHz, por ejemplo, el cual es un múltiplo entero de la frecuencia f_{w1} de la oscilación monótona. Puesto que el PLL de oscilación 25 genera un reloj de la frecuencia f_{w1} de la oscilación monótona, o un reloj que tiene una frecuencia que es un múltiplo entero de la frecuencia f_{w1} , como reloj de oscilación WCK, el generador de reloj de codificación 27 puede generar fácilmente un reloj de codificación mediante la división de la frecuencia del reloj de oscilación WCK.

Los datos a grabar generados a través de la codificación por el codificador/decodificador 12 se ajustan en cuanto a forma de onda en una estrategia de escritura 21 y a continuación se envían como un impulso de accionamiento de láser (datos de escritura DATOSE) al excitador de láser 18. La estrategia de escritura 21 efectuará una compensación de grabación, es decir, efectuará un ajuste fino de la potencia óptima de grabación en relación con la característica de la capa de grabación, la forma del punto de la luz de láser, la velocidad lineal de grabación, etcétera, y también ajustará la forma de onda del impulso de accionamiento del láser.

El excitador de láser 18 suministra al diodo láser 4 el impulso de accionamiento de láser suministrado como datos de escritura DATOSE para accionar el diodo láser 4 para la emisión de luz de láser. Así, se formará una depresión (depresión con cambio de fase) en el disco óptico 100 de manera correspondiente a los datos a grabar.

Se proporciona también un circuito de APC (control automático de potencia) para controlar el excitador de láser 18 con el fin de mantener una potencia de salida de láser constante sin que le influyan la temperatura ambiente u otros factores mientras se monitoriza la potencia de salida de láser sobre la base de la salida del detector de monitorización 22. Al circuito de APC 19 se le suministra un valor objetivo de la salida láser a partir del controlador de sistema 10 para controlar el excitador de láser 18 con el fin de lograr el valor objetivo.

El servo-circuito (servo-procesador) 14 genera varias señales de servo-accionamiento a partir de la señal de error de enfoque FE y la señal de error de seguimiento TE suministradas desde el circuito matricial 9 con el objeto de

implementar operaciones de servo. Más específicamente, el servo-circuito 14 genera una señal de accionamiento de enfoque FD y una señal de accionamiento de seguimiento TD de manera correspondiente a la señal de error de enfoque FE y la señal de error de seguimiento TE, y las suministra a un excitador biaxial 16. El excitador biaxial 16 accionará la bobina de enfoque y la bobina de seguimiento en el mecanismo biaxial 3 en el captador óptico 1. Así, el captador óptico 1, el circuito matricial 9, el servo-procesador 14, el excitador biaxial 16 y el mecanismo biaxial 3 forman conjuntamente un servo-bucle de seguimiento y un servo-bucle de enfoque. Asimismo, el servo-circuito 14 desactiva el servo-bucle de seguimiento en respuesta a una orden de salto de pista procedente del control de sistema 10 para proporcionar una señal de accionamiento de salto al excitador biaxial 16, provocando así que el captador óptico 1 salte de una pista a otra.

El servo-procesador 14 genera una señal de accionamiento de plataforma deslizante sobre la base de una señal de error de plataforma deslizante como un componente paso bajo de la señal de error de seguimiento TE y bajo el control de acceso del controlador del sistema 10, y suministra la señal a un excitador de plataforma deslizante 15. El excitador de plataforma deslizante 15 accionará el mecanismo de plataforma deslizante 8 de manera correspondiente a la señal de accionamiento de plataforma deslizante suministrada a partir del servo-procesador 14. El mecanismo de plataforma deslizante 8 incluye un mecanismo (no mostrado) formado a partir de un eje principal para sustentar el captador óptico 1, un motor de plataforma deslizante y un engranaje de transmisión, etcétera. A medida que el motor de plataforma deslizante en el mecanismo de plataforma deslizante 8 es accionado por el excitador de plataforma deslizante 15 de manera correspondiente a la señal de accionamiento de plataforma deslizante, el captador óptico 1 se hace deslizar de manera correspondiente.

Se proporciona también un servo-circuito de rotación 23 para controlar el motor de rotación 6 de manera que gire con una CLV. El servo-circuito de rotación 23 genera una señal de error de rotación SPE mediante la adquisición del reloj de oscilación WCK generado por el PLL de oscilación 25, a saber, información sobre una información de velocidad de rotación actual de motor de rotación 6, y mediante su comparación con información sobre una velocidad de referencia CLV predeterminada.

Puesto que durante la lectura de datos, el reloj de lectura (reloj de referencia para la decodificación) generado por el PLL de oscilación 25 en el codificador/decodificador 21 es información sobre la velocidad de rotación actual del motor de rotación 6, la señal de error de rotación SPE también se puede generar mediante la comparación del reloj de lectura con la información sobre la velocidad de referencia de CLV predeterminada.

El servo-circuito de rotación 23 genera una señal de accionamiento de rotación que se corresponde con la señal de error de rotación SPE y suministra la señal a un excitador de motor de rotación 17. Según la señal de accionamiento de rotación suministrada a partir del servo-circuito de rotación 23, el excitador de motor de rotación 17 aplica una señal de accionamiento trifásica, por ejemplo, al motor de rotación 6 para provocar que este último gire a una CLV. El servo-circuito de rotación 23 genera también una señal de accionamiento de rotación de manera correspondiente con una señal de control de aceleración/frenado de rotación suministrada a partir del controlador del sistema 10 para provocar que el excitador de motor de rotación 17 ponga en marcha, detenga, acelere o decelere el motor de rotación 6.

Las operaciones del servo sistema antes mencionado y del sistema de escritura/lectura son controladas por el controlador de sistema 10 formado a partir de un microordenador. El controlador de sistema 10 efectúa varias operaciones de control según órdenes suministradas a partir del ordenador anfitrión 40. Por ejemplo, en caso de que al controlador de sistema 10 se le suministre una orden de lectura para transferir un dato grabado en el disco óptico 100 desde el ordenador anfitrión 40, el mismo controlará en primer lugar la operación de búsqueda para el acceso a una dirección dada. A saber, el controlador de sistema 10 proporciona una orden al servo-circuito (servo-procesador) 14 que provocará de esta forma que el captador óptico 1 acceda a una dirección objetivo especificada por una orden de búsqueda. Después de esto, el controlador de sistema 10 controla las operaciones necesarias para la transferencia de datos en una sección de datos especificada hacia el ordenador anfitrión 40. Así, se leen datos a partir del disco óptico 100, los mismos se decodifican, se almacenan temporalmente y se procesan de otras maneras y se transfiere un dato solicitado al ordenador anfitrión 40.

Al suministrale una orden de escritura procedente del ordenador anfitrión 40, el controlador de sistema 10 provocará que el captador óptico 1 se desplace hacia una dirección en donde se van a escribir datos. A continuación, el codificador/decodificador 12 codifica los datos transferidos a partir del ordenador anfitrión 40 de acuerdo con lo mencionado anteriormente. Los datos de escritura DATOSE se suministran desde la estrategia de escritura 21 al excitador de láser 18 como anteriormente, efectuándose la grabación de datos.

La unidad de disco 30 mostrada como ejemplo en la figura 12 está conectada al ordenador anfitrión 40. Sin embargo, la unidad de disco de acuerdo con la presente invención no está forzosamente conectada al ordenador huésped 40. En un caso de este tipo, se proporcionarán un panel de control y una pantalla y la interfaz de entrada/salida de datos será diferente en cuanto a su construcción con respecto a la mostrada en la figura 12. Es decir, la grabación y la reproducción de datos deben efectuarse según operaciones correspondientes del panel de control por parte del usuario y por consiguiente deberían proporcionarse varios terminales de entrada/salida de datos.

La unidad de disco de acuerdo con la presente invención se puede construir en muchas otras formas, y se puede construir como una unidad de disco dedicada para grabación o reproducción de datos.

5 A continuación se describirá el sistema de circuito de oscilación incluido en la unidad de disco de acuerdo con la presente invención.

10 En referencia a continuación a la figura 13, el circuito de oscilación se ilustra esquemáticamente en forma de un diagrama de bloques. La figura 13 muestra la construcción del demodulador de FSK 24, el PLL de oscilación 25 y el decodificador de direcciones 26 incluidos en el sistema de circuito de oscilación. Como se muestra, el demodulador de FSK 24 incluye un filtro pasa banda 31, un comparador 32, un circuito de detección de correlaciones 33, un circuito de detección de frecuencia 34, un circuito de discriminación 35, un circuito de detección de sincronización 36 y un circuito de generación de señales de compuerta 37.

15 La señal *push-pull* P/P suministrada como señal de oscilación a partir del circuito matricial 9 se proporciona al filtro pasa banda 31 del demodulador de FSK 24. El filtro pasa banda 31 tiene una característica tal que deja pasar dos frecuencias diferentes, es decir, las dos frecuencias fw1 y fw2 usadas en la parte de frecuencia simple y la parte de bits de información FSK mencionadas anteriormente. Un componente de señal de las frecuencias fw1 o fw2 que pasa a través del filtro pasa banda 31 se binariza en el comparador 32. La señal *push-pull* P/P binarizada se
20 suministra al PLL de oscilación 25, al circuito de detección de correlaciones 33 y al circuito de detección de frecuencia 34. El PLL de oscilación 25 está diseñado como un PLL para efectuar una comparación de fase con relación a la señal *push-pull* P/P binarizada y genera un reloj de oscilación WCK síncrono con la señal *push-pull* P/P. Sin embargo, una señal *push-pull* P/P durante un periodo que se corresponde con la parte de bits de información FSK de la unidad de oscilación se enmascara con una señal de compuerta COMPUERTA procedente del circuito de
25 generación de señales de compuerta 37 lo cual se describirá detalladamente más adelante, enganchándose así una señal *push-pull* P/P que se corresponde con la oscilación monótona de la parte de frecuencia simple. Así, el reloj de oscilación WCK presenta la propia frecuencia simple fw1 o una frecuencia que presenta una relación de enteros con la frecuencia simple fw1.

30 Obsérvese que la parte de frecuencia simple de la unidad de oscilación mencionada anteriormente tiene un periodo suficientemente más largo, por ejemplo, más de 10 veces más largo, que el de la parte de bits de información FSK. Por consiguiente, el PLL se puede enganchar fácilmente.

35 El PLL de oscilación 25 efectúa una comparación de fase solamente con la oscilación monótona de la frecuencia fw1 sobre la base de la señal de compuerta COMPUERTA. Así, se reduce considerablemente la fluctuación residual del reloj de oscilación WCK generado tal como anteriormente.

40 El reloj de oscilación WCK generado de esta forma se suministra a varios circuitos en el demodulador de FSK 24 y también al decodificador de direcciones 26, en donde se utilizará para la demodulación FSK y la decodificación de la información ADIP. Asimismo, como se ha descrito en referencia a la figura 12, el reloj de oscilación WCK se suministra al generador de reloj final 27 y al servo-circuito de rotación 23, en donde se usará como anteriormente. En este caso, puesto que el reloj de oscilación WCK es de alta precisión con menor fluctuación residual, el reloj de codificación presenta una precisión mejorada, se incrementa la estabilidad de la operación de grabación, y también
45 mejora la estabilidad del servo-control de rotación.

50 El circuito de detección de correlaciones 33 y el circuito de detección de frecuencias 34 están destinados ambos a demodular datos de canal integrados como una parte de bits de información FSK de la unidad de oscilación. Por consiguiente, por lo menos uno de estos circuitos 33 y 34 puede proporcionarse en el demodulador de FSK 24. Sin embargo, cuando tanto el circuito de detección de correlaciones 33 como el circuito de detección de frecuencia 34 se proporcionan en el demodulador de FSK 24, se produce un efecto que se describirá más adelante. El circuito de detección de correlaciones 33 efectúa una demodulación FSK mediante la detección de una correlación sobre dos periodos del reloj de oscilación WCK, y demodula los datos de canal. El circuito de detección de frecuencia 34 efectúa una demodulación FSK contando flancos en un periodo del reloj de oscilación WCK, y demodula los datos de canal. Las construcciones y operaciones del circuito de detección de correlaciones 33 y el circuito de detección
55 de frecuencia 34 se describirán más adelante. A partir de cada uno de estos circuitos 33 y 34, se extraen datos de bits de canal sobre la oscilación modulada por FSK, es decir, "0" y "1" como bits de canal en unidades de un periodo de dos oscilaciones monótonas tal como se muestra en la figura 4, y los mismos se suministran al circuito de discriminación 35.

60 El circuito de discriminación 35 aplica operaciones Y u O a los valores de bits de canal suministrados a partir tanto del circuito de detección de correlaciones 33 como del circuito de detección de frecuencia 34 y proporciona el valor de bit de canal con la operación Y u O aplicada como un valor de bit de canal demodulado según FSK. El circuito de discriminación 35 suministra el valor de bit de canal calculado de esta forma al circuito de detección de sincronización 36. El circuito de detección de sincronización 36 detecta una sincronización sobre la base de la periodicidad del valor de bit de canal suministrado.
65

Tal como se muestra en la figura 6, la sincronización de grupo incluye valores de bits de canal "1", "1" y "1". Asimismo, en la parte de bits de información de FSK de tres bits de canal, el bit de canal superior es siempre "1", como se muestra en la figura 6. Por otro lado, en un periodo que se corresponde con la parte de frecuencia simple, el valor de bit de canal demodulado según FSK es siempre "0". Por consiguiente, el primer "1" después de una serie de valores de bits de canal "0" estará por encima de la parte de bits de información de FSK, y el periodo que incluye dicho "1" será equivalente a un periodo de una unidad de oscilación. Mediante la detección de dicha periodicidad, es posible conocer el periodo de cada unidad de oscilación, y cuando se detecta una serie de tres bits de canal "1", "1" y "1" en una unidad de oscilación, se puede determinar que la unidad de oscilación es la superior de 98 unidades de oscilación que forman conjuntamente una sincronización de grupo, es decir, una información de ADIP.

El circuito de detección de sincronización 36 detecta de esta forma una temporización de sincronización y suministra una señal de sincronización SY al circuito de generación de señales de compuerta 37 y al decodificador de direcciones 26. El circuito de generación de señales de compuerta 37 genera una señal de compuerta COMPUERTA sobre la base de la señal de sincronización SY suministrada a partir del circuito de detección de sincronización 36. Es decir, puesto que el periodo de una unidad de oscilación se conoce a partir de la temporización de la señal de sincronización SY, el periodo de la parte de bits de información de FSK en la unidad de oscilación se puede conocer contando impulsos de reloj de la frecuencia fw1 sobre la base de la señal de sincronización SY. Así, se genera una señal de compuerta COMPUERTA para enmascarar el periodo de la parte de bits de información FSK con el fin de controlar la operación de comparación de fase del PLL de oscilación 25.

Obsérvese que aún cuando se ha descrito anteriormente que el circuito de discriminación 35 aplica operaciones Y u O a los valores de bits de canal tanto del circuito de detección de correlaciones 33 como del circuito de detección de frecuencia 34, el circuito de discriminación 34 aplicará una operación Y a dichos valores de bits de canal durante un periodo hasta el enganche del PLL de oscilación 25 para la sincronización, realizada sobre la base de la detección de sincronización antes mencionada y la señal de compuerta COMPUERTA derivada de la sincronización detectada.

Puesto que a los valores de bits de canal suministrados a partir tanto del circuito de detección de correlaciones 33 como del circuito de detección de frecuencia 34 se les aplica una operación Y tal como anteriormente, los valores de bits de canal presentan una fiabilidad mejorada, por lo que la sincronización se puede detectar con una precisión mejorada y con menos errores. Por otro lado, después del enganche del PLL sobre la base de la detección de la sincronización, la operación se debería cambiar de Y a O puesto que la sincronización se puede proteger sobre la base de la periodicidad. Especialmente, aplicando la operación O a los valores de bits de canal suministrados a partir tanto del circuito de detección de correlaciones 33 como del circuito de detección de frecuencia 34, se puede reducir la pérdida de la detección debido a una baja del valor de bit de canal, con lo cual la información de ADIP se puede decodificar con una fiabilidad mejorada.

El circuito de discriminación 35 adquiere un valor de bit de canal demodulado según FSK mediante una aplicación de la operación O a los valores de bits de canal suministrados a partir tanto del circuito de detección de correlaciones 33 como del circuito de detección de frecuencia 34 después de la estabilización del reloj de oscilación WCK debido al enganche del PLL, aplica a continuación una discriminación entre los datos "0" y los datos "1" como bit de información de la parte de bits de información FSK de cada unidad de oscilación representada por 3 bits de canales, y suministra el bit de información al decodificador de direcciones 26. El decodificador de direcciones 26 puede adquirir información de dirección de 98 bits que se ha explicado previamente en referencia a las tablas 2 y 3, mediante la adquisición de bits de información en referencia a la temporización de la señal de sincronización SY, decodifica así un valor de dirección Dad integrado como surco oscilante, y suministra el valor de dirección al controlador de sistema 10.

El circuito de detección de correlaciones 33 para efectuar la demodulación FSK se construye tal como se muestra en la figura 14.

La señal *push-pull* que ha sido binarizada por el comparador 32 mostrado en la figura 13 se suministra a un circuito de retardo 112 y también a uno de entradas de puerta O exclusiva (O-EX) 113. La salida del circuito de retardo 112 está conectada a la otra entrada de la O-EX 113.

El reloj de oscilación WCK se suministra a un circuito de medición de 1T 111. El circuito de medición de 1T 111 mide un periodo del reloj de oscilación WCK y controla el circuito de retardo 112 para proporcionar un retardo igual a un periodo del reloj de oscilación WCK. Por consiguiente, la O-EX 113 realiza una operación lógica entre la señal *push-pull* y la señal *push-pull* retardada por el periodo de 1T. La salida procedente de O-EX 113 se somete a extracción de los componentes de frecuencia inferior en un filtro paso bajo 114 y se binariza en un comparador 115. La señal binarizada procedente del comparador 115 se entrega como una salida retenida en un biestable D 116 según la temporización del reloj de oscilación WCK. La salida retenida proporciona una salida "0" o "1" como un bit de canal en unidades de un periodo de dos oscilaciones monótonas, y se suministra al circuito de discriminación 35.

En las figuras 15A a 15G se muestran las formas de onda operativas del circuito de detección de correlaciones 33. Obsérvese que las formas de onda operativas incluyen señales *push-pull* a suministrar durante un periodo de la parte de bits de información FSK como sincronización de grupo. Es decir, el periodo mostrado como la parte de bits

de información FSK en una señal *push-pull* de entrada mostrada en la figura 15B es una serie binarizada de nueve oscilaciones de la frecuencia fw2, mostrada como la sincronización de grupo en la figura 6.

La figura 15A muestra el reloj de oscilación WCK. Al O-EX 113 se le suministran una señal *push-pull* binarizada mostrada en la figura 15B y la señal *push-pull* binarizada, mostrada en la figura 15C, que ha sido retardada un periodo de reloj de oscilación en el circuito de retardo 112. Al suministrársele estas señales *push-pull*, la O-EX 113 proporciona una salida como se muestra en la figura 15D. Esta salida se conforma por medio del filtro paso bajo 114 de tal manera que tenga una forma de onda que solamente los componentes de frecuencia inferior tal como se muestra en la figura 15E, y se binariza en el comparador 115 para presentar una forma de onda tal como se muestra en la figura 15F. Esta señal se suministra al biestable D 116 a partir del cual es entregada como retenida en el momento del reloj de oscilación WCK. Así, una señal mostrada en la figura 15G se suministrará como un valor de bit de canal demodulado según FSK al circuito de discriminación 35. La explicación se realiza en este caso tomando como ejemplo la parte de bits de información de FSK de la sincronización de grupo. Así, la forma de onda para el periodo que se corresponde con la parte de bits de información FSK es "H" para un periodo de reloj de 6 oscilaciones tal como se muestra. Es decir, los bits de canal adoptarán valores de "1", "1" y "1" en unidades del periodo de reloj de 2 oscilaciones (periodo de dos oscilaciones monótonas). A saber, se proporcionará una forma de onda mostrada como un bit de dirección de la sincronización de grupo en la figura 4. Si la forma de onda es una parte de bits de información FSK que indica datos "0" o "1", la forma de onda para este periodo será tal como se muestra como bits de dirección de datos "0" o "1" en la figura 4.

Como se ha descrito anteriormente, el disco óptico de acuerdo con la presente invención usa las dos frecuencias diferentes fw1 y fw2 para hacer oscilar una pista o un surco. La frecuencia fw2 es, por ejemplo, 1,5 veces mayor que la frecuencia fw1. Las frecuencias fw1 y fw2 se encuentran en una relación tal que cada una de ellas presenta un número par de ondas y un número impar de ondas en un ciclo predeterminado. En dicho caso, la señal *push-pull* binarizada y la señal *push-pull* binarizada retardada un periodo de reloj de oscilación de la frecuencia fw1 se encuentran en fase opuesta entre ellas para una parte de oscilación de la frecuencia fw2, a saber, para una parte modulada por FSK que se corresponde con el valor de bit de canal "1", tal como se observará comparando las figuras 15B y 15C. Así, la demodulación FSK puede efectuarse fácilmente gracias por ejemplo a la lógica O-XC. Debería observarse que la demodulación puede efectuarse evidentemente por medio de la lógica O-EX, así como cualquier otra operación lógica.

El circuito de detección de frecuencia 34 incluido también en el demodulador de FSK 24 para llevar a cabo la demodulación FSK se construye tal como se muestra en la figura 16.

La señal *push-pull* binarizada en el comparador 32 mostrado en la figura 13 se suministra a un circuito de recuento de flancos de subida 121 que cuenta un número de flancos de subida de una señal *push-pull* en cada ciclo del reloj de oscilación WCK. En correspondencia con el resultado del recuento, el circuito de recuento de flancos de subida 121 proporciona una salida "0" o "1". La salida del circuito de recuento de flancos de subida 121 está conectada a una de las entradas de una puerta O 123, y también a un biestable D 122. La señal suministrada al biestable D 122 se retarda un impulso de reloj en el biestable D 122 mediante la salida retenida en el momento del reloj de oscilación WCK, y se suministra a la otra entrada de la puerta O 123. La salida O de la puerta O 123 es una salida "0" o "1" como bit de canal en unidades de un periodo de dos oscilaciones monótonas, y se suministra al circuito de discriminación 35.

En las figuras 17A a 17E se muestran las formas de onda operativas del circuito de detección de frecuencia 34. Las formas de onda operativas incluyen señales *push-pull* a suministrar durante un periodo de la parte de bits de información de FSK como sincronización de grupo. Es decir, el periodo mostrado como parte de bits de información FSK en una señal *push-pull* de entrada mostrada en la figura 17B es una serie binarizada de nueve oscilaciones de la frecuencia fw2, que se muestra como la sincronización de grupo en la figura 6.

La figura 17A muestra el reloj de oscilación WCK. El circuito de recuento de flancos de subida 121 cuenta un número de flancos de subida de una señal *push-pull* en cada ciclo del reloj de oscilación WCK. En la figura 17B, cada flanco de subida se muestra con un pequeño círculo. Como se puede observar a partir de las figuras 17B y 17C, el circuito de recuento de flancos de subida 121 proporciona una salida "0" cuando se ha contado un flanco de subida dentro de un periodo de reloj de oscilación mientras que proporciona una salida "1" cuando se han contado dos flancos de este tipo. A la señal mostrada en la figura 17C, proporcionada así como salida, y a una señal mostrada en la figura 17D, retardada un periodo 1T por el biestable D 122, se les aplica una operación lógica O por medio de la puerta O 123 para proporcionar una salida tal como se muestra en la figura 17E. La señal generada de esta forma se suministra como un valor de bit de canal demodulado según FSK al circuito de discriminación 35. La explicación se efectúa en este caso tomando como ejemplo la parte de bits de información de FSK de la sincronización de grupo. Así, la forma de onda para el periodo que se corresponde con la parte de bits de información FSK es "H" para un periodo de reloj de 6 oscilaciones tal como se muestra. Es decir, los bits de canal adoptarán valores de "1", "1" y "1" en unidades del periodo de reloj de 2 oscilaciones (periodo de dos oscilaciones monótonas). A saber, se proporcionará una forma de onda mostrada como un bit de dirección de la sincronización de grupo en la figura 4. Si la forma de onda es una parte de bits de información FSK que indica datos "0" o "1", la forma de onda para este periodo será tal como se muestra como bits de dirección de datos "0" o "1" en la figura 4.

Asimismo, en el circuito de detección de frecuencia 34, las dos frecuencias diferentes fw1 y fw2 se utilizan para hacer oscilar una pista o un surco. Las frecuencias fw1 y fw2 se encuentran en una relación tal que cada una de ellas presenta un número par de ondas y un número impar de ondas en un ciclo predeterminado. Así, la demodulación FSK puede realizarse fácilmente a través de la construcción de un circuito muy sencillo como se muestra en la figura 16.

Obsérvese que el recuento antes mencionado de flancos de subida se puede sustituir por el recuento de flancos de bajada.

Segunda Forma de realización:

2-1 Método de oscilación

A continuación se describirá la segunda forma de realización de la presente invención. Debería observarse que la segunda forma de realización se refiere también por ejemplo a un disco conocido como "DVR" y las características físicas del disco óptico son similares a las que han sido descritas previamente en referencia a la tabla 1 y a las figuras 4A y 4B. El aparato de corte para su uso con el fin de producir el disco óptico y la unidad de disco para reproducir el disco óptico son también básicamente similares a los previamente descritos en relación con la primera forma de realización. Así, ya no se describirán los componentes de la segunda forma de realización, también utilizados en la primera forma de realización. Solamente se describirán a continuación en la presente el método de oscilación y el método de demodulación asociado, diferentes de los de la primera forma de realización. En la explicación del método de demodulación, se describirá también un ejemplo de la construcción de un circuito de demodulación utilizado en la unidad de disco incluida en la segunda forma de realización y que se corresponde con el demodulador de FSK 24 mostrado en la figura 12.

Las figuras 18A a 18F muestran las formas de onda de oscilaciones que se producen cuando se usan una modulación MSK (modulación por desplazamiento mínimo) incluida también en el método de modulación FSK mencionado anteriormente para modular una dirección de un surco oscilante y una ventana de detección de oscilaciones de $L = 4$ para la demodulación de la dirección. Debería observarse que "L" indica la longitud de la ventana de detección de oscilaciones y " $L = 4$ " significa que la unidad de detección se corresponde con un periodo de cuatro oscilaciones monótonas. Cuando la forma de onda de datos (bit de canal) como información de dirección a grabar en un surco determinado es la forma de onda (datos) de la figura 18D, los datos se pre-codifican con el objeto de ofrecer datos de pre-codificación tal como se muestra en la figura 18E. Por ejemplo, los datos se pre-codifican de tal manera que los datos de pre-codificación se fijan a "1" en el momento de la inversión lógica de los datos. La modulación MSK se realiza usando los datos pre-codificados para formar un flujo continuo como señal de modulación MSK tal como se muestra en la figura 18F.

De acuerdo con la segunda forma de realización, para la modulación MSK se utilizan dos frecuencias diferentes fw1 y fw2. La frecuencia fw1 es la misma que una frecuencia portadora para la modulación MSK tal como se muestra en la figura 18C. La frecuencia fw2 es, por ejemplo, 1,5 veces mayor que la frecuencia fw1 (tiene una longitud de onda igual a $2/3$ de la correspondiente de la frecuencia fw1). Tal como se muestra en la figura 18A, por ejemplo, 1,5 oscilaciones de la frecuencia fw2 1,5 veces mayor que la frecuencia portadora se corresponden con un dato de pre-codificación "1", mientras que una oscilación de la frecuencia fw1 igual a la frecuencia portadora se corresponde con un dato de pre-codificación "0" tal como se muestra en la figura 18B. Un periodo de 1,5 oscilaciones de la frecuencia fw2 se corresponde con un periodo de una oscilación de la frecuencia fw1 (= frecuencia portadora).

Las figuras 19A a 19C muestran flujos continuos, cada uno de una forma de onda de oscilación, que incluyen una parte modulada según MSK. La figura 19A muestra un bit monótono el cual es una serie de oscilaciones de una frecuencia simple (que es la frecuencia fw1). El bit monótono incluye 56 oscilaciones monótonas. La figura 19B muestra un bit ADIP que tiene también un periodo de 56 oscilaciones monótonas. La unidad de ADIP que es de 12 de las 56 oscilaciones monótonas es una parte de bits de información MSK. Es decir, la parte de bits de información MSK es los datos de pre-codificación modulados por MSK con las frecuencias fw1 y fw2. La parte de bits de información MSK incluye información de dirección. Las otras 44 oscilaciones monótonas en el bit ADIP son una serie de 44 oscilaciones de la frecuencia simple (= frecuencia fw1). La figura 19C muestra un bit de sincronización que tiene también un periodo de 56 oscilaciones monótonas, de las cuales 28 oscilaciones monótonas forman juntas una unidad de sincronización. Los datos de pre-codificación se modulan según MSK con las frecuencias fw1 y fw2 tal como anteriormente. La información de sincronización se representa por el patrón de la unidad de sincronización. Las otras 28 oscilaciones monótonas en el bit de sincronización son una serie de 28 oscilaciones de la frecuencia simple fw1 (= frecuencia portadora). El bit de ADIP, el bit monótono y el bit de sincronización se corresponden con un bit que formará un bloque de dirección (de 83 bits) que es una información de dirección (ADIP) y que se describirá más adelante.

De acuerdo con la segunda forma de realización, un RUB (bloque de unidad de grabación), que es una unidad de grabación de datos, incluye tres direcciones ADIP, tal como se muestra en las figuras 20A y 20B. Como se ha descrito previamente en referencia a las figuras 7 y 8, un "RUB" es una unidad de datos que consta de un bloque de

ECC que tiene una entrada y una salida añadidas al mismo. En este caso, un RUB incluye 498 tramas (498 filas). Como se muestra en la figura 20A, una sección que se corresponde con un RUB incluye tres bloques de dirección ADIP. Un bloque de dirección está compuesto por 83 bits como datos ADIP. Tal como se muestra en la figura 19, puesto que el bit ADIP y el bit monótono se corresponden con un periodo de 56 oscilaciones monótonas, un bloque de dirección se corresponde con un periodo de 4.648 (= 83 x 56) oscilaciones monótonas. El bit monótono, el bit de sincronización y el bit ADIP son tal como se ha descrito previamente en referencia a la figura 19. El bit de sincronización y el bit ADIP se forman de tal manera que presenten oscilaciones de forma de onda moduladas por MSK.

La figura 20B muestra la estructura de un bloque de dirección. El bloque de dirección de 83 bits incluye una parte de señal de sincronización de 8 bits y una parte de datos de 75 bits. La parte de señal de sincronización de 8 bits incluye 4 bloques de sincronización, cada uno de un bit monótono y un bit de sincronización. La parte de datos de 75 bits incluye 15 unidades, cada una de un bit monótono y 4 bits ADIP. El bit monótono, el bit de sincronización y el bit de ADIP a los que se hace referencia en la presente se han descrito previamente en referencia a la figura 19. El bit de sincronización y el bit de ADIP proporcionan una oscilación que tiene una forma de onda modulada según MSK.

En primer lugar, se describirá en referencia a las figuras 21A y 21B la estructura de la parte de señal de sincronización.

Tal como se muestra en las figuras 21A y 21VB, la parte de señal de sincronización se forma a partir de cuatro bloques de sincronización "0", "1", "2" y "3". De los cuatro bloques de sincronización, el "0" se forma a partir de un bit monótono y sincronización "0". El bloque de sincronización "1" se forma a partir de un bit monótono y sincronización "1", el bloque de sincronización "2" se forma a partir de un bit monótono y sincronización "2", y el bloque de sincronización "3" se forma a partir de un bit monótono y sincronización "3".

En cada bloque de sincronización, el bit monótono es una forma de onda de 56 oscilaciones de la frecuencia simple representativa de una portadora de acuerdo con lo mencionado previamente, tal como se muestra en la figura 22A.

Los bits de sincronización incluyen los cuatro tipos: bits de sincronización "0" a "3", según lo mencionado anteriormente. Cada uno de estos cuatro tipos de bits de sincronización proporciona un patrón de oscilación según se muestra en las figuras 22A, 22B, 22C y 22D. Cada bit de sincronización está compuesto por una unidad de sincronización que tiene un periodo de 28 oscilaciones monótonas, y 28 oscilaciones monótonas. Las unidades de sincronización son diferentes en cuanto a patrón entre ellas. Las figuras 22B, 22C, 22D y 22E muestran un patrón de forma de onda de oscilación en una unidad de sincronización y un patrón de datos como información de dirección que se corresponde con el patrón de oscilación. Como se muestra en las figuras 18D y 18F, un bit de canal como información de canal se corresponde con un periodo de cuatro oscilaciones monótonas. Un flujo continuo de bits de canal como información de dirección se pre-codifica en unos datos de pre-codificación tal como se muestra en la figura 18E para proporcionar un patrón de forma de onda de oscilación modulada por MSK.

En primer lugar, el bit de sincronización "0" forma un flujo continuo de datos de bits de canal "1010000" en la unidad de sincronización tal como se muestra en la figura 22B. A saber, proporciona oscilaciones que se corresponden con un flujo continuo de datos de pre-codificación "1000100010001000000000000000". Más específicamente, el bit de sincronización "0" proporciona un patrón de oscilación modulada según MSK en el que una parte de los datos de pre-codificación que se corresponde con "1" es 1,5 oscilaciones de la frecuencia fw2 mientras que una parte que se corresponde con "0" es una oscilación de la frecuencia fw1.

El bit de sincronización "1" forma un flujo continuo de datos de bits de canal "1001000" en la unidad de sincronización tal como se muestra en la figura 22C, y proporciona una forma de onda de oscilación que se corresponde con un flujo continuo de datos de pre-codificación "1000100000001000100000000000".

El bit de sincronización "2" forma un flujo continuo de datos de bits de canal "1000100" en la unidad de sincronización tal como se muestra en la figura 22D, y proporciona una forma de onda de oscilación que se corresponde con un flujo continuo de datos de pre-codificación "100010000000000000100010000000".

El bit de sincronización "3" forma un flujo continuo de datos de bits de canal "1000010" en la unidad de sincronización tal como se muestra en la figura 22E, y proporciona una forma de onda de oscilación que se corresponde con un flujo continuo de datos de pre-codificación "10001000000000000000000010001000".

Los cuatro patrones de los bits de sincronización se colocan en cada bloque de sincronización. Así, cuando la unidad de disco puede detectar cualquiera de los cuatro patrones de unidades de sincronización en la parte de señal de sincronización, se puede lograr un sincronismo entre las unidades de sincronización.

A continuación se describirá en referencia a las figuras 23A y 23B la estructura de la parte de datos del bloque de dirección.

Tal como se muestra en las figuras 23A y 23B, la parte de datos se forma a partir de 15 bloques ADIP "0" a "14".

Cada uno de los bloques ADIP es de 5 bits. Los cinco bits de cada bloque ADIP incluyen un bit monótono y cuatro bits ADIP. De manera similar al bloque de sincronización, el bit monótono en cada bloque ADIP proporciona una forma de onda de una serie de 56 oscilaciones de la frecuencia simple que representa la portadora, tal como se muestra en la figura 24A. Puesto que un bloque ADIP incluye cuatro bits ADIP, quince bloques ADIP forman juntos una información de dirección de 60 bits de ADIP. Un bloque de ADIP está compuesto por una unidad de ADIP que tiene un periodo de 12 oscilaciones monótonas, y 44 oscilaciones monótonas. La figura 24B muestra un patrón de forma de onda de oscilaciones con el bit de ADIP que tiene un valor "1", y un patrón de datos como información de dirección que se corresponde con la forma de onda de oscilación. La figura 24C muestra un patrón de forma de onda de oscilación con el bit de ADIP que tiene un valor "0", y un patrón de datos como información de dirección que se corresponde con la forma de onda de oscilación. Cada uno de los bits de ADIP "0" y "1" se representa por tres bits de canal en un periodo de 12 oscilaciones monótonas. Un bit de canal es un periodo de cuatro oscilaciones monótonas. El bit de ADIP "1" forma un flujo continuo de datos de bits de canal "100" en la unidad de ADIP tal como se muestra en la figura 24B. A saber, proporciona una forma de onda de oscilación que se corresponde con un flujo continuo de datos de pre-codificación "100010000000". Más específicamente, el bit de ADIP "1" proporciona un patrón de oscilación modulada según MSK tal que una parte de los datos de pre-codificación que se corresponde con "1" es 1,5 oscilaciones de la frecuencia fw_2 mientras que una parte que se corresponde con "0" es una oscilación de la frecuencia fw_1 . Tal como se muestra en la figura 24C, el bit de ADIP "0" forma un flujo continuo de datos de bits de canal "010" en la unidad de ADIP, a saber, proporciona una forma de onda de oscilación que se corresponde con un flujo continuo de datos de pre-codificación "000010001000".

El método de oscilación anteriormente mencionado de acuerdo con la presente invención se caracteriza por lo siguiente:

La oscilación es una secuencia de bit de ADIP y bit de sincronización que tienen formas de onda, respectivamente, derivadas de la modulación MSK del bit de información, y un bit monótono que proporciona la parte de frecuencia simple sobre la base de la forma de onda de la frecuencia simple fw_1 (frecuencia portadora). A saber, las partes moduladas según MSK en las cuales está integrado el bit de información real se colocarán discretamente en una pista (surco) de oscilación. La presencia discreta de las partes moduladas según MSK contribuye a una reducción considerable del efecto negativo de la interferencia cruzada incluso con un paso de pista estrecho. La modulación según MSK utiliza las dos frecuencias diferentes fw_1 y fw_2 . De estas frecuencias diferentes, la frecuencia fw_1 es la misma que la frecuencia de la oscilación monótona (frecuencia portadora). La frecuencia fw_2 es una frecuencia, por ejemplo, 1,5 veces mayor que la frecuencia fw_1 , por lo que la relación entre las frecuencias fw_1 y fw_2 es tal que los números de ambas frecuencias son alternativamente pares e impares en un ciclo predeterminado.

En la parte de bits de información MSK, el periodo de cuatro oscilaciones monótonas es un bit de canal (en caso de que se corresponda con la longitud ($L = 4$) de la ventana de detección de oscilaciones) que forma el bit de información. La longitud de periodo de la parte modulada según MSK del bit de ADIP es un periodo de 12 oscilaciones monótonas, es decir, un periodo que es un múltiplo entero del ciclo de la oscilación monótona. Estas características facilitarán la demodulación FSK. En la unidad de disco que se describirá más adelante, la demodulación MSK puede resultar más sencilla puesto que la demodulación se lleva a cabo en unidades de un periodo de una pluralidad de oscilaciones, por ejemplo, un periodo de cuatro oscilaciones monótonas. La relación entre la oscilación y los datos a grabar es tal que como información ADIP se usa un número entero (tres, por ejemplo) de direcciones por RUB con el objeto de proporcionar una adaptación entre el surco oscilante y datos a grabar. En la parte de bits de información MSK, las fases son continuas en el punto de cambio entre las frecuencias fw_1 y fw_2 . Así, la oscilación de la modulación MSK no incluirá ningún componente de alta frecuencia como en la oscilación de la modulación PSK.

2-2 Demodulación

A continuación se describirá en la presente la demodulación que se corresponde con el método de oscilación en la segunda forma de realización de la presente invención. Debería observarse que la unidad de disco es similar en cuanto a construcción a mostrada en la figura 12 y los componentes de circuito proporcionados en lugar del filtro pasa banda 31, el comparador 32, el circuito de detección de correlaciones 33 y el circuito de detección de frecuencia 34 en el demodulador de FSK 24 de la figura 13 se describirán en referencia a la figura 25.

Para la demodulación MSK, se proporcionan filtros pasa banda 151 y 152, un multiplicador 153, un sumador 154, un acumulador 155, un circuito de muestreo y retención 156 y un seccionador 157 tal como se muestra en la figura 25. Debería indicarse que los componentes tales como el PLL de oscilación 25, el decodificador de direcciones 26 y el generador de reloj de codificación 27, etcétera, incluidos en la segunda forma de realización son similares a los mostrados en la figura 12 y por ello no se describirán adicionalmente. La salida del circuito que se muestra en la figura 25 (salida del seccionador 157) se suministra al circuito de discriminación 35 incluido en el demodulador de FSK 24 mostrado en la figura 13. A saber, se considera que el circuito de discriminación 35, el circuito de detección de sincronización 36 y el circuito de generación de señales de compuerta 37 mostrados en la figura 13 se proporcionan de manera similar aguas abajo del circuito mostrado en la figura 25.

Una señal *push-pull* P/P suministrada como una señal de oscilación a partir del circuito matricial 9 en la figura 12 se

5 suministra a cada uno de los filtros pasa banda 151 y 152 en la figura 25. El filtro pasa banda 151 tiene una característica tal que permite que bandas de frecuencia que se corresponden con las frecuencias f_{w1} y f_{w2} pasen a través del mismo. El filtro pasa banda 151 extrae un componente de oscilación, es decir, una onda modulada según MSK. Por otro lado, el filtro pasa banda 152 tiene una característica de banda estrecha tal que deja pasar solamente la frecuencia f_{w1} , es decir, un componente de portadora, y por consiguiente extrae el componente de portadora. El sumador 153 multiplica salidas de los filtros pasa banda 151 y 152. El producto del sumador 153 y una salida del acumulador 151 se suministran al sumador 154. El acumulador 155 se borra por medio de una señal de borrado CLR en unidades de un periodo de cuatro oscilaciones (en caso de $L = 4$) o un periodo de dos oscilaciones (en caso de $L = 2$). Por consiguiente, el acumulador 155 proporcionará un valor integrado para el periodo de cuatro o dos oscilaciones.

15 La salida del acumulador 155 se retiene en el circuito de muestreo y retención 156. El circuito de muestreo y retención 156 muestrea y retiene la señal en la temporización de una señal de control de retención sRETENCIÓN. La salida procedente del circuito de muestreo y retención 156 es binarizada por el seccionador 157 constituido como un comparador. La salida de datos binarizados es un dato de bits de canal que forma una información de dirección, y se suministra a un circuito aguas abajo, a saber, al circuito de discriminación 35 como se muestra en la figura 13. En el circuito de discriminación 35, los datos se discriminan de manera que presentan un valor como bit de ADIP o bit de sincronización. El bit de ADIP discriminado de esta forma se suministra al decodificador de direcciones 26 mostrado en las figuras 12 y 13 en donde se decodificará su dirección de ADIP. El bit de sincronización se procesará en el circuito de detección de sincronización 32 en la figura 12 de la misma manera que la descrito en referencia a la figura 12.

25 Se describirá la demodulación MSK en referencia a formas de onda mostradas en las figuras 26A y 26B. Las formas de onda son las desarrolladas cuando la longitud L de la ventana de detección de oscilaciones es $L = 4$.

30 La figura 26A muestra datos de pre-codificación, una forma de onda de oscilación MSK ($L = 4$) formada de manera correspondiente a los datos de pre-codificación, y una frecuencia portadora como salida del filtro pasa banda 152 (salida de BPF). La figura 26B muestra una salida del sumador 153 (salida Demod), una salida del acumulador 155 (Int ($L=4$)) y una salida del circuito de muestreo y retención 156 (h ($L=4$)). La multiplicación en el multiplicador 153 de la forma de onda de oscilación MSK ($L = 4$) tal como se muestra en la figura 26A por la frecuencia portadora (salida de BPF) proporciona la señal (salida Demod) según se muestra en la figura 26B. El acumulador 155 y el sumador 154 proporcionan la señal (Int ($L=4$)) integrada en unidades de cuatro oscilaciones. La señal integrada (Int ($L=4$)) se muestrea y retiene en el circuito de muestreo y retención 156 en unidades de cuatro oscilaciones también para proporcionar la salida (h ($L=4$)). La forma de onda de la salida (h ($L=4$)) se secciona binariamente por medio del seccionador 157 para detectar unos datos de bit de canal todavía por pre-codificar.

40 Las figuras 27A y 27B muestran formas de onda desarrolladas cuando la longitud L de la ventana de detección de oscilaciones es $L = 2$. Como en las figuras 26A y 26B, en las figuras 27A y 27B se muestran datos de pre-codificación, una forma de onda de oscilación MSK ($L = 2$), una frecuencia portadora (salida de BPF), una salida del sumador 153 (salida Demod), una salida del acumulador 155 (Int ($L=2$)) y una salida del circuito de muestreo y retención 156 (h ($L=2$)). La multiplicación en el multiplicador 153 de la forma de onda de oscilación MSK ($L = 2$) por la frecuencia portadora (salida de BPF) proporciona la señal (salida Demod) tal como se muestra en la figura 26B. El acumulador 155 y el sumador 154 proporcionan la señal (Int($L=2$)) integrada en unidades de dos oscilaciones. La señal integrada (Int($L=2$)) se muestrea y retiene en el circuito de muestreo y retención 156 en unidades de dos oscilaciones con el objeto de proporcionar la salida (h($L=2$)). La forma de onda de la salida (h($L=2$)) se secciona binariamente por medio del seccionador 157 con el objeto de detectar unos datos de bit de canal todavía por pre-codificar.

50 De acuerdo con la presente invención, la longitud de la ventana de detección de oscilaciones se puede incrementar a un periodo de una pluralidad de oscilaciones, con lo cual la demodulación MSK puede efectuarse de manera sencilla y precisa.

55 Tal como se observará a través de la comparación entre la señal integrada (Int) y la señal muestreada y retenida (h) mostradas en las figuras 26A y 26B y en las figuras 27A y 27B, respectivamente, la longitud ($L = 4$) de la ventana de detección de oscilaciones proporcionará un área integrada 2 veces mayor que la proporcionada por la longitud ($L = 2$), y por consiguiente la señal será 2 veces mayor. El ruido cuando $L = 4$ no será 2 veces mayor que el correspondiente cuando $L = 2$ sino $\sqrt{2}$ veces mayor.

60 Así, cuando $L = 4$ en total, la relación señal/ruido (S/N) será mejor en 3 dB que con $L = 2$. Por consiguiente, el error de bit cuando $L = 4$ es menor que cuando $L = 2$. Por consiguiente, puesto que la longitud de la ventana de detección de oscilaciones se incrementa debido al método de oscilación de acuerdo con la presente invención, se entenderá que la demodulación MSK y la decodificación ADIP son más fiables.

65 En la exposición anterior, la presente invención se ha descrito con relación a las formas de realización del disco, el aparato de corte para su uso con el objeto de producir el disco y la unidad de disco en la cual el disco se utiliza como soporte de grabación. Sin embargo, la presente invención no se limita a estas formas de realización sino que se

puede modificar de varias maneras sin desviarse con respecto al alcance de la presente invención, definido por las reivindicaciones que se proporcionan más adelante.

Aplicabilidad industrial

5 Como se ha descrito anteriormente, el soporte de grabación con forma de disco de acuerdo con la presente invención tiene formadas en el mismo unas oscilaciones, cada una de las cuales es una serie de unidades de señal predeterminadas que constan, cada una de ellas, de una parte de bits de información FSK y una parte de frecuencia simple que se corresponde con la forma de onda de una frecuencia simple. Puesto que las partes moduladas según FSK (o moduladas según MSK) se forman por consiguiente de manera discreta, se reduce la influencia de una interferencia cruzada de pistas oscilantes adyacentes, lo cual es muy adecuado para mejorar la densidad de grabación con un paso de pista menor. Es decir, la presente invención se puede utilizar adecuadamente como método de oscilación para un disco de gran capacidad.

15 El aparato de corte de acuerdo con la presente invención incluye unos medios para generar una serie de unidades de señal predeterminadas compuestas, cada una de ellas, por una parte de señal resultante de la modulación FSK de bit de información y una parte de señal de una frecuencia simple. A saber, en el aparato de corte para su uso con el objeto de producir un soporte de grabación con forma de disco contemplado para una mayor capacidad de grabación se puede adoptar el método de corte de un haz.

20 La unidad de disco de acuerdo con la presente invención es un aparato de altas prestaciones en el cual se puede extraer una información tal como una dirección a partir del surco oscilante formado en el soporte de grabación con forma de disco. Más particularmente, la unidad de reproducción de reloj puede generar fácilmente y con precisión, a través del PLL, un reloj de reproducción de oscilación sobre la base de una señal correspondiente a una parte de frecuencia simple de una señal de oscilación, que tiene una forma de onda de la frecuencia simple. La unidad de disco puede funcionar de manera estable mediante la generación de un reloj de codificación para procesar los datos a grabar, y ejecutando un servo-control de rotación sobre la base del reloj de reproducción de oscilaciones. El PLL puede funcionar basándose en una señal de compuerta generada sobre la base de la detección de sincronización para proporcionar un funcionamiento estable del PLL solamente con una señal que se corresponde con la parte de frecuencia simple de la señal de oscilación. Así, el PLL permite un enganche más rápido para la sincronización y una reproducción del reloj más precisa.

Además, la oscilación formada en el soporte de grabación con forma de disco de acuerdo con la presente invención incluye una parte de frecuencia simple cuya longitud es suficientemente mayor que la de la parte de bits de información FSK. Así, es posible un enganche sencillo para la sincronización del PLL utilizando la parte de frecuencia simple. La demodulación FSK de una señal que se corresponde con la parte de bits de información FSK de la oscilación puede lograrse de manera sencilla y precisa gracias a la detección de correlaciones o la detección de frecuencia.

REIVINDICACIONES

1. Soporte de grabación con forma de disco que tiene preformada en el mismo una espiral, una pista con oscilaciones como surco o meseta a lo largo de la cual se graban datos, en el que la oscilación de la pista es una pluralidad de unidades de oscilación de señales predeterminadas, comprendiendo cada unidad de oscilación una parte de información FSK (fw1, fw2) que se corresponde con una forma de onda generada usando una modulación FSK (modulación por desplazamiento de frecuencia) de un bit de información de dirección y una parte de frecuencia simple (fw1) sucesiva que tiene una forma de onda de una frecuencia simple, en el que la parte de frecuencia simple es más larga que la parte de información de FSK, y en la modulación FSK se usan dos frecuencias diferentes; siendo una de las frecuencias la misma que la frecuencia simple mientras que la otra es diferente de la frecuencia simple; y encontrándose estas frecuencias en una relación tal que cada una de las frecuencias tiene un número par de oscilaciones y un número impar de oscilaciones alternativamente en un ciclo predeterminado.
2. Soporte de grabación con forma de disco según la reivindicación 1, en el que la otra frecuencia tiene una frecuencia 1,5 veces o 1/1,5 veces mayor que la de la primera frecuencia.
3. Soporte de grabación con forma de disco según la reivindicación 1, en el que en la parte de bits de información FSK, un periodo de 2 oscilaciones de una frecuencia como frecuencia simple se corresponde con un bit de canal como bit de información.
4. Soporte de grabación con forma de disco según la reivindicación 1, en el que la longitud del periodo de la parte de bits de información FSK es un múltiplo entero del periodo de la frecuencia simple.
5. Soporte de grabación con forma de disco según la reivindicación 1, en el que en la unidad predeterminada, la longitud del periodo de la parte de frecuencia simple es mayor que aproximadamente 10 veces la de la parte de bits de información FSK.
6. Soporte de grabación con forma de disco según la reivindicación 1, en el que un múltiplo entero en la unidad predeterminada se corresponde con una duración de una unidad de grabación de datos a grabar en la pista.
7. Soporte de grabación con forma de disco según la reivindicación 1, en el que la frecuencia del reloj de canal de datos a grabar en la pista es un múltiplo entero de la frecuencia simple.
8. Soporte de grabación con forma de disco según la reivindicación 1, en el que una frecuencia en calidad de frecuencia simple es una de entre una banda de frecuencias de servo-control de seguimiento y una banda de frecuencias de señales de lectura.
9. Soporte de grabación con forma de disco según la reivindicación 1, en el que la parte de bits de información de FSK se forma sobre la base de una forma de onda resultante de la modulación FSK del bit de información como información de dirección.
10. Soporte de grabación con forma de disco según la reivindicación 1, en el que la modulación FSK para la parte de bits de información FSK utiliza dos frecuencias diferentes de las cuales una es continua en fase con la otra en el punto de cambio de una a otra.
11. Soporte de grabación con forma de disco según la reivindicación 1, en el que la modulación FSK es una modulación MSK (modulación por desplazamiento mínimo).
12. Soporte de grabación con forma de disco según la reivindicación 11, en el que en la parte de bits de información de FSK resultante de la modulación MSK del bit de información, un periodo de 4 oscilaciones de la frecuencia en calidad de frecuencia simple se corresponde con un bit de canal en calidad de bit de información.
13. Soporte de grabación con forma de disco según la reivindicación 12, en el que la parte de bits de información FSK resultante de la modulación MSK del bit de información incluye dos frecuencias diferentes de las cuales una es la misma que la frecuencia simple y la otra es una frecuencia x veces mayor que la frecuencia simple; y el periodo de 4 oscilaciones incluye un periodo de cuatro oscilaciones de la primera frecuencia y un periodo de x oscilaciones de la otra frecuencia y tres oscilaciones de la primera frecuencia.
14. Soporte de grabación con forma de disco según la reivindicación 13, en el que $x = 1,5$.
15. Aparato de corte (60) que comprende:
unos medios para generar una serie de unidades de señales predeterminadas, compuesta cada una de ellas por una parte de señal resultante de la modulación FSK de un bit de información y una parte de señal de una frecuencia simple;

unos medios para generar una señal de accionamiento sobre la base de la señal suministrada a partir de los medios de generación de señales;

unos medios de fuente de láser (72);

unos medios (75) para desviar luz de láser procedente de los medios de fuente de láser sobre la base de la señal de accionamiento procedente de los medios de generación de señales de accionamiento; y

unos medios (76) para cortar un sustrato de disco mediante la radiación de luz de láser hacia el sustrato de disco a través de los medios de desviación de luz de láser para formar, en el sustrato de disco (71), una pista con oscilaciones que incluye una pluralidad de unidades de oscilación de señales predeterminadas, estando cada unidad de oscilación, compuesta por una parte de información FSK (fw1, fw2) correspondiente a una forma de onda generada usando una modulación FSK de información de dirección y por una parte de frecuencia simple (fw1) sucesiva que tiene una forma de onda de una frecuencia simple, cuando la parte de frecuencia simple es más larga que la parte de información de FSK y en el que en la modulación FSK se usan dos frecuencias diferentes; siendo una de las frecuencias la misma que la frecuencia simple mientras que la otra es diferente de la frecuencia simple; y

encontrándose estas frecuencias en una relación tal que cada una de las frecuencias tiene un número par de oscilaciones y un número impar de oscilaciones alternativamente en un ciclo predeterminado.

16. Unidad de disco (30) para grabar o reproducir datos en o desde un soporte de grabación con forma de disco (100) que tiene preformada en el mismo una pista con oscilaciones, espiral, como surco o meseta a lo largo de la cual se van a grabar datos y en la que la oscilación de la pista es una pluralidad de unidades de oscilación de señales predeterminadas, comprendiendo cada unidad de oscilación una parte de información FSK (fw1, fw2) correspondiente a una forma de onda generada usando una modulación FSK de un bit de información de dirección y una parte de frecuencia simple (fw1) sucesiva que tiene una forma de onda de una frecuencia simple, en la que la parte de frecuencia simple es más larga que la parte de información de FSK, comprendiendo el aparato:

unos medios de cabezal (1) para radiar luz de láser hacia una pista con el fin de generar una señal de luz de retorno;

unos medios (22) para extraer una señal de oscilación sobre la oscilación de la pista a partir de la señal de luz de retorno; y

unos medios de decodificación de información de oscilación (25) para efectuar una demodulación FSK de la señal de oscilación con el fin de decodificar la información de dirección, y en la que en la modulación FSK se usan dos frecuencias diferentes; siendo una de las frecuencias la misma que la frecuencia simple mientras que la otra es diferente de la frecuencia simple; y

encontrándose estas frecuencias en una relación tal que cada una de las frecuencias tiene un número par de oscilaciones y un número impar de oscilaciones alternativamente en un ciclo predeterminado.

17. Unidad de disco según la reivindicación 16, en la que los medios de decodificación de información de oscilación incluyen una unidad de reproducción de reloj para generar, a través de un PLL, un reloj de reproducción de oscilación sobre la base de una señal que se corresponde con una parte de frecuencia simple de la señal de oscilación, un demodulador de FSK para efectuar una demodulación FSK de la señal de oscilación que se corresponde con la parte de bits de información de FSK de la señal de oscilación con el fin de proporcionar datos de demodulación, y un decodificador para decodificar información requerida compuesta por el bit de información procedente de los datos de demodulación suministrados desde el demodulador de FSK.

18. Unidad de disco según la reivindicación 17, en la que el demodulador de FSK incluye un circuito de detección de correlaciones para efectuar una demodulación FSK mediante la detección de una correlación con respecto a la señal de oscilación.

19. Unidad de disco según la reivindicación 18, en la que el circuito de detección de correlaciones detecta una correlación entre la señal de oscilación y una señal de retardo resultante del retardo de la señal de oscilación en un periodo del reloj de reproducción de oscilaciones.

20. Unidad de disco según la reivindicación 17, en la que el demodulador de FSK incluye un circuito de detección de frecuencia para efectuar una demodulación FSK mediante la detección de una frecuencia de la señal de oscilación.

21. Unidad de disco según la reivindicación 20, en la que el circuito de detección de frecuencia detecta un número de flancos de subida o flancos de bajada de la señal de oscilación, existentes dentro de un periodo del reloj de reproducción de oscilaciones.

22. Unidad de disco según la reivindicación 17, en la que:

el demodulador de FSK incluye un circuito de detección de correlaciones para efectuar una demodulación FSK mediante la detección de una correlación con respecto a la señal de oscilación y un circuito de detección de frecuencia para efectuar una demodulación FSK mediante la detección de una frecuencia de la señal de oscilación; y

el decodificador decodifica la información requerida usando tanto los datos de demodulación demodulados por el circuito de detección de correlaciones como los correspondientes demodulados por el circuito de detección de frecuencia.

23. Unidad de disco según la reivindicación 22, en la que el decodificador decodifica la información requerida a partir de un producto lógico de los datos demodulados procedentes del circuito de detección de correlaciones y los correspondientes procedentes del circuito de detección de frecuencia cuando el PLL se está enganchando con la unidad de reproducción de reloj, y decodifica la información requerida a partir de una suma lógica de los datos demodulados procedentes del circuito de detección de correlaciones y los correspondientes procedentes del circuito de detección de frecuencia cuando el PLL está estable en la unidad de reproducción de reloj.

24. Unidad de disco según la reivindicación 17, en la que:

el decodificador incluye un generador de compuertas para generar una señal de compuerta para el PLL en la unidad de reproducción de reloj sobre la base del hecho que decodifica información de sincronización como una de las informaciones requeridas; y

el PLL funciona sobre la base de la señal de compuerta para proporcionar un funcionamiento del PLL basado solamente en una parte, correspondiente a la frecuencia simple, de la señal de oscilación.

25. Unidad de disco según la reivindicación 17, que comprende además unos medios de servo-control de rotación para efectuar un servo-control de rotación utilizando el reloj de reproducción de oscilaciones.

26. Unidad de disco según la reivindicación 17, que comprende además unos medios para generar un reloj de codificación síncrono con el reloj de reproducción de oscilaciones y que se usará para codificar datos a grabar.

27. Unidad de disco según la reivindicación 17, en la que los medios de decodificación de información de oscilación incluyen un demodulador de MSK para efectuar una modulación MSK de una señal de modulación MSK correspondiente a la parte de bits de información de FSK de la señal de oscilación con el fin de generar datos de demodulación.

28. Unidad de disco según la reivindicación 27, en la que el demodulador de MSK demodula la señal de modulación MSK en unidades del periodo de 4 oscilaciones de la frecuencia como frecuencia simple para proporcionar la señal de modulación.

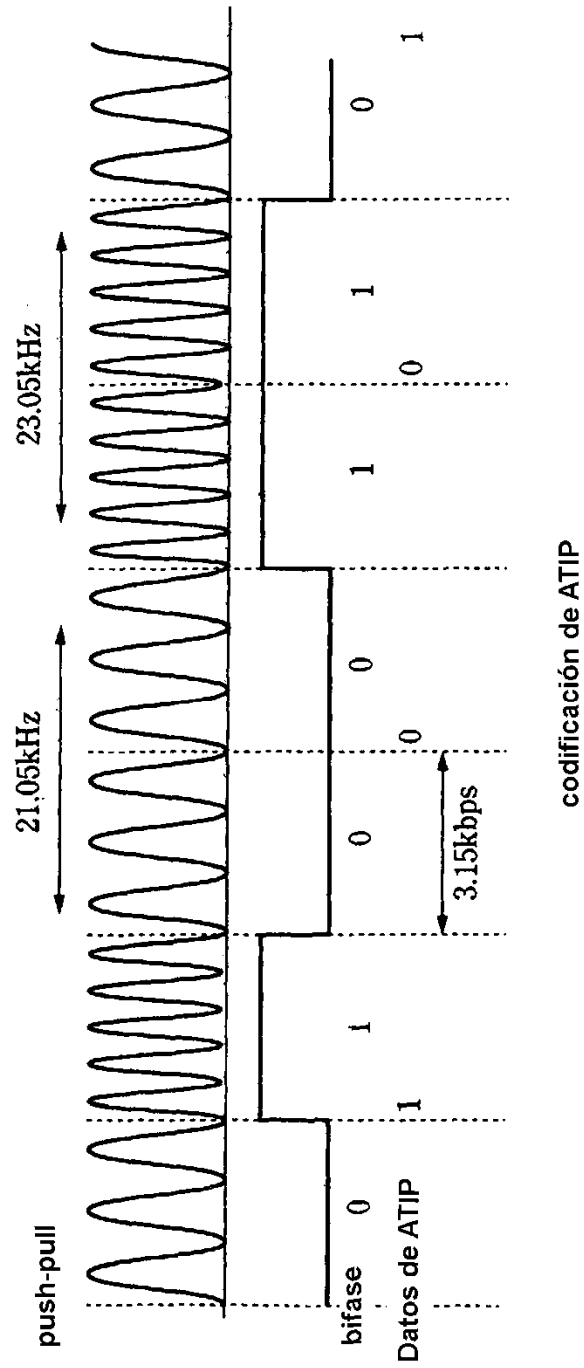


FIG.1

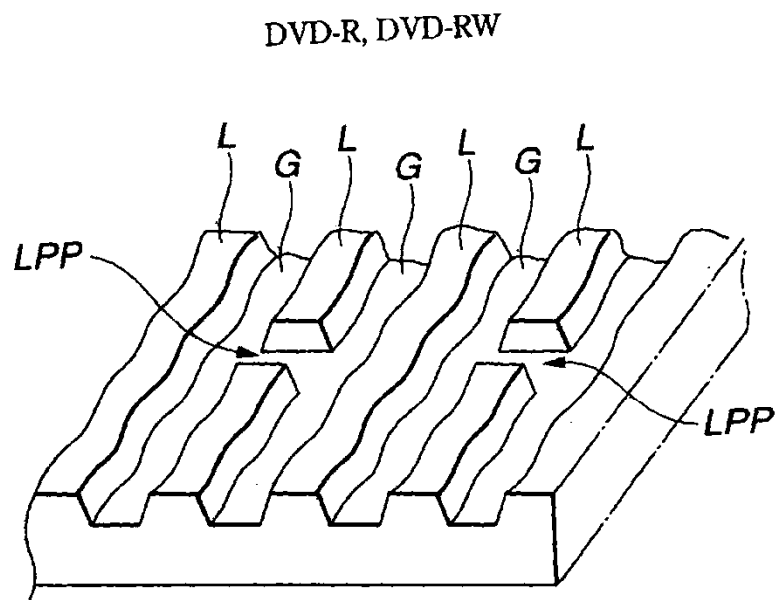


FIG.2

FIG.3A

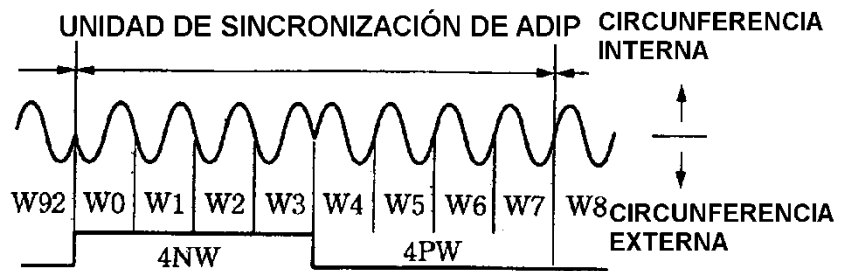


FIG.3B

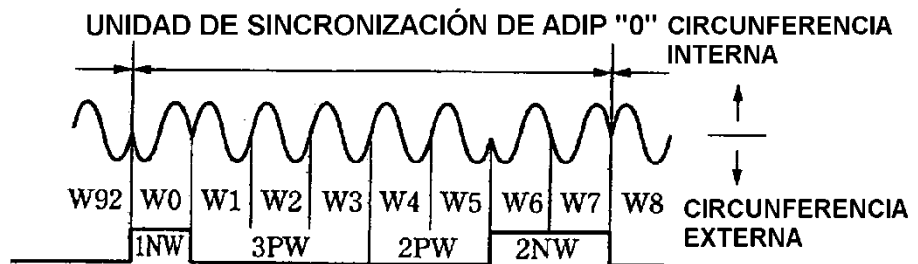
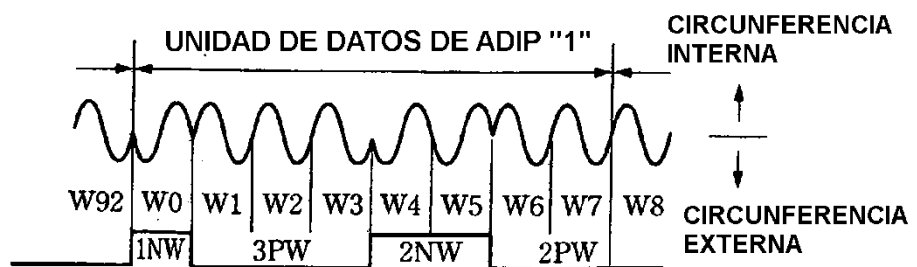


FIG.3C



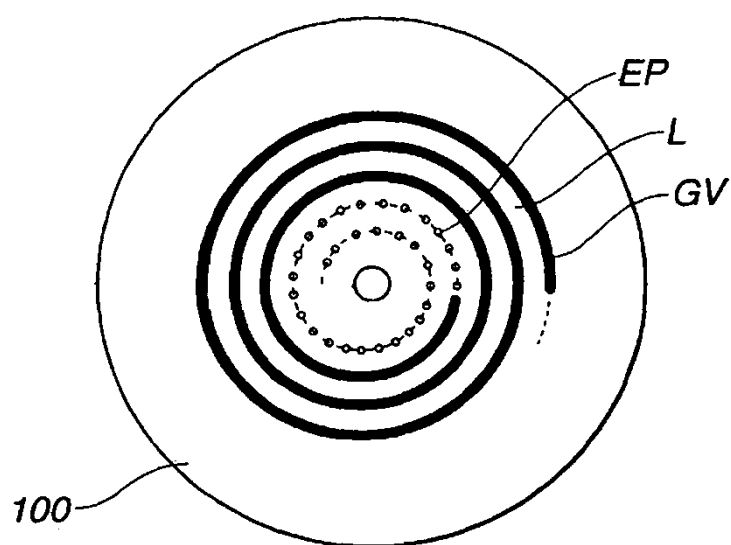


FIG. 4A

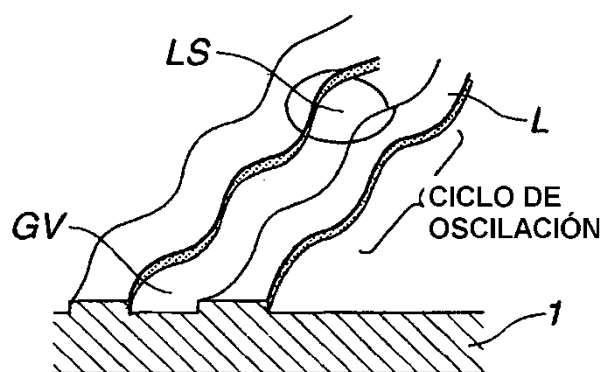


FIG. 4B

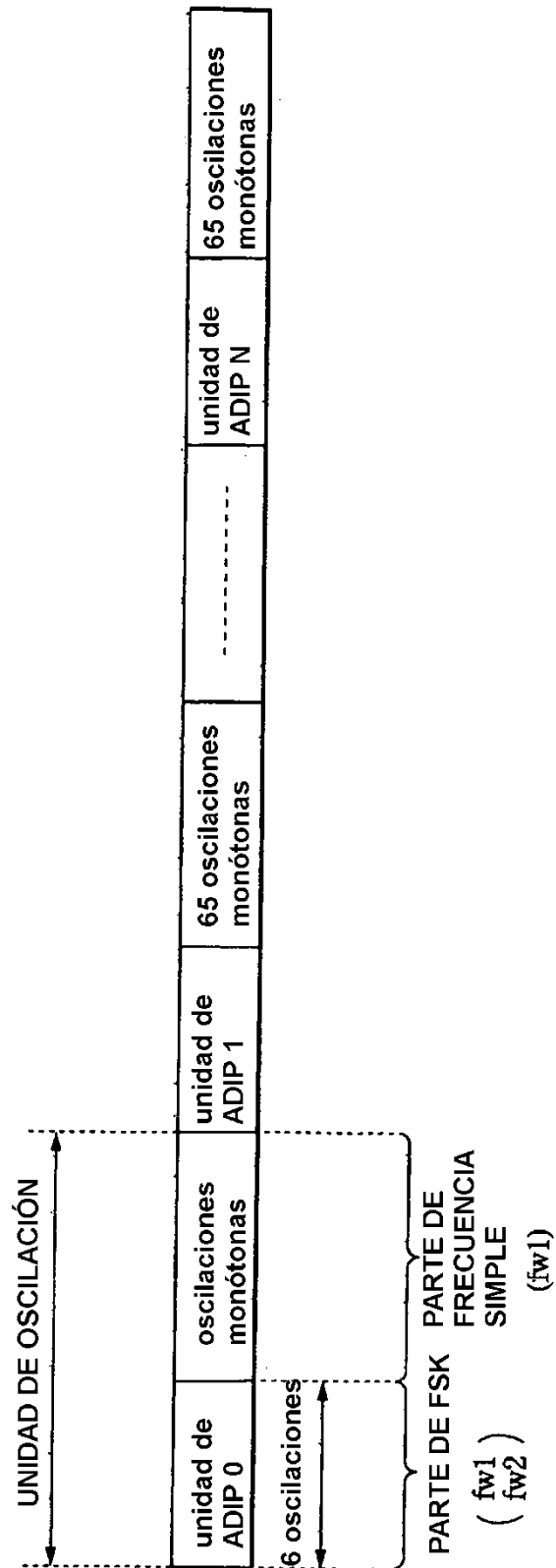


FIG.5

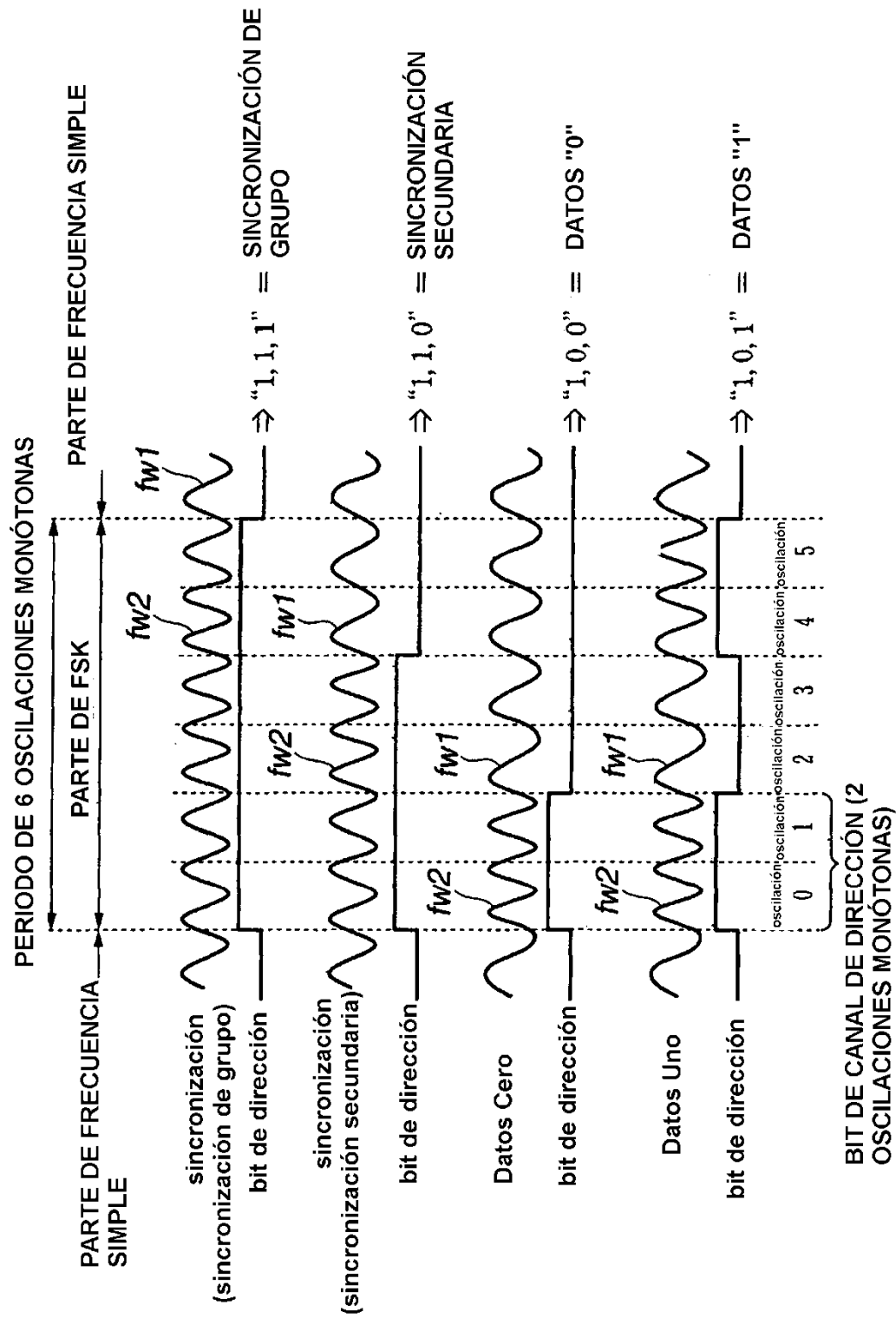


FIG. 6

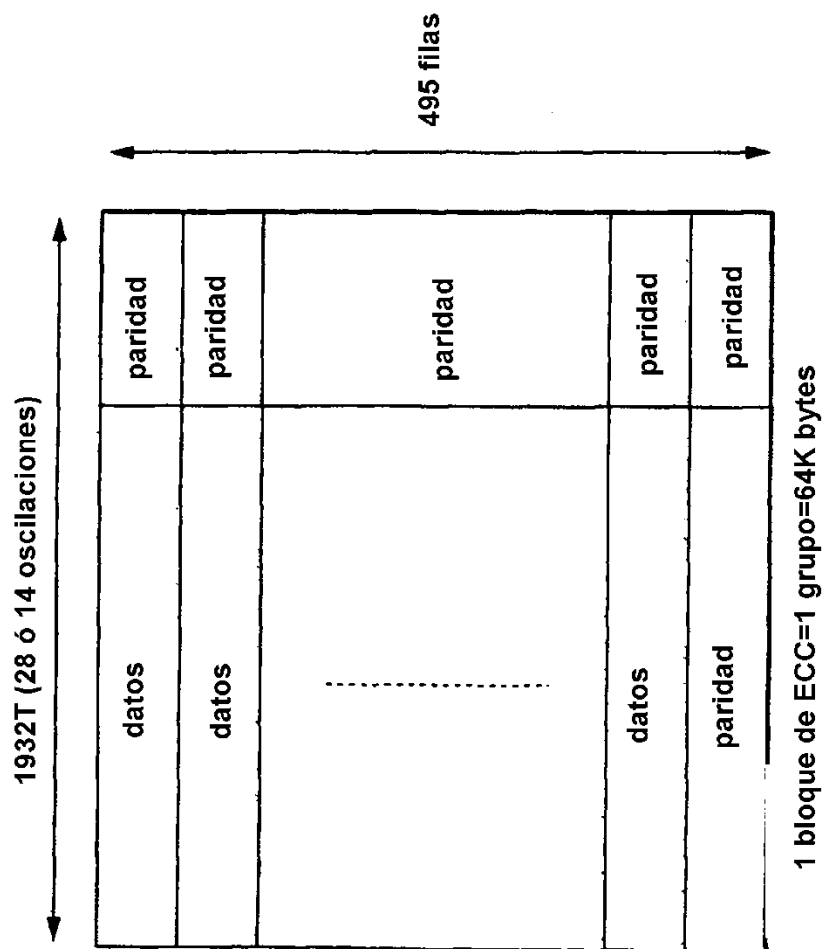


FIG.7

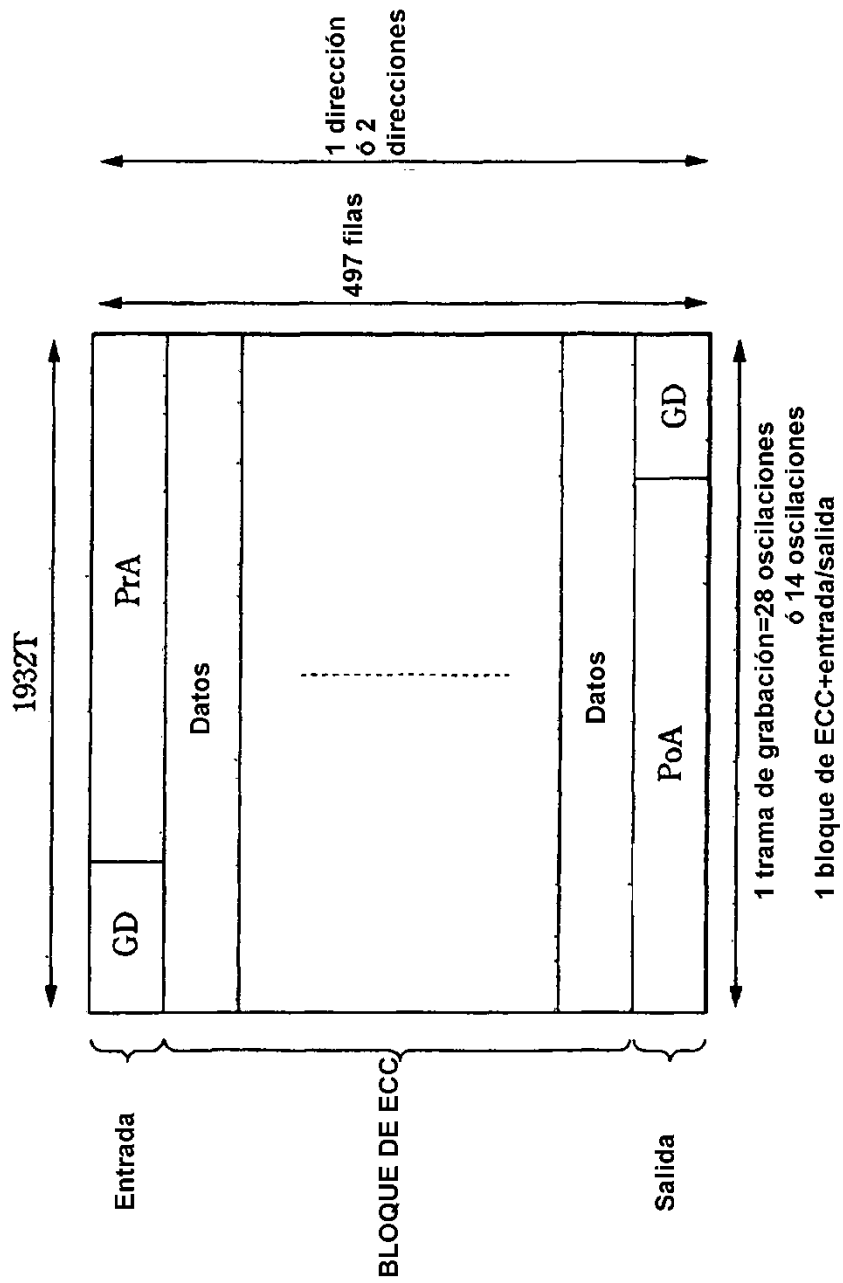


FIG.8

FRECUENCIA DE OSCILACIÓN: 478KHz
 BIT DE CANAL/OSCILACIÓN: 138T

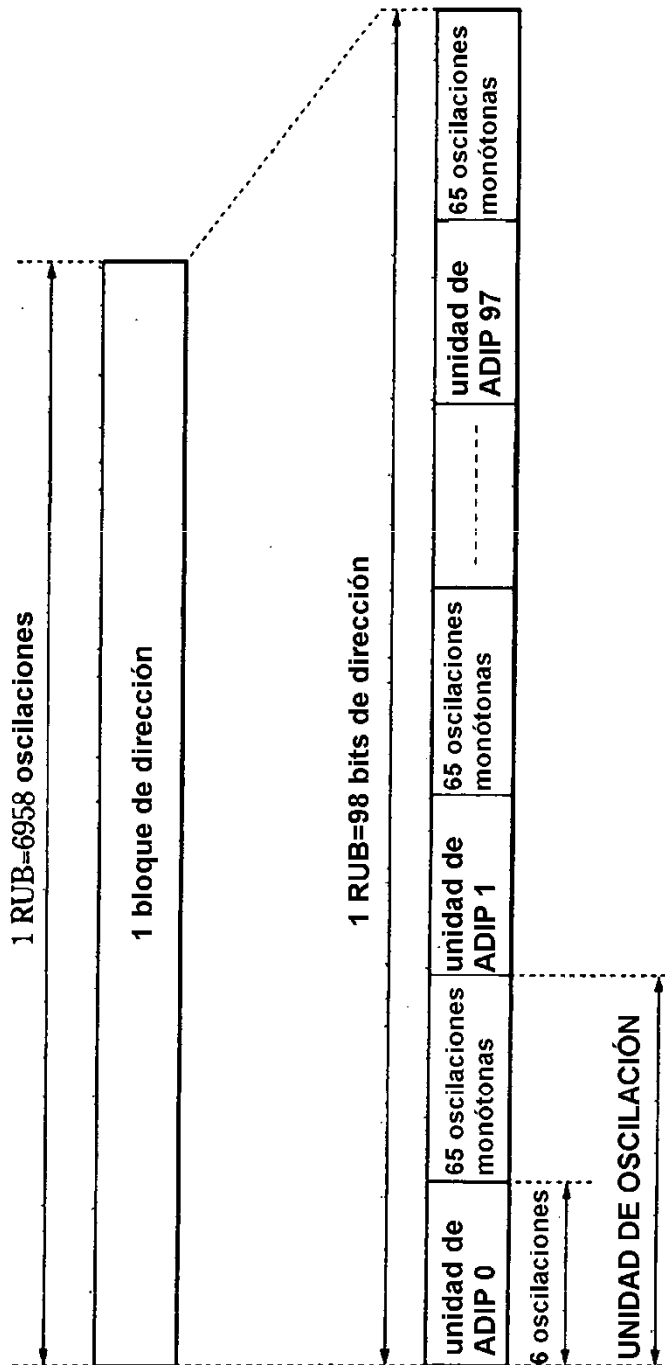
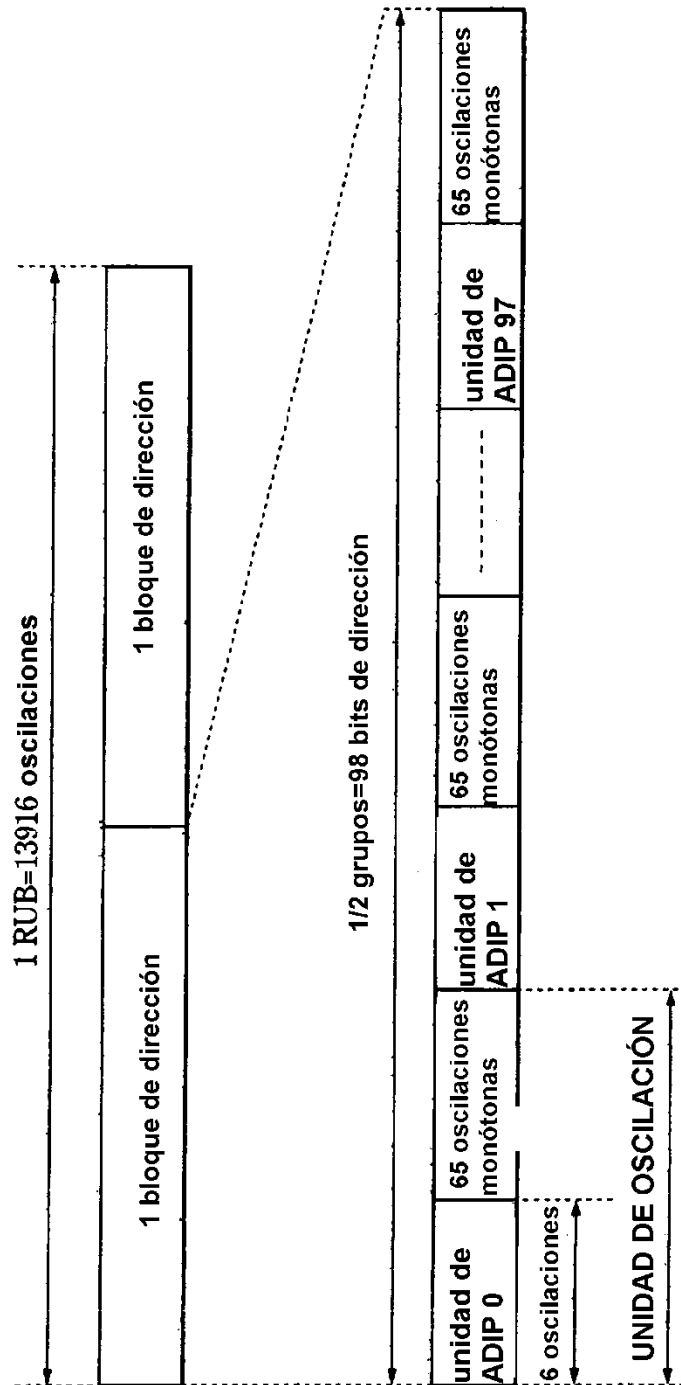


FIG.9A

FIG.9B

FRECUENCIA DE OSCILACIÓN: 957KHz
BIT DE CANAL/OSCILACIÓN: 69T



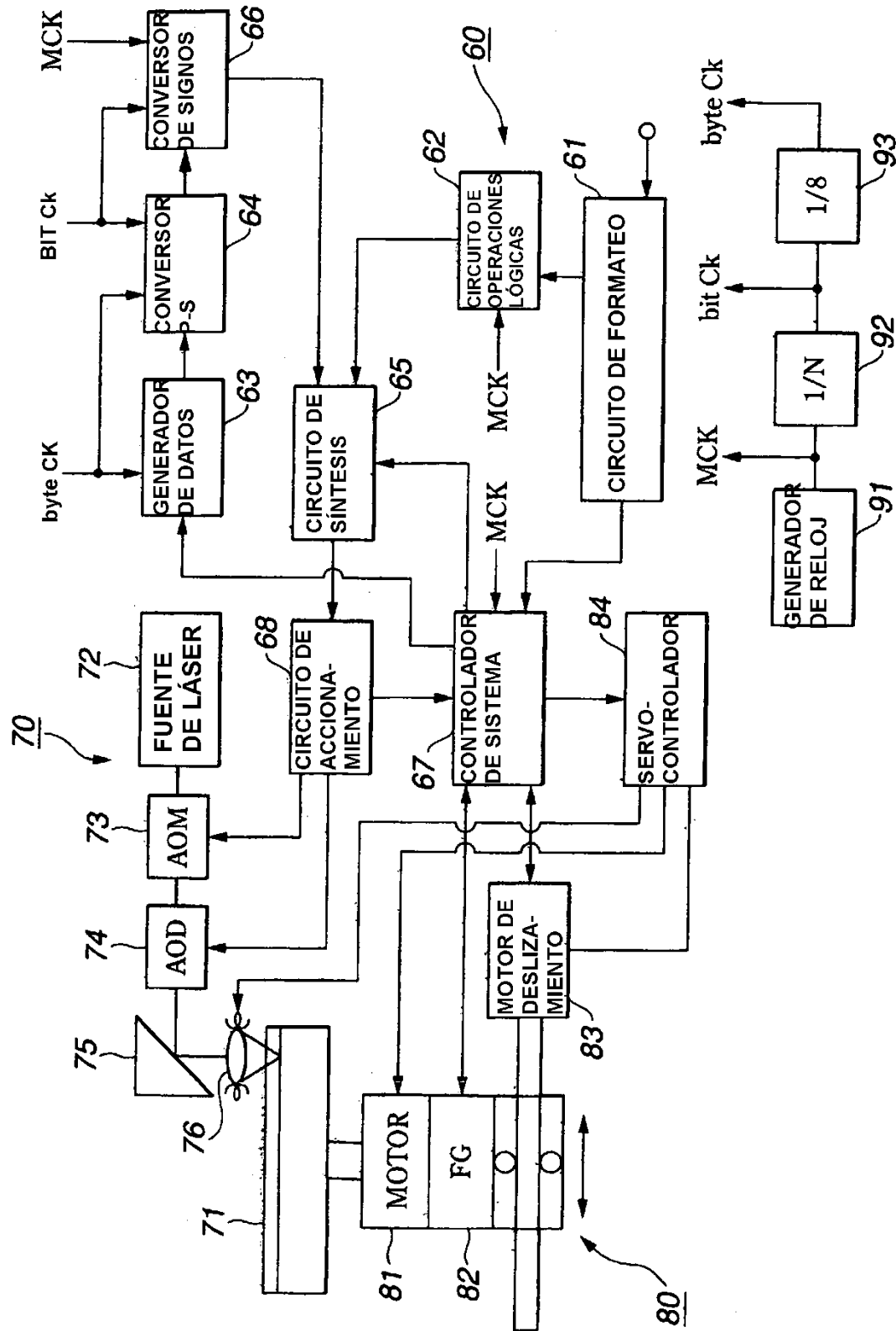


FIG. 11

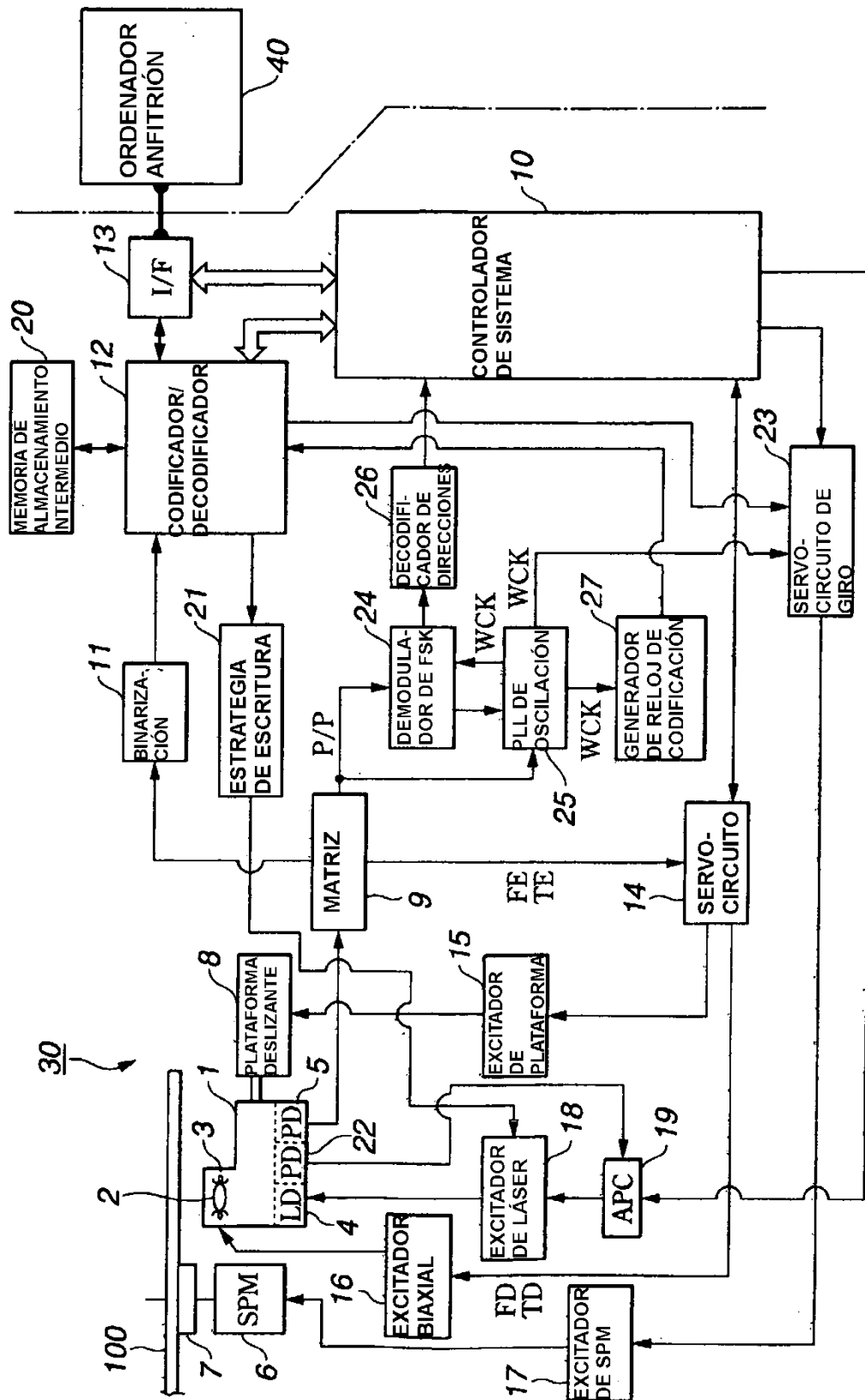


FIG.12

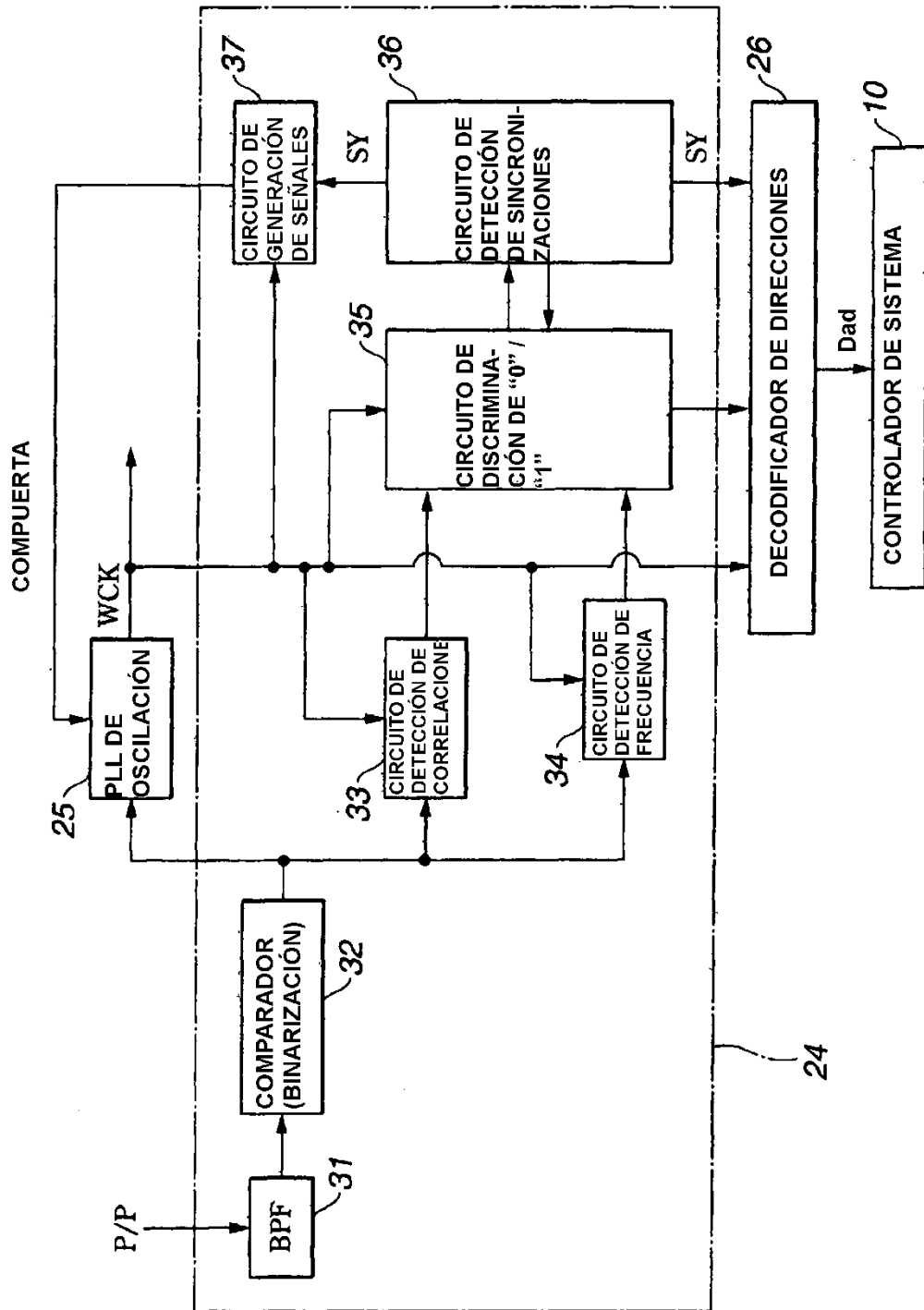


FIG.13

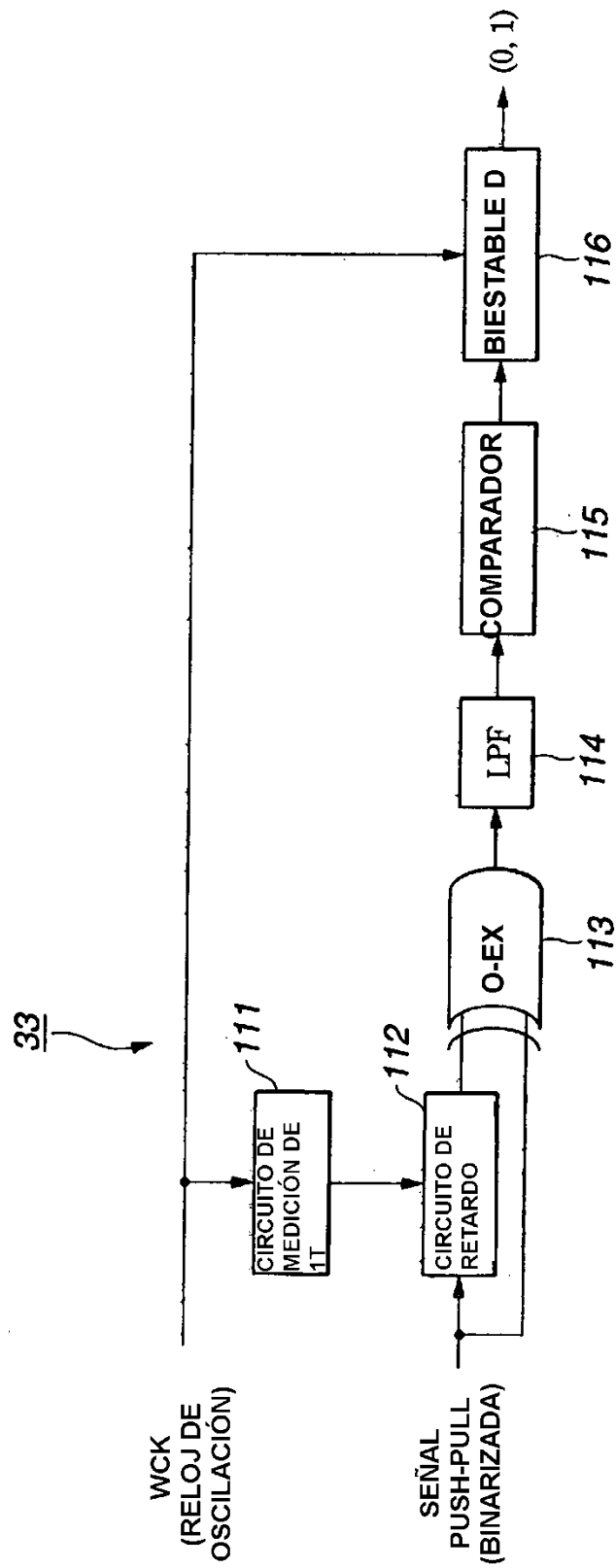


FIG.14

FIG.15A RELOJ DE OSCILACIÓN

FIG.15B SEÑAL PUSH-PULL DE
ENTRADA
(BINARIZADA)

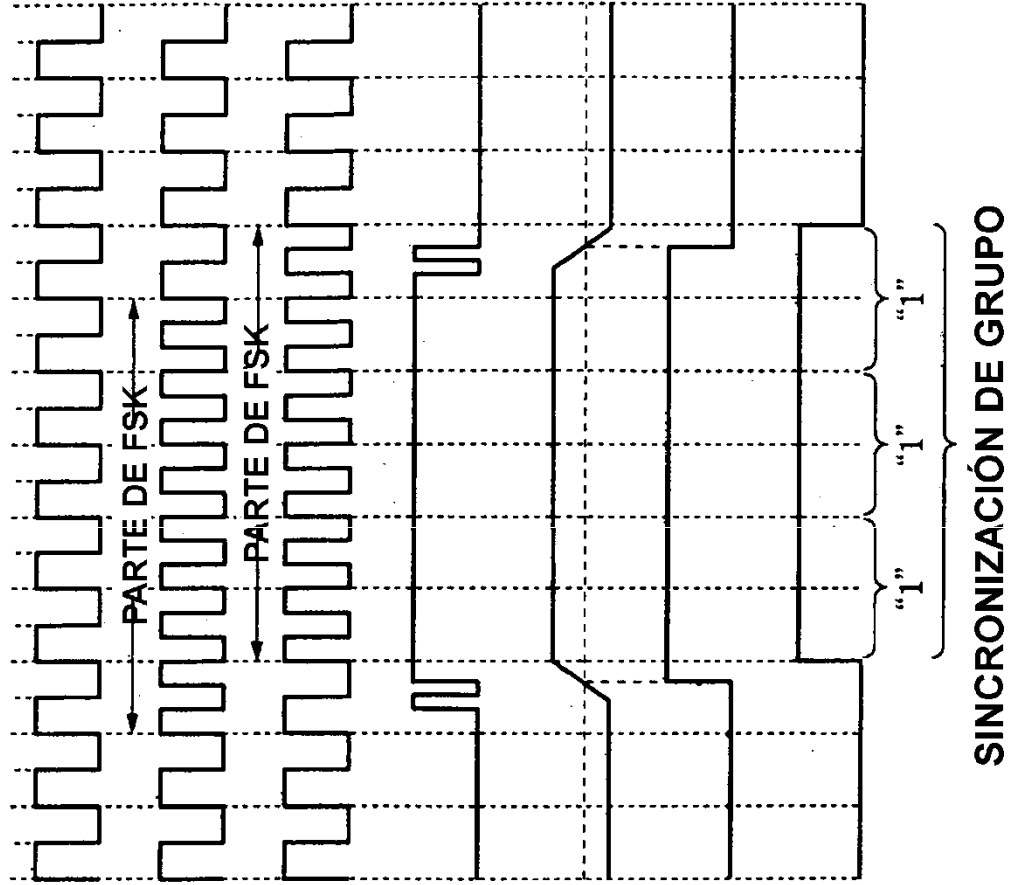
FIG.15C SEÑAL PUSH-PULL
RETARDADA 1T

FIG.15D SALIDA DE O exclusiva

FIG.15E SALIDA DE LPF

FIG.15F SALIDA DE
COMPARADOR
(BINARIZADA)

FIG.15G SALIDA DE biestable D



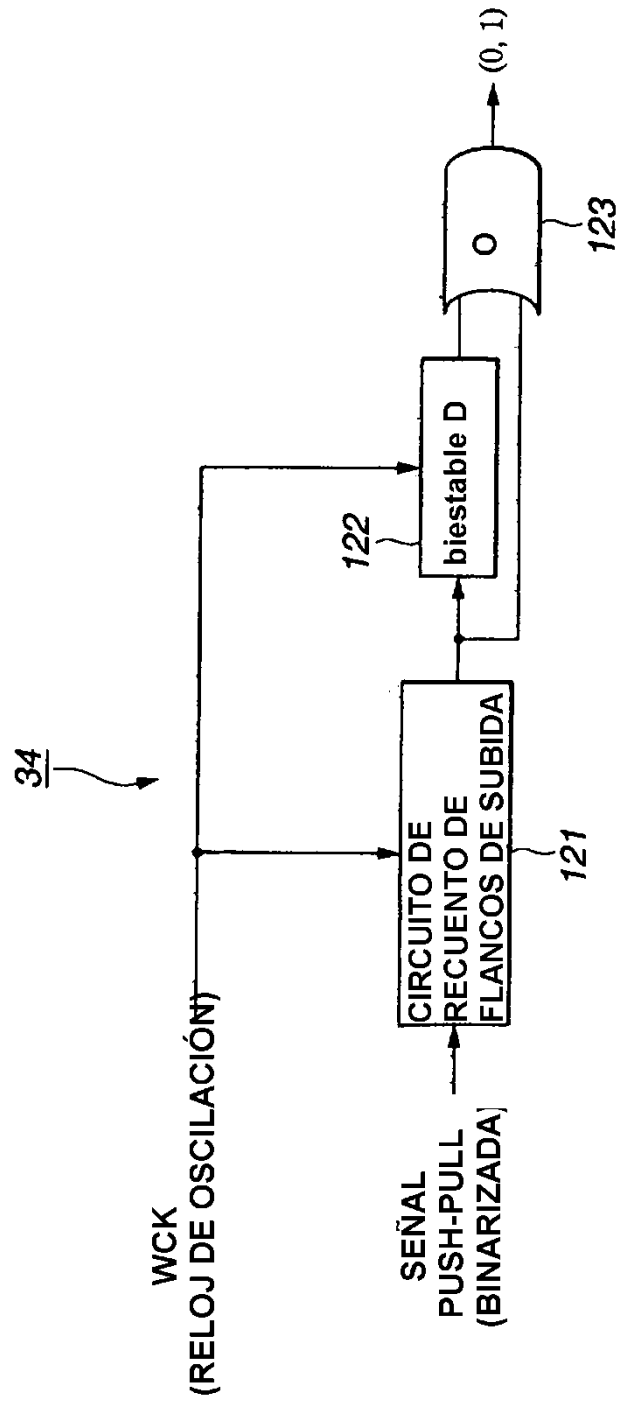


FIG.16

FIG.17A RELOJ DE OSCILACIÓN

FIG.17B SEÑAL PUSH-PULL DE ENTRADA (BINARIZADA)

FIG.17C RECUENTO DE FLANCOS DE SUBIDA

FIG.17D RETARDO DE 1T

FIG.17E SALIDA DE O

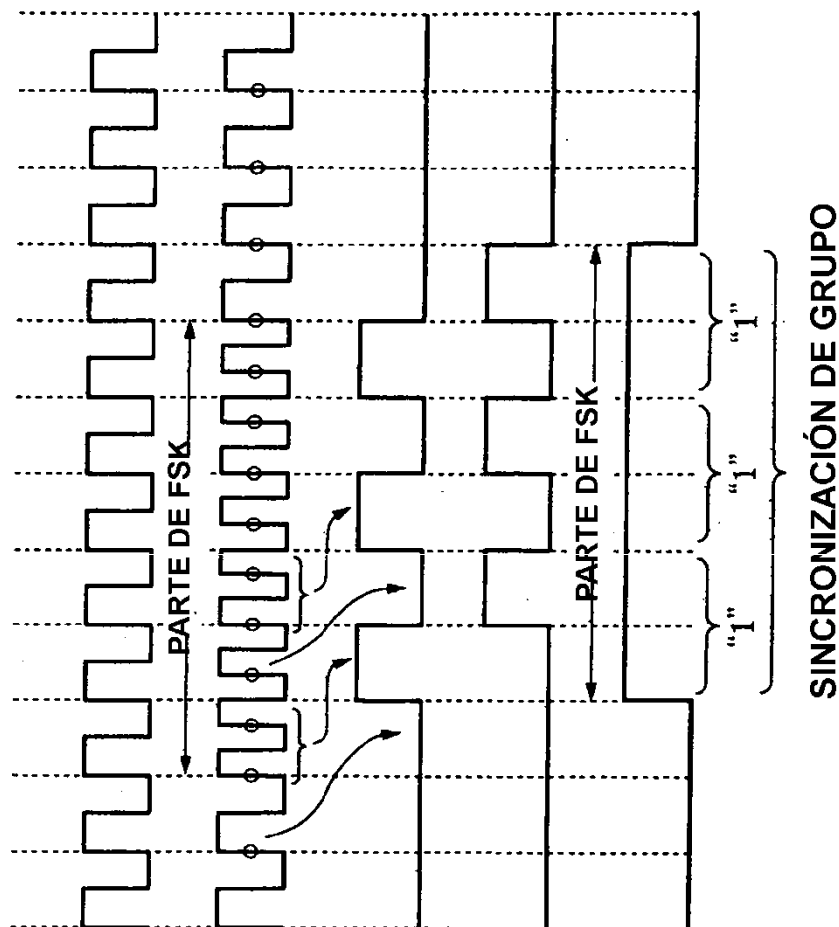


FIG.18A Datos de precodificación "1"

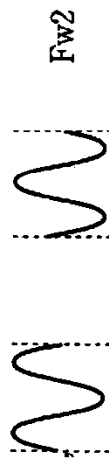


FIG.18B Datos de precodificación "0"



FIG.18C portadora



FIG.18D datos



FIG.18E Datos de precodificación



FIG.18F flujo continuo MSK

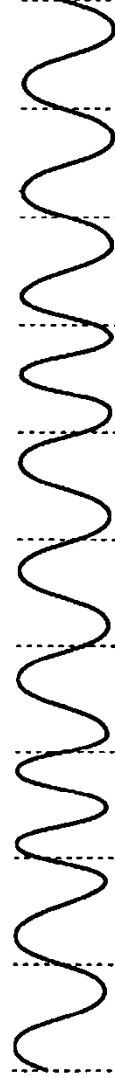


FIG.19A

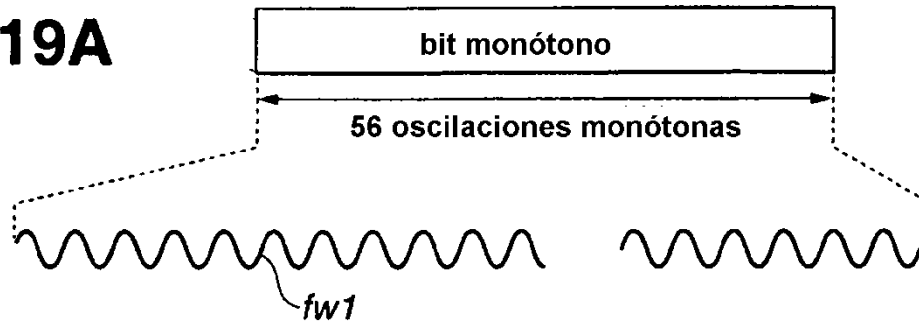


FIG.19B

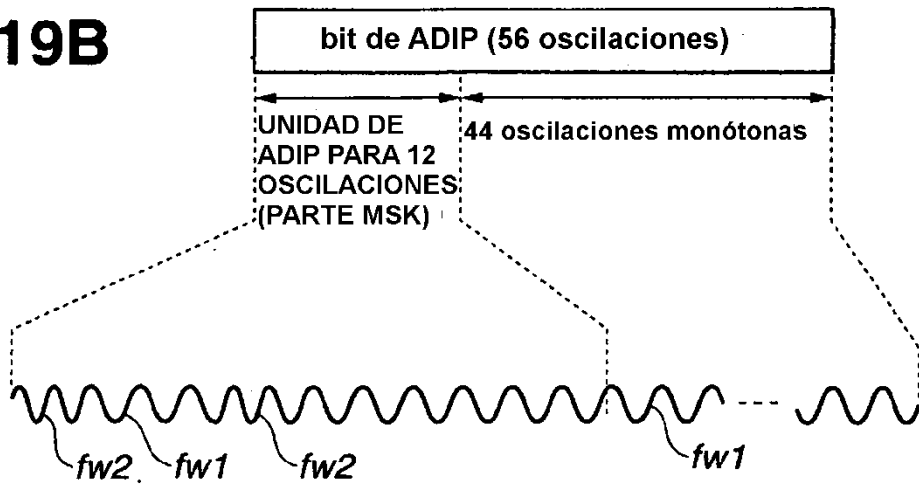
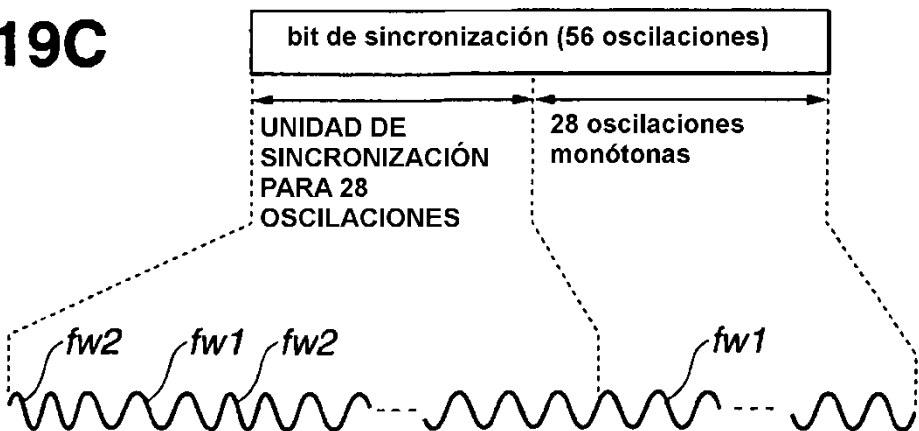


FIG.19C



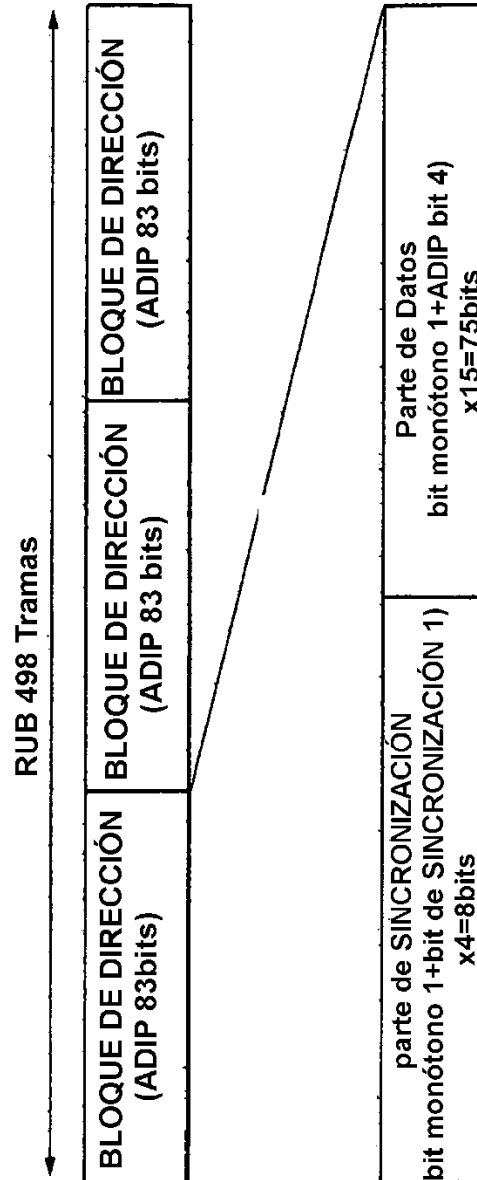


FIG.20A

FIG.20B

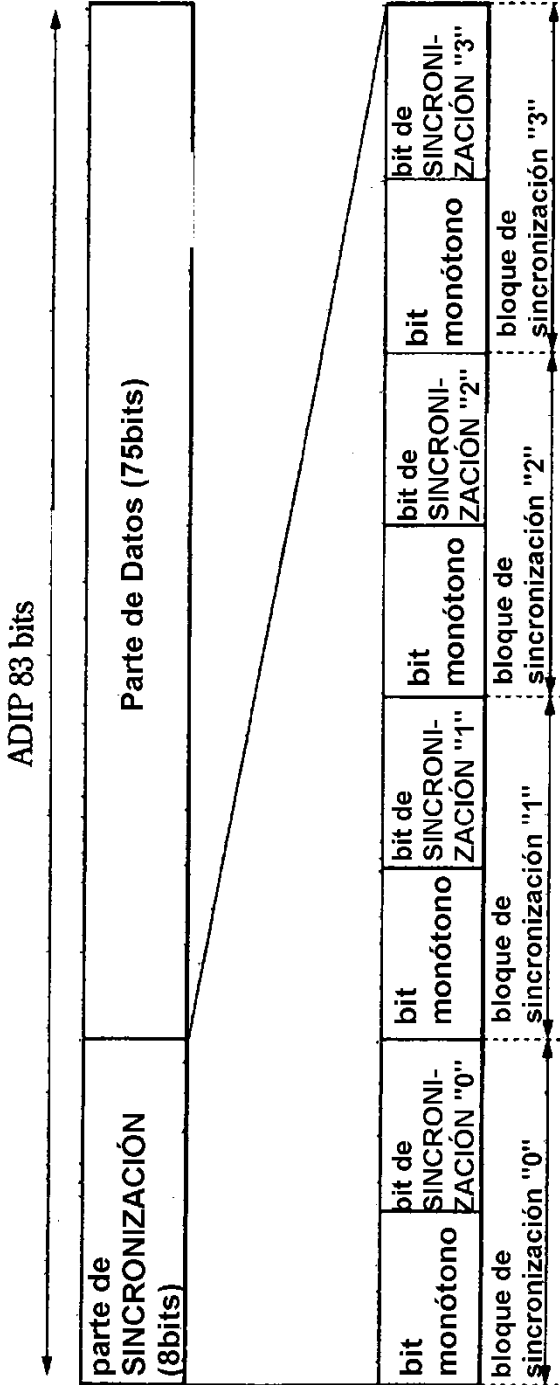
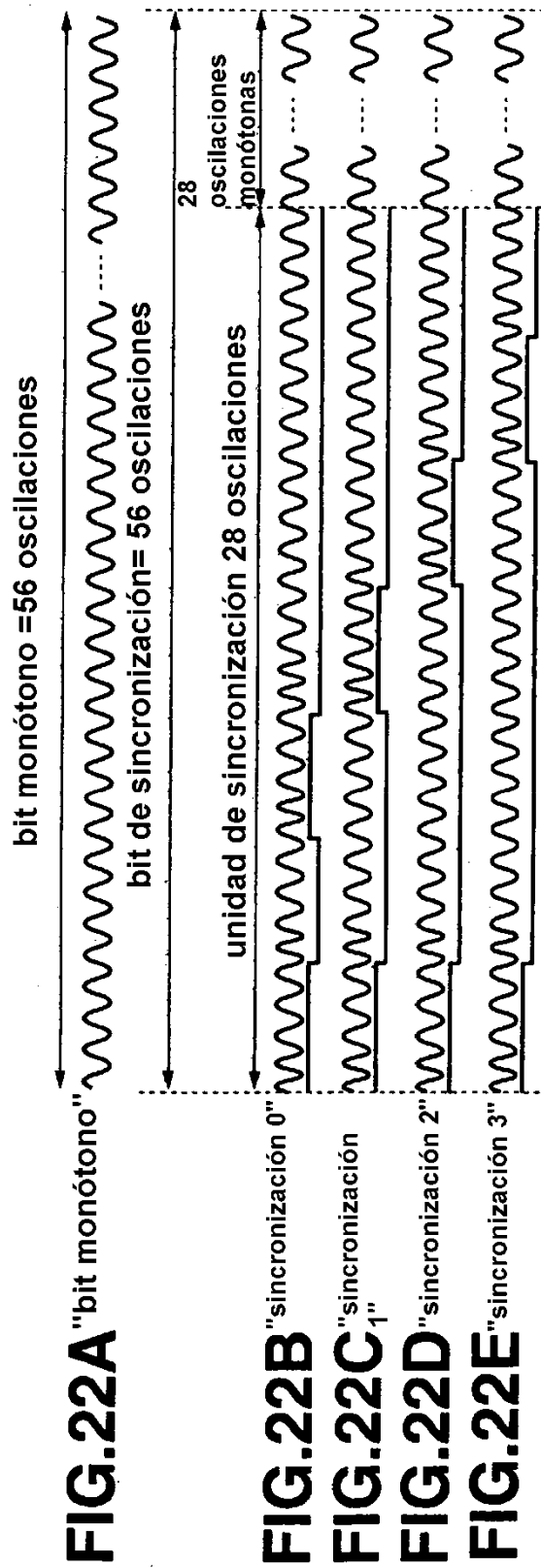


FIG.21A

FIG.21B



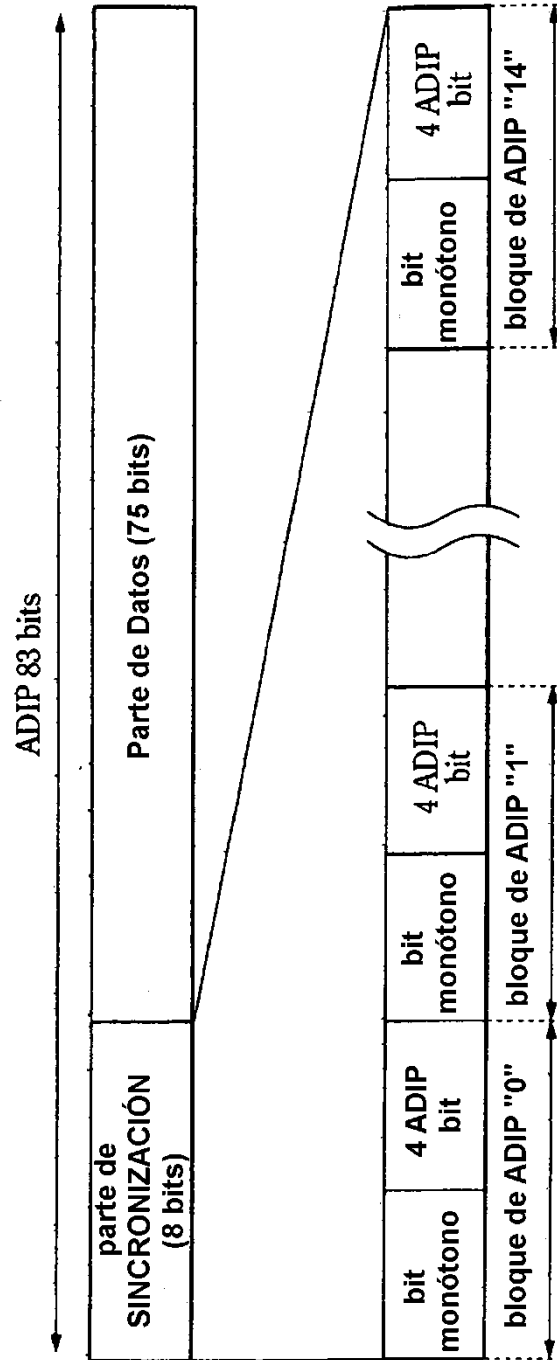


FIG.23A

FIG.23B

FIG.24A "bit monótono"

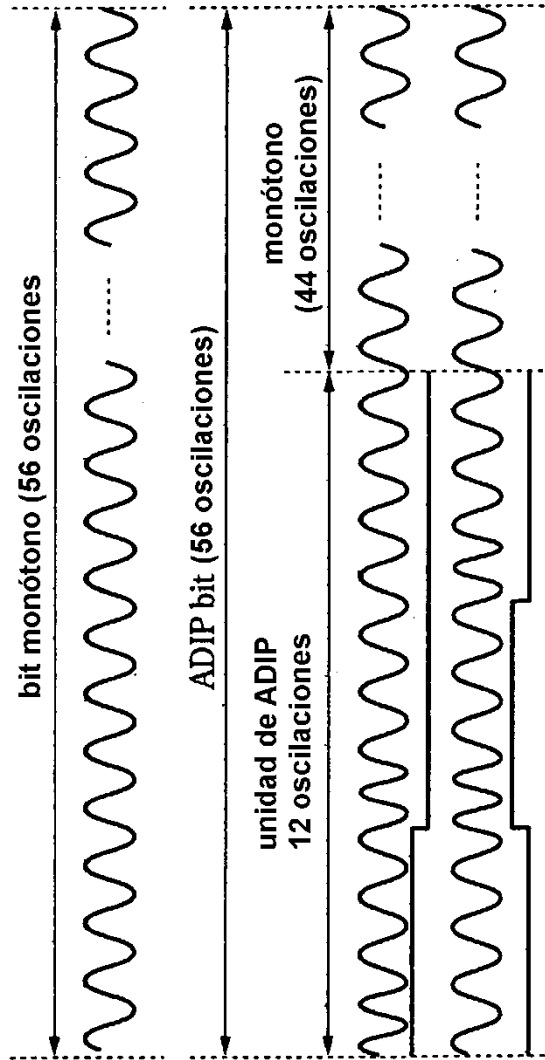


FIG.24B bit "1"

FIG.24C bit "0"

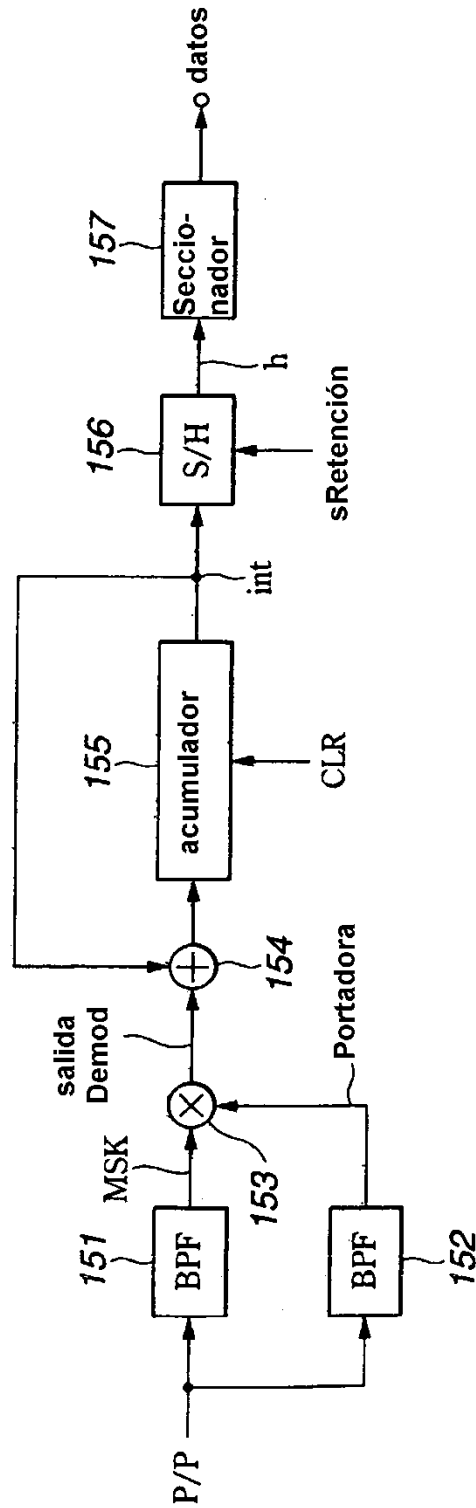


FIG.25

FIG.26A

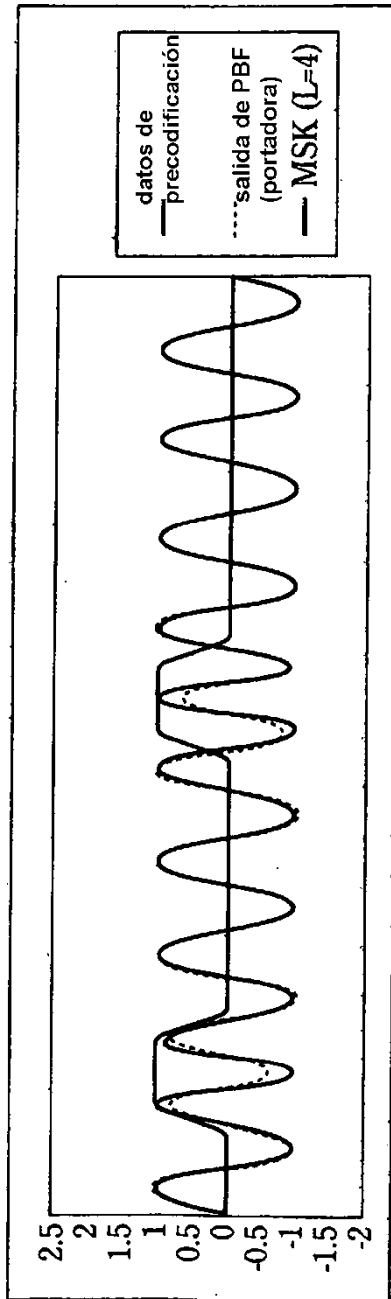


FIG.26B

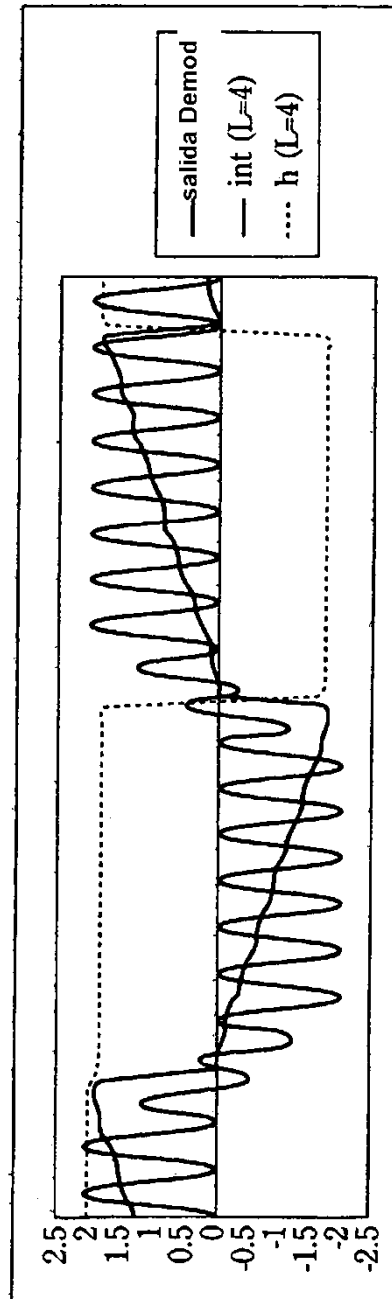


FIG.27A

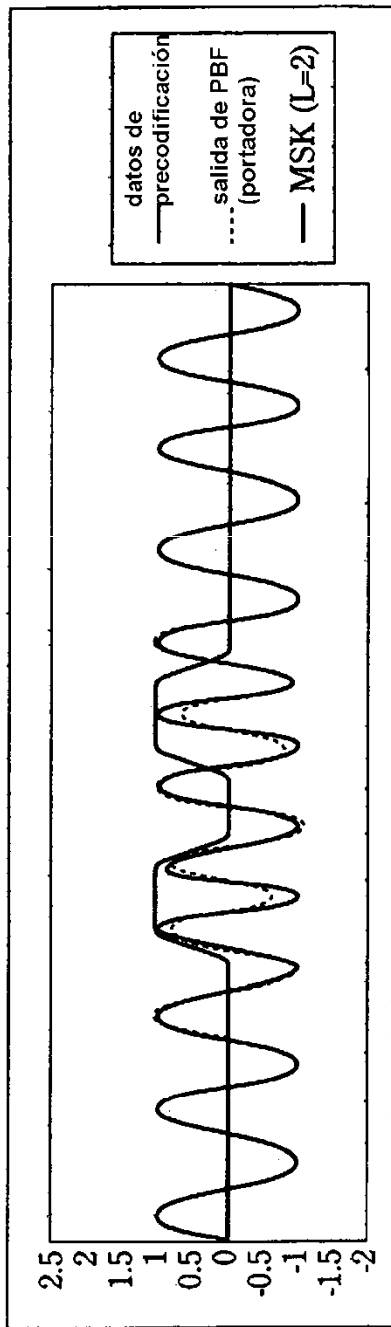


FIG.27B

