



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I596682 B

(45)公告日：中華民國 106 (2017) 年 08 月 21 日

(21)申請案號：105127427

(22)申請日：中華民國 102 (2013) 年 02 月 22 日

(51)Int. Cl. : **H01L21/60 (2006.01)**

(30)優先權：2012/02/24 美國 13/405,125

2013/01/29 美國 13/752,485

(71)申請人：英帆薩斯公司 (美國) INVENSAS CORPORATION (US)

美國

(72)發明人：科 瑞拿杜 CO, REYNALDO (PH) ; 米卡瑞密 勞瑞 MIRKARIMI, LAURA (US)

(74)代理人：閻啟泰；林景郁

(56)參考文獻：

US 6476503

審查人員：徐兩弘

申請專利範圍項數：7 項 圖式數：34 共 71 頁

(54)名稱

用於藉由至密封表面之導線接合之疊合封裝組合之方法

METHOD FOR PACKAGE-ON-PACKAGE ASSEMBLY WITH WIRE BONDS TO ENCAPSULATION SURFACE

(57)摘要

一微電子組合(10)包含具有相對的一第一表面及一第二表面之一基板(12)。一微電子元件(22)上覆於該第一表面上，且第一導電元件(28)可暴露於該第一表面或該第二表面中之至少一者處。該等第一導電元件(28)中之某些第一導電元件電連接至該微電子元件(22)。導線接合(32)具有結合至該等導電元件(28)之基底(34)及遠離該基板及該等基底之端表面(38)，每一導線接合界定在該基底與該端表面之間延伸之一邊緣表面(37)。一密封層(42)可自該第一表面延伸且填充該等導線接合之間的空間，以使得該等導線接合可藉由該密封層分離。該等導線接合(32)之未經密封部分由不被該密封層(42)覆蓋之該等導線接合之該等端表面(38)之至少部分界定。

A microelectronic assembly (10) includes a substrate (12) having a first and second opposed surfaces. A microelectronic element (22) overlies the first surface and first electrically conductive elements (28) can be exposed at at least one of the first surface or second surfaces. Some of the first conductive elements (28) are electrically connected to the microelectronic element (22). Wire bonds (32) have bases (34) joined to the conductive elements (28) and end surfaces (38) remote from the substrate and the bases, each wire bond defining an edge surface (37) extending between the base and the end surface. An encapsulation layer (42) can extend from the first surface and fill spaces between the wire bonds, such that the wire bonds can be separated by the encapsulation layer. Unencapsulated portions of the wire bonds (32) are defined by at least portions of the end surfaces (38) of the wire bonds that are uncovered by the encapsulation layer (42).

指定代表圖：

807 · · · 開口

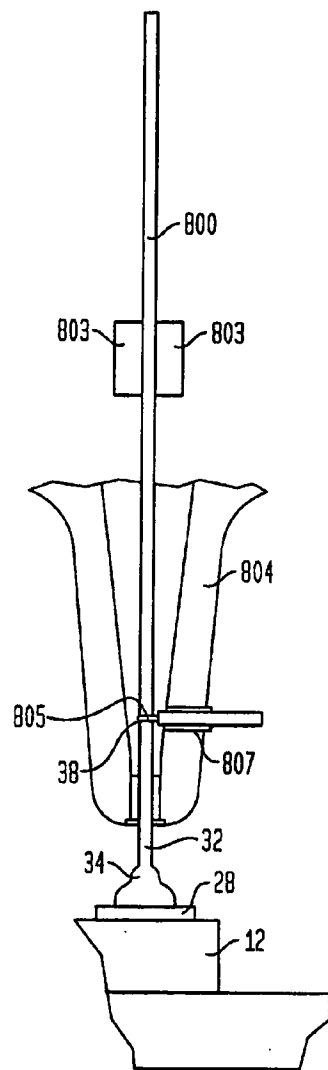


圖 32B

發明摘要

※ 申請案號：105127427 (由102106326分割)

※ 申請日：102/02/22

※IPC 分類：H01L 21/60 (2006.01)

【發明名稱】(中文/英文)

用於藉由至密封表面之導線接合之疊合封裝組合之方法

METHOD FOR PACKAGE-ON-PACKAGE ASSEMBLY WITH WIRE
BONDS TO ENCAPSULATION SURFACE

【中文】

一微電子組合(10)包含具有相對的一第一表面及一第二表面之一基板(12)。一微電子元件(22)上覆於該第一表面上，且第一導電元件(28)可暴露於該第一表面或該第二表面中之至少一者處。該等第一導電元件(28)中之某些第一導電元件電連接至該微電子元件(22)。導線接合(32)具有結合至該等導電元件(28)之基底(34)及遠離該基板及該等基底之端表面(38)，每一導線接合界定在該基底與該端表面之間延伸之一邊緣表面(37)。一密封層(42)可自該第一表面延伸且填充該等導線接合之間的空間，以使得該等導線接合可藉由該密封層分離。該等導線接合(32)之未經密封部分由不被該密封層(42)覆蓋之該等導線接合之該等端表面(38)之至少部分界定。

【英文】

A microelectronic assembly (10) includes a substrate (12) having a first and second opposed surfaces. A microelectronic element (22) overlies the first surface and first electrically conductive elements (28) can be exposed at at least one of the first surface or second surfaces. Some of the first conductive elements (28) are electrically connected to the microelectronic element (22). Wire bonds (32) have

bases (34) joined to the conductive elements (28) and end surfaces (38) remote from the substrate and the bases, each wire bond defining an edge surface (37) extending between the base and the end surface. An encapsulation layer (42) can extend from the first surface and fill spaces between the wire bonds, such that the wire bonds can be separated by the encapsulation layer. Unencapsulated portions of the wire bonds (32) are defined by at least portions of the end surfaces (38) of the wire bonds that are uncovered by the encapsulation layer (42).

【代表圖】

【本案指定代表圖】：第（32B）圖。

【本代表圖之符號簡單說明】：

- 12 基板
- 28 導電元件
- 32 導線接合
- 34 基底
- 38 端表面/端
- 800 導線/導線段
- 803 夾具/切割刀片/導線夾具
- 804 毛細管
- 805 切割刀片/刀片
- 807 開口

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

用於藉由至密封表面之導線接合之疊合封裝組合之方法

METHOD FOR PACKAGE-ON-PACKAGE ASSEMBLY WITH WIRE
BONDS TO ENCAPSULATION SURFACE

【技術領域】

【0001】 本發明之實施例係關於製作可用於疊合封裝組合中之微電子封裝之各種結構及方式，且更特定而言，係關於併入導線接合作為該等疊合封裝連接之部分之此等結構。

【0002】 相關申請案之交叉參考

【0003】 本申請案係於 2013 年 1 月 29 日提出申請之美國專利申請案第 13/752,485 號之一接續案，美國專利申請案第 13/752,485 號係於 2012 年 2 月 24 日提出申請之美國專利申請案第 13/405,125 號、即 2013 年 2 月 12 日發佈之現在的美國專利第 8,372,741 號之一接續案，該等專利專利申請案之揭示內容以引用的方式併入本文中。

【先前技術】

【0004】 諸如半導體晶片之微電子裝置通常需要至其他電子組件之諸多輸入及輸出連接。一半導體晶片或其他相當裝置之輸入及輸出觸點通常安置成實質上覆蓋裝置之一表面之網格狀圖案(通常稱為一「區域陣列」)，或成可平行於且毗鄰裝置之前表面之每一邊緣或在該前表面之中心延伸之細長列。通常，諸如晶片之裝置必須物理安裝於諸如一印刷電路板之一基板上，且該裝置之觸點必須電連接至該電路板之導電特徵。

【0005】 半導體晶片通常提供於在製造期間及在將晶片安裝於諸如一電路板或其他電路面板之一外部基板上期間促進晶片之處置之封裝中。舉例而言，諸多半導體晶片係提供於適於表面安裝之封裝中。此一般類型之眾多封裝已經提議用於各種應用。最通常地，此等封裝包含一介電元件，其通常稱為一「晶片載體」，具有在該介電質上形成為經電鍍或經蝕刻金屬結構之端子。此等端子通常藉由諸如沿著晶片載體自身延伸之薄跡線之特徵及藉由在晶片之觸點與端子或跡線之間延伸的細引線或導線而連接至晶片自身之觸點。在一表面安裝操作中，將封裝放置至一電路板上，以使得該封裝上之每一端子與該電路板上之一對應接觸襯墊對準。將焊料或其他接合材料提供於端子與接觸襯墊之間。可藉由加熱該組合以便熔融或「迴錫」焊料或以其他方式活化接合材料而將封裝永久地接合於適當位置處。

【0006】 諸多封裝包含附接至封裝之端子之呈焊料球(通常直徑約 0.1 mm 及約 0.8 mm (5 密耳及 30 密耳))形式之焊料塊。具有自其底表面突出之一焊料球陣列之一封裝通常稱為一球柵陣列或「BGA」封裝。其他封裝(稱為平臺柵格陣列或「LGA」封裝)係藉由由焊料形成之薄層或平臺固定至基板。此類型之封裝可相當緊湊。某些封裝(通常稱為「晶片尺度封裝」)佔用等於或僅稍微大於併入該封裝中之裝置之面積之電路板之一面積。此有利之處在於：其減小組合之總大小且准許基板上之各種裝置之間的短互連之使用，此繼而限制裝置之間的信號傳播時間且因此促進以高速度對組合之操作。

【0007】 經封裝半導體晶片通常以「堆疊式」配置提供，其中一個封

裝(舉例而言)提供於一電路板上，且另一封裝安裝於第一封裝之頂部上。此等配置可允許將若干個不同晶片安裝於一電路板上之一單個佔用面積內，且可進一步藉由提供封裝之間的一短互連而促進高速操作。通常，此互連距離僅稍微大於晶片自身之厚度。針對在一晶片封裝堆疊內達成之互連，必須在每一封裝(最頂部封裝除外)之兩個側上提供用於機械及電連接之結構。舉例而言，此已藉由在晶片安裝至之基板之兩個側上提供接觸襯墊或平臺而完成，該等襯墊係藉由導電通孔或諸如此類透過基板連接。已使用焊料球或諸如此類來橋接一下部基板之頂部上之觸點與下一較高基板之底部上之觸點之間的間隙。焊料球必須高於晶片之高度以便連接觸點。美國專利申請公開案第 2010/0232129 號(「'129 公開案」)中提供堆疊式晶片配置及互接合構之實例，該美國專利申請公開案之揭示內容以全文引用方式併入本文中。

【0008】 呈細長支柱或插腳形式之微觸點元件可用於將微電子封裝連接至電路板及用於微電子封裝中之其他連接。在某些例項中，已藉由蝕刻包含一或多個金屬層之一金屬結構以形成微觸點來形成微觸點。蝕刻製程限制微觸點之大小。習用蝕刻製程通常不能形成具有一大的高與最大寬度之比率(在本文中稱為「縱橫比」)之微觸點。難以或不可能形成具有可觀高度及毗鄰微觸點之間的極小節距或間隔之微觸點陣列。此外，藉由習用蝕刻製程形成之微觸點之組態受限。

【0009】 儘管所有以上所闡述內容在此項技術中進步，但製作及測試微電子封裝之更進一步改良將係所期望的。

【發明內容】

【0010】 一微電子組合可包含具有相對的一第一表面及一第二表面之一基板。一微電子元件可上覆於該第一表面上，且第一導電元件可暴露於該第一表面或該第二表面中之至少一者處。該等第一導電元件中之某些第一導電元件可電連接至該微電子元件。導線接合具有結合至該等導電元件之基底以及遠離該基板及該等基底之端表面。每一導線接合可界定在該基底與該端表面之間延伸的一邊緣表面。一密封層可自該第一表面延伸且填充該等導線接合之間的空間，以使得該等導線接合可藉由該密封層分離。該等導線接合之未經密封部分可由不被該密封層覆蓋之該等導線接合之該等端表面之至少部分界定。

【0011】 本文中揭示各種封裝結構，其併入有充當自一基板上之導電元件（例如，導電襯墊）向上延伸之垂直連接件之導線接合。此等導電接合可用於藉助上覆於一介電密封之一表面上之一微電子封裝來進行疊合封裝電連接。另外，本文中揭示用於製作一微電子封裝或一微電子組合之方法之各種實施例。

【0012】 因此，一種根據本發明之一態樣製作一微電子封裝之方法可包含：a)自一接合工具之一毛細管饋出具有預定長度之一金屬導線段；b)使用該接合工具將該金屬導線之一部分接合至暴露於一基板之一第一表面處之一導電元件，藉此在該導電元件上形成一導線接合之一基底；c)將該導線之一部分夾緊於該接合工具內；d)在該經夾緊部分與該基底部分之間的一位置處切割該金屬導線以至少部分地界定該導線接合之一端表面，該導電接合之一邊緣表面係界定於該基底與該端表面之間；e)重複步驟(a)至(d)以形成至該基板之複數個該等導電元件之複數個導線接合；及 f)

然後形成上覆於該基板之該表面上之一介電密封層，其中該密封層經形成以便至少部分地覆蓋該基板之該表面及該等導線接合之部分，以使得該等導線接合之未經密封部分由不被該密封層覆蓋的該等導線接合之一端表面或一邊緣表面中之至少一者之一部分界定。

【0013】 因此，根據本發明之一態樣，可自一接合工具之一毛細管饋出具有—預定長度之一金屬導線段。該接合工具可用於將該金屬導線之一部分接合至暴露於一基板之一第一表面處之一導電元件。此接合可在該導電元件上形成該導線接合之一基底。該導線之一部分可在形成與導電元件之接合之後被夾緊。所夾緊之導線之部分可係在該接合工具內。可在所夾緊部分與該基底部分之間的一位置處切割該金屬導線，且切割該導線可至少部分地界定該導線接合之一端表面。該導線接合之一邊緣表面可界定於該基底與該端表面之間。前述可經重複以形成至該基板之複數個該等導電元件之複數個導線接合。然後，可形成上覆於該基板之表面之一介電密封層。該密封層可經形成以便至少部分地覆蓋該基板之表面及該等導線接合之部分。該等導線接合之未經密封部分可由不被該密封層覆蓋的該等導線接合之一端表面或其一邊緣表面中之至少一者之一部分界定。

【0014】 在一項實例中，可僅部分地穿過該金屬導線切割該金屬導線。可自基板之表面移開該接合工具同時導線之部分保持經夾緊。以此程序，可致使導線在切割之位置處斷裂。可藉由該切割及該斷裂形成一端表面。

【0015】 在一項實例中，可沿實質上垂直於導線接合之邊緣表面之一方向完全穿過該導線段進行該切割。可藉由該切割形成該導線接合之一端

表面。

【0016】 在一項實例中，至少一個微電子元件可上覆於該基板之該第一表面上。該基板可具有一第一區及一第二區，且該微電子元件可位於該第一區內，例如上覆於該第一區上。該等導電元件可位於該第二區內，例如作為暴露於其中之第一表面處之導電元件。該等導電元件可電連接至該至少一個微電子元件。該介電密封層可經形成為在至少該基板之該第二區中上覆於該基板之第一表面上，但亦可上覆於該第一表面之至少一部分上在第一區以及第二區中。

【0017】 在一項實例中，該封裝可經組態以使得該等導線接合中之一第一導線接合經調適用於攜載一第一信號電位，且該等導線接合中之一第二導線接合經調適用於同時攜載不同於該第一信號電位之一第二信號電位。

【0018】 在一項實例中，可使用安裝於該接合工具上之一雷射來切割該金屬導線段。在此實例中，接合工具之毛細管可界定其藉以饋送該導線段之一面。該雷射可安裝於該接合工具上或與其一起安裝以使得可將一切割光束引導至定位於該接合工具之面與導線接合之基底之間的導線段之一位置。

【0019】 在一項實例中，該接合工具可包含界定其藉以饋送該導線段之一面之一毛細管。該毛細管可包含在其一側壁中之一開口，且該雷射可安裝於該接合工具上或與其一起安裝以使得一切割光束可通過該開口至定位於該毛細管內之導線段之一位置。

【0020】 在一項實例中，該雷射可係以下各項中之一者：CO₂、

Nd:YAG 或一 Cu 蒸氣雷射。

【0021】 在一項實例中，可使用在毛細管內延伸之一切割刀來切割該金屬導線。在一項實例中，該切割刀可沿朝向該毛細管之與導線段對置之一壁之一方向延伸。在一項實例中，可使用該切割刀作為一第一切割刀且結合在該毛細管內延伸之一第二切割刀來切割該金屬導線。該第二切割刀可與該第一切割刀相對地定位。

【0022】 在一項實例中，該毛細管可界定可藉以饋送該導線段之一面。可使用具有相對的第一切割刀及第二切割刀之一切割器具來切割該金屬導線。該切割器具可以使得可在定位於該接合工具之面與該導線接合之基底之間的一位置處切割該導線之一方式安裝於該接合工具上或與該接合工具一起安裝。

【0023】 該方法之一項實例可包含將一模板定位於該基板上方。該模板可在其中具有上覆於且暴露該等導電元件之至少部分之複數個開口。該等開口可界定定位於該基板上方之一第一高度處之各別邊緣。可藉由導線抵靠模板開口之邊緣之橫向移動來切割該導線段。

【0024】 一種根據本發明之一態樣製作一微電子封裝之方法可包含：將一模板定位於一製程中單元上，該製程中單元包含具有一第一表面及遠離該第一表面之一第二表面之一基板。一微電子元件可安裝至該基板之第一表面。複數個導電元件可暴露於該第一表面處。在一實例中，該等導電元件中之至少某些導電元件可電連接至該微電子元件。該模板可在其中具有上覆於且暴露該等導電元件之至少部分之複數個開口。該等開口可界定定位於該基板上方之一第一高度處之各別邊緣。

【0025】 根據此態樣，該方法可包含藉由包含以下步驟之一製程形成一導線接合：自一接合工具之一毛細管饋出一金屬導線以使得一預定長度延伸超過該毛細管之面且界定一金屬導線段。該導線段之一部分可結合至該複數個導電元件中之一導電元件以形成該導電接合之一基底。該金屬導線段之至少一部分可藉由導線抵靠模板開口之邊緣之橫向移動而自連接至該金屬導線段之導線之另一部分剪切，以分離該導線接合與該導線之一剩餘部分。該金屬導線之剪切可界定該導線接合之一端表面，該導線接合具有在該基底與該端表面之間延伸之一端表面。可使用該模板之一或多個開口複數次地重複如以上闡述之金屬導線之饋出、接合及其剪切，以在複數個該等導電元件上形成複數個導線接合。

【0026】 在此方法之一實例中，可在該製程中單元上形成一介電密封層，其中該密封層經形成以便至少部分地覆蓋該第一表面及該等導線接合之部分。該等導線接合之未經密封部分可由不被該密封層覆蓋之該等導線接合之端表面或邊緣表面中之至少一者之一部分界定。

【0027】 在此方法之一實例中，延伸超過該毛細管之一面且在該金屬導線之剪切之後剩餘的該金屬導線之一部分可係為足以至少形成一後續導線接合之一基底之一長度。

【0028】 在該方法之一實例中，該模板可界定沿該等孔中之一者之一軸延伸之一方向（例如，沿背離該基板之一表面之一垂直方向）之一厚度。該等孔中之某些或全部可貫穿該模板之厚度具有一致或恆定直徑。

【0029】 在該方法之一實例中，該模板可界定沿該等孔或開口中之一者之一軸之一方向（例如，沿背離該基板之一表面之一垂直方向）之一厚

度。該模板中之該等孔或開口中之某些或全部可自該開口內之一暴露邊緣處之一第一寬度或較小直徑漸變至在該孔或開口內且較接近該基板之另一位置處之一第二較大寬度或較大直徑。

【0030】 在一項實例中，該模板可包含沿該基板之一或多個邊緣延伸之具有該基板之一厚度方向之一第一厚度之一邊緣部件。該第一厚度可界定一第一高度。一中心部分可包含該等孔或開口且可由該邊緣部件定界。該中心部分可具有背對該基板之一外部表面。該外部表面可安置於該第一高度處。該中心部分可具有小於該第一厚度之一厚度。

【圖式簡單說明】

【0031】 圖 1 展示根據本發明之一實施例之一微電子封裝；

【0032】 圖 2 展示圖 1 之微電子封裝之一俯視立面圖；

【0033】 圖 3 展示根據本發明之一替代實施例之一微電子封裝；

【0034】 圖 4 展示根據本發明之一替代實施例之一微電子封裝；

【0035】 圖 5 展示根據本發明之一替代實施例之一微電子封裝；

【0036】 圖 6 展示根據本發明之一實施例之包含一微電子封裝之一堆疊式微電子組合；

【0037】 圖 7 展示根據本發明之一替代實施例之一微電子封裝；

【0038】 圖 8A 至圖 8E 展示根據本發明之各種實施例之一微電子封裝之一部分之一詳細視圖；

【0039】 圖 9 展示根據本發明之一替代實施例之一微電子封裝之一部分之一詳細視圖；

【0040】 圖 10A 至圖 10D 展示根據本發明之各種實施例之一微電子

封裝之一部分之一詳細視圖；

【0041】 圖 11 至圖 14 展示根據本發明之一實施例在一微電子封裝之各種製作步驟期間之該微電子封裝；

【0042】 圖 15 展示根據本發明之一替代實施例在一製作步驟期間之一微電子封裝；

【0043】 圖 16A 至圖 16C 展示根據本發明之一實施例在一微電子封裝之各種製作步驟期間之該微電子封裝之一部分之一詳細視圖；

【0044】 圖 17A 至圖 17C 展示根據本發明之一替代實施例在一微電子封裝之各種製作步驟期間之該微電子封裝之一部分之一詳細視圖；

【0045】 圖 18 展示根據本發明之一替代實施例之一微電子封裝之一俯視立面圖；

【0046】 圖 19 展示根據本發明之一替代實施例之一微電子封裝之一部分之一俯視立面圖；

【0047】 圖 20 展示根據本發明之另一替代實施例之一微電子封裝之一俯視圖；

【0048】 圖 21 展示技術方案 20 之微電子封裝之一前立面圖；

【0049】 圖 22 展示根據本發明之另一替代實施例之一微電子封裝之一前立面圖；

【0050】 圖 23 展示根據本發明之另一實施例之一系統；

【0051】 圖 24 展示根據本發明之另一替代實施例之一微電子封裝之一前立面圖；

【0052】 圖 25 展示根據本發明之另一替代實施例之一微電子封裝之

一前立面圖；

【0053】 圖 26 展示根據圖 25 之實施例之一變化形式之一微電子封裝之一俯視圖；

【0054】 圖 27 展示根據本發明之另一替代實施例之一微電子封裝之一前立面圖；

【0055】 圖 28 展示根據圖 27 之實施例之一變化形式之一微電子封裝之一俯視圖；

【0056】 圖 29 係根據另一實施例之一微電子封裝之一剖視圖；

【0057】 圖 30 展示根據另一實施例之一微電子封裝之一剖視圖；

【0058】 圖 31A 至圖 31C 係展示根據另一些實施例之微電子封裝之實施例之實例之剖視圖；

【0059】 圖 32A 及圖 32B 展示根據本發明之另一實施例可用於在一方法之各種階段中形成各種導線接合通孔之一機器之一部分；

【0060】 圖 33 展示根據本發明之另一實施例可用於根據一方法形成各種導線接合通孔之一機器之一部分；且

【0061】 圖 34A 至圖 34C 展示根據本發明之一實施例可用於製作導線接合之一方法中之一器具之各種形式。

【實施方式】

【0062】 現在轉至圖，其中類似元件符號用於指示類似特徵，圖 1 中展示根據本發明之一實施例之一微電子組合 10。圖 1 之實施例係呈一經封裝微電子元件之形式之一微電子組合，諸如用於電腦或其他電子應用中之一半導體晶片組合。

【0063】 圖 1 之微電子組合 10 包含具有一第一表面 14 及一第二表面 16 之一基板 12。基板 12 通常呈一介電元件(其係實質上扁平)之形式。該介電元件可係片狀且可係薄的。在特定實施例中，該介電元件可包含有機介電材料或複合介電材料之一或多個層，該等有機介電材料或複合介電材料諸如(但不限於)：聚醯亞胺、聚四氟乙烯(「PTFE」)、環氧樹脂、環氧玻璃、FR-4、BT 樹脂、熱塑性材料或熱固性塑膠材料。第一表面 14 及第二表面 16 較佳地實質上彼此平行且以界定基板 12 之厚度之垂直於表面 14、16 之一距離間隔開。基板 12 之厚度較佳地在本申請案大體可接受厚度之一範圍內。在一實施例中，第一表面 14 與第二表面 16 之間的距離在約 25 μm 與 500 μm 之間。出於此論述之目的，第一表面 14 可闡述為與第二表面 16 對置或遠離第二表面 16 定位。此一闡述以及本文中所使用之涉及此等元件之一垂直或水平位置之元件相對位置之任何其他闡述係僅出於說明性目的而進行以符合圖內之元件之位置，且並非限制。

【0064】 在一較佳實施例中，將基板 12 視為劃分成一第一區 18 及一第二區 20。第一區 18 位於第二區 20 內且包含基板 12 之一中心部分且自其向外延伸。第二區 20 實質上包圍第一區 18 且自其向外延伸至基板 12 之外部邊緣。在此實施例中，基板自身不存在實體劃分兩個區之特定特性；然而，本文中出於論述之目的而將該等區相對於應用於其或含納於其中之處理或特徵加以區分。

【0065】 一微電子元件 22 可安裝至基板 12 在第一區 18 內之第一表面 14。微電子元件 22 可係一半導體晶片或另一相當裝置。在圖 1 之實施例中，微電子元件 22 係以稱為一習用或「面向上」方式之方式安裝至第

一表面 14。在此一實施例中，導線引線 24 可用於將微電子元件 22 電連接至暴露於第一表面 14 處之複數個導電元件 28 中之某些導電元件。導線引線 24 亦可結合至基板 12 內之繼而連接至導電元件 28 之跡線(未展示)或其他導電特徵。

【0066】 導電元件 28 包含暴露於基板 12 之第一表面 14 處之各別「觸點」或襯墊 30。如本闡述中所使用，當將一導電元件闡述為「暴露於」具有介電結構之另一元件之表面處時，指示該導電結構可用於與沿垂直於該介電結構之該表面之一方向自該介電結構外部朝向該介電結構之該表面移動之一理論點接觸。因此，暴露於一介電結構之一表面處之一端子或其他導電結構可自此表面突出；可與此表面齊平；或可相對於此表面凹入且透過該介電質中之一孔或凹部暴露。導電元件 28 可係其中襯墊 30 暴露於基板 12 之第一表面 14 處之扁平、薄元件。在一項實施例中，導電元件 28 可係實質上圓形且可藉由跡線(未展示)在彼此之間互連或互連至微電子元件 22。導電元件 28 可至少形成於基板 12 之第二區 20 內。另外，在某些實施例中，導電元件 28 亦可形成於第一區 18 內。此一配置當將微電子元件 122 (圖 3)以稱為一「覆晶」組態之組態安裝至基板 112 時特別有利，其中微電子元件 122 上之觸點可藉由定位於微電子元件 122 下面之焊料凸塊 126 或諸如此類連接至第一區 118 內之導電元件 128。在如圖 22 中所展示之另一組態中，微電子元件 622 面向下安裝於基板 612 上且藉由在基板 612 之一面向外表面(諸如表面 616)上方延伸之導線引線 624 電連接至晶片上之一導電特徵。在所展示之實施例中，導線引線 625 通過基板 612 中之一開口 625 且可藉由一外模製件 699 密封。

【0067】 在一實施例中，導電元件 28 由一固態金屬材料形成，諸如銅、金、鎳或此一申請案可接受之其他材料，包含各種合金(包含銅、金、鎳或其組合中之一或多者)。

【0068】 導電元件 28 中之至少某些導電元件可互連至暴露於基板 12 之第二表面 16 處之對應第二導電元件 40，諸如導電襯墊。可使用形成於基板 12 中之通孔 41 來完成此一互連，該等通孔可加襯或填充有可係為與導電元件 28 或 40 相同之材料之導電金屬。視情況地，導電元件 40 可藉由基板 12 上之跡線進一步互連。

【0069】 微電子組合 10 進一步包含諸如在導電元件 28 之襯墊 30 上結合至該等導電元件中之至少某些導電元件之複數個導線接合 32。導線接合 32 在其一基底 34 處結合至導電元件 28 且可延伸至遠離各別基底 34 且遠離基板 12 之一自由端 36。由於導線接合 32 之端 36 不電連接或以其他方式結合至微電子組合 10 內之微電子元件 22 或繼而連接至微電子元件 22 之任何其他導電特徵，因此其表徵為係自由的。換言之，自由端 36 可用於直接地或間接地(如透過本文中所論述之一焊料球或其他特徵)電子連接至組合 10 外部之一導電特徵。端 36 藉由(舉例而言)密封層 42 保持於一預定位置中或以其他方式結合或電連接至另一導電特徵之事實並不意味著其非如本文中所闡述之「自由」，只要任何此特徵不電連接至微電子元件 22 即可。相反地，如本文中所闡述，由於基底 34 直接地或間接地電連接至微電子元件 22，因此其係不自由的。如圖 1 中所展示，基底 34 可係實質上圓形形狀，自基底 34 與端 36 之間所界定之導線接合 32 之一邊緣表面 37 向外延伸。基底 34 之特定大小及形狀可根據以下各項而變化：用於形

成導線接合 32 之材料之類型，導線接合 32 與導電元件 28 之間的連接之所期望強度或用於形成導線接合 32 之特定製程。用於製作導線接合 28 之例示性方法闡述於 Otremba 之美國專利第 7,391,121 號及美國專利申請公開案第 2005/0095835 號(闡述可視為一種形式之導線接合之一楔接合步驟)中，該等文檔之揭示內容皆以全文引用方式併入本文中。替代實施例係可行的，其中，導線接合 32 (另外地或另一選擇係)結合至暴露於基板 12 之第二表面 16 上之導電元件 40，從而背離其延伸。

【0070】 導線接合 32 可由諸如銅、金、鎳、焊料、鋁或諸如此類之一導電材料製作。另外，導線接合 32 可由材料之組合製作，諸如由一導電材料(諸如銅或鋁)之一核心與施加於該核心上之一塗層一起製作。該塗層可係為一第二導電材料，諸如鋁、鎳或諸如此類。另一選擇係，該塗層可係為一絕緣材料，諸如一絕緣套。在一實施例中，用於形成導線接合 32 之導線可具有在約 15 μm 與 150 μm 之間的一厚度，亦即，橫切於線之長度之一尺寸。在包含其中使用楔接合之彼等導線接合之其他實施例中，導線接合 32 可具有高達約 500 μm 之一厚度。一般而言，一導線接合係使用此項技術中所習知之專門設備形成於一導電元件上，諸如導電元件 28、一襯墊、跡線或諸如此類。一導線段之一引線端經加熱且壓抵該導線段接合至之接納表面，通常形成結合至導電元件 28 之表面之一球或球狀基底 34。自接合工具拉延用以形成導線接合之所期望長度之線段，該接合工具可然後在所期望長度處切割該導線接合。舉例而言，可用於形成鋁導線接合之楔接合係其中跨越接納表面拖曳導線之經加熱部分以形成大體平行於該表面伸展之一楔之一製程。該經楔接合之導線接合可然後向上彎

折(視需要)，且在切割之前延伸至所期望長度或位置。在一特定實施例中，用於形成一導線接合之導線之剖面可係圓柱形。另外，自工具饋送以形成一導線接合或經楔接合之導線接合之導線可具有一多邊形剖面，諸如(舉例而言)矩形或梯形。

【0071】 導線接合 32 之自由端 36 具有一端表面 38。端表面 38 可在由複數個導線接合 32 之各別端表面 38 形成之一陣列中形成一觸點之至少一部分。圖 2 展示藉由端表面 38 形成之觸點之此一陣列之一例示性圖案。此一陣列可形成為一面陣列組態，可使用本文中所闡述之結構實施該組態之變化形式。此一陣列可用於將微電子組合 10 電及機械連接至另一微電子結構，諸如至一印刷電路板(「PCB」)，或至其他經封裝微電子元件(圖 6 中展示其一實例)。在此一堆疊式配置中，導線接合 32 及導電元件 28 及 40 可攜載通過其之多個電子信號，每一電子信號具有一不同信號電位以允許一單個堆疊中之不同微電子元件處理不同信號。焊料塊 52 可用於互連此一堆疊中之微電子組合，諸如藉由將端表面 38 電子及機械地附接至導電元件 40。

【0072】 微電子組合 10 進一步包含由一介電材料形成之一密封層 42。在圖 1 之實施例中，密封層 42 形成於不被微電子元件 22 或導電元件 28 以其他方式覆蓋或佔用之基板 12 之第一表面 14 之部分上方。類似地，密封層 42 形成於不被導線接合 32 以其他方式覆蓋之導電元件 28 (包含其襯墊 30)之部分上方。密封層 42 亦可實質上覆蓋微電子元件 22、導線接合 32 (包含基底 34 及其邊緣表面 37 之至少一部分)。導線接合 32 之一部分可保持不被密封層 42 覆蓋，此亦可稱為未經密封，藉此使導線接合可用於

電連接至位於密封層 42 之外部之一特徵或元件。在一實施例中，導線接合 32 之端表面 38 保持在密封層 42 之主表面 44 內不被密封層 42 覆蓋。除了使端表面 38 保持不被密封層 42 覆蓋以外或作為其一替代方案，其中邊緣表面 37 之一部分不被密封層 42 覆蓋之其他實施例亦係可行的。換言之，密封層 42 可覆蓋自第一表面 14 以及往上之微電子組合 10 之全部，惟導線接合 36 之一部分(諸如端表面 38、邊緣表面 37 或該兩者之組合)除外。在圖中所展示之實施例中，密封層 42 之一表面(諸如主表面 44)可與基板 12 之第一表面 14 間隔開足夠大以覆蓋微電子元件 22 之一距離。相應地，其中導線接合 32 之端 38 與表面 44 齊平之微電子組合 10 之實施例將包含高於微電子元件 22 之導線接合 32，及用於覆晶連接之任何下伏焊料凸塊。然而，密封層 42 之其他組態亦係可行的。舉例而言，密封層可具有帶不同高度之多個表面。在此一組態中，端 38 定位於其內之表面 44 可高於或低於微電子元件 22 位於其下方之一面向上表面。

【0073】 密封層 42 用於保護微電子組合 10 內之其他元件，特定而言導線接合 32。此允許較不可能被其測試或在運輸或裝配至其他微電子結構損壞之一較穩健結構。密封層 42 可由具有絕緣性質之一介電材料(諸如美國專利申請公開案第 2010/0232129 號中所闡述之材料)形成，該美國專利申請公開案以全文引用方式併入本文中。

【0074】 圖 3 展示具有導線接合 132 之微電子組合 110 之一實施例，該等導線接合具有並非直接定位於其各別基底 34 上方之端 136。亦即，將基板 112 之第一表面 114 視為沿兩個橫向方向延伸，以便實質上界定一平面，端 136 或導線接合 132 中之至少一者自基底 134 之一對應橫向位置沿

此等橫向方向中至少一者位移。如圖 3 中所展示，導線接合 132 可係沿著其縱向軸實質上筆直(如在圖 1 之實施例中)，其中縱向軸相對於基板 112 之第一表面 114 以一角 146 成角。儘管圖 3 之剖面圖僅透過垂直於第一表面 114 之一第一平面展示角 146，但導線接合 132 亦可在垂直於彼第一平面及第一表面 114 兩者之另一平面中相對於第一表面 114 成角。此一角可實質上等於或不同於角 146。亦即，端 136 相對於基底 134 之位移可係沿兩個橫向方向且可沿彼等方向中之每一者達相同或一不同距離。

【0075】 在一實施例中，導線接合 132 中之各種者可沿不同方向位移且貫穿組合 110 達不同量。此一配置允許組合 110 具有與在基板 12 之層級上相比在表面 144 之層級上經不同組態之一陣列。舉例而言，與基板 112 之第一表面 114 處之彼陣列相比較，一陣列在表面 144 上可比在第一表面 114 層級處覆蓋一更小總面積或具有一更小節距。此外，某些導線接合 132 可具有定位於微電子元件 122 上方以適應不同大小之經封裝微電子元件之一堆疊式配置之端 136。在圖 19 中所展示之另一實例中，導線接合 132 可經組態以使得一個導線接合 132A 之端表面 138A 實質上定位於另一導線接合 132B 之基底 134B 上方，彼導線接合 132B 之端表面 138B 定位於別處。此一配置可稱為與第二表面 116 上之一對應觸點陣列之位置相比較改變一觸點陣列內之一觸點端表面 138 之相對位置。在此一陣列內，取決於微電子組合之應用或其他要求，觸點端表面之相對位置可視需要改變或變化。

【0076】 在圖 30 中展示之另一實例中，導線接合 132 可經配置以使得具有其一節距之一第一圖案配置基底 134。導線接合 132 可經組態以使得其未經密封部分 139 (包含端表面 138) 可以一圖案安置於密封層 142 之

一主表面 144 處之位置處，該等位置具有大於附接至導電元件 128 之導電接合之各別毗鄰基底 134 之間的一最小節距之一最小節距。相應地，在密封表面 146 處之毗鄰導線接合之間的最小節距可大於該等導線接合附接至之基板之導電元件 128 之間的對應最小節距。

【0077】 為達成此，該等導線接合可成角度（如圖 30 中所展示）或可如（舉例而言）圖 4 中所展示而彎曲，以使得端表面 138 沿一或多個橫向方向自基底 134 位移，如上文所論述。如圖 30 中進一步展示，導電元件 128 及端表面 138 可配置成各別列或行，且一個列中之端表面 138 之橫向位移可大於另一列中。為達成此，導線接合 132 可（舉例而言）相對於基板 112 之表面 116 成不同角 146A、146B。

【0078】 圖 4 展示具有導線接合 232 之一微電子子組合 210 之另一實施例，導線接合 232 具有在相對於基底 234 橫向位移之位置中之端 236。在圖 4 之實施例中，導線接合 132 藉由其中包含一彎曲部分 248 而達成此橫向位移。彎曲部分 248 可在導線接合形成製程期間在一額外步驟中形成，且可發生（舉例而言）在導線部分經拉延至所期望長度時。可使用可用導線接合設備來實施此步驟，此可包含一單個機器之使用。

【0079】 彎曲部分 248 可視需要呈現各種形狀以達成導線接合 232 之端 236 之所期望位置。舉例而言，彎曲部分 248 可經形成為各種形狀之 S 曲線（諸如圖 4 中所展示之 S 曲線），或一較平滑形式之 S 曲線（諸如圖 5 中所展示之 S 曲線）。另外，彎曲部分 248 可經定位為較接近基底 234 而非端 236，或反之亦然。彎曲部分 248 亦可呈一螺旋或環路形式，或可係複合的，包含沿多個方向或具有不同形狀或特性之曲線。

【0080】 圖 5 展示具有導線接合 332 之一組合之一微電子封裝 310 之另一例示性實施例，導線接合 332 具有導致基底 334 與端 336 之間的各種相對橫向位移之各種形狀。導線接合 332A 中之某些導線接合係實質上筆直的，其中端 336A 定位於其各別基底 334A 上方，而其他導線接合 332B 包含導致端 336B 與基底 334B 之間的一稍微相對橫向位移之一略彎曲部分 348B。進一步地，某些導線接合 332C 包含具有一大幅彎曲形狀之彎曲部分 348C，此導致產生以大於端 334B 之彼距離之一距離自相對基底 334C 橫向位移之端 336C。圖 5 亦展示一對例示性此等導線接合 332Ci 及 332Cii，其具有具有定位於一基板層級陣列之相同列中之基底 334Ci 及 334Cii，及定位於一對應表面層級陣列之不同列中之端 336Ci 及 336Cii。

【0081】 一導線接合 332D 之另一變化形式展示為經組態以在其一側表面 47 上不被密封層 342 覆蓋。在所展示實施例中，自由端 336D 不被覆蓋，然而，另外地或另一選擇係，邊緣表面 337D 之一部分可不被密封層 342 覆蓋。此一組態可用於微電子組合 10 之接地(藉由電連接至一適當特徵)或用於機械或電連接至相對於微電子組合 310 橫向安置之其他特徵。另外，圖 5 展示密封層 342 之一區域，該區域已經蝕除、模製或以其他方式形成以界定經定位成較接近於基板 12 而非主表面 342 之一凹入表面 345。一或多個導線接合(諸如導線接合 332A)可在沿著凹入表面 345 之一區域內不被覆蓋。在圖 5 中所展示之例示性實施例中，端表面 338A 及邊緣表面 337A 之一部分不被密封層 342 覆蓋。此一組態可藉由允許焊料沿著邊緣表面 337A 芯吸(wick)且除結合至端表面 338 外亦結合至邊緣表面 337A 而提供至另一導電元件之一連接(諸如藉由一焊料球或諸如此類)。一導線接合

之一部分可沿著凹入表面 345 不被密封層 342 覆蓋之其他組態亦係可行的，包含其中端表面與凹入表面 345 實質上齊平之組態或本文中展示之關於密封層 342 之任何其他表面之其他組態。類似地，導線接合 332D 之一部分沿著側表面 347 不被密封層 342 覆蓋之其他組態可類似於本文中別處關於密封層之主表面之變化形式所論述之彼等組態。

【0082】 圖 5 進一步展示在一例示性配置中具有兩個微電子元件 322 及 350 之一微電子組合 310，其中微電子元件 350 面向上堆疊於微電子元件 322 上。在此配置中，使用引線 324 以將微電子元件 322 電連接至基板 312 上之導電特徵。使用各種引線以將微電子元件 350 電子連接至微電子組合 310 之各種其他特徵。舉例而言，引線 380 將微電子元件 350 電連接至基板 312 之導電特徵，且引線 382 將微電子元件 350 電連接至微電子元件 322。進一步地，可使用在結構上類似於導線接合 332 之各種結構之導線接合 384 以在密封層 342 之表面 344 上形成電連接至微電子元件 350 之一接觸表面 386。此可用於將另一微電子組合之一特徵自密封層 342 上方直接電連接至微電子元件 350。亦可包含連接至微電子元件 322 之一引線，包含當在無貼附於其上之一第二微電子元件 350 之情況下存在此一微電子元件。一開口(未展示)可形成於密封層 342 中，該開口自該密封層之表面 344 延伸至沿著(舉例而言)引線 380 之一點，藉此提供對引線 380 之接達以藉由定位於表面 344 外部之一元件而電連接至其。一類似開口可形成於其他引線或導線接合 332 中之任何者上方，諸如在遠離其端 336C 之一點處之導線接合 332C 上方。在此一實施例中，端 336C 可定位於表面 344 下面，其中開口提供用於電連接至其之唯一接達。

【0083】 圖 6 展示微電子組合 410 及 488 之一堆疊式封裝。在此一配置中，焊料塊 452 將組合 410 之端表面 438 電連接且機械連接至組合 488 之導電元件 440。該堆疊式封裝可包含額外組合，且可最終附接至一 PCB 490 或諸如此類上之觸點 492 供用於一電子裝置中。在此一堆疊式配置中，導線接合 432 及導電元件 430 可攜載穿過其之多個電子信號，每一信號具有一不同信號電位以允許一單個堆疊中之不同微電子元件(諸如，微電子元件 422 或微電子元件 489)處理不同信號。

【0084】 在圖 6 中之例示性組態中，導線接合 432 經組態為具有一彎曲部分 448，以使得導線接合 432 之端 436 中之至少某些端延伸至上覆於微電子元件 422 之一主表面 424 上之一區域中。此一區域可由微電子元件 422 之外部周邊界定且自其向上延伸。根據面朝向圖 18 中之基板 412 之第一表面 414 之一視圖展示此一組態之一實例，其中導線接合 432 上覆於微電子元件 422 之一後主表面上，微電子元件 422 在其一前面 425 處覆晶接合至基板 412。在另一組態中(圖 5)，微電子元件 422 可面向上安裝至基板 312，其中前面 325 背對基板 312 且至少一個導線接合 336 上覆於微電子元件 322 之前面上。在一項實施例中，此導線接合 336 不與微電子元件 322 電連接。接合至基板 312 之一導線接合 336 亦可上覆於微電子元件 350 之前面或後面上。圖 18 中所展示之微電子組合 410 之實施例使得導電元件 428 配置成形成一第一陣列之一圖案，其中導電元件 428 包圍微電子元件 422 配置成列及行且在個別導電元件 428 之間可具有一預定節距。導線接合 432 結合至導電元件 428 以使得其各別基底 434 沿循如藉由導電元件 428 所陳述之第一陣列之圖案。然而，導線接合 432 經組態以使得其各別端 436

可根據一第二陣列組態配置成一不同圖案。在所展示之實施例中，第二陣列之節距可不同於(且在某些情形下細於)第一陣列之節距。然而，其中第二陣列之節距大於第一陣列或其中導電元件 428 未定位於一預定陣列中但導線接合 432 之端 436 定位於該預定陣列中之其他實施例係可行的。此外，導電元件 428 可經組態成貫穿基板 412 定位之陣列組，且導線接合 432 可經組態以使得端 436 在不同陣列組中或在一單個陣列中。

【0085】 圖 6 進一步展示沿著微電子元件 422 之一表面延伸之一絕緣層 421。絕緣層 421 可在形成導線接合之前由一介電質或其他電絕緣材料形成。絕緣層 421 可保護微電子元件免於與在其上方延伸之導線接合 423 中之任何者接觸。特定而言，絕緣層 421 可避免導線接合之間的電短路及一導線接合與微電子元件 422 之間的短路。以此方式，絕緣層 421 可幫助避免由於一導線接合 432 與微電子元件 422 之間的非預期電接觸所致之故障或可能損壞。

【0086】 在其中(舉例而言)微電子組合 488 及微電子元件 422 之相對大小原本不被准許之某些例項中，圖 6 及圖 18 中所展示之導線接合組態可允許微電子組合 410 連接至另一微電子組合(諸如，微電子組合 488)。在圖 6 之實施例中，微電子組合 488 經定大小以使得接觸襯墊 440 中之某些接觸襯墊係在小於微電子元件 422 之前表面 424 或後表面 426 之區域之一區域內呈一陣列。在具有實質上垂直導電特徵(諸如柱)替代導線接合 432 之一微電子組合中，導電元件 428 與襯墊 440 之間的直接連接將不可行。然而，如圖 6 中所展示，具有經適當組態之彎曲部分 448 之導線接合 432 可使端 436 位於適當位置中，以進行微電子組合 410 與微電子組合 488 之

間的必需電子連接。此一配置可用於製作一堆疊式封裝，其中微電子組合 418 (舉例而言)係具有一預定襯墊陣列之一 DRAM 晶片或諸如此類，且其中微電子元件 422 係經組態以控制 DRAM 晶片之一邏輯晶片。由於導線接合 432 可使端 436 定位於必須與 DRAM 晶片進行所期望連接之任何位置處，因此此可允許一單個類型之 DRAM 晶片與不同大小之數種不同邏輯晶片(包含大於 DRAM 晶片之彼等晶片)一起使用。在一替代實施例中，微電子封裝 410 可以另一組態安裝於印刷電路板 490 上，其中導線接合 432 之未經密封表面 436 電連接至電路板 490 之襯墊 492。進一步地，在此一實施例中，另一微電子封裝(諸如封裝 488 之一修改版本)可藉由結合至襯墊 440 之焊料球 452 安裝於封裝 410 上。

【0087】 圖 31A 至圖 31C 中展示針對具有多個微電子元件之微電子封裝之額外配置。可結合(舉例而言)圖 5 中及下文進一步論述之圖 6 之堆疊式封裝配置中所展示之導線接合配置來使用此等配置。具體而言，圖 31A 展示其中一下部微電子元件 1622 覆晶接合至基板 1612 之表面 1614 上之導電元件 1628 之一配置。第二微電子元件 1650 面向上安裝於第一微電子元件 1622 之頂部上，且透過導線接合 1688 連接至額外導電元件 1628。圖 31B 展示其中一第一微電子元件 1722 面向上安裝於表面 1714 上且透過導線接合 1788 連接至導電元件 1728 之一配置。第二微電子元件 1750 透過第二微電子元件 1750 之一組觸點 1726 覆晶安裝於第一微電子元件 1722 之頂部上，該組觸點面向且結合至第一微電子元件 1722 之前面上之對應觸點。第一微電子元件 1722 上之此等觸點繼而可透過第一微電子元件 1722 之電路圖案連接且藉由導線接合 1788 中之某些導線接合連接至基板 1712

上之導電元件 1728。

【0088】 圖 31C 展示其中第一微電子元件 1822 及第二微電子元件 1850 並排安裝於基板 1812 之表面 1814 上之一配置。可以本文所闡述之面向上或覆晶組態安裝該等微電子元件中之任一者或兩者（及額外微電子元件）。進一步地，在此一配置中採用之微電子元件中之任一者可透過一個或兩個此等微電子元件上或基板上或兩者上之電路圖案而彼此連接，此電連接該等微電子元件電連接至之各別導電元件 1828。

【0089】 圖 7 展示圖 1 中所展示類型之一微電子組合 10，其中一再分佈層 54 沿著密封層 42 之表面 44 延伸。如圖 7 中所展示，跡線 58 電連接至內部接觸襯墊 61，內部接觸襯墊 61 電連接至導線接合 32 之端表面 38 且延伸穿過再分佈層 54 之基板 56 至暴露於基板 56 之表面 62 上之接觸襯墊 60。一額外微電子組合可然後藉由焊料塊或諸如此類連接至接觸襯墊 60。類似於再分佈層 54 之一結構可在稱為一扇出層(fan-out layer)之層中沿著基板 12 之第二表面 16 延伸。一扇出層可允許微電子組合 10 連接至不同於導電元件 40 陣列原本將准許之一組態之一組態之一陣列。

【0090】 圖 8A 至圖 8E 展示可實施於類似於圖 1 至圖 7 之一結構中之導線接合 32 之端 36 之結構中或其附近之各種組態。圖 8A 展示其中一腔 64 形成於密封層 42 之一部分中以使得導線接合 32 之一端 36 在腔 64 處之密封層之一小表面 43 上方突出之一結構。在所展示之實施例中，端表面 38 定位於密封層 42 之主表面 44 下方，且腔 64 經結構化以在表面 44 處暴露端表面 38 以允許一電子結構連接至其。其中端表面 38 實質上與表面 44 相平或在表面 44 上方間隔開之其他實施例亦係可行的。進一步地，腔

64 可經組態以使得導線接合 32 之端 36 附近之其邊緣表面 37 之一部分可不被腔 64 內之密封層 42 覆蓋。此可允許自端表面 38 及端 36 附近之邊緣表面 37 之未經覆蓋部分兩者進行自組合 10 之外部至導線接合 32 之一連接，諸如一焊料連接。此一連接展示於圖 8B 中且可使用一焊料塊 52 提供至一第二基板 94 之一較穩健連接。在一實施例中，腔 64 可在表面 44 下面具有約 10 μm 與 50 μm 之間的一深度，且可具有約 100 μm 與 300 μm 之間的一寬度。圖 8B 展示具有類似於圖 8A 之彼結構之一結構但具有錐形側壁 65 之一腔。進一步地，圖 8B 展示一第二微電子組合 94，其在暴露於其一基板 98 之一表面處之一接觸襯墊 96 處藉由一焊料塊 52 電及機械連接至導線接合 32。

【0091】 腔 64 可藉由在腔 64 之所期望區域中移除密封層 42 之一部分來形成。此可藉由習知製程(包含雷射蝕刻、濕式蝕刻、研光或諸如此類)來完成。另一選擇係，在其中藉由注入模製來形成密封層 42 之一實施例中，可藉由在模具中包含一對應特徵來形成腔 64。此一製程論述於美國專利申請公開案第 2010/0232129 號中，該美國專利申請公開案以全文引用方式併入本文中。圖 8B 中所展示之腔 64 之錐形形狀可係其形成中所使用之一特定蝕刻製程之結果。

【0092】 圖 8C 及圖 8E 展示在導線接合 32 上包含一實質上圓形端部分 70 之端結構。圓形端部分 70 經組態以具有寬於基底 34 與端 36 之間的導線接合 32 之部分之剖面之一剖面。進一步地，圓形端部分 70 包含一邊緣表面 71，該邊緣表面在其與導線接合 32 之邊緣表面 37 之間的過渡處自邊緣表面 37 向外延伸。一圓形邊緣部分 70 之併入可用於藉由提供一錨固

特徵而將導線接合 32 固定於密封層 42 內，其中表面 71 之方向改變賦予密封層 42 在三個側上包圍端 70 之一位置。此可幫助防止導線接合 32 變得自基板 12 上之導電元件 28 鬆脫，從而導致一失敗電連接。另外，圓形端部分 70 可提供在可進行一電子連接之表面 44 內不被密封層 42 覆蓋之增加表面面積。如圖 8E 中所展示，圓形端部分 70 可在表面 44 上方延伸。另一選擇係，如圖 8C 中所展示，圓形端部分 70 可進一步接地或以其他方式經平坦化以提供與表面 44 實質上齊平之一表面，且可具有大於導線接合 32 之剖面之一面積。

【0093】 一圓形端部分 70 可藉由在用於進行導線接合 32 之導線之端處以一火焰或一火花形式施加局部熱量而形成。習知導線接合機器可經修改以實施此步驟，該步驟可在切割導線之後立即進行。在此製程中，熱量在導線之端處熔融該導線。液態金屬之此局部部分可藉由其表面張力變圓且當金屬冷卻時保持。

【0094】 圖 8D 展示微電子組合 10 之一組態，其中導線接合 32 之端 36 包含在密封層 42 之主表面 44 上方間隔開之一表面 38。特定而言，藉由提供與沿著邊緣表面 37 之在表面 44 上方不被密封層 42 覆蓋之部分芯吸之一焊料塊 68 之一較穩健連接，此一組態可呈現類似於以上關於腔 64 所論述之彼益處之若干益處。在一實施例中，端表面 38 可在表面 42 上方間隔開約 $10\ \mu\text{m}$ 與 $50\ \mu\text{m}$ 之間的一距離。另外，在圖 8D 之實施例及其中邊緣表面 37 之一部分在密封層 42 之一表面上方不被密封層 42 覆蓋之其他實施例中之任何實施例中，端可包含形成於其上之一保護層。此一層可包含氧化保護層，包含由金、氧化物塗層或一 OSP 製作之彼等氧化保護層。

【0095】 圖 9 展示具有形成於導線接合 32 之端表面 38 上之一柱形凸塊 72 之微電子組合 10 之一實施例。柱形凸塊 72 可在製作微電子組合 10 之後藉由應用在端表面 44 之頂部上且視情況沿著表面 44 之一部分延伸之另一經修改導線接合而形成。在不拉延導線之一長度之情況下，在其基底附近切割或以其他方式切斷該經修改導線接合。含有某些金屬之柱形凸塊 72 可直接應用於端 38 而無需首先應用諸如一 UBM 之一接合層，因此提供形成至不可藉由焊料直接潤濕之接合襯墊之導電互連之方式。在導線接合 32 由一不可潤濕金屬製成時，此可係有利的。一般而言，可以此方式應用基本上由銅、鎳、銀、鉑及金中之一或多者組成之柱形凸塊。圖 9 展示形成於柱形凸塊 72 上方之一焊料塊 68 以用於電子或機械連接至一額外微電子組合。

【0096】 圖 10A 至圖 10D 展示包含一彎折或彎曲形狀之導線接合 32 之端 36 之組態。在每一實施例中，導線接合 32 之端 36 經彎折以使得其一部分 74 實質上平行於密封層 42 之表面 44 延伸，以使得邊緣表面 76 之至少一部分不被(舉例而言)主表面 44 覆蓋。邊緣表面 37 之此部分可在表面 44 之外部向上延伸，或可經研磨或以其他方式平坦化以便與表面 44 實質上齊平延伸。圖 10A 之實施例包含在端 36 之部分 74 處之導線接合 32 中之一突然彎折，該突然彎折平行於表面 44 且終止於實質上垂直於表面 44 之一端表面 38。圖 10B 展示一端 36，端 36 與圖 10A 中所展示相比在平行於表面 44 之端 36 之部分 74 附近具有一較平緩彎曲。其他組態亦係可行的，包含其中根據圖 3、圖 4 或圖 5 中所展示之彼等導線接合之一導線接合之一部分包含其一部分實質上平行於表面 44 且使其邊緣表面之一部分

不被表面 44 內之一位置處之密封層 42 覆蓋之一端之彼等組態。另外，圖 10B 之實施例包含在其端上之一鉤狀部分 75，該鉤狀部分將端表面 38 定位於密封層 42 內在表面 44 下方。此可為端 36 提供較不可能變得自密封層 42 內變位之一較穩健結構。圖 10C 及圖 10D 展示分別類似於圖 10A 及圖 10B 中所展示之彼等結構但藉由形成於密封層 42 中之腔 64 在沿著表面 44 之一位置處不被密封層 42 覆蓋之結構。此等腔在結構上可類似於以上關於圖 8A 及圖 8B 所論述之彼等結構。包含端 36 (包含平行於表面 44 延伸之其一部分 74) 可藉助於細長的不被覆蓋邊緣表面 75 而為與其之連接提供增加的表面面積。此一部分 74 之長度可大於用於形成導線接合 32 之導線之剖面之寬度。

【0097】 在圖 29 中展示之另一實例中，多個導線接合 1432 可結合於一單個導電元件 1428 上。此一導線接合 1432 群組可用於在密封層 1442 上方製作額外連接點以便與導電元件 1428 電連接。共同結合之導線接合 1432 之暴露部分 1439 可一起編組於密封層 1442 之表面 1444 上，在(舉例而言)約為一導電元件 1428 自身大小之一區域中或近似用於與導線接合 1432 群組進行一外部連接之一接合塊之預期大小之另一區域中。此等導線接合 1432 可係導電元件 1428 上之球接合(如所展示)或邊緣接合(如上文所闡述)。在形成至一基板上之一導電元件之多個導線接合時可採用本文中所闡述用於在導線接合製程期間切斷金屬導線之各種技術(例如，藉由雷射或其他切割器具)。

【0098】 圖 11 至圖 15 展示在一微電子組合 10 之一製作方法之各種步驟中之該微電子組合。圖 11 展示在其中微電子元件 22 已電連接且機械

連接至基板 12 在其第一表面 14 上且在其第一區 18 內之一步驟處之微電子組合 10'。微電子元件 22 在圖 11 中展示為以一覆晶配置安裝於基板 12 上，諸如透過微電子元件 22 上之面向且結合至基板之一對立表面 14 上之對應觸點之觸點。舉例而言，可透過諸如塊 26（例如，一導電膏、導電基質材料、焊料塊）之導電材料製作微電子元件之觸點與基板之間的接頭，且該等觸點可係為諸如襯墊、支柱（例如，微柱、柱形凸塊等）以及其他之任何適合組態。本文中使用的「覆晶接合」意指諸如一微電子元件與一基板之對應觸點之間或一微電子元件與另一微電子元件之間的面對面電接合之配置。

【0099】 另一選擇係，諸如圖 1 之實例中所見，可替代地使用微電子元件之觸點至基板之面向上導線接合。在圖 11 中所展示之方法步驟之實施例中，一介電底填充層 66 可提供於微電子元件 22 與基板 12 之間。

【00100】 圖 12 展示具有應用於導電元件 28 之襯墊 30 上之導線接合 32 之微電子組合 10"，該等襯墊暴露於基板 12 之第一表面 14 上。如所論述，可藉由以下方式來應用導線接合 32：加熱一導線段之一端以軟化該端，從而使得當按壓至導電元件 28 時其形成至導電元件 28 之一沈積接合，從而形成基底 34。然後背離導電元件 28 拉延該導線且在切割或以其他方式切斷之前操縱(若期望)成一特定形狀以形成導線接合 32 之端 36 及端表面 38。另一選擇係，可藉由楔接合由(舉例而言)一鋁導線形成導線接合 32。楔接合係藉由加熱毗鄰導線端之導線之一部分且藉助施加至其之壓力沿著導電元件 28 拖曳其而形成。此一製程進一步闡述於美國專利第 7,391,121 號中，該美國專利之揭示內容以全文引用方式併入本文中。

【00101】 在圖 13 中，已藉由以下步驟將密封層 42 添加至微電子組合 10''：將其應用於基板之第一表面 14 上方，自該第一表面向上且沿著導線接合 32 之邊緣表面 37 延伸。密封層 42 亦覆蓋底填充層 66。密封層 42 可藉由在圖 12 中所展示之微電子組合 10''上沈積一樹脂而形成。此可藉由將組合 10''放置於具有可接納組合 10'之呈所期望形狀之密封層 42 之一腔之一經適當組態之模具中而完成。此一模具及藉助其形成一密封層之方法可如美國專利申請公開案第 2010/0232129 號中所展示及闡述，該美國專利申請公開案之揭示內容以全文引用方式併入本文中。另一選擇係，密封層 42 可係由一至少部分順應性材料預製作成所期望形狀。在此組態中，介電材料之順應性質允許將密封層 42 按壓至導線接合 32 及微電子元件 22 上之位置中。在此一步驟中，導線接合 32 穿透至該順應材料中從而在其中形成各別孔，密封層 42 沿著該等孔接觸邊緣表面 37。進一步地，微電子元件 22 可使順應材料變形以使得微電子元件 22 可被接納於其中。順應介電材料可經壓縮以在外表面 44 上暴露端表面 38。另一選擇係，可自密封層移除任何過量的順應介電材料以形成導線接合 32 之端表面 38 在其上不被覆蓋或可形成在表面 63 內之一位置處顯露端表面 38 之腔 64 之一表面 44。

【00102】 在圖 13 中所展示之實施例中，密封層經形成以使得最初其表面 44 在導線接合 32 之端表面 38 上方間隔開。為暴露端表面 38，可移除在端表面 38 上方之密封層 42 之部分，從而暴露與端表面 42 實質上齊平之一新表面 44'，如圖 14 中所展示。另一選擇係，可形成其中端表面 38 不被密封層 42 覆蓋之腔 64，諸如圖 8A 及圖 8B 中所展示之彼等。在另一替代方案中，密封層 42 可經形成以使得表面 44 已與端表面 48 實質上齊平，

或使得表面 44 定位於端表面 48 下方，如圖 8D 中所展示。密封層 42 之一部分之移除(視需要)可藉由研磨、乾式蝕刻、雷射蝕刻、濕式蝕刻、研光或諸如此類達成。若期望，亦可在相同或一額外步驟中移除導線接合 32 之端 36 之一部分以達成與表面 44 實質上齊平之實質上平面端表面 38。若期望，亦可在此一步驟之後形成腔 64，或亦可應用柱形凸塊(如圖 10 中所展示)。所得微電子組合 10 然後可貼附於一 PCB 上，或以其他方式併入另一組合(舉例而言，如圖 6 中所展示之一堆疊式封裝)中。

【00103】 在圖 15 中所展示之一替代實施例中，導線接合 32 最初成對地形成為一導線環路 86 之部分 32'。在此實施例中，環路 86 係以一導線接合之形式製作，如以上所論述。該導線段經向上拉延、然後沿使其至少一分量沿基板 13 之第一表面 14 之方向之一方向彎折及拉延且至實質上上覆於一毗鄰導電元件 28 上之一位置。然後在切割或以其他方式切斷該導線之前將其實質上向下拉延至毗鄰導電元件 28 附近之一位置。然後加熱該導線且藉由沈積接合或諸如此類將其連接至毗鄰導電元件 28 以形成環路 86。然後形成密封層 42 以便實質上覆蓋環路 86。然後藉由研磨、蝕刻或諸如此類藉由亦移除環路 86 之一部分以使得將該環路切斷且劃分成其兩部分 32'之一製程來移除密封層 42 之一部分，藉此形成具有在沿著形成於密封層 42 上之表面 44 之一位置處不被密封層 42 覆蓋之端表面 38 之導線接合 32。然後可將後續修整步驟應用於組合 10，如上文所論述。

【00104】 圖 16A 至圖 16C 展示在用於製作包圍導線接合 32 之端 36 之腔 64 (如以上所論述)之一替代實施例中之步驟。圖 16A 展示以上關於圖 1 至圖 6 所論述之一般類型之一導線接合 32。導線接合 32 具有應用於其端

36 上之一犧牲材料塊 78。犧牲材料塊 78 之形狀可係實質上球形(此可由其形成期間之材料表面張力所致),或係熟習此項技術者將瞭解之其他所期望形狀。可藉由將導線接合 32 之端 36 浸漬於焊料膏中以塗佈其該等端而形成犧牲材料塊 78。在浸漬之前可調整焊料膏之黏度以控制芯吸及表面張力致使黏附至端 36 之焊料塊之量。相應地,此可影響施加於端 36 上之塊 78 之大小。另一選擇係,可藉由將一可熔材料沈積至導線接合 32 之端 36 上而形成塊 78。其他可行塊 78 可係端上之個別焊料球或其他塊,或藉由其他手段使用在微電子組件製作中所使用之稍後可移除之其他材料,諸如銅或金閃鍍(flashing)。

【00105】 在圖 16B 中,展示已添加至組合 10 之一介電層 42,包含沿著導線接合 32 之邊緣表面 37 向上。該介電層亦沿著犧牲材料塊 78 之表面之一部分延伸,以使得其藉此與導線接合 32 之端 36 間隔開。隨後,移除犧牲材料塊 78,諸如藉由在一溶劑中清洗或沖洗、熔融、化學蝕刻或其他技術,從而在移除塊 78 之前在介電層 42 中留下實質上呈塊 78 之負形之腔 64,且暴露導線接合 32 之端 36 附近之邊緣表面 37 之一部分。

【00106】 另一選擇係,犧牲材料塊 78 可經形成以藉由沿著導線接合 32 之邊緣表面 37 延伸而實質上塗佈所有導線接合 32。在圖 17A 中展示此配置。此一塗佈可在形成於組合 10 上之後施加於導線接合 32 上方(如以上所論述),或可作為一塗層施加至用於製作導線接合 32 之導線。此將基本上呈一經塗佈導線或一兩部分導線之形式,舉例而言,具有一銅內核及一焊料塗層。圖 17B 展示施加於導線接合 32 及犧牲塊 78 上方以便沿著犧牲塊 78 之邊緣表面 79 延伸之介電層 42,藉此實質上沿著導線接合 32 之長

度將介電層 42 與導線接合 32 間隔開。

【00107】 圖 17C 展示由移除犧牲材料塊 78 之一部分以形成繞端 36 且暴露邊緣表面 37 之一部分之腔 64 所致之結構。在此一實施例中，大多數犧牲材料塊 78 或其至少一部分可留在介電層 42 與導線接合 32 之間的適當位置中。圖 17C 進一步展示將導線接合 32 電連接且機械連接至另一微電子結構 10A 之一接觸襯墊 40A 之一焊料塊 52。

【00108】 在形成導線段及其至一導電元件之接合以形成一導線接合（特定而言為上文所論述之球接合類型）之後，隨之分離該導線接合（舉例而言，在圖 1 中為 32）與毛細管（諸如圖 32 中之 804）內之導線之一剩餘部分。此可在遠離導線接合 32 之基底 34 之任一位置處完成，且較佳地在遠離基底 34 達至少足以定義導線接合 32 之所期望高度之一距離之一位置處完成。此分離可由面 806 與導線接合 32 之基底 34 之間的安置於毛細管 804 內或安置於毛細管 804 外部之一機構實現。在一項方法中，可藉由在所期望分離點處有效地燒斷導線 800 來分離導線段 800，此可藉由將一火花或火焰施加至其而達成。為達成導線接合高度之較大準確度，可實施不同形式之切割導線段 800。如本文中所闡述，切割可用於闡述在一所期望位置處弱化導線之一部分切割，或用於導線接合 32 與剩餘導線段 800 之完全分離之完全切斷導線。

【00109】 在圖 32 中所展示之一項實例中，可將一切割刀片 805 整合至接合頭組合中，諸如在毛細管 804 內。如所展示，一開口 807 可包含於切割刀片 805 可藉以延伸之毛細管 804 之側壁 820 中。切割刀片 805 可移動進出毛細管 804 之內部，以使得其可交替地允許導線 800 自由通過其或

嚙合導線 800。相應地，導線 800 可經拉延且導線接合 32 經形成及接合至一導電元件 28，其中切割刀片 805 在毛細管內部之外的一位置中。在接合形成之後，可使用整合於接合頭組合中之一夾具 803 來夾緊導線段 800 以固定導線之位置。然後可將切割刀片 803 移動至導線段中以完全切割該導線或者部分切割或弱化該導線。一完全切割可形成導線接合 32 之端表面 38，在此點處可自導線接合 32 移開毛細管 804 以（舉例而言）形成另一導線接合。類似地，若導線段 800 藉由切割刀片 805 而弱化，則接合頭之移動（其中導線仍由導線夾具 803 固持）可藉由在藉由部分切割而弱化之區域處使導線 800 斷裂來致使分離。

【00110】 切割刀片 805 之移動可藉由氣壓或藉由使用一偏置凸輪之一伺服馬達來致動。在其他實例中，可藉由一彈簧或一膜片來致動切割刀片 805 之移動。用於切割刀片 805 之致動之觸發信號可係基於自球接合之形成起倒數之一時間延遲，或可藉由毛細管 804 移動至導線接合基底 34 上方之一預定高度來致動。此一信號可連結至操作該接合機器之其他軟體，以使得可在任一後續接合形成之前重設切割刀片 805 位置。該切割機構亦可包含與刀片 805 對置地間隔開之一第二刀片（未展示），以自其相反側切割該導線。

【00111】 在另一實例中，一雷射 809 可裝配有接合頭單元且經定位以切割該導線段。如圖 33 中所展示，一雷射頭 809 可(諸如)藉由安裝至其或安裝至包含毛細管 804 之接合頭單元上之另一點而定位於毛細管 804 外部。該雷射可係在一所期望時間處致動，諸如上文關於圖 32 中之切割刀片 805 所論述之彼等方案，以切割導線 800，從而在基底 34 上方之一所期

望高度處形成導線接合 32 之端表面 38。在其他實施方案中，雷射 809 可經定位以指引切割光束穿過或進入至毛細管 804 本身中且可在接合頭單元內部。在一實例中，可使用二氧化碳雷射，或作為一替代，可使用一 Nd:YAG 或一 Cu 蒸氣雷射。

【00112】 在另一實施例中，如圖 34A 至圖 34C 中所展示之一模板 824 可用於分離導線接合 32 與剩餘的導線段 800。如圖 34A 中所展示，模板 824 可係具有界定在導線接合 32 之所期望高度處或其附近之一上部表面 826 之一主體的一結構。模板 824 可經組態以接觸導電元件 28 或導電元件 28 之間的基板 12 之任何部分。該模板包含複數個孔 828，該複數個孔可對應於導線接合 32 之所期望位置，諸如在導電元件 28 上方。孔 828 可經定大小以將接合頭單元之毛細管 804 接受於其中，以使得毛細管可延伸至孔中到達相對於導電元件 28 之一位置，以將導線 800 接合至導電元件 28 以形成基底 34，諸如藉由球接合或諸如此類。然後可將毛細管 804 垂直移動出孔 828，同時將該導線段拉延至一所期望長度。一旦自孔 828 移出，該導線段即可(諸如)藉由夾具 803 夾緊於接合頭單元內，且毛細管 804 可沿一橫向方向(諸如平行於模板 824 之表面 826)移動以將導線段 800 移動至與孔 828 之表面與模板 824 之外部表面 826 之交叉所界定之模板 824 之一邊緣 829 接觸。此移動可致使導線接合 32 與仍固持於毛細管 804 內之導線段 800 之一剩餘部分分離。此製程可經重複以在所期望位置中形成所期望數目個導線接合 32。在一實施方案中，毛細管可在導線分離之前垂直移動以使得剩餘的導線段超過毛細管 804 之面 806 突出達足以形成一後續球接合之一距離 802。圖 34B 展示模板 824 之一變化形式，其中孔 828 係錐

形以使得其具有自表面 826 處之一第一直徑增加至背離表面 826 之一較大直徑的一直徑。在另一變化形式中，如圖 34C 中所展示，該模板可經形成為具有一外部框架 821，該外部框架具有足以在距基板 12 之所期望距離處間隔開表面 826。框架 821 可至少部分地圍繞經組態以毗鄰基板 12 定位之一腔 823，其中模板 824 之一厚度在表面 826 與開放區域 823 之間延伸以使得當模板 824 定位於基板 12 上時包含孔 828 之模板 824 之部分與基板 12 間隔開。

【00113】 圖 20 及圖 21 展示其中在一引線框架結構上形成導線接合 532 之一微電子組合 510 之另一實施例。引線框架結構之實例展示且闡述於美國專利第 7,176,506 號及第 6,765,287 號中，該等美國專利之揭示內容以引用方式併入本文中。一般而言，一引線框架係由一導電金屬(諸如銅)片形成之一結構，其經圖案化成包含複數個引線之段且可進一步包含一鋁盤及一框架。該框架用於在組合之製作期間固定引線及鋁盤(若使用)。在一實施例中，一微電子元件(諸如一晶粒或晶片)可面向上結合至該鋁盤且使用導線接合電連接至該等引線。另一選擇係，該微電子元件可直接安裝至該等引線上，該等引線可在該微電子元件下方延伸。在此一實施例中，微電子元件上之觸點可藉由焊料球或諸如此類電連接至各別引線。然後該等引線可用於形成至各種其他導電結構之電連接，以用於攜載一電子信號電位往返於該微電子元件。當該結構之裝配完成(此可包含在其上方形成一密封層)時，可自引線及引線框架之鋁盤移除框架之臨時元件，以便形成個別引線。出於此揭示內容之目的，將個別引線 513 及鋁盤 515 視為共同形成一基板 512 之分段部分，基板 512 在與其整體形成之部分中包含導電元

件 528。進一步地，在此實施例中，將鉑盤 515 視為在基板 512 之第一區 518 內，且將引線 513 視為在第二區 520 內。導線接合 524 (其亦展示於圖 21 之立面圖中)將承載於鉑盤 515 上之微電子元件 22 連接至引線 515 之導電元件 528。導線接合 532 可進一步在其基底 534 處結合至引線 515 上之額外導電元件 528。密封層 542 形成至組合 510 上，從而使導線接合 532 之端 538 在表面 544 內之位置處不被覆蓋。導線接合 532 可使其額外或替代部分在對應於關於本文中其他實施例所闡述之彼等結構之結構中不被密封層 542 覆蓋。

【00114】 圖 24 至圖 26 展示具有閉合環路導線接合 832 之一微電子封裝 810 之另一替代實施例。此實施例之導線接合 832 包含可結合至毗鄰導電元件 828a 及 828b 之兩個基底 834a 及 834b，如圖 24 中所展示。另一選擇係，基底 834a、834b 兩者皆可結合於一共同導電元件 828 上，如圖 25 及圖 26 中所展示。在此一實施例中，導線接合 832 界定在一環路中之兩個基底 834a、834b 之間延伸之一邊緣表面 837，以使得邊緣表面 837 自該等基底在各別部分 837a 及 837b 中向上延伸至基板 812 上方之密封層 842 之一表面 844 處之一頂端 839。密封層 842 沿著邊緣表面部分 837a、837b 之至少某些邊緣表面部分延伸，從而使各別部分彼此分離，以及與封裝 810 中之其他導線接合 832 分離。在頂端 839 處，邊緣表面 837 之至少一部分不被密封層 842 覆蓋，以使得導線接合 832 可用於與另一組件(其可係另一微電子組件或其他組件，例如一離散元件，諸如一電容器或電感器)電互連。如圖 24 至圖 26 中所展示，導線接合 832 經形成以使得頂端 839 跨越基板 812 之表面沿至少一個橫向方向自導電元件 828 偏移。在一項實施例中，

頂端 839 可上覆於微電子元件 820 之一主表面上，或以其他方式上覆於微電子元件 820 與其對準之基板 812 之一第一區上。導線接合 832 之其他組態亦係可行的，包含其中頂端 839 定位於其他實施例中所論述之導線接合之端表面位置中之任何位置中之組態。進一步地，頂端 839 可在一孔中不被覆蓋，諸如圖 8A 中所展示。更進一步地，頂端 839 可係細長的且可在於其一長度上方延伸之表面 844 上不被覆蓋，如關於圖 10A 至圖 10D 中之邊緣表面所展示。藉由以包圍頂端 839 之未經覆蓋之邊緣表面 837 之形式提供一連接特徵(其係由在兩個基底 834a、834b 之間(而非一個)延伸的一導線接合 832 支援)，可達成沿主表面 844 所界定之方向之連接特徵之較準確放置。

【00115】 圖 27 及圖 28 展示圖 24 至圖 26 中之實施例之一變化形式，其中使用接合帶 934 替代導線接合 834。接合帶可係導電材料(諸如先前針對導線接合之形成所論述之材料中之任何者)之一大體扁平件。與一導線接合(其剖面可係大體圓形)相比，一接合帶結構之寬度可大於其厚度。如圖 27 中所展示，接合帶 934 各自包含一第一基底 934a，該第一基底可經接合為沿著導電元件 928 之一部分延伸。帶接合 932 之一第二基底 934b 可結合至第一基底 934a 之一部分。邊緣表面 937 在基底 934a 與 934b 之間在兩個對應部分 937a 及 937b 中延伸至頂端 939。在頂端 939 之區域中之邊緣表面之一部分沿著密封 942 之主表面 944 之一部分不被密封 942 覆蓋。進一步變化形式亦係可行的，諸如關於本文中所揭示之其他實施例中所使用之導線接合所闡述之彼等變化形式。

【00116】 以上所論述之結構可用於不同電子系統之構造。舉例而言，

根據本發明之另一實施例之一系統 711 包含微電子組合 710 (如以上所闡述) 以及其他電子組件 713 及 715。在所繪示之實例中，組件 713 係一半導體晶片而組件 715 係一顯示螢幕，但亦可使用任何其他組件。當然，儘管為清晰圖解說明起見而在圖 23 中僅繪示兩個額外組件，但系統可包含任何數目個此等組件。如以上所闡述之微電子組合 710 可係(舉例而言)以上結合圖 1 所論述之一微電子組合，或如參考圖 6 所論述之併入有複數個微電子組合之一結構。組合 710 可進一步包含圖 2 至圖 22 中所論述之實施例中之任一者。在另一變化形式中，可提供多個變化形式，且可使用任何數目個此等結構。

【00117】 微電子組合 710 以及組件 713 及 715 安裝於一共同殼體 719 (以虛線示意性繪示)中，且視需要彼此電互連以形成所期望電路。在所展示之例示性系統中，系統包含一電路面板 717，諸如一撓性印刷電路板，且該電路面板包含使組件彼此互連之眾多導體 721 (圖 23 中僅繪示其中一者)。然而，此僅係例示性的；可使用適於進行電連接之任何結構。

【00118】 殼體 719 經繪示為(舉例而言)可用於一蜂巢式電話或個人數位助理中之類型之一可攜式殼體，且螢幕 715 暴露於該殼體之表面處。在微電子組合 710 包含一光敏元件(諸如一成像晶片)之情況下，一透鏡 723 或其他光學裝置亦可提供用於將光路由至該結構。同樣，圖 23 中所展示之簡化系統僅係例示性的；可使用以上所論述之結構製作其他系統(包含通常視為固定結構之系統)，諸如桌上型電腦、路由器及諸如此類。

【00119】 本發明之上述實施例及變化形式可以不同於以上具體闡述之方式的方式來組合。其意欲覆蓋在本發明之範疇及精神內之所有此等變

化形式。

【00120】 儘管本文中已參考特定實施例闡述本發明，但應理解，此等實施例僅圖解說明本發明之原理及應用。因此，應理解，可在不背離如由隨附申請專利範圍所界定之本發明之精神及範疇之情況下對說明性實施例進行眾多修改並可設想出其他配置。

【符號說明】

- 10 微電子組合
- 10' 微電子組合
- 10" 微電子組合
- 10''' 微電子組合
- 12 基板
- 14 第一表面
- 16 第二表面
- 18 第一區
- 20 第二區
- 22 微電子元件
- 24 導線引線
- 26 塊
- 28 導電元件
- 30 襯墊
- 32 導線接合
- 32' 導線環路之部分
- 34 基底
- 36 端/自由端
- 37 邊緣表面
- 38 端表面/端
- 40 第二導電元件/導電元件

- 41 通孔
- 42 密封層/端表面
- 43 小表面
- 44 主表面/表面
- 52 焊料塊
- 54 再分佈層
- 56 基板
- 58 跡線
- 60 接觸襯墊
- 61 內部接觸襯墊
- 62 表面
- 64 腔
- 66 介電底填充層
- 70 圓形端部分
- 71 邊緣表面
- 72 柱形凸塊
- 74 端之一部分
- 75 鉤狀部分
- 76 邊緣表面
- 78 犧牲材料塊/塊
- 94 第二基板/第二微電子組合
- 96 接觸襯墊
- 98 基板
- 110 微電子組合
- 112 基板
- 114 第一表面
- 116 第二表面
- 118 第一區
- 122 微電子元件

- 126 焊料凸塊
- 128 導電元件
- 132 導線接合
- 132A 導線接合
- 132B 端
- 134 基底
- 134B 導線接合
- 136 端
- 138 端
- 138A 端表面
- 138B 端表面
- 142 密封層
- 144 表面
- 146 角/第一平面展示角
- 210 微電子子組合
- 232 導線接合
- 234 基底
- 236 端
- 248 彎曲部分
- 310 微電子組合
- 312 基板
- 322 微電子元件
- 324 引線
- 332A 導線接合
- 332B 導線接合
- 332Ci 導線接合
- 332Cii 導線接合
- 332D 導線接合
- 334A 基底

334B	基底
334Ci	基底
334Cii	基底
336	端
336B	端
336Ci	端
336Cii	端
336D	自由端
337A	邊緣表面
337D	邊緣表面
338	端表面
342	密封層/主表面
344	表面
345	凹入表面
348C	彎曲部分
350	微電子元件
382	引線
384	導線接合
386	接觸表面
410	微電子組合
412	基板
421	絕緣層
422	微電子元件
426	後表面
428	導電元件
432	導線接合
434	基底
436	端/未經密封表面
438	端表面

440	導電元件/接觸襯墊
448	彎曲部分
452	焊料球
488	微電子組合/組合/封裝
489	微電子元件
490	印刷電路板
492	觸點/襯墊
512	基板
513	引線
515	鉑盤
518	第一區
520	第二區
524	導線接合
528	導電元件
532	導線接合
534	基底
538	端
612	基板
616	表面
622	微電子元件
624	導線接合
625	導線接合
699	外模製件
710	微電子組合
711	系統
713	電子組件
715	電子組件
717	電路面板
719	殼體

721	導體
723	透鏡
800	導線/導線段
803	夾具/切割刀片/導線夾具
804	毛細管
805	切割刀片/刀片
806	面
807	開口
809	雷射/雷射頭
810	微電子封裝/封裝
812	基板
820	微電子元件
821	外部框架/框架
823	腔/開放區域
824	模板
826	上部表面/表面/外部表面
828	導電元件
828a	導電元件
828b	導電元件
829	邊緣
832	導線接合
834a	基底
834b	基底
837a	邊緣表面部分
837b	邊緣表面部分
839	頂端
844	表面
928	導電元件
934a	第一基底

- 934b 第二基底
- 937a 邊緣表面部分
- 937b 邊緣表面部分
- 939 頂端
- 944 主表面
- 1428 導電元件
- 1432 導線接合
- 1439 暴露部分
- 1444 表面
- 1622 下部微電子元件/第一微電子元件
- 1628 導電元件
- 1650 第二微電子元件
- 1688 導線接合
- 1722 第一微電子元件
- 1728 導電元件
- 1750 第二微電子元件
- 1788 導線接合
- 1822 第一微電子元件
- 1828 導電元件
- 1850 第二微電子元件

【生物材料寄存】

國內寄存資訊【請依寄存機構、日期、號碼順序註記】

(N/A)

國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

(N/A)

【序列表】(請換頁單獨記載)

(N/A)

申請專利範圍

1. 一種製作一微電子組件的方法，其包含：

a) 接合一金屬導線至曝露於一基板的一第一表面處的一導電元件，以此方式形成一導線接合的一基底在該導電元件上；

b) 經由一接合工具的一毛細管來延伸該金屬導線的一長度；

c) 在該接合工具中的該金屬導線的一經夾緊部分和該基底之間的一位置處切割該毛細管之中的該金屬導線，以至少部分界定該導線接合的一端表面位於距離該導線接合的基底的一預定距離處；

d) 形成一端部分在該端表面處，該端部分具有的一橫截面是寬於該導線接合的一橫截面；以及

e) 形成一介電密封層以上覆該基板的該第一表面並且界定與該第一表面分隔開的一主要表面，其中該介電密封層被形成以至少部分地覆蓋該基板的該第一表面以及該導線接合的一部分，使得該該導線接合的未被密封部分是藉由該端部分的一部分所界定，

其中該導線接合具有被界定在該基底和該端部分之間的一第一邊緣表面，該端部分具有從在該介電密封層的該主要表面之下的該導線接合的該第一邊緣表面朝外延伸的一第二邊緣表面，且該介電密封層圍繞該第二邊緣表面。

2. 如申請專利範圍第 1 項之方法，其中該端部分具有實質上圓形的一構造。

3. 如申請專利範圍第 1 項之方法，其中該端部分具有一球形。

4. 如申請專利範圍第 1 項之方法，其中該切割是在所述形成該端部分之前被執行。

5. 一種微電子組件，其包含：

一基板，其具有一第一表面和曝露在該第一表面處的一導電元件；

一導線接合其具有接合至該導電元件的一基底和與該基底分隔一預定距離的一端表面，該端表面包含一端部分，該端部分具有一橫截面是寬於該導線接合的一橫截面；以及

上覆該基板的該第一表面的一介電密封層，其中該介電密封層至少部分地覆蓋該基板的該第一表面以及該導線接合的一部分，使得該導線接合的一未經密封的部份使藉由該端部分的一部分所界定，

其中該導線接合具有被界定在該基底和該端部分之間的一第一邊緣表面，該端部分具有從在該介電密封層的該主要表面之下的該導線接合的該第一邊緣表面朝外延伸的一第二邊緣表面，且該介電密封層圍繞該第二邊緣表面。

6. 如申請專利範圍第 5 項之微電子組件，其中該端部分具有實質上圓形的一構造。

7. 如申請專利範圍第 5 項之微電子組件，其中該端部分具有一球形。

圖式

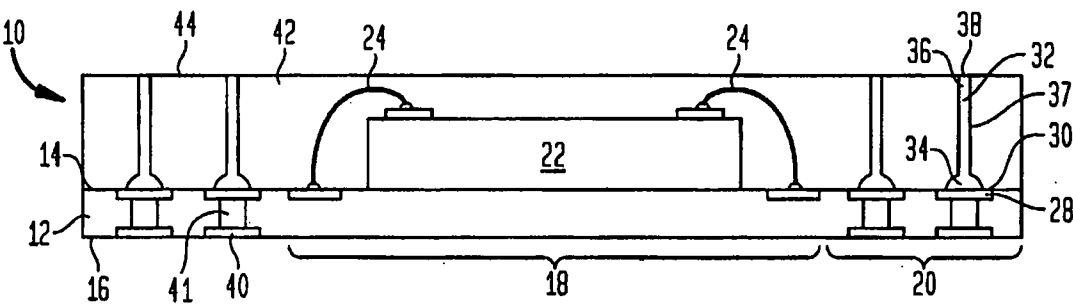


圖 1

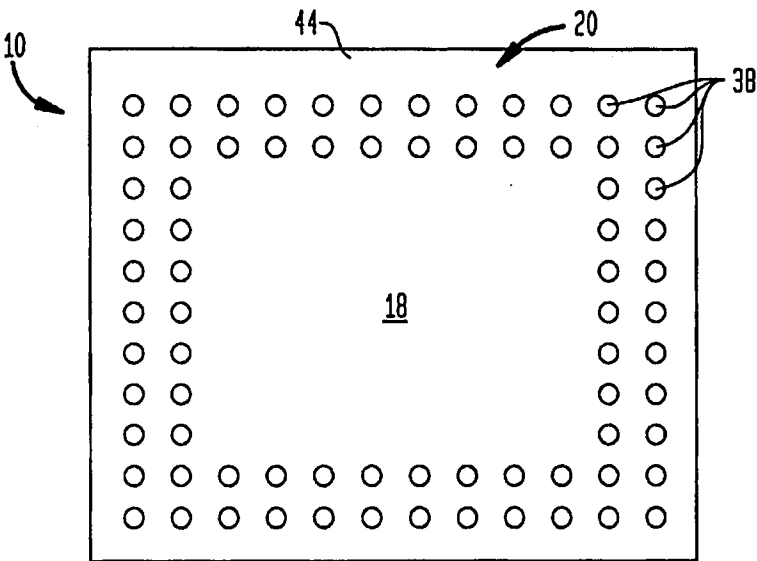


圖 2

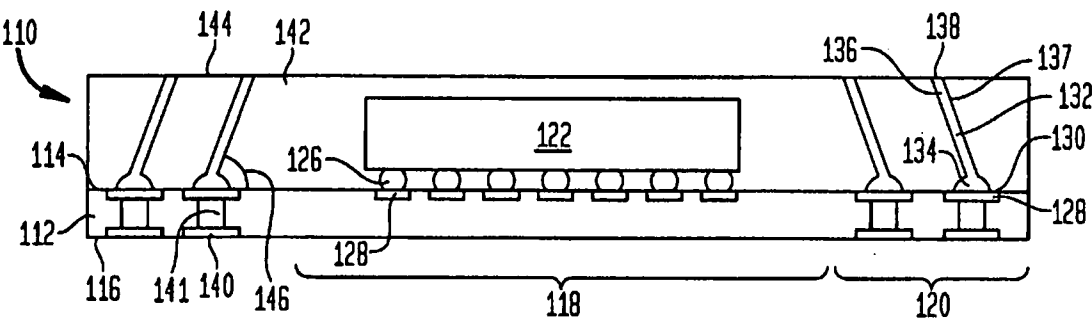


圖 3

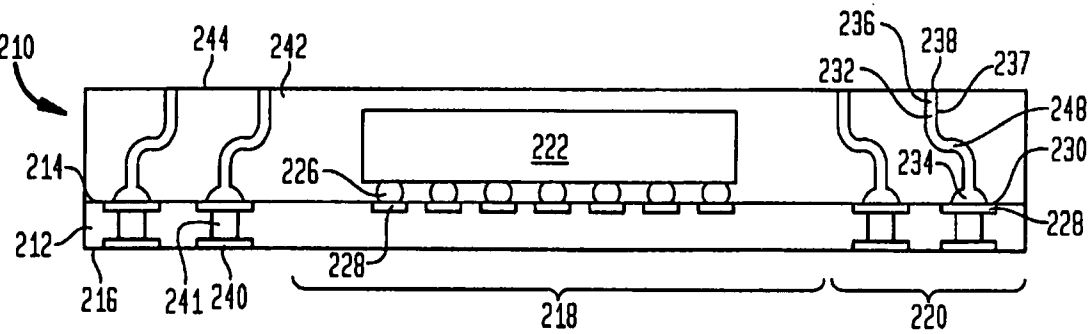


圖 4

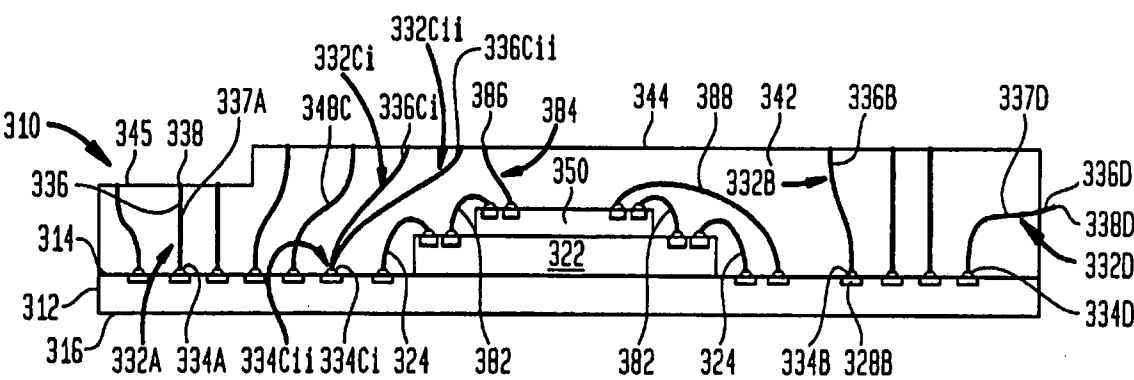


圖 5

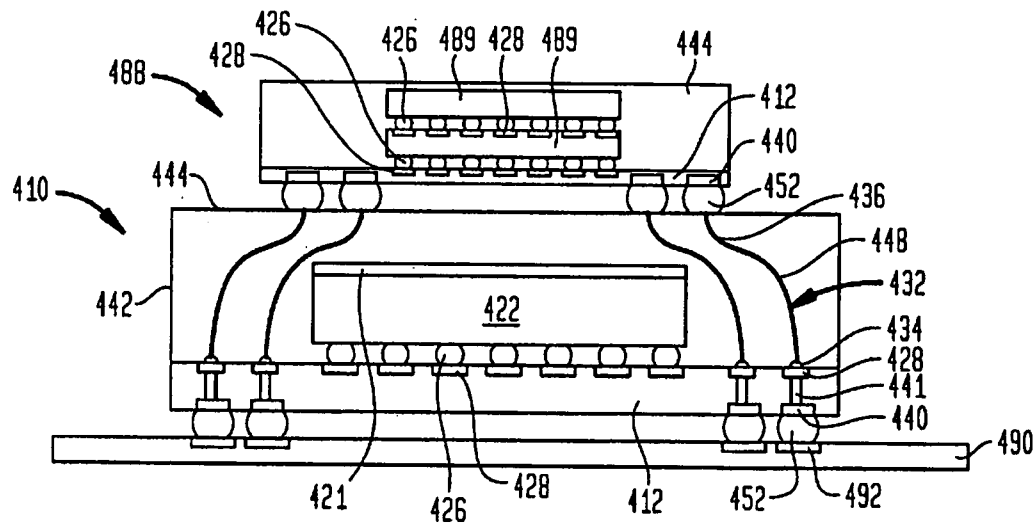


圖 6

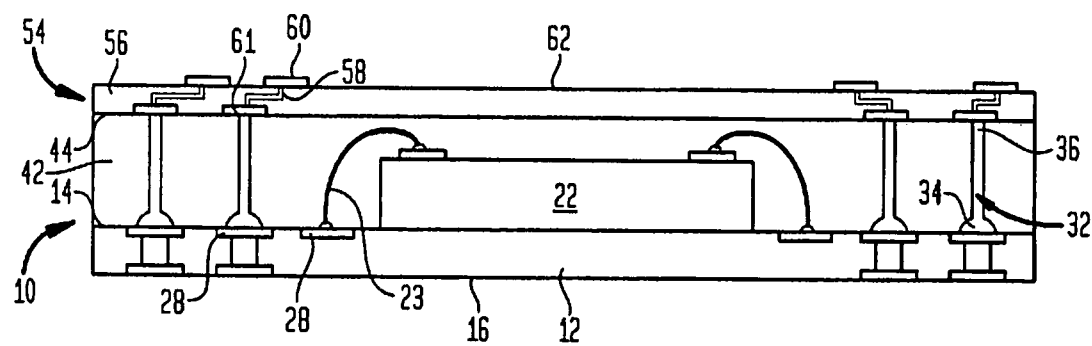


圖 7

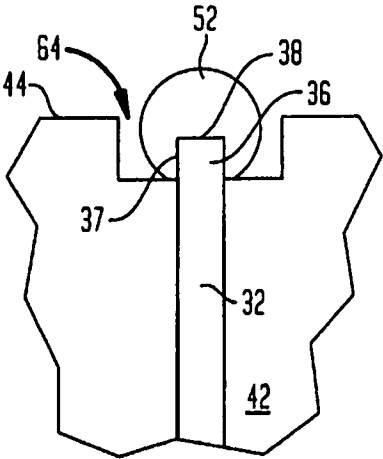


圖 8A

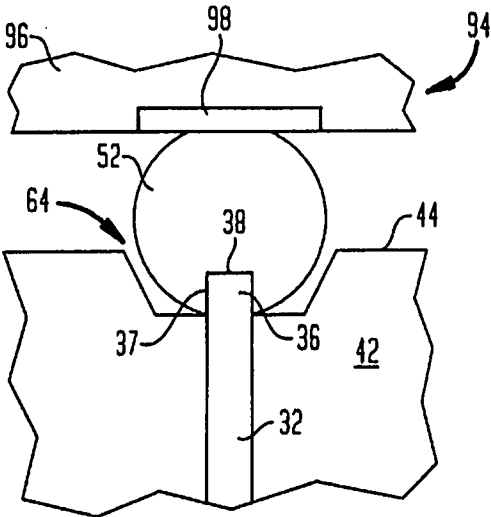


圖 8B

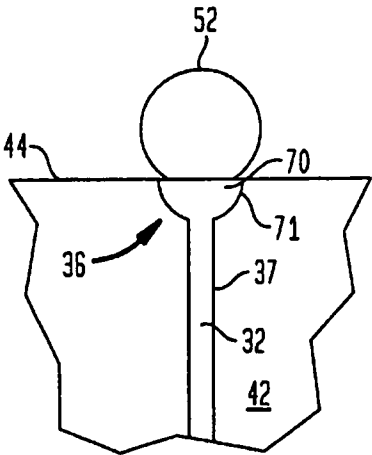


圖 8C

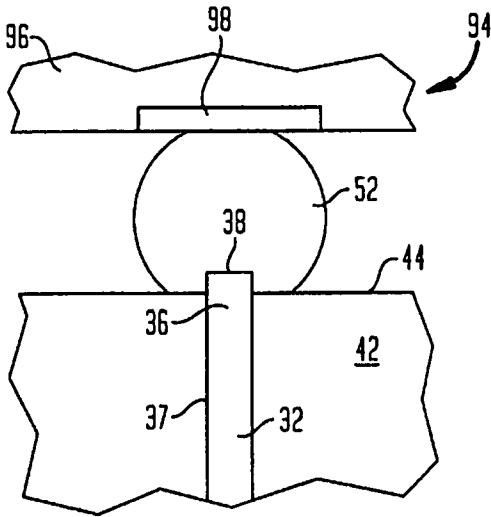


圖 8D

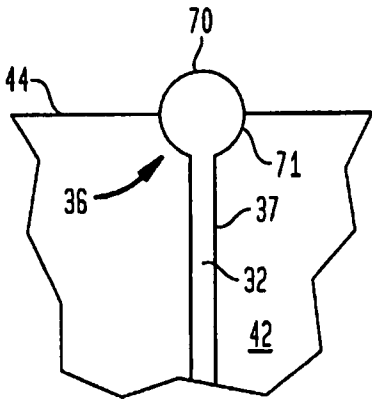


圖 8E

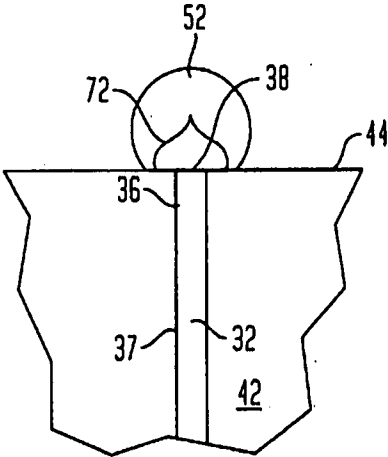


圖 9

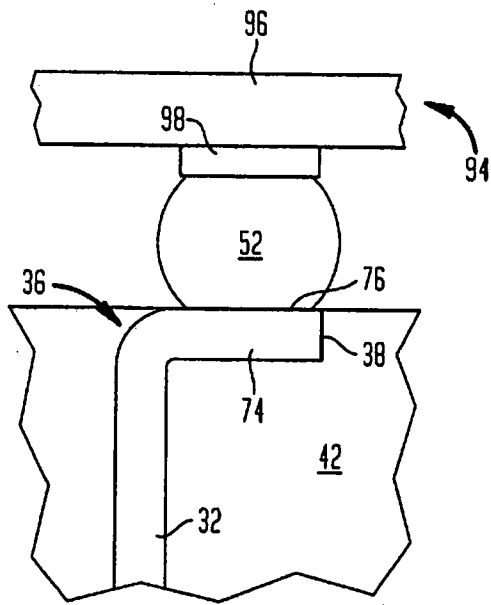


圖 10A

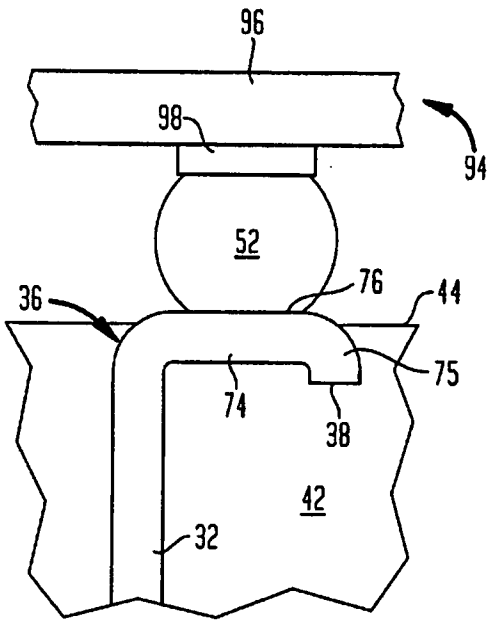


圖 10B

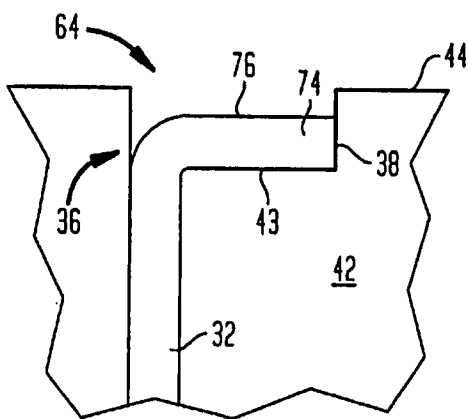


圖 10C

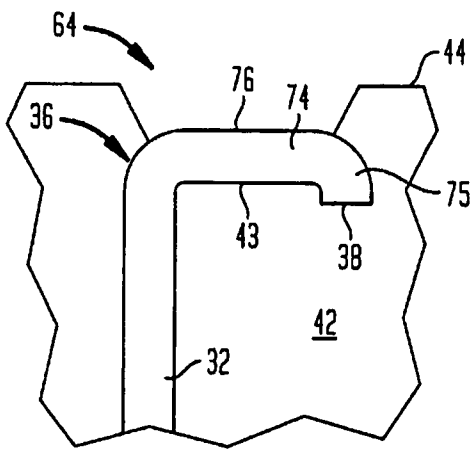


圖 10D

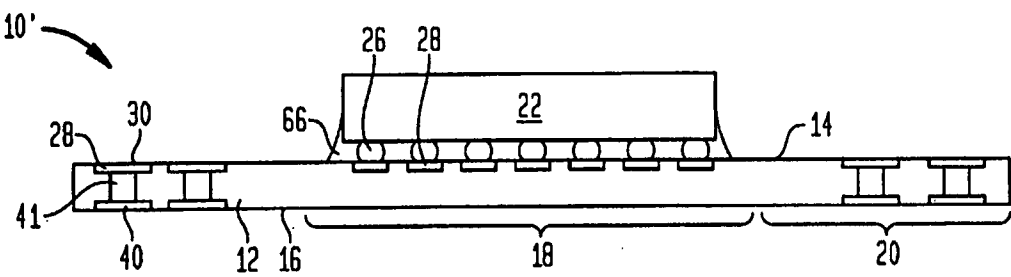


圖 11

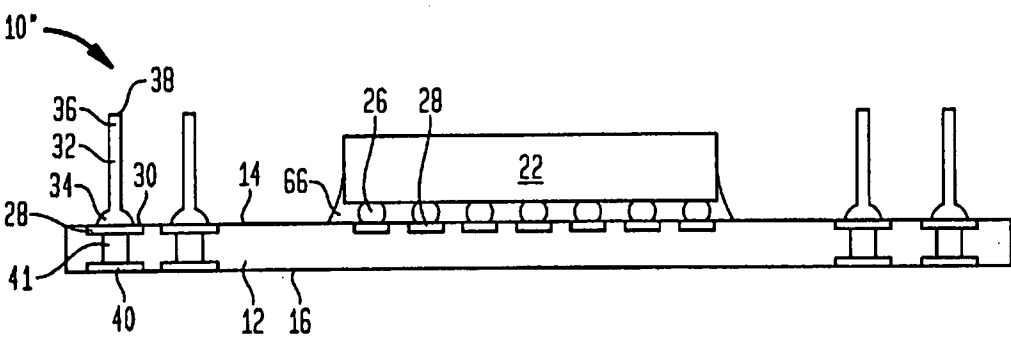


圖 12

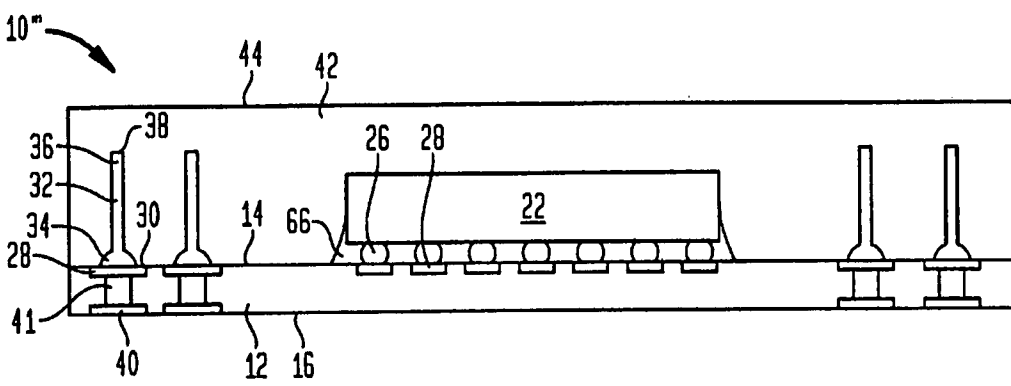


圖 13

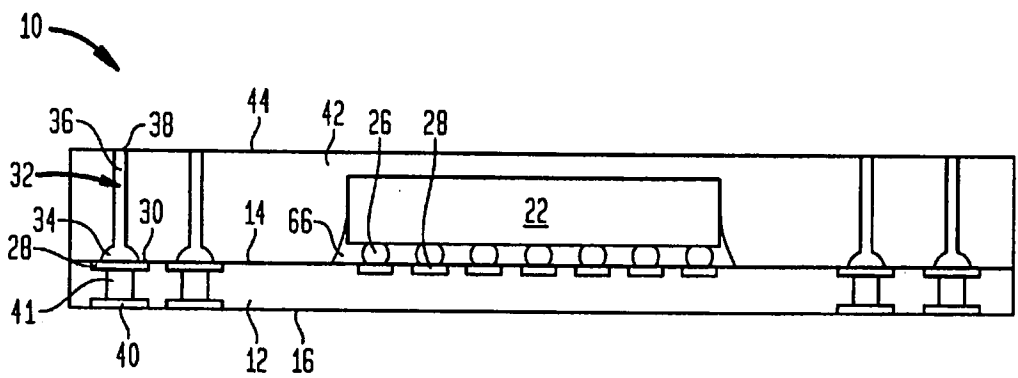


圖 14

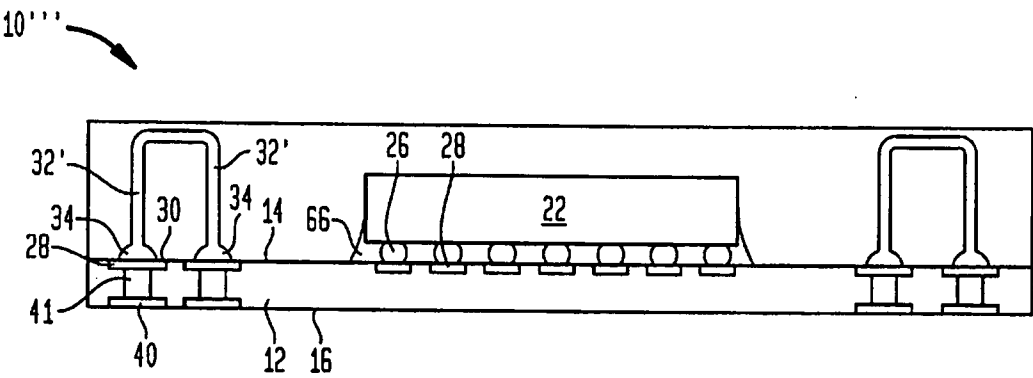


圖 15

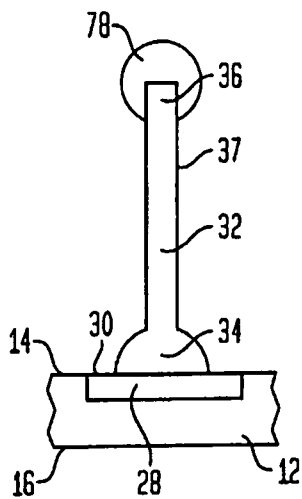


圖 16A

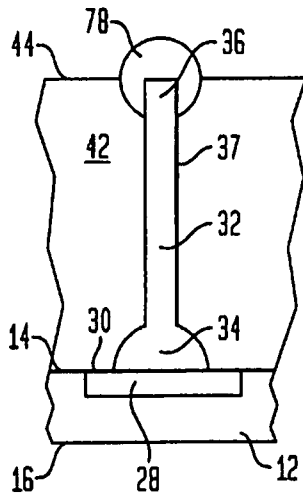


圖 16B

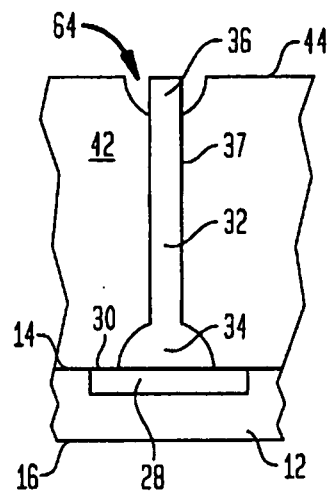


圖 16C

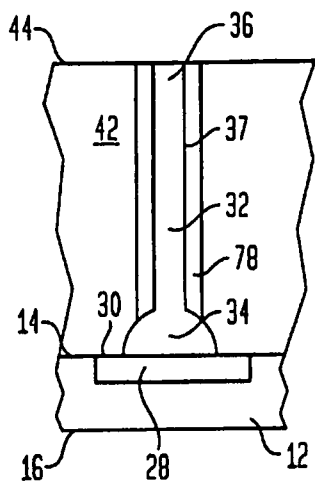


圖 17A

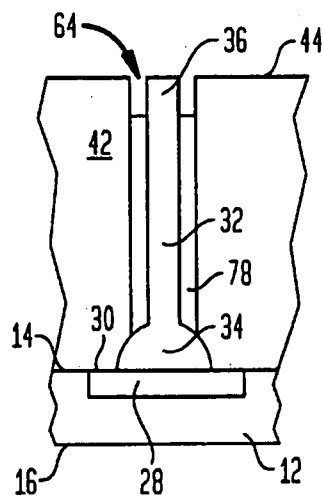


圖 17B

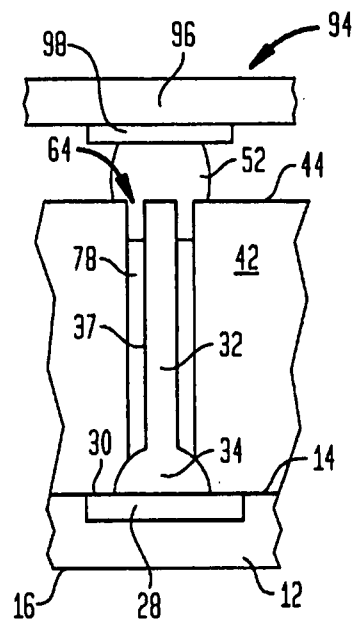


圖 17C

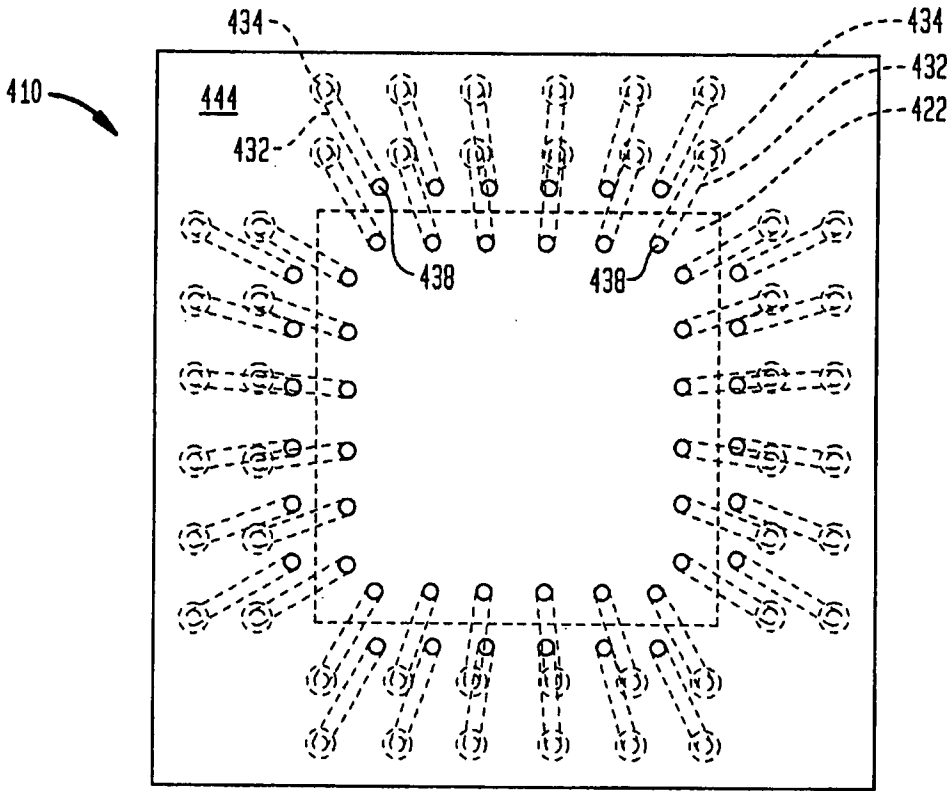


圖 18

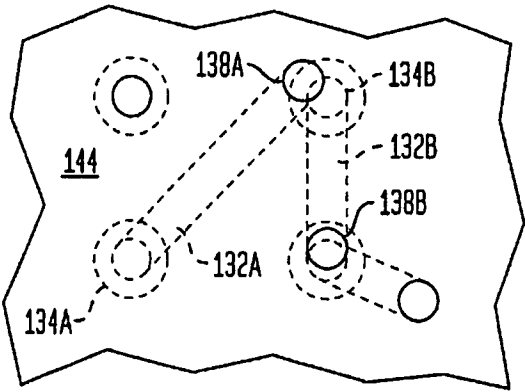


圖 19

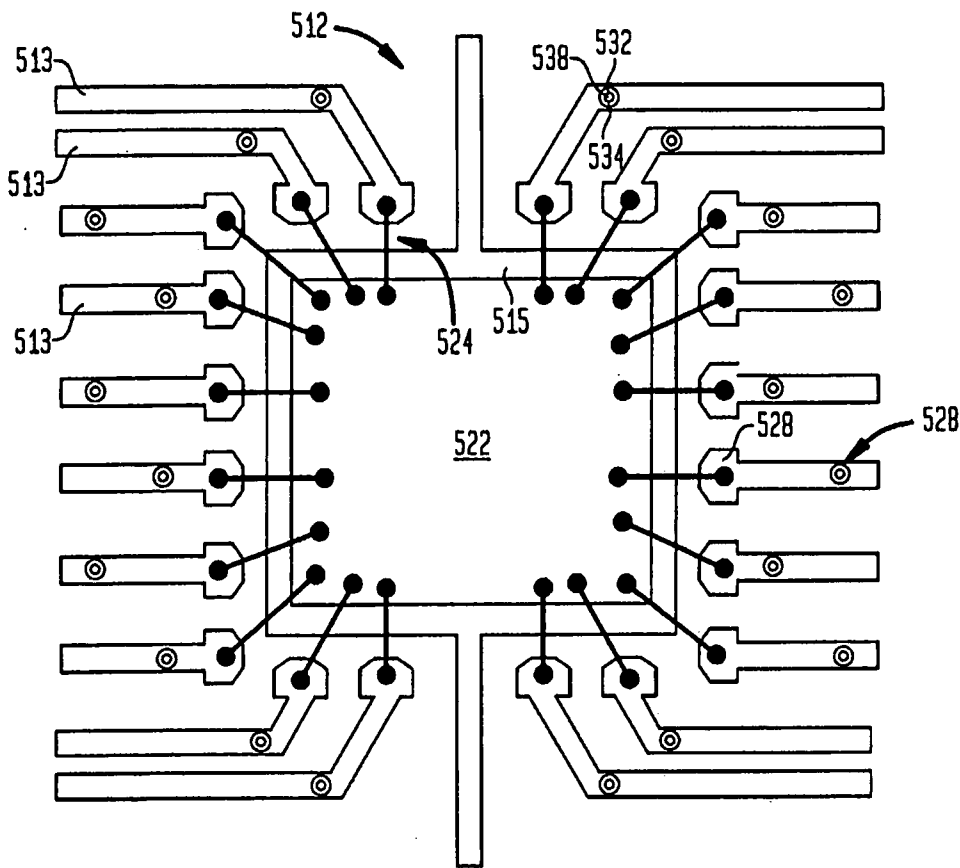


圖 20

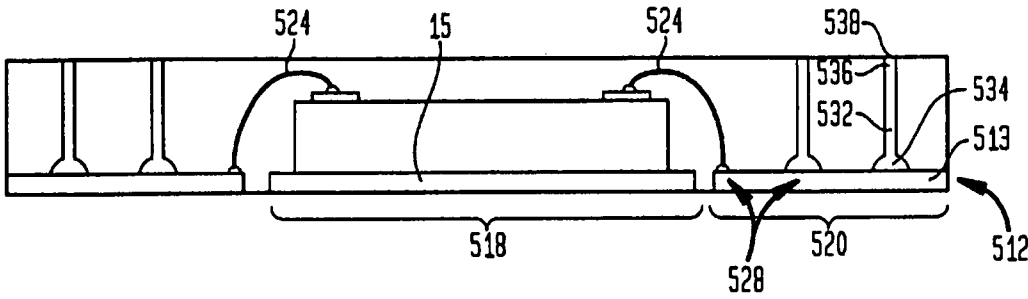


圖 21

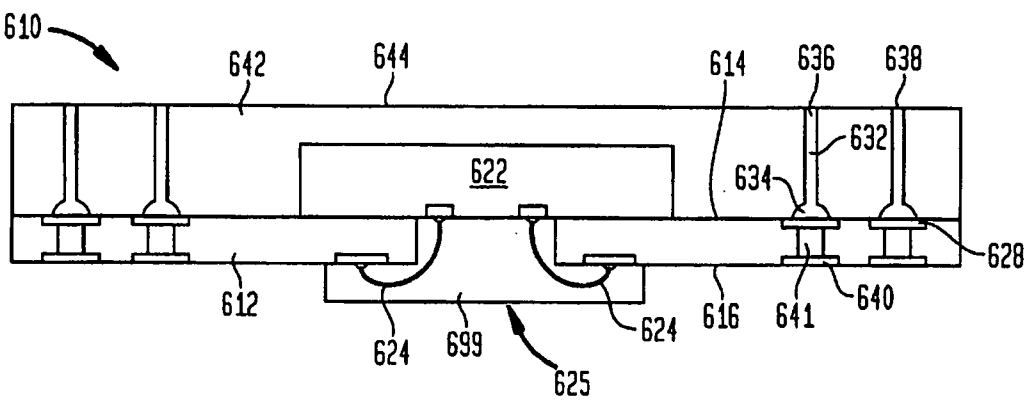


圖 22

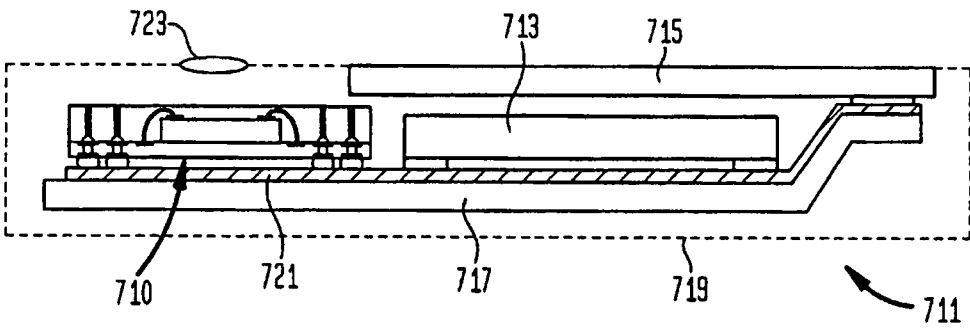


圖 23

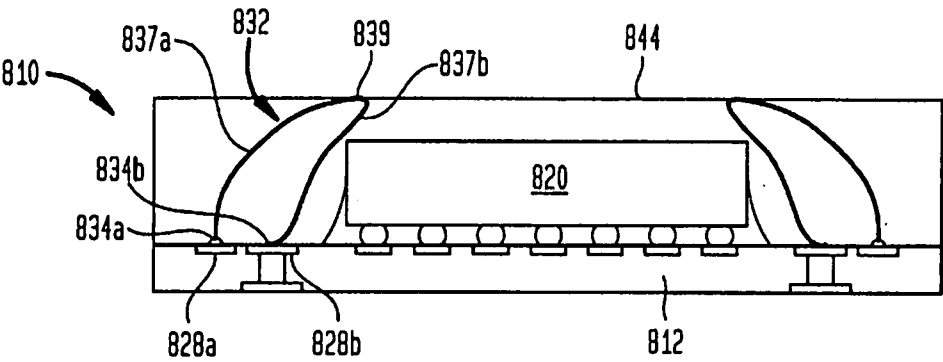


圖 24

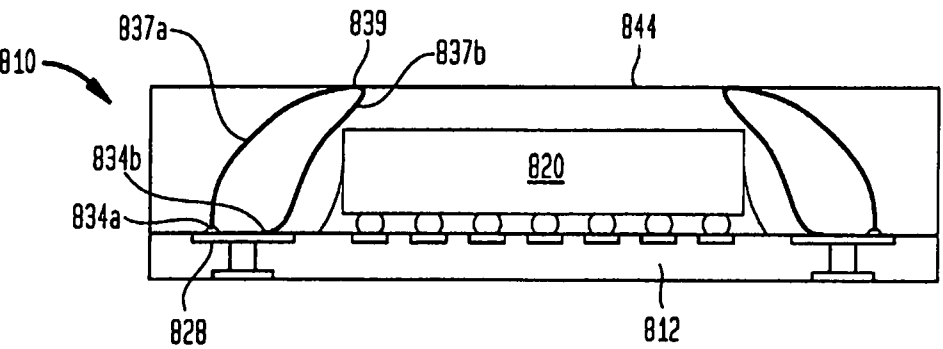


圖 25

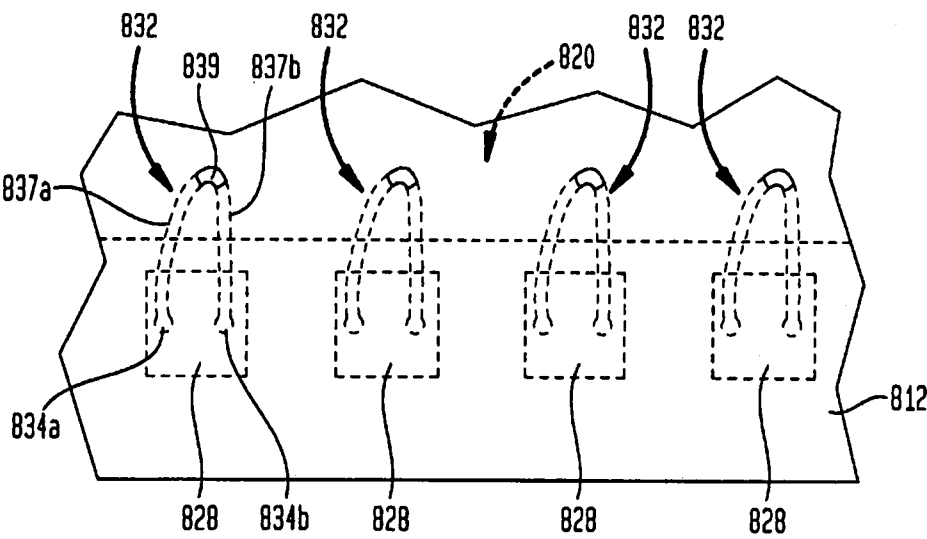


圖 26

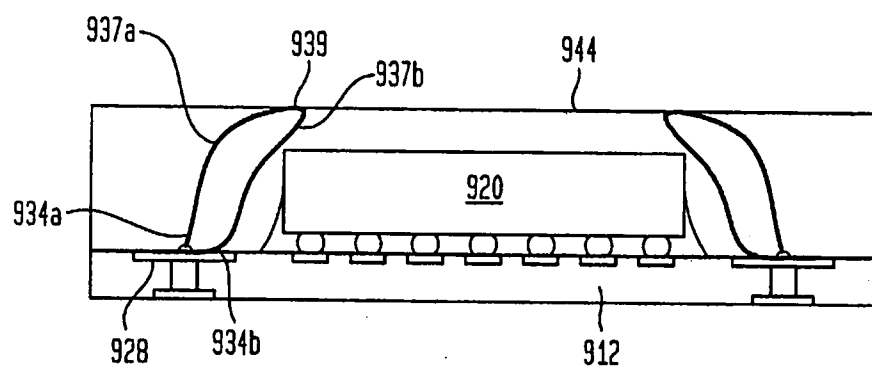


圖 27

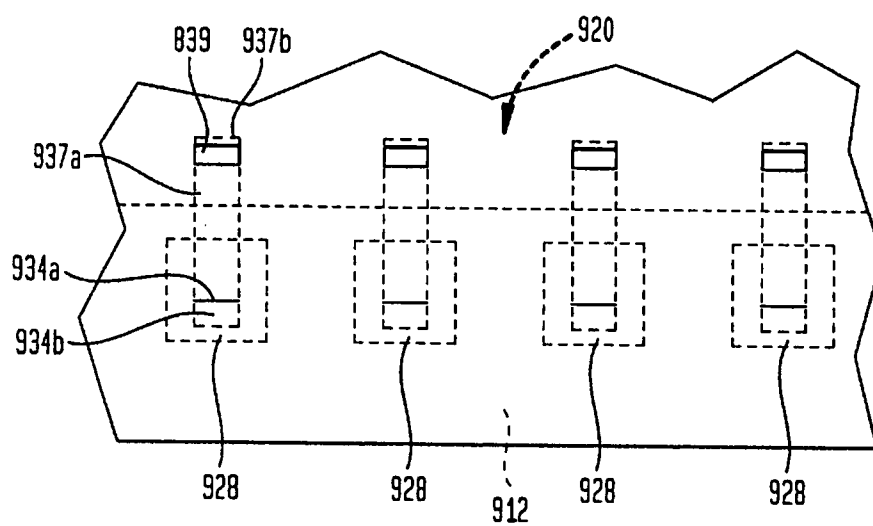


圖 28

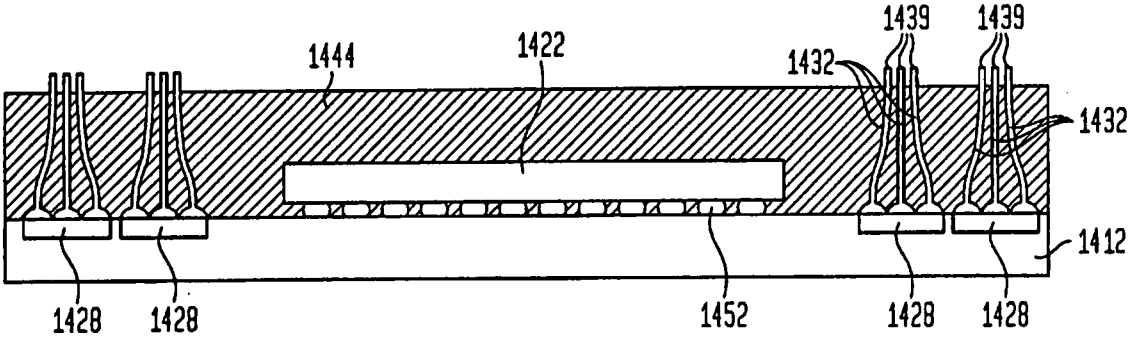


圖 29

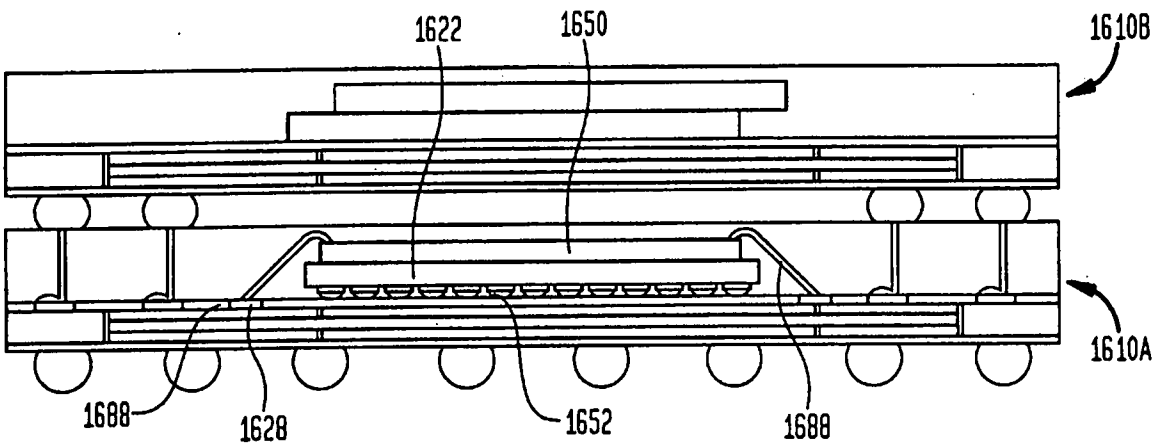


圖 31A

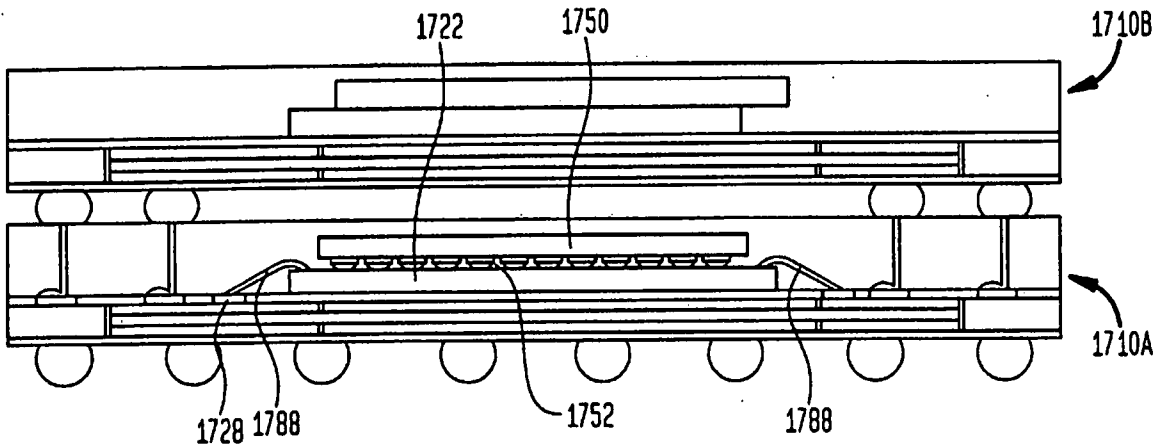


圖 31B

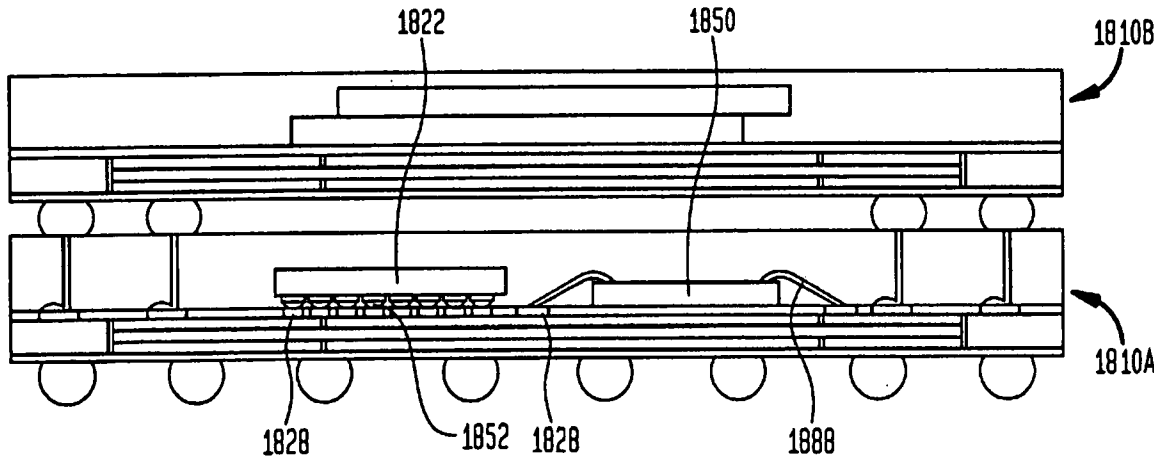


圖 31C

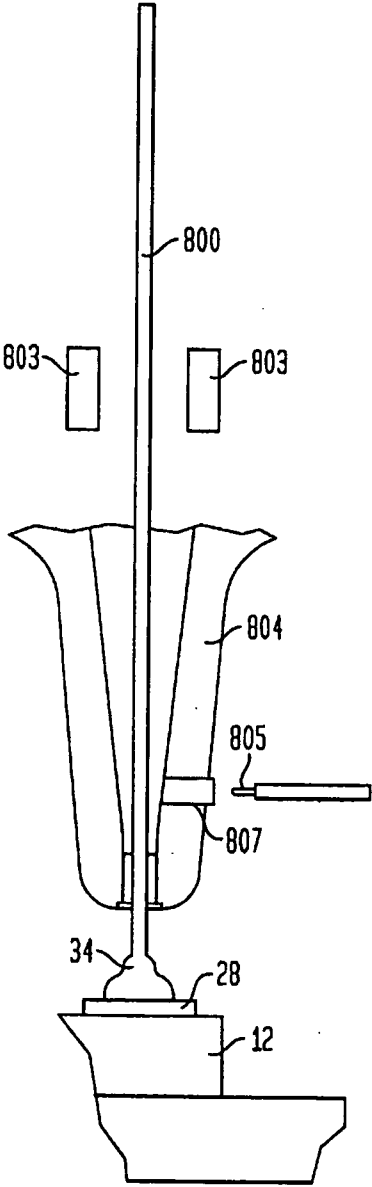


圖 32A

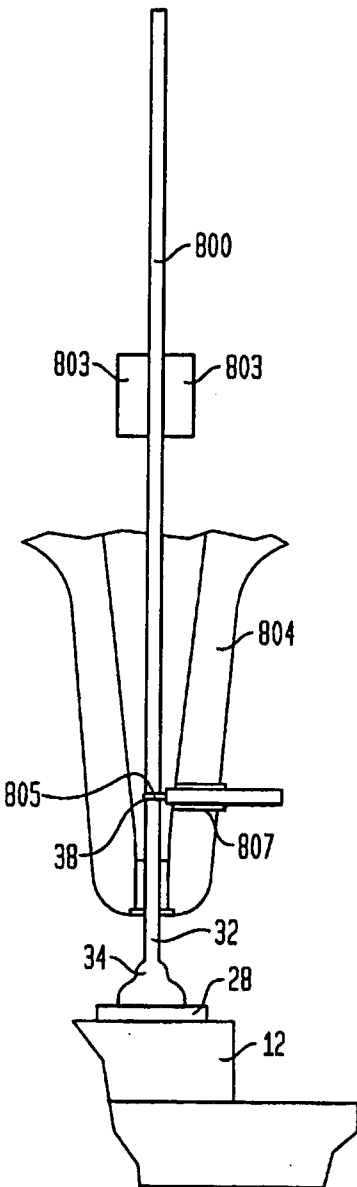


圖 32B

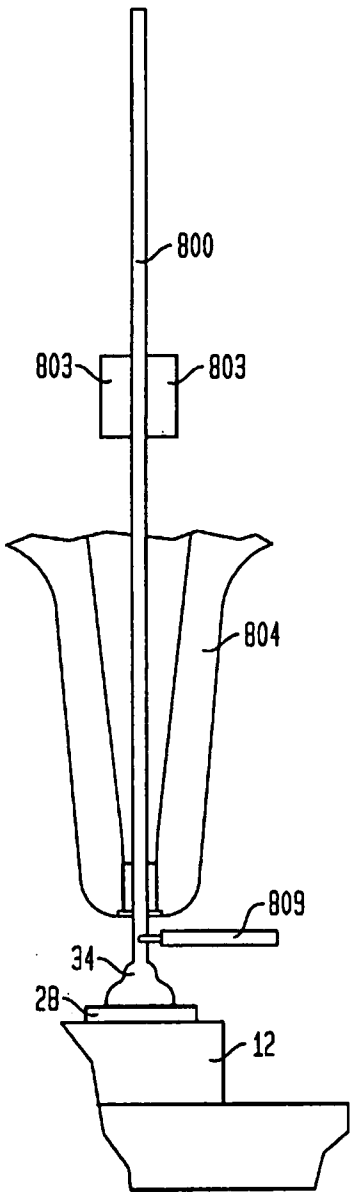


圖 33

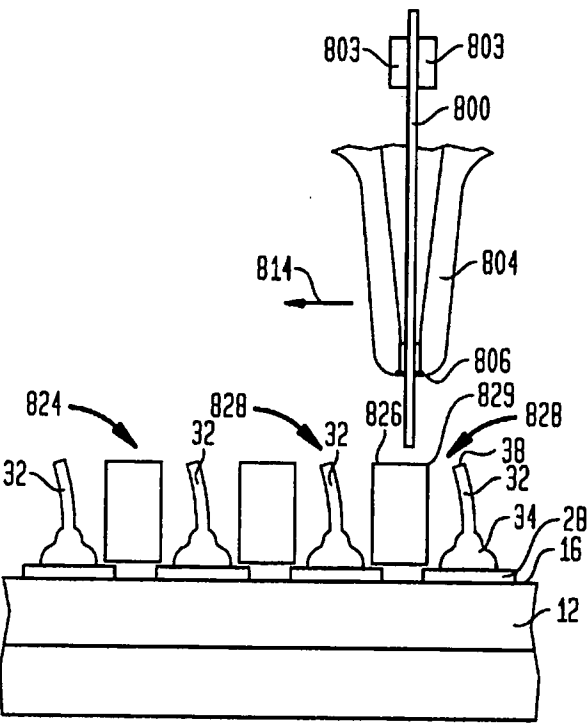


圖 34A

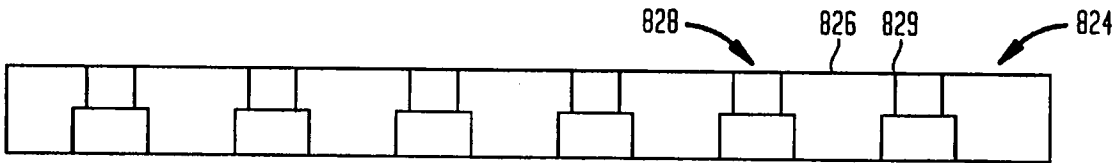


圖 34B

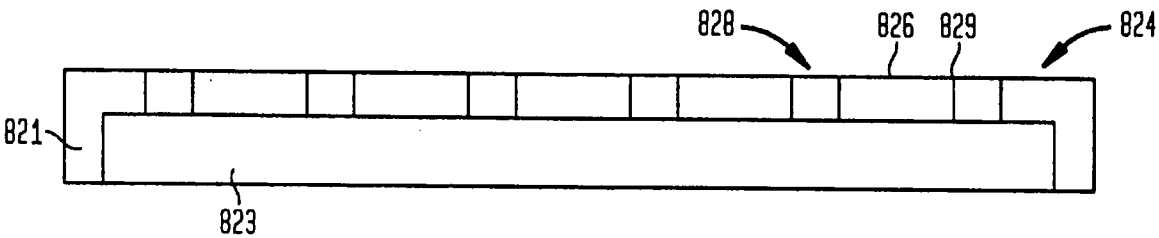


圖 34C