



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

209051 ✓
(11) (B1)

(22) Přihlášeno 31 03 80
(21) (PV 2247-80)

(51) Int. Cl.³
H 03 F 3/187 //
H 03 K 6/02

(40) Zveřejněno 30 01 81

(45) Vydáno 01 07 83

(75)

Autor vynálezu

LUSKA JAROMÍR ing. CSc. a VLČEK JIŘÍ ing., PRAHA

(54) Zapojení obousměrných zesilovačů digitálních signálů

Vynález se týká zapojení obousměrných zesilovačů — opakovačů — digitálních signálů, které přebírají digitální signály z jedné části sběrnice a opět je po zesílení a vytvarování vyšlou do druhé části sběrnice.

Jsou známa zapojení obousměrných zesilovačů digitálních signálů, která jsou založena na použití speciálních, k tomu účelu zvlášť vyvinutých, integrovaných obvodů s vyrovnávacími pamětmi. Nevýhodou těchto zapojení je, že potřebují pro svou správnou činnost řídicí signály pro přepis informace ze sběrnice a pro její opětné vyslání do sběrnice.

Účelem vynálezu je odstranění nevýhod dosud známých zapojení. Podstatu vynálezu je to, že každý vodič sběrnice je na svých koncích připojen přes impedanční dělič na zdroj napětí. Do každého směru vodiče sběrnice jsou zapojeny výstupy invertorů. Vstup prvního invertoru je připojen na výstup druhého logického obvodu NOR a vstup druhého invertoru je připojen na výstup prvního logického obvodu NOR. Vždy jeden ze vstupů logických obvodů NOR je spojen s vodičem sběrnice z příslušného směru. Druhý vstup prvního logického obvodu NOR je připojen na výstup druhého logického obvodu NOR. Druhý vstup druhého logického obvodu NOR je připojen na výstup prvního logického obvodu NOR. Zapojení

podle vynálezu nevyžaduje pomocné signály pro přepínání směrů zesilování, takže signál jdoucí po příslušném vodiči sběrnice je bezprostředně předáván po zesílení a vytvarování automaticky dále do odpovídající části vodiče sběrnice. Zapojení se dá realizovat pomocí běžných obvodů.

Příklad zapojení podle vynálezu je popsán pomocí výkresu, kde je zakreslen jeden vodič v sběrnice. Je impedančně přizpůsoben zakončujícími odporovými děliči **Z** a napájen ze zdroje napětí **U_b**. Na vodič v sběrnice jsou připojeny dva vysílače **V1**, **V2** digitálních signálů a dva přijímače **P1**, **P2** digitálních signálů. Obousměrný zesilovač je složen ze dvou invertorů **I1**, **I2**, dvou logických obvodů **NOR N1**, **N2** a dvou zpožďovacích obvodů **T1**, **T2**. Počet přijímačů signálů je omezen zakončujícími impedančními děliči, výkonem invertorů a výkonem vysílačů. Počet vysílačů signálů není omezen vlastnostmi uvedeného zapojení.

Vodič sběrnice se může nacházet ve dvou různých napěťových úrovních označovaných **H** a **L**. Úroveň **H** je na vodiči sběrnice tehdy, jestliže všechny vysílače připojené na tento vodič sběrnice jsou pasivní, a je dána zakončujícími impedančními děliči. Úroveň **L** je na vodiči sběrnice tehdy, je-li aspoň jeden z vysílačů v aktivním stavu.

Obousměrný zesilovač musí zesílit signály předávané do sběrnice vysílačem **V1** a převést je do

209051

přijímače **P2**. Přitom nesmí ovlivnit průchod signálu z vysílače **V1** do přijímače **P1**. Současně musí obousměrný zesilovač zesílit signály předávané do sběrnice vysílačem **V2** a převést je do přijímače **P1**. Přitom nesmí ovlivnit průchod signálu z vysílače **V2** do přijímače **P2**. Správná činnost je zajištěna i v případě, že oba vysílače jsou zároveň v aktivním stavu.

Předpokládejme, že vodič v sběrnice je ve stavu **H**, tedy oba vysílače **V1**, **V2** jsou pasivní. To znamená, že výstupy obou invertorů **I1**, **I2** jsou ve stavu **H** a výstupy logických obvodů **NOR N1**, **N2** jsou ve stavu **L**, neboť na svých vstupech mají rozdílné stavy. Vyšle-li první vysílač **V1** do vodiče v sběrnice stav **L**, změní se nejprve výstup prvního obvodu **NOR N1** na stav **H**, neboť na svých vstupech má obvod **N1** souhlasný stav **L**. Stav **H** na výstupu prvního logického obvodu **NOR N1** se přenesse na vstup druhého invertoru **I2**, takže jeho výstup, který je připojen na vodič v sběrnice, se uvede do stavu **L**. Druhý logický obvod **NOR N2** bude mít na svém výstupu stav **L**, protože jeden

jeho vstup je ve stavu **L** a druhý vstup ve stavu **H**. Znamená to, že druhý invertor **I2** bude mít na svém vstupu stav **L**, takže jeho výstup by měl být ve stavu **H**. K tomu však nedojde, protože první vysílač **V1** drží na vodiči v sběrnice, na který je zapojen výstup druhého invertoru **I2**, stav **L**, který se přenáší. Obdobně by se přenesl stav **L** z druhého vysílače **V2** do prvního přijímače **P1**. Zpožďovací obvody **T1**, **T2** mají časovou konstantu, která překlene časové zpoždění vznikající při průchodu signálu přes invertory **I1**, **I2**. Tím se odstraní nežádoucí přechodové stavy při přechodu signálu ze stavu **L** do stavu **H** a naopak. Zpožďovací obvody **T1**, **T2** se mohou realizovat např. **RC** obvody.

Zapojení obousměrných zesilovačů digitálních signálů se dá použít všude tam, kde se uplatňuje sběrnicové uspořádání a kde je třeba převádět signály ze sběrnice do místně oddělených jiných částí stejného nebo jiného zařízení. Další možnost použití je tam, kde je třeba zregenerovat signály sběrnice z důvodu velkého zatížení sběrnicových vodičů v rozsáhlejších zařízeních.

PŘEDMĚT VYNÁLEZU

1. Zapojení obousměrných zesilovačů digitálních signálů, přenášených po sběrnicích, na které jsou připojeny vysílače a přijímače digitálních signálů, vyznačené tím, že každý vodič (**V1**, **V2**) sběrnice je na svých koncích připojen přes impedanční dělič (**Z1**, **Z2**) na svorku (**Ub₁**, **Ub₂**) zdroje napětí, přičemž do každého směru vodiče (v) sběrnice jsou zapojeny výstupy invertorů (**I1**, **I2**), kde vstup prvního invertoru (**I1**) je připojen na výstup druhého logického obvodu **NOR (N2)** a vstup druhého invertoru (**I2**) je připojen na výstup prvního logického obvodu **NOR (N1)**, zatímco první vstupy logických obvodů **NOR (N1)**, **N2** jsou spojeny s vodičem (**V1**, **V2**), sběrnice

z příslušného směru, přičemž druhý vstup prvního logického obvodu **NOR (N1)** je připojen na výstup druhého logického obvodu **NOR (N2)** a druhý vstup druhého logického obvodu **NOR (N2)** je připojen na výstup prvního logického obvodu **NOR (N1)**.

2. Zapojení obousměrných zesilovačů digitálních signálů podle bodu 1., vyznačené tím, že mezi druhý vstup prvního logického obvodu **NOR (N1)** a výstup druhého logického obvodu **NOR (N2)** je zapojen první zpožďovací člen (**T1**) a mezi druhý vstup druhého logického obvodu **NOR (N2)** a výstup prvního logického obvodu **NOR (N1)** je zapojen druhý zpožďovací člen (**T2**).

209051

