

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6401294号
(P6401294)

(45) 発行日 平成30年10月10日 (2018. 10. 10)

(24) 登録日 平成30年9月14日 (2018. 9. 14)

(51) Int. Cl.	F I
H03B 5/04 (2006.01)	H03B 5/04 C
H03B 5/12 (2006.01)	H03B 5/12 B

請求項の数 25 (全 38 頁)

(21) 出願番号	特願2016-563096 (P2016-563096)	(73) 特許権者	598036300
(86) (22) 出願日	平成26年4月17日 (2014. 4. 17)		テレフオンアクチーボラゲット エルエム
(65) 公表番号	特表2017-511669 (P2017-511669A)		エリクソン (パブル)
(43) 公表日	平成29年4月20日 (2017. 4. 20)		スウェーデン国 ストックホルム エスー
(86) 国際出願番号	PCT/EP2014/057873		1 6 4 8 3
(87) 国際公開番号	W02015/158387	(74) 代理人	100095957
(87) 国際公開日	平成27年10月22日 (2015. 10. 22)		弁理士 亀谷 美明
審査請求日	平成28年12月14日 (2016. 12. 14)	(74) 代理人	100096389
			弁理士 金本 哲男
		(74) 代理人	100101557
			弁理士 萩原 康司
		(74) 代理人	100128587
			弁理士 松本 一騎

最終頁に続く

(54) 【発明の名称】 直列共振発振子

(57) 【特許請求の範囲】

【請求項 1】

電圧レール (14) と第1駆動ノード (12) との間に直列に連結される誘導素子 (L) 及び容量素子 (C) を含む第1タンク回路 (T1) と、

前記第1タンク回路 (T1) の第1タンク出力 (13) へ連結され及び前記第1駆動ノード (12) へ連結されるフィードバックステージ (F) と、

を含む発振回路 (100) であって、

前記フィードバックステージ (F) は、前記第1タンク出力 (13) に現れる第1発振タンク電圧に応じて、前記誘導素子 (L) 及び前記容量素子 (C) 内を流れる発振タンク電流と同相の、前記第1駆動ノード (12) における第1発振駆動電圧を生成する、よう

に構成され、それにより、前記発振回路 (100) を前記誘導素子 (L) 及び前記容量素子 (C) の直列共振モードで発振させる、

発振回路 (100) 。

【請求項 2】

前記フィードバックステージ (F) は、略矩形の波形を有する前記第1発振駆動電圧を生成する、ように構成される、請求項1に記載の発振回路 (100) 。

【請求項 3】

前記第1タンク回路 (T1) は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧と同相の前記第1発振タンク電圧を生成する、ように構成され、前記フィードバックステージ (F) は、前記第1発振タンク電圧に応じて、前記第1発振タンク電圧と同相の前

10

20

記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)、を含む、請求項1又は請求項2に記載の発振回路(110)。

【請求項4】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧と180°別位相の前記第1発振タンク電圧を生成する、ように構成され、前記フィードバックステージ(F)は、前記第1発振タンク電圧に応じて、前記第1発振タンク電圧に対して信号反転を適用することによって前記第1発振タンク電圧と180°別位相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)、を含む、請求項1又は請求項2に記載の発振回路(110)。

【請求項5】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧と同相の前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧と同相の第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と、

前記第2発振タンク電圧に対して信号反転を適用することによって前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(115)。

【請求項6】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧と180°別位相の前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧と同相の第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と、

前記第2発振タンク電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(115)。

【請求項7】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧と180°別位相の前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に応じて、前記第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧と180°別位相の第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と、

前記第2発振タンク電圧に応じて、前記第2発振タンク電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(115)。

【請求項8】

前記第1タンク回路(T1)は、前記第1発振タンク電流に応じて前記第1発振タンク電圧を生成するように構成されるセンサデバイス(S)、を含む、請求項3～7のいずれか1項に記載の発振回路(110、115)。

【請求項9】

前記センサデバイス（S）は、前記電圧レール（14）と前記第1駆動ノード（12）との間の前記誘導素子（L）及び前記容量素子（C）と直列に連結される抵抗素子（R）及び変圧器（X）のうちの1つ、を含む、請求項8に記載の発振回路（110、115）。

【請求項10】

前記センサデバイス（S）は、前記第1発振タンク電流に応じて前記第1発振タンク電圧を磁気誘導によって生成するために、前記誘導素子（L）へ磁氣的に連結される、請求項8に記載の発振回路（110、115）。

【請求項11】

前記第1タンク回路（T1）は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°遅れている位相を有する前記第1発振タンク電圧を生成する、ように構成され、前記フィードバックステージ（F）は、前記第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される位相シフティングステージ（P）、を含み、前記第1中間発振電圧に対して信号反転を適用することによって前記第1発振駆動電圧を生成するように構成される第1ドライバ（D1）、をさらに含む、請求項1又は請求項2に記載の発振回路（120）。 10

【請求項12】

前記第1タンク回路（T1）は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°進んでいる位相を有する前記第1発振タンク電圧を生成する、ように構成され、前記フィードバックステージ（F）は、前記第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される位相シフティングステージ（P）、を含み、前記第1中間発振電圧に応じて、当該第1中間発振電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ（D1）、をさらに含む、請求項1又は請求項2に記載の発振回路（130）。 20

【請求項13】

前記第1タンク回路（T1）は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°遅れている位相を有する前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ（F）は、

前記第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される第1位相シフト回路（P1）と、 30

前記第1中間発振電圧に応じて、前記第1中間発振電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバ（D2）と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路（T2）と、

前記第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成するように構成される第2位相シフト回路（P2）と、

前記第2中間発振電圧に応じて、前記第2中間発振電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ（D1）と、 40

を含む、

請求項1又は請求項2に記載の発振回路（140）。

【請求項14】

前記第1タンク回路（T1）は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°遅れている位相を有する前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ（F）は、

前記第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される第1位相シフト回路（P1）と、

前記第1中間発振電圧に対して信号反転を適用することによって第2発振駆動電圧を生 50

成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と

、

前記第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成するように構成される第2位相シフト回路(P2)と、

前記第2中間発振電圧に応じて、前記第2中間発振電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(150)。

10

【請求項15】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°遅れている位相を有する前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と

、

前記第2発振タンク電圧に応じて、前記第2発振タンク電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(160)。

20

【請求項16】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°進んでいる位相を有する前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と

、

前記第2発振タンク電圧に応じて、前記第2発振タンク電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

を含む、

請求項1又は請求項2に記載の発振回路(170)。

30

【請求項17】

前記第1タンク回路(T1)は、前記第1発振駆動電圧に応じて、前記第1発振駆動電圧の位相よりも90°進んでいる位相を有する前記第1発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ(F)は、

前記第1発振タンク電圧に応じて、前記第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバ(D2)と、

前記第2発振駆動電圧に応じて、前記第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路(T2)と

、

前記第2発振タンク電圧に応じて、前記第2発振タンク電圧と同相の前記第1発振駆動電圧を生成するように構成される第1ドライバ(D1)と、

40

50

を含む、

請求項 1 又は請求項 2 に記載の発振回路（180）。

【請求項 18】

前記第 1 タンク回路（T1）は、前記第 1 発振駆動電圧に応じて、前記第 1 発振駆動電圧の位相よりも 90°遅れている位相を有する前記第 1 発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ（F）は、

前記第 1 発振タンク電圧に応じて、前記第 1 発振タンク電圧と同相の第 2 発振駆動電圧を生成するように構成される第 2 ドライバ（D2）と、

前記第 2 発振駆動電圧に応じて、前記第 2 発振駆動電圧の位相よりも 90°遅れている位相を有する第 2 発振タンク電圧を生成するように構成される第 2 タンク回路（T2）と

10

、
前記第 2 発振タンク電圧に応じて、前記第 2 発振タンク電圧と同相の第 3 発振駆動電圧を生成するように構成される第 3 ドライバ（D3）と、

前記第 3 発振駆動電圧に応じて、前記第 3 発振駆動電圧の位相よりも 90°遅れている位相を有する第 3 発振タンク電圧を生成するように構成される第 3 タンク回路（T3）と

、
前記第 3 発振タンク電圧に応じて、前記第 3 発振タンク電圧と同相の第 4 発振駆動電圧を生成するように構成される第 4 ドライバ（D4）と、

前記第 4 発振駆動電圧に応じて、前記第 4 発振駆動電圧の位相よりも 90°遅れている位相を有する第 4 発振タンク電圧を生成するように構成される第 4 タンク回路（T4）と

20

、
前記第 4 発振タンク電圧に応じて、前記第 4 発振タンク電圧と同相の前記第 1 発振駆動電圧を生成するように構成される第 1 ドライバ（D1）と、

を含む、

請求項 1 又は請求項 2 に記載の発振回路（190）。

【請求項 19】

前記第 1 タンク回路（T1）は、前記第 1 発振駆動電圧に応じて、前記第 1 発振駆動電圧の位相よりも 90°進んでいる位相を有する前記第 1 発振タンク電圧を生成する、ように構成され、

30

前記フィードバックステージ（F）は、

前記第 1 発振タンク電圧に応じて、前記第 1 発振タンク電圧と同相の第 2 発振駆動電圧を生成するように構成される第 2 ドライバ（D2）と、

前記第 2 発振駆動電圧に応じて、前記第 2 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 2 発振タンク電圧を生成するように構成される第 2 タンク回路（T2）と

、
前記第 2 発振タンク電圧に応じて、前記第 2 発振タンク電圧と同相の第 3 発振駆動電圧を生成するように構成される第 3 ドライバ（D3）と、

前記第 3 発振駆動電圧に応じて、前記第 3 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 3 発振タンク電圧を生成するように構成される第 3 タンク回路（T3）と

40

、
前記第 3 発振タンク電圧に応じて、前記第 3 発振タンク電圧と同相の第 4 発振駆動電圧を生成するように構成される第 4 ドライバ（D4）と、

前記第 4 発振駆動電圧に応じて、前記第 4 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 4 発振タンク電圧を生成するように構成される第 4 タンク回路（T4）と

、
前記第 4 発振タンク電圧に応じて、前記第 4 発振タンク電圧と同相の前記第 1 発振駆動電圧を生成するように構成される第 1 ドライバ（D1）と、

を含む、

請求項 1 又は請求項 2 に記載の発振回路（190）。

50

【請求項 2 0】

前記第 1 タンク回路 (T 1) は、前記第 1 発振駆動電圧に応じて、前記第 1 発振駆動電圧の位相よりも 90°遅れている位相を有する前記第 1 発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ (F) は、

前記第 1 発振タンク電圧に対して信号反転を適用することによって第 2 発振駆動電圧を生成するように構成される第 2 ドライバ (D 2) と、

前記第 2 発振駆動電圧に応じて、前記第 2 発振駆動電圧の位相よりも 90°遅れている位相を有する第 2 発振タンク電圧を生成するように構成される第 2 タンク回路 (T 2) と、

10

前記第 2 発振タンク電圧に対して信号反転を適用することによって第 3 発振駆動電圧を生成するように構成される第 3 ドライバ (D 3) と、

前記第 3 発振駆動電圧に応じて、前記第 3 発振駆動電圧の位相よりも 90°遅れている位相を有する第 3 発振タンク電圧を生成するように構成される第 3 タンク回路 (T 3) と、

前記第 3 発振タンク電圧に対して信号反転を適用することによって第 4 発振駆動電圧を生成するように構成される第 4 ドライバ (D 4) と、

前記第 4 発振駆動電圧に応じて、前記第 4 発振駆動電圧の位相よりも 90°遅れている位相を有する第 4 発振タンク電圧を生成するように構成される第 4 タンク回路 (T 4) と、

20

前記第 4 発振タンク電圧に対して信号反転を適用することによって前記第 1 発振駆動電圧を生成するように構成される第 1 ドライバ (D 1) と、

を含む、

請求項 1 又は請求項 2 に記載の発振回路 (190)。

【請求項 2 1】

前記第 1 タンク回路 (T 1) は、前記第 1 発振駆動電圧に応じて、前記第 1 発振駆動電圧の位相よりも 90°進んでいる位相を有する前記第 1 発振タンク電圧を生成する、ように構成され、

前記フィードバックステージ (F) は、

前記第 1 発振タンク電圧に対して信号反転を適用することによって第 2 発振駆動電圧を生成するように構成される第 2 ドライバ (D 2) と、

30

前記第 2 発振駆動電圧に応じて、前記第 2 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 2 発振タンク電圧を生成するように構成される第 2 タンク回路 (T 2) と、

前記第 2 発振タンク電圧に対して信号反転を適用することによって第 3 発振駆動電圧を生成するように構成される第 3 ドライバ (D 3) と、

前記第 3 発振駆動電圧に応じて、前記第 3 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 3 発振タンク電圧を生成するように構成される第 3 タンク回路 (T 3) と、

前記第 3 発振タンク電圧に対して信号反転を適用することによって第 4 発振駆動電圧を生成するように構成される第 4 ドライバ (D 4) と、

40

前記第 4 発振駆動電圧に応じて、前記第 4 発振駆動電圧の位相よりも 90°進んでいる位相を有する第 4 発振タンク電圧を生成するように構成される第 4 タンク回路 (T 4) と、

前記第 4 発振タンク電圧に対して信号反転を適用することによって前記第 1 発振駆動電圧を生成するように構成される第 1 ドライバ (D 1) と、

を含む、

請求項 1 又は請求項 2 に記載の発振回路 (190)。

【請求項 2 2】

前記容量素子 (C) は、前記第 1 駆動ノード (12) と前記第 1 タンク出力 (13) と

50

の間に連結され、前記誘導素子（L）は、前記第1タンク出力（13）と前記第1電圧レール（14）との間に連結される、請求項8、9、10、11、13、14、15、18、及び21のいずれか1項に記載の発振回路（100）。

【請求項23】

前記誘導素子（L）は、前記第1駆動ノード（12）と前記第1タンク出力（13）との間に連結され、前記容量素子（C）は、前記第1タンク出力（13）と前記第1電圧レール（14）との間に連結される、請求項8、9、10、12、16、17、及び19のいずれか1項に記載の発振回路（100）。

【請求項24】

請求項1～23のいずれかに記載の発振回路（100）を含む、無線通信デバイス（900）。

【請求項25】

発振回路（100）を動作させる方法であって、前記発振回路（100）は、第1電圧レール（14）と第1駆動ノード（12）との間に直列に連結される誘導素子（L）及び容量素子（C）を含む第1タンク回路（T1）を含み、前記方法は、第1タンク出力（13）に現れる第1発振タンク電圧に応じて、前記第1駆動ノードにおける第1発振駆動電圧を生成することと、前記第1発振駆動電圧は前記誘導素子（L）及び前記容量素子（C）内を流れる第1発振タンク電流と同相であることと、を含み、それにより、前記発振子（100）を前記誘導素子（L）及び前記容量素子（C）の直列共振モードで発振させる、方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、発振回路、発振回路を動作させる方法、及び発振回路を含む無線通信デバイスに関する。

【背景技術】

【0002】

当分野において知られた、集積回路チップ内に実装される調和発振子（harmonic oscillators）は、概してタンクとして知られるインダクタ及びキャパシタを含み、タンクは当該タンクの共振周波数で動作する。典型的には、そうした発振子は、タンク内へパルス波形を注入し、タンクは、より高い電流高調波をフィルタアウトし、その出力において正弦電圧波形を生成する。タンクは、並列に連結されたインダクタ及びキャパシタを含み、並列共振モードで動作する。並列共振モードでは、並列インピーダンス、即ち並列に連結されたインダクタ及びキャパシタのインピーダンスが高く、相対的に低いバイアス電流から比較的高い発振電圧が生成される。

【0003】

いくつかの応用例において、例えば無線通信装置においては、低い電力消費と共に極端に低い位相ノイズを有する発振子を要する。そうした組合せを達成することは、今日のナノメートルCMOS（complementary metal oxide semiconductor）プロセスでしばしば当てはまるように、特に利用可能な電力サプライ電圧 V_{dd} が低い場合には困難である。発振電圧の振幅（swing）を増加させれば、発振子の位相ノイズを低減することができる。しかしながら、旧来の発振子は、それらが提供可能な最大電圧振幅により制限され、最大電圧振幅は $2V_{dd}$ というピークシングルエンド電圧から $3V_{dd}$ までのレンジを有し、後者はいわゆるD級（class-D）発振子において可能である。インダクタのインダクタンスを低減し及びキャパシタのキャパシタンスを増加させても、位相ノイズを減少させることができる。しかしながら、例えばわずかな数十ピコヘンリなど、所要のインダクタンスが非常に小さい場合、集積回路の寄生インダクタンス及び寄生抵抗が支配的な役割を演じ始めることに起因して、このアプローチは管理困難となり得る。さらに、非常に小さいインダクタの品質係数はより大きいインダクタについてのものよりも低く、所与の位相ノ

イズレベルについてより高い電力消費に帰結する。

【0004】

図1は、並列共振モードを用いる典型的なクラップ発振子を示す。図1を参照して、クラップ発振子は、第1インダクタ L_A 及び第1キャパシタ C_A を含む第1タンク T_A を有する。第1インダクタ L_A 及び第1キャパシタ C_A は、第1トランジスタ Q_A のドレインへ直列に連結されている。差動タンク電圧 V_{OUT} を提供するために、クラップ発振子は、第2インダクタ L_B 及び第2キャパシタ C_B を含む第2タンク T_B も有する。第2インダクタ L_B 及び第2キャパシタ C_B は、第2トランジスタ Q_B のドレインへ直列に連結されている。第1及び第2トランジスタ Q_A 、 Q_B のそれぞれのゲートは、定バイアス電圧 V_{DC} によってバイアスされている。クラップ発振子は電流モードの発振子であるが、これは、第1及び第2トランジスタ Q_A 、 Q_B がトランスコンダクタとして動作して、電圧から電流への変換を提供し、及び自身のそれぞれの第1及び第2タンク T_A 、 T_B に負荷をかけることなくそれらのタンクへ大きな電流を送出すること、を意味する。したがって、各トランスコンダクタは、高い並列インピーダンスを有さねばならない。第1及び第2タンク T_A 、 T_B は、直列に連結されたインダクタ及びキャパシタを有するが、クラップ発振子は、直列に連結されたインダクタ及びキャパシタの直列共振周波数で発振するわけではない。そうではなく、第1並びに第2トランジスタ Q_A 、 Q_B のドレインーソース間及びソースグラウンド間のキャパシタンスを含む、両タンク内のすべてのリアクタンス成分によって決定される周波数で、クラップ発振子は発振する。これらのキャパシタンスも図1に表示する。第1及び第2トランジスタ Q_A 、 Q_B のソースへ供給される所与のバイアス電流について、発振の振幅(amplitude)は、バイアス電流及び等価並列タンク抵抗に比例する。したがって、図1に示される第1及び第2電流源 I_A 、 I_B によってバイアス電流 I_{BIAS} が提供される電流モードのクラップ発振子について、タンク電圧 V_{OUT} の振幅は、次式によって表されることができる。

$$V_{OUT} = k \cdot I_{BIAS} \cdot R_{PEQ} \quad (1)$$

ただし、 R_{PEQ} はタンク各々の等価並列抵抗であり、これはタンク各々の品質係数 Q に比例し、 k は比例係数である。クラップ発振子においては、タンク各々の並列抵抗は、ドレインーソース間及びソースグラウンド間の容量性タップを通じたトランジスタソースにおけるフィードバックによって劣化する。

【0005】

改善された発振子が求められる。

【発明の概要】

【0006】

第1の局面に従えば、

電圧レールと第1駆動ノードとの間に直列に連結される誘導素子及び容量素子を含む第1タンク回路と、

第1タンク回路の第1タンク出力へ連結され及び第1駆動ノードへ連結されるフィードバックステージと、

を含む発振回路であって、

フィードバックステージは、第1タンク出力に現れる第1発振タンク電圧に応じて、誘導素子及び容量素子内を流れる発振タンク電流と同相の、第1駆動ノードにおける第1発振駆動電圧を生成する、ように構成され、それにより、発振回路を誘導素子及び容量素子の直列共振モードで発振させる、

発振回路、が提供される。

【0007】

第2の局面に従えば、発振回路を動作させる方法であって、発振回路は、電圧レールと第1駆動ノードとの間に直列に連結される誘導素子及び容量素子を含む第1タンク回路を含み、方法は、第1タンク出力に現れる第1発振タンク電圧に応じて、第1駆動ノードにおける第1発振駆動電圧を生成することと、第1発振駆動電圧は誘導素子及び容量素子内を流れる発振タンク電流と同相であることと、を含み、それにより、上記発振子を誘導素

子及び容量素子の直列共振モードで発振させる、方法、が提供される。

【0008】

したがって、発振回路は、電圧駆動され、直列共振モードで発振する。これにより、わずかに低電力サプライ電圧で高い発振の振幅が可能になり、低い位相ノイズが可能になる。

【0009】

以下の実施形態は、発振回路及び発振回路を動作させる方法を実現するための、複雑度の低い様々な解決策を提供する。

【0010】

フィードバックステージは、略矩形の波形を有する第1発振駆動電圧を生成するように構成され得る。この特徴により、スイッチングデバイスを使用することができるようになり、それにより、低い電力消費が可能になる。

10

【0011】

発振回路の第1の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧と同相の第1発振タンク電圧を生成する、ように構成されてよく、フィードバックステージは、第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバ、を含み得る。同様に、方法の第1の好ましい実施形態は、第1発振駆動電圧と同相の第1発振タンク電圧を生成することと、第1発振タンク電圧に応じて、第1発振タンク電流と同相の第1発振駆動電圧を生成することと、を含み得る。第1の好ましい実施形態により、複雑性の低い態様でシングルエンド発振信号を生成することができるようになる。

20

【0012】

発振回路の第1の好ましい実施形態の変種では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成するように構成されてよく、フィードバックステージは、第1発振タンク電圧に応じて、第1発振タンク電圧に対して信号反転を適用することによって第1発振タンク電圧と180°別位相の第1発振駆動電圧を生成するように構成される第1ドライバ、を含み得る。同様に、方法の第1の好ましい実施形態の変種は、第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成することと、第1発振タンク電圧に応じて、第1発振タンク電圧に対して信号反転を適用することによって第1発振タンク電圧と180°別位相の第1発振駆動電圧を生成することと、を含み得る。この変種により、複雑性の低い態様でシングルエンド発振信号を生成することができるようになる。

30

【0013】

発振回路の第2の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧と同相の第1発振タンク電圧を生成する、ように構成されてよく、フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧と同相の第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成するように構成される第1ドライバと、
を含み得る。

40

【0014】

同様に、方法の第2の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧と同相の第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧と同相の第2発振タンク電圧を生成することと、

50

第2発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成することと、
を含み得る。

【0015】

第2の好ましい実施形態により、複雑性の低い態様で平衡発振信号を生成することができるようになる。第1及び第2タンク回路を使用することにより、複雑性の低い態様で、正確な位相差を提供することができるようになる。

【0016】

発振回路の第2の好ましい実施形態の第1の変種では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成する、
ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧と同相の第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0017】

同様に、方法の第2の好ましい実施形態の第1の変種は、

第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧と同相の第2発振タンク電圧を生成することと、

第2発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0018】

この第1の変種により、複雑性の低い態様で平衡発振信号を生成することができるようになり、低い複雑性で、正確な位相差を提供することができるようになる。

【0019】

発振回路の第2の好ましい実施形態の第2の変種では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成する、
ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧と180°別位相の第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0020】

同様に、方法の第2の好ましい実施形態の第2の変種は、

第1発振駆動電圧に応じて、第1発振駆動電圧と180°別位相の第1発振タンク電圧を生成することと、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧と 180° 別位相の第2発振タンク電圧を生成することと、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0021】

この第2の変種により、複雑性の低い態様で平衡発振信号を生成することができるようになり、低い複雑性で、正確な位相差を提供することができるようになる。

【0022】

発振回路の第1及び第2の好ましい実施形態、並びにそれらの変種において、第1タンク回路は、第1発振タンク電流に応じて第1発振タンク電圧を生成するように構成されるセンサデバイス、を含み得る。同様に、方法の第1及び第2の好ましい実施形態、並びにそれらの変種は、第1発振タンク電流に応じて第1発振タンク電圧をセンサデバイス内で生成すること、を含み得る。センサデバイスは、電圧レールと第1駆動ノードとの間の第1誘導素子及び第1容量素子と直列に連結される抵抗素子及び変圧器のうちの1つ、を含み得る。代替的に、センサデバイスは、第1発振タンク電流に応じて第1発振タンク電圧を磁気誘導によって生成するために、第1誘導素子へ磁氣的に連結され得る。これらの特徴により、複雑性の低い態様でフィードバックを提供することができるようになる。

10

【0023】

発振回路の第3の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも 90° 遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、フィードバックステージは、第1発振タンク電圧に対して 90° の位相遅延を適用することによって第1中間発振電圧を生成するように構成される位相シフティングステージと、第1中間発振電圧に対して信号反転を適用することによって第1発振駆動電圧を生成するように構成される第1ドライバと、を含み得る。

20

【0024】

同様に、方法の第3の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも 90° 遅れている位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して 90° の位相遅延を適用することによって第1中間発振電圧を生成することと、

30

第1中間発振電圧に対して信号反転を適用することによって第1発振駆動電圧を生成することと、

を含み得る。

【0025】

第3の好ましい実施形態により、複雑性の低い態様で、直交関係にある信号群を生成することができるようになる。

【0026】

発振回路の第4の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧を生成する、ように構成されてよく、フィードバックステージは、第1発振タンク電圧に対して 90° の位相遅延を適用することによって第1中間発振電圧を生成するように構成される位相シフティングステージと、第1中間発振電圧に応じて、当該第1中間発振電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、を含み得る。

40

【0027】

同様に、方法の第4の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して 90° の位相遅延を適用することによって第1中間発振電圧を生成することと、

50

第1中間発振電圧に応じて、当該第1中間発振電圧と同相の第1発振駆動電圧を生成することと、
を含み得る。

【0028】

第4の好ましい実施形態により、複雑性の低い態様で、直交関係にある信号群を生成することができるようになる。

【0029】

発振回路の第5の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される第1位相シフト回路と、

第1中間発振電圧に応じて、第1中間発振電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成するように構成される第2位相シフト回路と、

第2中間発振電圧に応じて、第2中間発振電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0030】

同様に、方法の第5の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成することと、

第1中間発振電圧に応じて、第1中間発振電圧と同相の第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成することと、

第2中間発振電圧に応じて、第2中間発振電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0031】

第5の好ましい実施形態により、複雑性の低い態様で平衡発振信号を生成することができるようになる。

【0032】

発振回路の第6の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される第1位相シフト回路と、

第1中間発振電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有

10

20

30

40

50

する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成するように構成される第2位相シフト回路と、

第2中間発振電圧に応じて、第2中間発振電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0033】

同様に、方法の第6の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成することを含んでよく、

フィードバックステージは、

第1発振タンク電圧に対して90°の位相遅延を適用することによって第1中間発振電圧を生成するように構成される第1位相シフトと、

第1中間発振電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に対して90°の位相遅延を適用することによって第2中間発振電圧を生成するように構成される第2位相シフトと、

第2中間発振電圧に応じて、第2中間発振電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0034】

第6の好ましい実施形態により、複雑性の低い態様で平衡発振信号を生成することができるようになる。

【0035】

発振回路の第7の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0036】

同様に、方法の第7の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0037】

第7の好ましい実施形態により、複雑性の低い態様で平衡発振信号を生成することがで

10

20

30

40

50

きるようになる。

【0038】

発振回路の第8の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0039】

同様に、方法の第8の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0040】

第8の好ましい実施形態により、複雑性の低い態様で、直交関係にある信号群を生成することができるようになる。

【0041】

発振回路の第9の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0042】

同様に、方法の第9の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

10

20

30

40

50

【0043】

第9の好ましい実施形態により、複雑性の低い態様で、直交関係にある発振信号群を生成することができるようになる。

【0044】

発振回路の第10の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバと、

10

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第3発振駆動電圧を生成するように構成される第3ドライバと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°遅れている位相を有する第3発振タンク電圧を生成するように構成される第3タンク回路と、

第3発振タンク電圧に応じて、第3発振タンク電圧と同相の第4発振駆動電圧を生成するように構成される第4ドライバと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°遅れている位相を有する第4発振タンク電圧を生成するように構成される第4タンク回路と、

20

第4発振タンク電圧に応じて、第4発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0045】

同様に、方法の第10の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成することと、

30

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第3発振駆動電圧を生成することと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°遅れている位相を有する第3発振タンク電圧を生成することと、

第3発振タンク電圧に応じて、第3発振タンク電圧と同相の第4発振駆動電圧を生成することと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°遅れている位相を有する第4発振タンク電圧を生成することと、

第4発振タンク電圧に応じて、第4発振タンク電圧と同相の第1発振駆動電圧を生成することと、

40

を含み得る。

【0046】

第10の好ましい実施形態により、複雑性の低い態様で、直交関係にある平衡発振信号群を生成することができるようになる。

【0047】

発振回路の第11の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

50

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第3発振駆動電圧を生成するように構成される第3ドライバと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°進んでいる位相を有する第3発振タンク電圧を生成するように構成される第3タンク回路と、

第3発振タンク電圧に応じて、第3発振タンク電圧と同相の第4発振駆動電圧を生成するように構成される第4ドライバと、

10

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°進んでいる位相を有する第4発振タンク電圧を生成するように構成される第4タンク回路と、

第4発振タンク電圧に応じて、第4発振タンク電圧と同相の第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0048】

同様に、方法の第11の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に応じて、第1発振タンク電圧と同相の第2発振駆動電圧を生成することと、

20

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に応じて、第2発振タンク電圧と同相の第3発振駆動電圧を生成することと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°進んでいる位相を有する第3発振タンク電圧を生成することと、

第3発振タンク電圧に応じて、第3発振タンク電圧と同相の第4発振駆動電圧を生成することと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°進んでいる位相を有する第4発振タンク電圧を生成することと、

30

第4発振タンク電圧に応じて、第4発振タンク電圧と同相の第1発振駆動電圧を生成することと、

を含み得る。

【0049】

第11の好ましい実施形態により、複雑性の低い態様で、直交関係にある平衡発振信号群を生成することができるようになる。

【0050】

発振回路の第10及び第11の好ましい実施形態では、

第1ドライバは、

40

第1電力サプライレールへ連結されるドレインと、第1ドライバの出力へ連結されるソースと、第1ドライバの入力へ第1連結キャパシタ(coupling capacitor)によって連結されるゲートと、を有する第1トランジスタ、及び、第1ドライバの出力へ連結されるドレインと、第2電力サプライレールへ連結されるソースと、第1電力サプライレールへ第1抵抗器によって連結されるゲートと、を有する第2トランジスタ、

を含んでよく、

第3ドライバは、

第1電力サプライレールへ連結されるドレインと、第3ドライバの出力へ連結されるソースと、第3ドライバの入力へ第2連結キャパシタによって連結されるゲートと、を有する第3トランジスタ、及び、第3ドライバの出力へ連結されるドレインと、第1電力サプ

50

ライレールへ第2抵抗器によって連結されるソースと、を有する第4トランジスタ、
を含んでよく、

第1トランジスタのゲートは、第4トランジスタのゲートへ連結され、第3トランジスタのゲートは、第2トランジスタのゲートへ連結され、

第1、第2、第3、及び第4トランジスタは、 n -チャネルCMOS (complementary metal oxide silicon) トランジスタである。

【0051】

第1及び第3タンク回路を第3電力サプライレールへ連結するために、 p -チャネルCMOSトランジスタではなく、 n -チャネルCMOSトランジスタを使用することにより、より小さい集積回路チップエリアで及びより少ない寄生キャパシタンスでトランジスタ
10 を実装することができるようになる。

【0052】

発振回路の第12の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、
20

第2発振タンク電圧に対して信号反転を適用することによって第3発振駆動電圧を生成するように構成される第3ドライバと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°遅れている位相を有する第3発振タンク電圧を生成するように構成される第3タンク回路と、

第3発振タンク電圧に対して信号反転を適用することによって第4発振駆動電圧を生成するように構成される第4ドライバと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°遅れている位相を有する第4発振タンク電圧を生成するように構成される第4タンク回路と、

第4発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成するように構成される第1ドライバと、
30

を含み得る。

【0053】

同様に、方法の第12の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°遅れている位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°遅れている位相を有する第2発振タンク電圧を生成することと、

第2発振タンク電圧に対して信号反転を適用することによって第3発振駆動電圧を生成することと、
40

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°遅れている位相を有する第3発振タンク電圧を生成することと、

第3発振タンク電圧に対して信号反転を適用することによって第4発振駆動電圧を生成することと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°遅れている位相を有する第4発振タンク電圧を生成することと、

第4発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成することと、

を含み得る。

10

20

30

40

50

【0054】

第12の好ましい実施形態により、複雑性の低い態様で、直交関係にある平衡発振信号群を生成することができるようになる。

【0055】

発振回路の第13の好ましい実施形態では、第1タンク回路は、第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成する、ように構成されてよく、

フィードバックステージは、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成するように構成される第2ドライバと、

10

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成するように構成される第2タンク回路と、

第2発振タンク電圧に対して信号反転を適用することによって第3発振駆動電圧を生成するように構成される第3ドライバと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°進んでいる位相を有する第3発振タンク電圧を生成するように構成される第3タンク回路と、

第3発振タンク電圧に対して信号反転を適用することによって第4発振駆動電圧を生成するように構成される第4ドライバと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°進んでいる位相を有する第4発振タンク電圧を生成するように構成される第4タンク回路と、

20

第4発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成するように構成される第1ドライバと、

を含み得る。

【0056】

同様に、方法の第13の好ましい実施形態は、

第1発振駆動電圧に応じて、第1発振駆動電圧の位相よりも90°進んでいる位相を有する第1発振タンク電圧を生成することと、

第1発振タンク電圧に対して信号反転を適用することによって第2発振駆動電圧を生成することと、

第2発振駆動電圧に応じて、第2発振駆動電圧の位相よりも90°進んでいる位相を有する第2発振タンク電圧を生成することと、

30

第2発振タンク電圧に対して信号反転を適用することによって第3発振駆動電圧を生成することと、

第3発振駆動電圧に応じて、第3発振駆動電圧の位相よりも90°進んでいる位相を有する第3発振タンク電圧を生成することと、

第3発振タンク電圧に対して信号反転を適用することによって第4発振駆動電圧を生成することと、

第4発振駆動電圧に応じて、第4発振駆動電圧の位相よりも90°進んでいる位相を有する第4発振タンク電圧を生成することと、

第4発振タンク電圧に対して信号反転を適用することによって第1発振駆動電圧を生成することと、

40

を含み得る。

【0057】

第13の好ましい実施形態により、複雑性の低い態様で、直交関係にある平衡発振信号群を生成することができるようになる。

【0058】

発振回路の第3、第5、第6、第7、第10、及び第12の好ましい実施形態では、容量素子は、第1駆動ノードと第1タンク出力との間に連結されてよく、誘導素子は、第1タンク出力と第1電圧レールとの間に連結されてよい。

【0059】

50

発振回路の第1、第2、第4、第8、第9、第11、及び第13の好ましい実施形態では、誘導素子は、第1駆動ノードと第1タンク出力との間に連結されてよく、容量素子は、第1タンク出力と第1電圧レールとの間に連結されてよい。

【0060】

第3～第9の好ましい実施形態は、第1タンク出力と第2タンク出力との間に連結される可変キャパシタンス素子、を含み得る。この特徴により、発振の周波数を変化させることができるようになる。

【0061】

第10及び第11の好ましい実施形態では、

第2ドライバは、

第3電力サプライレールへ連結されるドレインと、第2ドライバの出力へ連結されるソースと、第2ドライバの入力へ第3連結キャパシタによって連結されるゲートと、を有する第5トランジスタ、及び、

第2ドライバの出力へ連結されるドレインと、第4電力サプライレールへ連結されるソースと、第3電力サプライレールへ第3抵抗器によって連結されるゲートと、を有する第6トランジスタ、

を含んでよく、

第4ドライバは、

第3電力サプライレールへ連結されるドレインと、第4ドライバの出力へ連結されるソースと、第4ドライバの入力へ第4連結キャパシタによって連結されるゲートと、を有する第7トランジスタ、及び、

第4ドライバの出力へ連結されるドレインと、第4電力サプライレールへ連結されるソースと、第3電力サプライレールへ第4抵抗器によって連結されるゲートと、を有する第8トランジスタ、

を含んでよく、

第5トランジスタのゲートは、第8トランジスタのゲートへ連結されてよく、第7トランジスタのゲートは、第6トランジスタのゲートへ連結されてよく、

第5、第6、第7、及び第8トランジスタは、*n*-チャネルCMOSトランジスタであってよい。

【0062】

第2及び第4タンク回路を第3電力サプライレールへ連結するために並びに第5及び第7トランジスタを第5電力サプライレールへ連結するために、*p*-チャネルCMOSトランジスタではなく、*n*-チャネルCMOSトランジスタを使用することにより、より小さい集積回路チップエリアで及びより少ない寄生キャパシタンスでトランジスタを実装することができるようになる。

【0063】

発振回路の第2及び第5～第9の好ましい実施形態、並びにそれらの変種では、第1タンク回路及び第2タンク回路は、等しい共振周波数を有し得る。発振回路の第10～第13の好ましい実施形態では、第1、第2、第3、及び第4タンク回路は、等しい共振周波数を有し得る。これらの特徴により、高い電力効率が可能になる。

【0064】

発振回路の第2及び第5～第9の好ましい実施形態、並びにそれらの変種では、第1タンク回路及び第2タンク回路は、等しいキャパシタンスと等しいインダクタンスとを有し得る。発振回路の第10～第13の好ましい実施形態では、第1、第2、第3、及び第4タンク回路は、等しいキャパシタンスと等しいインダクタンスとを有し得る。これらの特徴により、共振周波数をほぼマッチさせることができるようになる。

【0065】

第1の局面に従った発振回路を含む無線通信デバイス、も提供される。

【0066】

添付の図面を参照して、単に例示のために、好適な実施形態を説明する。

10

20

30

40

50

【図面の簡単な説明】

【0067】

【図1】 先行技術の発振子の概略図である。

【図2】 電圧駆動型の直列共振を用いる発振子の動作原理を示す概略図である。

【図3】 発振回路の概略図である。

【図4】 タンク回路のタンク構成を示す概略図である。

【図5】 タンク回路のタンク構成を示す概略図である。

【図6】 タンク回路のタンク構成を示す概略図である。

【図7】 タンク回路のタンク構成を示す概略図である。

【図8】 タンク回路のタンク構成を示す概略図である。

10

【図9】 発振回路の概略図である。

【図10】 発振回路の概略図である。

【図11】 発振回路の概略図である。

【図12】 発振回路の概略図である。

【図13】 発振回路の概略図である。

【図14】 発振回路の概略図である。

【図15】 発振回路の概略図である。

【図16】 発振回路の概略図である。

【図17】 発振回路の概略図である。

【図18】 発振回路の概略図である。

20

【図19】 ドライバの概略図である。

【図20】 チューニングのための備えを有する発振回路の概略図である。

【図21】 図18を参照して説明した発振回路についての、周波数の関数としての位相ノイズのグラフである。

【図22】 無線通信装置の概略図である。

【発明を実施するための形態】

【0068】

以下の説明において、旧来の発振子の並列共振ではなく、インダクタとキャパシタとの間の直列共振を用い、且つインダクタ及びキャパシタにより形成されるタンクが電圧駆動される、発振子トポロジーを開示する。電圧駆動型あるいは電圧モードの直列共振を用いる発振回路の動作原理を、図2を参照して説明する。図2を参照して、インダクタあるいは誘導素子Lと、キャパシタあるいは容量素子Cと、は直列に連結されて、タンク回路Tあるいは共振器を構成する。誘導素子Lは、接地電位である電圧レールと接合点1との間に連結され、容量素子Cは、接合点1と駆動ノード2との間に連結される。したがって、誘導素子Lと容量Cとは、接合点1で互いに連結される。正弦波駆動あるいは励起電圧 $V_D = V_{dd} \cdot \sin(\omega t)$ (ただし、 V_{dd} は電力サプライノード5により供給される電圧、 ω は直列に連結された誘導素子L及び容量素子Cのラジアン／秒単位の共振周波数、 t は時間) が電圧発生器Gによって駆動ノード2に印加されると、タンク電圧 $V_T = Q \cdot V_{dd} \cdot \sin(\omega t - \pi/2)$ (ただし、 Q は直列に連結された誘導素子L及び容量素子Cの品質係数) が接合点1において生成される。したがって、タンク電圧 V_T の振幅は、駆動電圧 V_D の振幅の Q 倍であり、且つ、駆動電圧 V_D に対して $\pi/2$ ラジアン、即ち 90° 位相がシフトされる、即ち遅延される。典型的には、今日の集積回路プロセスについて、品質係数 Q は10であってよく、したがって、駆動電圧 V_D が小さいときにタンク電圧 V_T が高くなり得る。駆動電圧 V_D は正弦波である必要はなく、代替的に、例えば、方形若しくは矩形の波形、又は有限の立ち上がり時間及び立ち下がり時間を有する略方形若しくは略矩形の波形、を有してもよい。

30

40

【0069】

図2に示される電圧モードの直列共振発振子について、タンク電圧 V_T の振幅は、次式のように表されることができる。

$$k \cdot \omega L \cdot V_{dd} / R_{SEQ} = k \cdot Q \cdot V_{BIAS} \quad (2)$$

50

ただし、 ωL は共振周波数 ω における誘導素子 L のインピーダンス、 V_{dd} は直列共振を駆動する駆動電圧 V_D の、電力サプラインード5によって左右される振幅、 R_{SEQ} は等価直列タンク抵抗、 Q は誘導素子 L 及び容量素子 C を含むタンクの品質係数、 k は比例係数、である。

【0070】

等式(1)と等式(2)とを比較すると、電圧モードの直列共振発振子と電流モードの並列共振発振子との間の顕著な違いが明らかになる。電流モードの並列共振発振子では、発振振幅はバイアス電流 I_{BIAS} に比例し、タンクの品質係数 Q が高ければ、即ち並列タンク抵抗が高ければ、バイアス電流 I_{BIAS} は低い。さらに、電流モードの並列共振発振子の電力サプライ電圧は、最大発振振幅を制限する。電圧モードの直列共振発振子では、タンクの品質係数 Q が高ければ、即ち直列タンク抵抗が低ければ、電力サプライから引き出される電流は高く、発振振幅も高く、タンクの品質係数 Q は直列タンク抵抗に反比例する。さらに、電圧モードの直列共振発振子では、電力サプライ電圧 V_{dd} の値によって発振の振幅が直接的に制限されることはなく、そのため、タンクの品質係数 Q が十分に高ければ、非常に低い電力サプライ電圧の存在下で非常に高い発振振幅が可能になる。これにより、電力サプライからの電流が大きくとも、発振子の位相ノイズを非常に低くすることができるようになる。

10

【0071】

引き続き図2を参照して、駆動電圧 V_D とタンク電圧 V_T とは直角位相関係を有する、あるいはより簡潔に表現すると、直交している。具体的に、駆動電圧 V_D の位相は、タンク電圧 V_T の位相よりも 90° 進んでいる。換言すれば、駆動電圧 V_D の位相は、タンク電圧 V_T の位相を 90° 遅れさせる。しかしながら、後述するように、タンクの代替的な構成を使用してもよく、その場合、駆動電圧 V_D とタンク電圧 V_T との間に異なる位相関係が当てはまる。タンクの直列共振を用いる発振回路の実際の実施形態において、発振回路そのものが、駆動電圧 V_D を提供することができる。例えば、タンク電圧 V_T から駆動電圧 V_D を生成することができ、又は、電力サプライ電圧 V_{dd} のオンとオフとを切り替えることにより、駆動電圧 V_D を生成することができる。駆動電圧 V_D がタンク電圧 V_T から生成される場合、発振を持続させるべく正のフィードバックを提供するために、タンク電圧 V_T と駆動電圧 V_D との間で所要の位相関係を確保する必要がある。

20

【0072】

図3を参照して、発振回路100は、第1タンク回路T1及びフィードバック(FB)ステージFを含む。第1タンク回路T1は、第1発振駆動電圧 V_{D1} を第1タンク回路T1へ印加する第1駆動ノード12と、第1発振タンク電圧 V_{T1} を第1タンク回路T1から送出する第1タンク出力13と、を有する。図3の第1タンク回路T1は、第1駆動ノード12と電圧レール14との間に直列に連結される誘導素子 L 及び容量素子 C の、後述するいくつかの選択肢としてのタンク構成のうちの1つを有し得る。フィードバックステージFは、第1発振タンク電圧 V_{T1} を受け取るために第1タンク出力13へ連結される入力17と、第1発振駆動電圧 V_{D1} を第1駆動ノード12へ送出するために第1駆動ノード12へ連結される出力18と、を有する。フィードバックステージFは、後述するいくつかの異なるフィードバック構成のうちの1つを有し、及び、第1発振タンク電圧 V_{T1} に応じて、第1駆動ノード12と電圧レール14との間の誘導素子 L 及び容量素子 C 内を流れる発振タンク電流 I_T と同相の第1発振駆動電圧 V_{D1} を生成するように構成され、それにより、発振回路100を誘導素子 L 及び容量素子 C の直列共振モードで発振させる。

30

40

【0073】

図4～図8を参照して、第1タンク回路T1の複数のタンク構成を説明する。これらのタンク構成の各々において、容量素子 C 及び誘導素子 L は、第1駆動ノード12と、接地電位又は他の電位であり得る電圧レール14との間に直列に連結される。

【0074】

図4を参照して、第1タンク回路T1の第1のタンク構成は、第1駆動ノード12と接

50

合点 1 1 との間に連結される容量素子 C と、接合点 1 1 と電圧レール 1 4 との間に連結される誘導素子 L と、を有する。したがって、この第 1 のタンク構成は、図 2 に示されるタンク回路 T の構成に相当する。接合点 1 1 は、第 1 タンク出力 1 3 に連結される。この第 1 のタンク構成において、第 1 タンク出力 1 3 に現れる第 1 発振タンク電圧 V_{T1} は、第 1 発振駆動電圧 V_{D1} の位相よりも 90° 遅れている位相を有する。

【0075】

図 5 を参照して、第 1 タンク回路 T 1 の第 2 のタンク構成は、第 1 駆動ノード 1 2 と接合点 1 1 との間に連結される誘導素子 L と、接合点 1 1 と電圧レール 1 4 との間に連結される容量素子 C と、を有する。接合点 1 1 は、第 1 タンク出力 1 3 に連結される。したがって、この第 2 のタンク構成は、図 4 に示される第 1 のタンク構成に相当するが、誘導素子 L と容量素子 C の位置が入れ替えられている。この第 2 のタンク構成では、第 1 発振タンク電圧 V_{T1} は、第 1 発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する。

【0076】

図 6 を参照して、第 1 タンク回路 T 1 の第 3 のタンク構成は、第 1 駆動ノード 1 2 と電圧レール 1 4 との間に、誘導素子 L 及び容量素子 C と直列に連結されるセンサデバイス S を有する。具体的には、センサデバイス S は、誘導素子 L と容量素子 C との間に連結されるが、第 3 のタンク構成の図示しない変種では、センサデバイス S は代わりに、第 1 駆動ノード 1 2 と容量素子 C との間に連結されてもよいし、誘導素子 L と電圧レール 1 4 との間に連結されてもよい。第 3 のタンク構成の図示しないさらなる変種では、誘導素子 L と容量素子 C の位置が入れ替えられてもよく、そうすることで、センサデバイス S は、電圧レール 1 4 とセンサデバイス S との間に連結される容量素子 C と、第 1 駆動ノード 1 2 とセンサデバイス S との間に連結される誘導素子 L と、の間に連結されてよく、或いは、センサデバイス S は代わりに、第 1 駆動ノード 1 2 と誘導素子 L との間に連結されるか、又は、センサデバイス S は代わりに、電圧レール 1 4 と容量素子 C との間に連結されてもよい。発振タンク電流 I_T は、第 1 発振駆動電圧 V_{D1} に応じて流れ、センサデバイス S は、当該発振タンク電流 I_T に応じて第 1 発振タンク電圧 V_{T1} を生成するように構成される。具体的には、図 6 に示される第 3 のタンク構成では、センサデバイス S は抵抗素子 R を含み、第 1 タンク出力 1 3 は、抵抗素子 R の異なる端子へ連結される一対の端子 1 3 a、1 3 b を含む。発振タンク電流 I_T が抵抗素子 R を通じて流れることで、抵抗素子 R にわたって及びしたがって一対の端子 1 3 a、1 3 b 間に第 1 発振タンク電圧 V_{T1} が発生する。第 3 のタンク構成の変種のうち、抵抗素子 R の端子の一方が誘導素子 L を介することも容量素子 C を介することもなく電圧レール 1 4 へ直接連結される変種においては、第 1 タンク出力 1 3 は代わりに、抵抗素子 R の他方の端子、即ち電圧レール 1 4 へ直接連結されていない端子のみに連結されてもよい。発振タンク電流 I_T は第 1 発振駆動電圧 V_{D1} と同相であり、第 1 発振タンク電圧 V_{T1} は発振タンク電流 I_T と同相であり且つしたがって第 1 発振駆動電圧 V_{D1} と同相である。

【0077】

図 7 を参照して、第 1 タンク回路 T 1 の第 4 のタンク構成は、第 1 駆動ノード 1 2 と電圧レール 1 4 との間に、誘導素子 L 及び容量素子 C と直列に連結されるセンサデバイス S を有する。具体的には、センサデバイス S は、誘導素子 L と容量素子 C との間に連結されるが、図 6 を参照して上述したセンサデバイス S の複数の代替的な位置は、図 7 のタンク構成で示されるセンサデバイス S にも適用可能である。発振タンク電流 I_T は第 1 発振駆動電圧 V_{D1} に応じて流れ、図 7 に示されるセンサデバイス S は、当該発振タンク電流 I_T に応じて第 1 発振タンク電圧 V_{T1} を生成するように構成される。具体的には、図 7 に示される第 4 のタンク構成では、センサデバイス S は、第 1 駆動ノード 1 2 と電圧レール 1 4 との間に誘導素子 L 及び容量素子 C と直列に連結される一次巻線 X_p と、第 1 タンク出力 1 3 の一対の端子 1 3 a、1 3 b に連結される二次巻線 X_s と、一対の端子 1 3 a、1 3 b の間に二次巻線 X_s と並列に連結される抵抗素子 R と、を有する変圧器 X、を含む。抵抗素子 R は、発振の周波数における二次巻線 X_s のインピーダンスよりも小さい、例

10

20

30

40

50

えば十分の一以下の抵抗を有する。発振タンク電流 I_T が一次巻線 X_P を通じて流れることにより、二次巻線 X_S 内を流れる発振センサ電流が生じる。この発振センサ電流が二次巻線 X_S 及び抵抗素子 R 内を流れることにより、一対の端子 13a、13b 間に第1発振タンク電圧 V_{T1} が発生する。任意選択で、一対の端子 13a、13b のうち一方の端子は電圧レール 14 へ又は別の電圧レールへ連結されてもよく、その場合、第1タンク出力 13 は代わりに、一対の端子 13a、13b という複数の端子のうちの単一の端子を含んでよい。発振タンク電流 I_T は第1発振駆動電圧 V_{D1} と同相であり、それ故、二次巻線 X_S 及び抵抗素子 R 内を流れる発振センサ電流は、発振タンク電流 I_T 及び第1発振駆動電圧 V_{D1} と同相である。抵抗素子 R 内を発振センサ電流が流れることで、発振センサ電流と同相の第1発振タンク電圧 V_{T1} が発生する。したがって、第1タンク出力 13 における第1発振タンク電圧 V_{T1} は、発振タンク電流 I_T と同相であり且つしたがって第1発振駆動電圧 V_{D1} と同相である。図7を参照して説明した第4のタンク構成の変形例では、抵抗素子 R は、トランス抵抗増幅器に置換されてよく、その場合、二次巻線 X_S が第1タンク出力 13 の一対の端子 13a、13b へ直接連結されるのに代えて、トランス抵抗増幅器の複数の入力端子が二次巻線 X_S のそれぞれの端子へ連結され、トランス抵抗増幅器の1つの出力が第1タンク出力 13 へあるいは第1タンク出力 13 の一対の端子 13a、13b へ連結される。

【0078】

図8を参照して、第1タンク回路 $T1$ の第5のタンク構成は、図4に示されるのと同様に構成される誘導素子 L 及び容量素子 C を含むが、代替的に、それらは図5に示されるのと同様に構成されてもよい。図8の第1タンク回路 $T1$ は、誘導素子 L と磁気的に連結されるセンサデバイス S をさらに含む。具体的には、誘導素子 L とセンサデバイス S のコイル M とは磁気的に連結され、それにより変圧器 Y が形成され、ここで誘導素子 L が変圧器 Y の一次巻線であり、コイル M が変圧器 Y の二次巻線である。コイル M は、第1タンク出力 13 の一対の端子 13a、13b に連結され、一対の端子 13a、13b の間にコイル M と並列に、抵抗素子 R が連結される。抵抗素子 R は、発振の周波数におけるコイル M のインピーダンスよりも小さい、例えば十分の一以下の抵抗を有する。第1発振駆動電圧 V_{D1} に応じて、発振タンク電流 I_T が誘導素子 L を通じて流れ、それにより、コイル M 内を流れる発振センサ電流が生じる。発振センサ電流はコイル M 及び抵抗素子 R 内を流れ、よって、一対の端子 13a、13b 間に第1発振タンク電圧 V_{T1} が発生する。したがって、図8のセンサデバイス S は、発振タンク電流 I_T に応じて磁気誘導により第1発振タンク電圧 V_{T1} を生成するように構成される。任意選択で、一対の端子 13a、13b のうち一方の端子は、電圧レール 14 へ又は別の電圧レールへ連結されてもよく、その場合、第1タンク出力 13 は代わりに、一対の端子 13a、13b という複数の端子のうちの単一の端子を含み得る。発振タンク電流 I_T は第1発振駆動電圧 V_{D1} と同相であり、それ故、コイル M 及び抵抗素子 R 内を流れる発振センサ電流は、発振タンク電流 I_T 及び第1発振駆動電圧 V_{D1} と同相である。抵抗素子 R 内を発振センサ電流が流れることで、発振センサ電流と同相の第1発振タンク電圧 V_{T1} が発生する。したがって、第1タンク出力 13 における第1発振タンク電圧 V_{T1} は、発振タンク電流 I_T と同相であり且つしたがって第1発振駆動電圧 V_{D1} と同相である。図8を参照して説明した第5のタンク構成の変形例では、抵抗素子 R はトランス抵抗増幅器に置換されてよく、その場合、コイル M が第1タンク出力 13 の一対の端子 13a、13b へ直接連結されるのに代えて、トランス抵抗増幅器の複数の入力端子がコイル M のそれぞれの端子へ連結され、トランス抵抗増幅器の1つの出力が第1タンク出力 13 へあるいは第1タンク出力 13 の一対の端子 13a、13b へ連結される。

【0079】

上述した第3、第4、若しくは第5のタンク構成又はそれらの変種の修正バージョンでは、一対の端子 13a、13b へのセンサ S の接続は入れ替えられてもよく、それにより、第1発振タンク電圧 V_{T1} が反転され得る、あるいは等価で、第1発振タンク電圧 V_{T1} の位相が 180° 変更され得る。この場合、発振タンク電流 I_T は第1駆動電圧 V_{D1}

と同相であるが、第1発振タンク電圧 V_{T1} は、発振タンク電流 I_T と 180° 別位相であり、且つしたがって第1発振駆動電圧 V_{D1} と 180° 別位相である。

【0080】

図4～図8を参照して説明した様々なタンク構成の第1タンク回路T1を含み、及び様々なフィードバック構成のフィードバックステージFを有する、発振回路100の実施形態を、図9～図19を参照して以下に説明する。これらの実施形態のうちのいくつかは、第1タンク回路T1に加えて第2タンク回路T2を含み、これらの実施形態のうちのいくつかは、第1及び第2タンク回路T1、T2に加えて、第3タンク回路T3及び第4タンク回路T4をさらに含む。そうした第2、第3、及び第4タンク回路T2、T3、T4は、図4～図8を参照して説明した第1～第5のタンク構成のうちの1つに相当するタンク構成を各々が有してよく、したがって、第2、第3、及び第4の発振駆動電圧 V_{D2} 、 V_{D3} 、 V_{D4} がそれぞれ印加される参照符号22、32、42で示されるそれぞれの第2、第3、及び第4の駆動ノードと、第2、第3、及び第4の発振タンク電圧 V_{T2} 、 V_{T3} 、 V_{T4} をそれぞれ送出する参照符号23、33、43で示されるそれぞれの第2、第3、及び第4のタンク出力と、を有し得る。

10

【0081】

第1、第2、第3、及び第4タンク回路T1、T2、T3、T4の各々が有し得る具体的なタンク構成は、それぞれのタンク回路が、第1、第2、第3、及び第4のそれぞれの発振駆動電圧 V_{D1} 、 V_{D2} 、 V_{D3} 、 V_{D4} に対して、同相の発振タンク電圧を生成するように求められるか、位相が 90° 進んでいる発振タンク電圧を生成するように求められるか、位相が 90° 遅れている発振タンク電圧を生成するように求められるか、 180° 別位相の発振タンク電圧を生成するように求められるか、に依存する。具体的には、第1、第2、第3、又は第4タンク回路T1、T2、T3、T4が、それぞれの第1、第2、第3、又は第4発振駆動電圧の位相よりも 90° 遅れている位相を有するそれぞれの第1、第2、第3、又は第4発振タンク電圧 V_{T1} 、 V_{T2} 、 V_{T3} 、 V_{T4} を生成するように求められる場合、第1、第2、第3、又は第4タンク回路T1、T2、T3、T4は、図4を参照して説明した第1のタンク構成を有し得る。第1、第2、第3、又は第4タンク回路T1、T2、T3、T4が、それぞれの第1、第2、第3、又は第4発振駆動電圧の位相よりも 90° 進んでいる位相を有するそれぞれの第1、第2、第3、又は第4発振タンク電圧 V_{T1} 、 V_{T2} 、 V_{T3} 、 V_{T4} を生成するように求められる場合、第1、第2、第3、又は第4タンク回路T1、T2、T3、T4は、図5を参照して説明した第2のタンク構成を有し得る。第1、第2、第3、又は第4タンク回路T1、T2、T3、T4が、それぞれの第1、第2、第3、又は第4発振駆動電圧 V_{D1} 、 V_{D2} 、 V_{D3} 、 V_{D4} と同相のそれぞれの第1、第2、第3、又は第4発振タンク電圧 V_{T1} 、 V_{T2} 、 V_{T3} 、 V_{T4} を生成するように求められる場合、第1、第2、第3、又は第4タンク回路T1、T2、T3、T4は、図6、図7、及び図8を参照して説明した第3、第4、若しくは第5のタンク構成又はそれらの変種のうちのいずれかを有し得る。第1、第2、第3、又は第4タンク回路T1、T2、T3、T4が、それぞれの第1、第2、第3、又は第4発振駆動電圧 V_{D1} 、 V_{D2} 、 V_{D3} 、 V_{D4} と 180° 別位相のそれぞれの第1、第2、第3、又は第4発振タンク電圧 V_{T1} 、 V_{T2} 、 V_{T3} 、 V_{T4} を生成するように求められる場合、第1、第2、第3、又は第4タンク回路T1、T2、T3、T4は、図6、図7、及び図8を参照して説明した第3、第4、若しくは第5のタンク構成又はそれらの変種のうちのいずれかの、上記修正バージョンを有し得る。

20

30

40

【0082】

図4～図8を参照して説明した第1～第5のタンク構成は、同じ電圧レール14を有するが、第1、第2、第3、若しくは第4タンク回路T1、T2、T3、T4のうちのいずれか又はすべては、異なる電圧を提供する異なる電圧レールを有してもよい。

【0083】

図9を参照して、第1の好ましい実施形態では、発振回路110は、図3の発振回路100に関連して説明したような第1タンク回路T1及びフィードバックステージFを含み

50

、フィードバックステージFは第1のフィードバック構成を有し、その構成では、フィードバックステージFは、フィードバックステージFの入力17とフィードバックステージFの出力18との間に直列に連結される第1ドライバD1、を含む。第1タンク回路T1は、第1駆動ノード12に印加される第1発振駆動電圧 V_{D1} に応じて、第1タンク出力13における第1発振タンク電圧 V_{T1} を生成する。第1タンク出力13はフィードバックステージFの入力17へ連結され、第1駆動ノード12はフィードバックステージFの出力18へ連結される。第1の好ましい実施形態では、第1タンク回路T1は、第1発振駆動電圧 V_{D1} と同相の第1発振タンク電圧 V_{T1} を生成し、したがって、図6、図7、又は図8を参照して上述した第3、第4、若しくは第5のタンク構成又はそれらの変種のうちのいずれかを有し得る。第1ドライバD1は、第1発振タンク電圧 V_{T1} に応じて、当該第1発振タンク電圧 V_{T1} と同相の第1発振駆動電圧 V_{D1} を生成するので、位相変化は何ら導入されることはない。これが、図中において「 0° 」で表される。第1ドライバD1は、第1タンク出力13の一对の端子13a、13bへ連結される正及び負の入力端子、換言すれば差動入力、を有し得る。

10

【0084】

図9を参照して説明した発振回路110の変種では、第1タンク回路T1は、第1発振駆動電圧 V_{D1} と 180° 別位相の第1発振タンク電圧 V_{T1} を生成し、したがって、図6、図7、又は図8を参照して上述した第3、第4、若しくは第5のタンク構成又はそれらの変種の修正バージョンのうちのいずれかを有し得る。第1ドライバD1は、第1発振タンク電圧 V_{T1} に対して信号反転を適用することによって 180° の位相変化を導入し、それにより、第1発振駆動電圧 V_{D1} が、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} と 180° 別位相であるようにする。

20

【0085】

いくつかの応用例では、差動あるいは平衡発振信号を生成する発振回路、即ち、第1信号成分とも称される一方の信号が他方の信号あるいは第2信号成分を反転させたものである一对の信号を生成する発振回路、を要する。

【0086】

図10を参照して、第2の実施形態では、発振回路115は、そのような平衡発振信号を生成し、発振回路115は、図3の発振回路100に関連して説明したような第1タンク回路T1及びフィードバックステージFを含み、フィードバックステージFは第2のフィードバック構成を有する。第2のフィードバック構成では、フィードバックステージFは、第2発振駆動電圧 V_{D2} を第2タンク回路T2へ印加するための第2駆動ノード22及び第2発振タンク電圧 V_{T2} を第2タンク回路T2から送出するための第2タンク出力23を有する第2タンク回路T2、を含む。第2タンク出力23は、フィードバックステージFの出力18へ第1ドライバD1を介して連結され、第2駆動ノード22は、フィードバックステージFの入力17へ第2ドライバD2を介して連結される。第1タンク回路T1は、第1駆動ノード12に印加される第1発振駆動電圧 V_{D1} に応じて、当該第1発振駆動電圧 V_{D1} と同相の、第1タンク出力13における第1発振タンク電圧 V_{T1} を生成する。第2ドライバD2は、第1発振タンク電圧 V_{T1} に信号反転を適用することにより、あるいは換言すれば第1発振タンク電圧 V_{T1} を反転させることにより、第1発振タンク電圧 V_{T1} と 180° 別位相の第2発振駆動電圧 V_{D2} を生成する。第2タンク回路T2は、第2駆動ノード22に印加される第2発振駆動電圧 V_{D2} に応じて、当該第2発振駆動電圧 V_{D2} と同相の、第2タンク出力23における第2発振タンク電圧 V_{T2} を生成する。第1ドライバD1は、第2発振タンク電圧 V_{T2} に信号反転を適用することにより、第2発振タンク電圧 V_{T2} と 180° 別位相の第1発振駆動電圧 V_{D1} を生成する。したがって、第1発振駆動電圧 V_{D1} は、発振を持続するために求められるように、第1発振タンク電圧 V_{T1} に応じて第1発振タンク電圧 V_{T1} と同相で生成される。第2発振タンク電圧 V_{T2} は、第1発振タンク電圧 V_{T1} に対して 180° 別位相であり、それ故、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は、平衡発振信号の第1及び第2信号成分として使用されることができる。

30

40

50

【0087】

図10を参照して説明した発振回路115の第1の変種では、第1タンク回路T1は、第1発振駆動電圧 V_{D1} と 180° 別位相の第1発振タンク電圧 V_{T1} を生成し、第2ドライバD2は、第1発振タンク電圧 V_{T1} に対して信号反転を適用せず、それにより、第1発振駆動電圧 V_{D1} が第1発振タンク電圧 V_{T1} と 180° 別位相であるようにする。

【0088】

図10を参照して説明した発振回路115の第2の変種では、第1タンク回路T1は、第1発振駆動電圧 V_{D1} と 180° 別位相の第1発振タンク電圧 V_{T1} を生成し、第2ドライバD2は、第1発振タンク電圧 V_{T1} に対して信号反転を適用せず、それによって、第2発振駆動電圧 V_{D2} は第1発振タンク電圧 V_{T1} と同相である。また、第2タンク回路T2は、第2発振駆動電圧 V_{D2} と 180° 別位相の第2発振タンク電圧 V_{T2} を生成し、第1ドライバは、第2発振タンク電圧 V_{T2} に対して信号反転を適用せず、その結果、第1発振駆動電圧 V_{D1} は第1発振タンク電圧 V_{T1} と 180° 別位相である。したがって、第2発振タンク電圧 V_{T2} は第1発振タンク電圧 V_{T1} に対して 180° 別位相であり、それ故、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は、平衡発振信号の第1及び第2信号成分として使用され得る。

【0089】

いくつかの応用例では、直交関係を有する、即ち、位相が 90° 異なる一对の発振信号を生成する発振回路が求められる。そうした発振回路は、例えば、無線通信装置において局部発振信号生成に利用される。図10を参照して説明した発振回路115並びにその第1及び第2の変種について、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} の位相関係を説明してきたのは、この位相関係が、発振を持続させるために正のフィードバックを確実にすることに関連しており、また、これらの発振電圧が外部装置によって使用され得るからである。代替的に、外部装置は、第1及び第2のそれぞれのタンク回路T1、T2における他の場所で生成される発振電圧を用いてもよく、そうした発振電圧は、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} の位相とは異なる位相を有してもよい。たとえば、第1及び第2タンク回路T1、T2が、図6、図7、及び図8を参照して説明したタンク構成のうちのいずれかを有する場合、図6及び図7のタンク構成では、容量素子CとセンサSとの間の接合点15、又は誘導素子LとセンサSとの間の接合点19において生成される発振電圧を、図8のタンク構成では、容量素子と誘導素子との間の接合点11において生成される発振電圧を、外部装置は用いてもよい。したがって、第1及び第2タンク回路T1、T2の両方について同じものである必要はないが、タンク構成及びそれらの変種のうちどれが選ばれるかに依存して、外部装置は、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} よりも 90° 進んでいる又は遅れている発振電圧群を用いてもよく、具体的には、直交関係を有する発振電圧群が提供されてもよい。

【0090】

図11を参照して、第3の実施形態では、発振回路120は、図3の発振回路100に関連して説明したような第1タンク回路T1及びフィードバックステージFを含み、フィードバックステージFは第3のフィードバック構成を有する。第1タンク回路T1は、第1タンク入力12に現れる第1発振駆動電圧 V_{D1} に応じて、第1発振駆動電圧 V_{D1} の位相よりも 90° 遅れている位相を有する第1発振タンク電圧 V_{T1} を第1タンク出力13において生成する。第3のフィードバック構成では、フィードバックステージFは、 90° の位相遅延を適用するために構成される位相シフトステージPと、第1ドライバD1と、を含む。位相シフトステージPは、第1タンク回路T1から第1発振タンク電圧 V_{T1} を受け取るために、フィードバックステージFの入力17へ連結される。位相シフトステージPは、位相シフトステージPの出力14において、第1発振タンク電圧 V_{T1} に応じて、第1発振タンク電圧 V_{T1} の位相よりも 90° 遅れている位相を有する第1中間発振電圧 V_{I1} を生成する。位相シフトステージPの出力14は、フィードバックステージFの出力18へ第1ドライバD1を介して連結され、第1ドライバD1は、第1発振中間電圧 V_{I1} に応じて、第1中間発振電圧 V_{I1} に対して信号反転を適用することにより第

1 発振駆動電圧 V_{D1} を生成する。第1タンク回路 $T1$ により提供される 90° の位相シフトと、位相シフトステージ P により提供される 90° の位相シフトと、第1ドライバ $D1$ により提供される、 180° の位相シフトに相当する反転と、により、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} の位相よりも 90° 進んでいる位相を有する。第1発振タンク電圧 V_{T1} と第1中間発振電圧 V_{I1} とは位相が 90° 異なり、したがって、直交関係にある発振信号群として利用可能である。

【0091】

図12を参照して、第4の実施形態では、発振回路130は、図11を参照して説明した第3の実施形態と同様であるが、以下の点で異なる。即ち、第1タンク回路 $T1$ は、第1タンク入力12に現れる第1発振駆動電圧 V_{D1} に応じて、第1発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧 V_{T1} を第1タンク出力13において生成するように構成され、第1ドライバ $D1$ は、信号反転を適用するのではなく、第1発振中間電圧 V_{I1} に応じて、第1中間発振電圧 V_{I1} と同相の第1発振駆動電圧 V_{D1} を生成し、その結果、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} の位相よりも 90° 進んでいる位相を有するようになる。第1発振タンク電圧 V_{T1} と第1中間発振電圧 V_{I1} とは位相が 90° 異なり、したがって、直交関係にある発振信号群として利用可能である。

【0092】

図13を参照して、第5の実施形態は、発振回路140は、図3の発振回路100に関連して説明したような第1タンク回路 $T1$ 及びフィードバックステージ F を含み、フィードバックステージ F は第4のフィードバック構成を有する。第1タンク回路 $T1$ は、第1タンク入力12に現れる第1発振駆動電圧 V_{D1} に応じて、第1発振駆動電圧 V_{D1} の位相よりも 90° 遅れている位相を有する第1発振タンク電圧 V_{T1} を第1タンク出力13において生成する。第3のフィードバック構成では、フィードバックステージ F は、第1位相シフト回路 $P1$ と、第2位相シフト回路 $P2$ と、第1ドライバ $D1$ と、第2ドライバ $D2$ と、第2タンク回路 $T2$ と、を含む。第1位相シフト回路 $P1$ は、フィードバックステージ F の入力17へ連結され、及び、第1発振タンク電圧 V_{T1} に応じて、第1発振タンク電圧 V_{T1} の位相よりも 90° 遅れている位相を有する第1中間発振電圧 V_{I1} を第1位相シフト回路 $P1$ の出力15において生成する。第1位相シフト回路 $P1$ の出力15は、第2タンク回路 $T2$ の第2駆動ノード22へ第2ドライバ $D2$ を介して連結され、第2ドライバ $D2$ は、第1中間発振電圧 V_{I1} に応じて、第1中間発振電圧 V_{I1} と同相の第2発振駆動電圧 V_{D2} を生成する。第2発振駆動電圧 V_{D2} は、第2駆動ノード22へ送出される。第2タンク回路 $T2$ は、第2発振駆動電圧 V_{D2} に応じて、第2発振駆動電圧 V_{D2} の位相よりも 90° 遅れている位相を有する第2発振タンク電圧 V_{T2} を第2タンク出力23において生成する。第2位相シフト回路 $P2$ は、第2タンク回路 $T2$ の第2タンク出力23へ連結され、及び、第2発振タンク電圧 V_{T2} に応じて、第2発振タンク電圧 V_{T2} の位相よりも 90° 遅れている位相を有する第2中間発振電圧 V_{I2} を第2位相シフト回路 $P2$ の出力16において生成する。第2位相シフト回路 $P2$ の出力16は、フィードバックステージ F の出力18へ第1ドライバ $D1$ を介して連結され、第1ドライバ $D1$ は、第2中間発振電圧 V_{I2} に応じて、第2中間発振電圧 V_{I2} と同相の第1発振駆動電圧 V_{D1} を生成する。第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は位相が 180° 異なるので、平衡発振信号の第1及び第2信号成分として使用され得る。フィードバックステージ F の出力18から送出される第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} の位相よりも 270° 遅れている、あるいは等価的に、第1発振タンク電圧 V_{T1} の位相よりも 90° 進んでいる位相を有する。

【0093】

図14を参照して、第6の実施形態では、発振回路150は、図13を参照して説明した第5の実施形態と同様であるが、以下の点で異なる。即ち、第2ドライバ $D2$ は、第1

10

20

30

40

50

発振中間電圧 V_{I1} に対して信号反転を適用し、それにより、第2ドライバ $D2$ によって生成される第2発振駆動 V_{D2} が第1発振中間電圧 V_{I1} に対して 180° 別位相であるようにし、第2タンク回路 $T2$ は、第2タンク入力 22 に現れる第2発振駆動電圧 V_{D2} に応じて、第2発振駆動電圧 V_{D2} の位相の方を 90° 遅くする位相を有する第2発振タンク電圧 V_{T2} を第2タンク出力 23 において生成するように構成される。それ故、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は位相が 180° 異なるので、平衡発振信号の第1及び第2信号成分として使用され得る。また、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} の位相よりも 90° 進んでいる位相を有する。

【0094】

図15を参照して、第7の実施形態では、発振回路160は、直交関係を有する一对の信号を生成し、発振回路160は、図3の発振回路100に関連して説明したような第1タンク回路 $T1$ 及びフィードバックステージ F を含み、フィードバックステージ F は第5のフィードバック構成を有する。第1タンク回路 $T1$ は、第1駆動ノード 12 に印加される第1発振駆動電圧 V_{D1} に応じて、第1発振駆動電圧 V_{D1} の位相よりも 90° 遅れている位相を有する、第1タンク出力 13 における第1発振タンク電圧 V_{T1} を生成する。第5のフィードバック構成では、フィードバックステージ F は、第2発振駆動電圧 V_{D2} を第2タンク回路 $T2$ へ印加するための第2駆動ノード 22 、及び第2発振タンク電圧 V_{T2} を第2タンク回路 $T2$ から送出するための第2タンク出力 23 を有する第2タンク回路 $T2$ 、を含む。第2タンク出力 23 は、フィードバックステージ F の出力 18 へ第1ドライバ $D1$ を介して連結され、第2駆動ノード 22 は、フィードバックステージ F の入力 17 へ第2ドライバ $D2$ を介して連結される。第2ドライバ $D2$ は、第1発振タンク電圧 V_{T1} に信号反転を適用することにより、第1発振タンク電圧 V_{T1} と 180° 別位相の第2発振駆動電圧 V_{D2} を生成する。第2タンク回路 $T2$ は、第2駆動ノード 22 に印加される第2発振駆動電圧 V_{D2} に応じて、第2発振駆動電圧 V_{D2} の位相よりも 90° 遅れている位相を有する、第2タンク出力 23 における第2発振タンク電圧 V_{T2} を生成する。第1ドライバ $D1$ は、第2発振タンク電圧 V_{T2} に応じて、当該第2発振タンク電圧 V_{T2} と同相の第1発振駆動電圧 V_{D1} を生成する。したがって、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} に応じて、当該第1発振タンク電圧 V_{T1} と同相で生成される。第2発振タンク電圧 V_{T2} は、第1発振タンク電圧 V_{T1} に対して 180° 別位相であり、それ故、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は、平衡発振信号の第1及び第2信号成分として使用されることができる。

【0095】

図16を参照して、第8の実施形態では、発振回路170は、図15を参照して説明した第7の実施形態と同様であるが、以下の点で異なる。即ち、第1タンク回路 $T1$ は、第1発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧 V_{T1} を生成し、第2タンク回路 $T2$ は、第2発振駆動電圧 V_{D2} の位相よりも 90° 進んでいる位相を有する第2発振タンク電圧 V_{T2} を生成する。したがって、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は位相が 90° 異なるため、直交関係を有し、また、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} の位相よりも 90° 遅れている位相を有する。

【0096】

図17を参照して、第9の実施形態では、発振回路180は、図15を参照して説明した第7の実施形態と同様であるが、以下の点で異なる。即ち、第1タンク回路 $T1$ は、第1発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧 V_{T1} を生成し、第2ドライバ $D2$ は、信号反転を適用せず、それにより、第2発振駆動電圧 V_{D2} が第1発振タンク電圧 V_{T1} と同相であるようにする。ここでも、第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} は位相が 90° 異なるため、直交関係を有し、また、第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧

V_{T1} の位相よりも 90° 遅れている位相を有する。

【0097】

いくつかの応用例では、直交関係を有する、即ち位相が 90° 異なる一对の信号を生成する発振回路が求められ、且つ、それらの信号の両方がいずれも第1及び第2信号成分を有し平衡であることが求められる。この場合、 0° 、 90° 、 180° 、及び 270° の位相を有する4つの信号成分が求められる。そうした発振回路は、例えば、無線通信装置において局部発振信号生成に利用される。

【0098】

図18を参照して、第10の実施形態では、発振回路190は、平衡の、直交関係にある発振信号群を生成し、発振回路190は、図3の発振回路100に関連して説明したような第1タンク回路T1及びフィードバックステージFを含み、フィードバックステージFは第6のフィードバック構成を有する。第1タンク回路T1は、第1駆動ノード12に印加される第1発振駆動電圧 V_{D1} に応じて、第1発振駆動電圧 V_{D1} の位相よりも 90° 遅れている位相を有する、第1タンク出力13における第1発振タンク電圧 V_{T1} を生成する。第6のフィードバック構成において、フィードバックステージFは、第2発振駆動電圧 V_{D2} を第2タンク回路T2へ印加するための第2駆動ノード22及び第2発振タンク電圧 V_{T2} を第2タンク回路T2から送出するための第2タンク出力23を有する第2タンク回路T2と、第3発振駆動電圧 V_{D3} を第3タンク回路T3へ印加するための第3駆動ノード32及び第3発振タンク電圧 V_{T3} を第3タンク回路T3から送出するための第3タンク出力33を有する第3タンク回路T3と、第4発振駆動電圧 V_{D4} を第4タンク回路T4へ印加するための第4駆動ノード42及び第4発振タンク電圧 V_{T4} を第4タンク回路T4から送出するための第4タンク出力43を有する第4タンク回路T4と、を含む。フィードバックステージFは、第4タンク出力43へ連結される入力703並びにフィードバックステージFの出力18へ連結され及びそれにより第1駆動ノード12へ連結される出力704を有する第1ドライバD1と、フィードバックステージFの入力17へ連結され及びそれにより第1タンク出力13へ連結される入力707並びに第2駆動ノード22へ連結される出力708を有する第2ドライバD2と、第2タンク出力23へ連結される入力733及び第3駆動ノード32へ連結される出力734を有する第3ドライバD3と、第3タンク出力33へ連結される入力737及び第4駆動ノード42へ連結される出力738を有する第4ドライバD4と、も含む。第1ドライバD1は、第4発振タンク電圧 V_{T4} に応じて、当該第4発振タンク電圧 V_{T4} と同相の第1発振駆動電圧 V_{D1} を生成する。第2ドライバD2は、第1発振タンク電圧 V_{T1} に応じて、当該第1発振タンク電圧 V_{T1} と同相の第2発振駆動電圧 V_{D2} を生成する。第3ドライバD3は、第2発振タンク電圧 V_{T2} に応じて、当該第2発振タンク電圧 V_{T2} と同相の第3発振駆動電圧 V_{D3} を生成する。第4ドライバD4は、第3発振タンク電圧 V_{T3} に応じて、当該第3発振タンク電圧 V_{T3} と同相の第4発振駆動電圧 V_{D4} を生成する。第2発振タンク電圧 V_{T2} は、第1発振タンク電圧 V_{T1} の位相よりも 90° 遅れている位相を有し、第3発振タンク電圧 V_{T3} は、第2発振タンク電圧 V_{T2} の位相よりも 90° 遅れている位相を有し、第4発振タンク電圧 V_{T4} は、第3発振タンク電圧 V_{T3} の位相よりも 90° 遅れている位相を有し、それにより、2つの、直交関係にある平衡発振信号が提供される。第1発振駆動電圧 V_{D1} は、発振を持続させるために求められるように、第1発振タンク電圧 V_{T1} よりも 90° 進んでいる。

【0099】

図18を参照して説明した発振回路190の第1の変種は、第1、第2、第3、及び第4ドライバD1、D2、D3、D4の各々が信号反転を提供することにより、第2発振駆動電圧 V_{D2} が第1発振タンク電圧 V_{T1} と 180° 別位相になり、第3発振駆動電圧 V_{D3} が第2発振タンク電圧 V_{T2} と 180° 別位相になり、第4発振駆動電圧 V_{D4} が第3発振タンク電圧 V_{T3} と 180° 別位相になり、且つ第1発振駆動電圧 V_{D1} が第4発振タンク電圧 V_{T4} と 180° 別位相になるようにする、という点で、発振回路190と異なる。

10

20

30

40

50

【0100】

図18を参照して説明した発振回路190の第2の変種は、第1タンク回路T1が第1発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧 V_{T1} を生成し、第2タンク回路T2が第2発振駆動電圧 V_{D2} の位相よりも 90° 進んでいる位相を有する第2発振タンク電圧 V_{T2} を生成し、第3タンク回路T3が第3発振駆動電圧 V_{D3} の位相よりも 90° 進んでいる位相を有する第3発振タンク電圧 V_{T3} を生成し、及び、第4タンク回路T4が第4発振駆動電圧 V_{D4} の位相よりも 90° 進んでいる位相を有する第4発振タンク電圧 V_{T4} を生成する、という点で、発振子190と異なる。

【0101】

図18を参照して説明した発振回路190の第3の変種は、第1、第2、第3、及び第4ドライバD1、D2、D3、D4の各々が信号反転を提供することにより、第2発振駆動電圧 V_{D2} が第1発振タンク電圧 V_{T1} と 180° 別位相になり、第3発振駆動電圧 V_{D3} が第2発振タンク電圧 V_{T2} と 180° 別位相になり、第4発振駆動電圧 V_{D4} が第3発振タンク電圧 V_{T3} と 180° 別位相になり、且つ第1発振駆動電圧 V_{D1} が第4発振タンク電圧 V_{T4} と 180° 別位相になるようにする、という点で、発振回路190と異なる。加えて、第1タンク回路T1は、第1発振駆動電圧 V_{D1} の位相よりも 90° 進んでいる位相を有する第1発振タンク電圧 V_{T1} を生成し、第2タンク回路T2は、第2発振駆動電圧 V_{D2} の位相よりも 90° 進んでいる位相を有する第2発振タンク電圧 V_{T2} を生成し、第3タンク回路T3は、第3発振駆動電圧 V_{D3} の位相よりも 90° 進んでいる位相を有する第3発振タンク電圧 V_{T3} を生成し、及び、第4タンク回路T4は、第4発振駆動電圧 V_{D4} の位相よりも 90° 進んでいる位相を有する第4発振タンク電圧 V_{T4} を生成する。

【0102】

図18を参照して説明した発振回路190の第1、第2、及び第3の変種の各々は、平衡の、直交関係にある発振信号群を生成する。

【0103】

図19を参照して、図18に示し図18を参照して説明した発振回路190の第1、第2、第3、及び第4ドライバD1、D2、D3、D4の好ましい実施形態を示す。第1ドライバD1は、 n -チャネルCMOSトランジスタである第1及び第2トランジスタN1、N2を含む。第1トランジスタN1は、電力サプライ電圧 V_{dd1} を供給する第1電力サプライレール70へ連結されるドレインN1dと、第1ドライバD1の入力703へ第1連結キャパシタ C_{b1} により連結されるゲートN1gと、第1ドライバD1の出力704へ連結されるソースN1sと、を有する。第2トランジスタN2は、第1ドライバD1の出力704へ連結されるドレインN2dと、電力サプライ電圧 V_{ss1} を供給する第2電力サプライレール71へ連結されるソースと、バイアスするために、第1電力サプライレール70へ第1抵抗器R1により連結されるゲートN2gと、を有する。第3ドライバD3は、 n -チャネルCMOSトランジスタである第3及び第4トランジスタN3、N4を含む。第3トランジスタN3は、第1電力サプライレール70へ連結されるドレインN3gと、第3ドライバD3へ連結されるゲートN3gと、を有する。第4トランジスタN4は、第1ドライバD1の出力734へ連結されるドレインN4dと、第2電力サプライレール71へ連結されるソースN4sと、バイアスするために、第1電力サプライレール70へ第2抵抗器R2により連結されるゲートN4gと、を有する。

【0104】

引き続き図19を参照して、第2ドライバD2は、 n -チャネルCMOSトランジスタである第5及び第6トランジスタN5、N6を含む。第5トランジスタN5は、電力サプライ電圧 V_{dd1} と同じであり得る電力サプライ電圧 V_{dd2} を供給する第3電力サプライレール72へ連結されるドレインN5dと、第2ドライバD2の入力707へ第3連結キャパシタ C_{b3} により連結されるゲートN5gと、第2ドライバD2の出力708へ連結されるソースN5sと、を有する。第6トランジスタN6は、第2ドライバD2の出力

10

20

30

40

50

708へ連結されるドレインN6dと、電力サプライ電圧 V_{ss1} と同じであり得る電力サプライ電圧 V_{ss2} を供給する第4電力サプライレール73へ連結されるソースと、バイアスするために、第3電力サプライレール72へ第3抵抗器R3により連結されるゲートN6gと、を有する。第4ドライバD4は、 n -チャネルCMOSトランジスタである第7及び第8トランジスタN7、N8を含む。第7トランジスタN7は、第2電力サプライレール72へ連結されるドレインN7gと、第4ドライバD4の入力737へ連結されるゲートN7gと、第4ドライバD4の出力738へ連結されるソースN7sと、を有する。第8トランジスタN8は、第4ドライバD4の出力738へ連結されるドレインN8dと、第4電力サプライレール73へ連結されるソースN8sと、バイアスするために、第3電力サプライレール72へ第4抵抗器R4により連結されるゲートN8gと、を有する。

10

【0105】

第1連結キャパシタ C_{b1} は、第1及び第4トランジスタN1、N4のそれぞれのゲートN1g及びN4gの図示しない寄生キャパシタンスと共に、容量分圧器を形成して、第1ドライバD1の入力703に現れる第4発振タンク電圧 V_{T4} に応じて第1及び第4トランジスタN1、N4のそれぞれのゲートN1g及びN4gへ印加される電圧の振幅を、許容可能な値へと低減する。同様に、第2連結キャパシタ C_{b2} は、第2及び第3トランジスタN2、N3のそれぞれのゲートN2g及びN3gの図示しない寄生キャパシタンスと共に、容量分圧器を形成して、第3ドライバD3の入力733に現れる第2発振タンク電圧 V_{T2} に応じて第2及び第3トランジスタN2、N3のそれぞれのゲートN2g及びN3gへ印加される電圧の振幅を低減して、許容可能な値にする。同様に、第3及び第4連結キャパシタ C_{b3} 、 C_{b4} は、第5、第6、第7、及び第8トランジスタN5、N6、N7、N8のゲートN5g、N6g、N7g、N8gへ印加される電圧の振幅を低減するために、対応する役割を果たす。

20

【0106】

2つ以上のタンク回路を含む発振回路の上述の実施形態において、複数のタンク回路は、等しいあるいは実質的に同じ、例えば5%以内の、共振周波数を有する。これは、高い電力効率に寄与する。具体的には、それらそれぞれの誘導素子は、等しいあるいは実質的に同じインダクタンスを有し、及び、それらそれぞれの容量素子は、等しいあるいは実質的に同じキャパシタンスを有し得る。

30

【0107】

第1、第2、第3、及び第4ドライバD1、D2、D3、D4の各々は、線形又は非線形の増幅器であってよいが、好ましくは、高電力効率のために、閾値に対するそれらそれぞれの入力における電圧に依存して、典型的には電力サプライ電圧である2つの異なる電圧レベル間で択一的に切り替わるように構成される。したがって、第1、第2、第3、及び第4のそれぞれの発振駆動電圧 V_{D1} 、 V_{D2} 、 V_{D3} 、 V_{D4} は、方形若しくは矩形の波形、又は、有限の立ち上がり時間及び立ち下がり時間を有する略方形若しくは略矩形の波形、を有し得る。第1、第2、第3、及び第4ドライバD1、D2、D3、D4は、発振を持続させる目的で、それぞれ第1、第2、第3、及び第4タンク回路T1、T2、T3、T4へ電力を送出するように構成される。第1、第2、第3、及び第4ドライバD1、D2、D3、D4の実施形態を、図18を参照して説明した発振回路190及びその複数の変種に関連して図19を参照して説明してきたが、これらの実施形態は、開示された発振回路のうち他の発振回路においても用いられ得る。さらに、 n -チャネルCMOSトランジスタのみを含む第1、第2、第3、及び第4ドライバD1、D2、D3、D4の実施形態を説明してきたが、これは必須ではなく、代わりに、 p -チャネルCMOSトランジスタ及び n -チャネルCMOSトランジスタを含む変種が用いられてもよい。

40

【0108】

任意選択で、開示された発振回路に、発振の周波数をチューニングするための備えを追加してもよい。例えば、図20は、図15を参照して説明した発振回路160を示しているが、第1の追加のキャパシタ C_x を介して第1タンク出力13へ連結され且つ第2の追

50

加のキャパシタ C_y を介して第2タンク出力23へ連結される可変キャパシタンス素子 C_v を含むチューニングのための備え、が追加されている。第1及び第2の追加のキャパシタ C_x 、 C_y は、可変キャパシタンス素子 C_v へ印加される第1及び第2発振タンク電圧 V_{T1} 、 V_{T2} を、可変キャパシタンス素子 C_v によって許容可能な値へと減衰するため含まれる。可変キャパシタンス素子 C_v が許容することのできる電圧レベルによっては、第1及び第2の追加のキャパシタ C_x 、 C_y を省略して、代わりに、可変キャパシタンス素子 C_v を第1及び第2タンク出力13、23のそれぞれへ直接連結してもよい。典型的には、可変キャパシタンス素子 C_v により、約10%の周波数チューニング範囲が提供され得る。

【0109】

図21は、図18を参照して説明した発振回路190の位相ノイズを、発振周波数からの周波数オフセットの関数として示すが、ここで示すのは、第1、第2、第3、及び第4タンク回路T1、T2、T3、T4の各々の誘導素子が0.5nHのインダクタンスを有し、発振回路190が6GHzの発振周波数で発振するように構成され、第1、第2、第3、及び第4タンク回路T1、T2、T3、T4の各々の電圧レール14が0.6Vを提供し、及び、発振回路190に110mAの電流が流れる場合についてである。図21内のグラフa)は、総位相ノイズを表し、グラフb)は、総位相ノイズに対するサーマルノイズの寄与を表し、グラフc)は、総位相ノイズに対するフリッカノイズの寄与を表す。低いサプライ電圧に拘わらず、発振周波数からの10MHzオフセットにおいて、例えば-150dBc/Hzといった非常に低い位相ノイズが得られる。このような低い位相ノイズレベルは、並列共振発振子では、はるかに大きいキャパシタンス及びはるかに低いインダクタンスを要するため、ロバスト性がはるかに低い設計となるであろう。

【0110】

図22を参照して、携帯電話等の無線通信デバイス900は、低雑音増幅器920の入力へ連結されるアンテナ910を含み、低雑音増幅器920は、アンテナ910によって受信される無線周波数(RF)信号を増幅する。低雑音増幅器920の出力は、ダウンコンバージョンステージ930の第1入力932へ連結され、ダウンコンバージョンステージ930は、増幅されたRF信号をダウンコンバージョンステージ930の第2入力934に現れる局部発振信号の直交関係にある成分群とミキシングすることによって、増幅されたRF信号をベースバンドへとダウンコンバートする。ダウンコンバージョンステージ930の出力936は、デジタル信号プロセッサ(DSP)950の入力952へ、アナログデジタル変換器(ADC)940を介して連結され、ADC940は、ベースバンド信号をデジタル化する。DSP950は、デジタル化されたベースバンド信号を復調し及び復号する。DSP950は、DSP950の出力954において、送信されるべきベースバンド信号も生成する。DSP950の出力954は、アップコンバージョンステージ970の第1入力972へ、デジタルアナログ変換器(DAC)960を介して連結される。アップコンバージョンステージ970は、ベースバンド信号をアップコンバージョンステージ970の第2入力974に現れる局部発振信号の直交関係にある成分群とミキシングすることによって、送信のためにベースバンド信号をRFへとアップコンバートする。アップコンバージョンステージ970の出力976は、電力増幅器980を介してアンテナ910へ連結され、電力増幅器980は、送信のためにRF信号を増幅する。無線通信デバイス900は、図3を参照して説明した発振回路100を含み、発振回路100は、この実施形態では、第1タンク出力13における第1発振タンク電圧 V_{T1} を生成する。発振回路100の第1タンク出力13は、直角生成位相素子990の入力992へ連結される。直角位相生成素子990は、第1発振タンク電圧 V_{T1} から、直角位相生成素子990の第1出力994及び第2出力996における、局部発振信号の直交関係にある成分群を生成する。直角位相生成素子990の第1出力994はダウンコンバージョンステージ930の第2入力934へ連結され、直角位相生成素子990の第2出力996はアップコンバージョンステージ970の第2入力974へ連結される。局部発振信号が平衡信号であることが求められる応用例では、発振回路100は、平衡発振信号を生成す

10

20

30

40

50

る実施形態、具体的には図10、図13、図14、及び図15を参照して説明した発振回路115、140、150、160、のうちのいずれを用いてもよい。

【0111】

無線通信デバイス900の変種において、発振回路100及び直角位相生成素子990は、図11、図12、図16、及び図17を参照して説明した、直交関係にある発振信号群又は直交関係にある平衡発振信号群を生成する発振回路120、130、170、180のうちの一つに置換されてもよい。

【0112】

他の変形例及び修正例は、当業者には明らかであろう。そうした変形例及び修正例は、既に知られており且つ本明細書で説明した特徴の代わりに又はそれらに加えて使用され得る等価の及び他の特徴を含んでもよい。別々の実施形態の文脈で説明されている特徴を、単一の実施形態で組み合わせて提供してもよい。逆に、単一の実施形態の文脈で説明されている特徴を、別々に又は何らかの好適なサブコンビネーションで提供してもよい。

【0113】

「comprising」という用語は他の要素も工程も排除するものではないこと、「a」又は「an」という用語は複数を排除するものではないこと、請求項に記載される複数の特徴の機能を単一の特徴が果たし得ること、及び、請求項内の参照符号は請求の範囲を限定するものと解釈されてはならないこと、を注記しておく。ある構成要素が具体的な機能を実行するように「構成される」又は「適合される」と説明されている場合、当該構成要素が検討されている文脈によっては、当該構成要素がその機能を実行する「ために」単に好適である、と考えることが適切である場合があること、も注記しておく。本文を通じて、これらの用語は、具体的な文脈がそうではないと特定していない限り、概して互換可能であると考えられる。図面は必ずしも原寸に比例していないこと、そうではなく、本発明の原理を示す際に概して強調がなされていること、も注記しておく。

【図1】

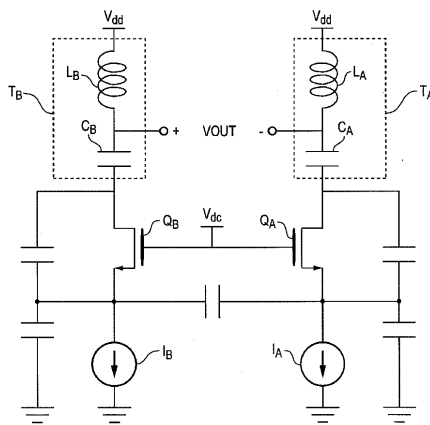


FIG. 1

【図2】

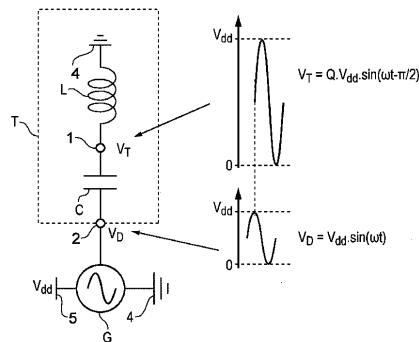


FIG. 2

【図 3】

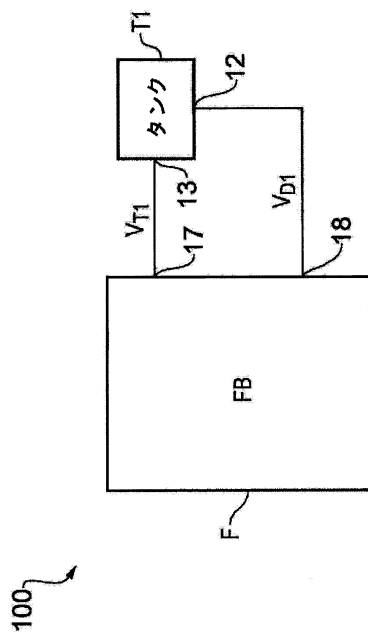


FIG. 3

【図 4】

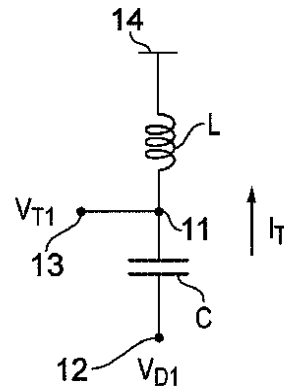


FIG. 4

【図 5】

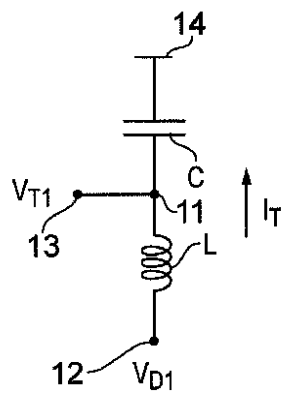


FIG. 5

【図 6】

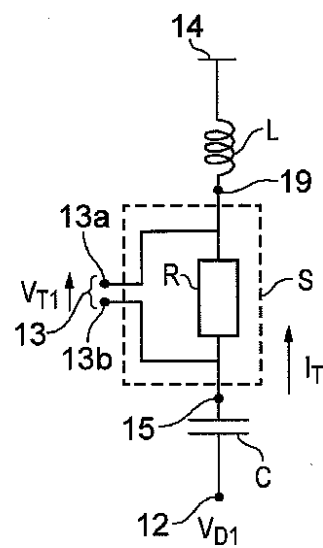
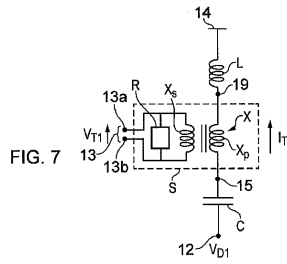
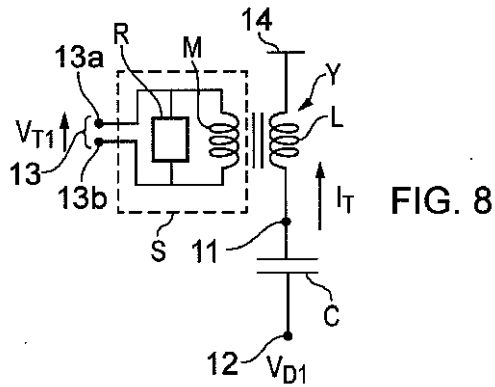


FIG. 6

【図 7】



【図 8】



【図 9】

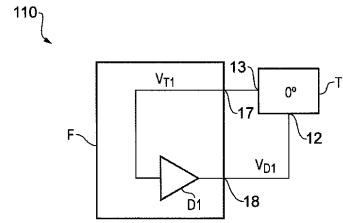


FIG. 9

【図 10】

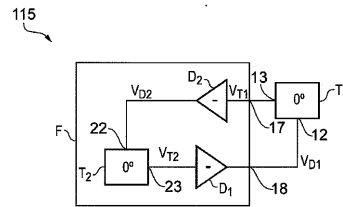


FIG. 10

【図 11】

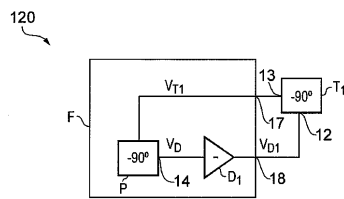


FIG. 11

【図 12】

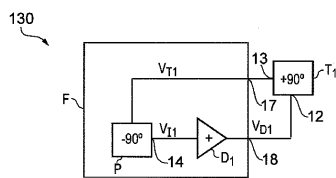


FIG. 12

【図 13】

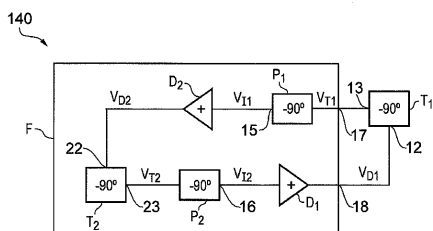


FIG. 13

【図 14】

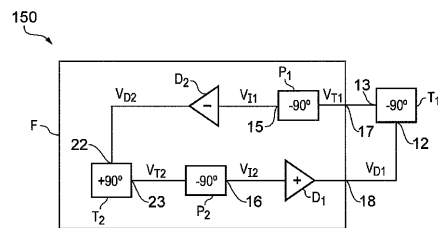


FIG. 14

【図 15】

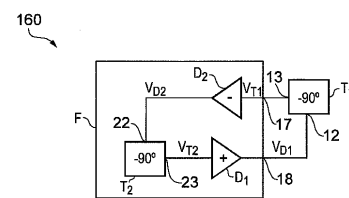


FIG. 15

【図 16】

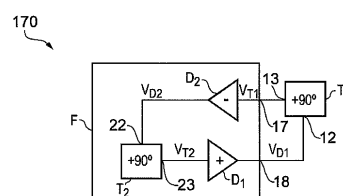


FIG. 16

【図 17】

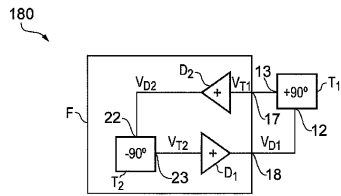


FIG. 17

【図 18】

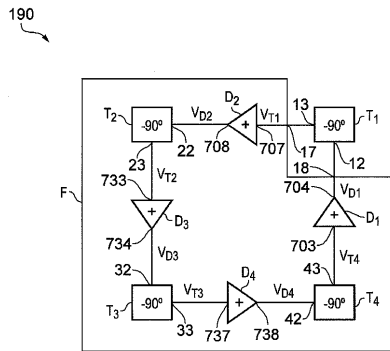


FIG. 18

【図 19】

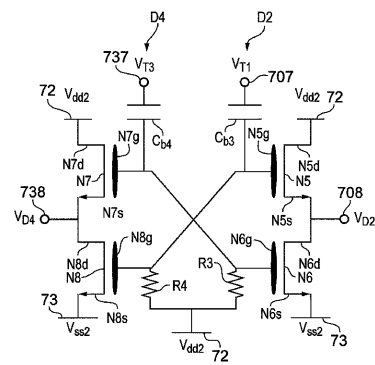
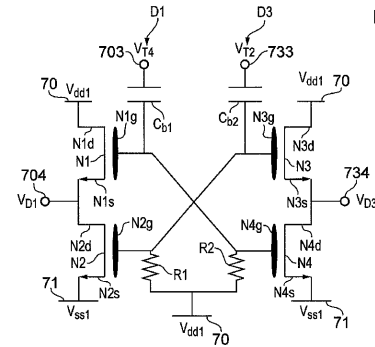


FIG. 19



【図 20】

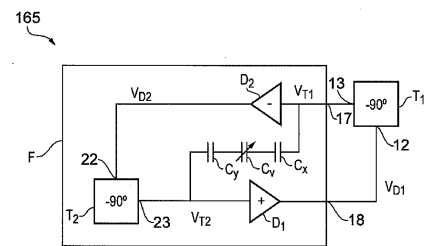


FIG. 20

【図 21】

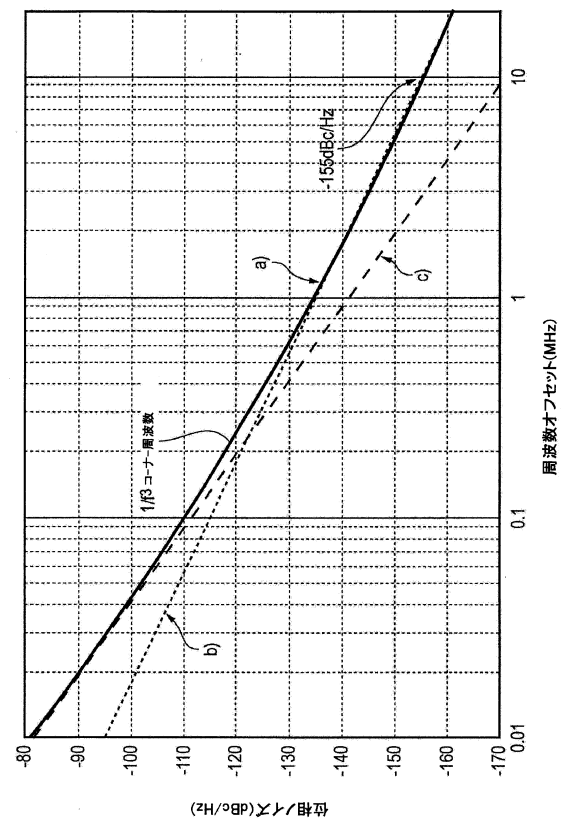


FIG. 21

【図 22】

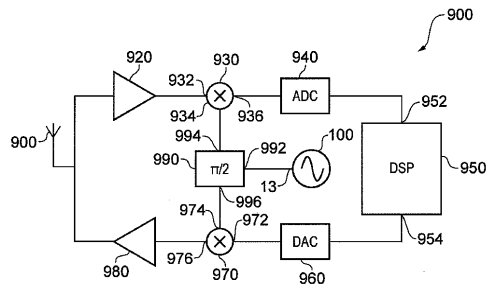


FIG. 22

フロントページの続き

- (72)発明者 アンドレアーニ、ピエトロ
スウェーデン王国 エスー２２２ ２９ ルンド ニガタン ２０
- (72)発明者 ファノーリ、ルカ
イタリア共和国 ２７１００ パヴィーア ヴィア モッジ ５
- (72)発明者 マットソン、トーマス
スウェーデン王国 エスー２１６ １４ リムハムン テグネールガタン ７６

審査官 橋本 和志

- (56)参考文献 米国特許第０６６９０２４３（ＵＳ，Ｂ１）
特開昭６０－１７２８０５（ＪＰ，Ａ）
特開２００９－０６５５９９（ＪＰ，Ａ）

- (58)調査した分野(Int.Cl.，ＤＢ名)
H 0 3 B ５／０４
H 0 3 B ５／１２