

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成29年4月13日(2017.4.13)

【公開番号】特開2015-207131(P2015-207131A)

【公開日】平成27年11月19日(2015.11.19)

【年通号数】公開・登録公報2015-072

【出願番号】特願2014-86936(P2014-86936)

【国際特許分類】

G 0 6 F 21/75 (2013.01)

【F I】

G 0 6 F 21/02 1 7 5

【手続補正書】

【提出日】平成29年3月3日(2017.3.3)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 2

【補正方法】変更

【補正の内容】

【0 0 0 2】

近年では、FPGAなどのように汎用性が高く、且つASIC(Application Specific Integrated Circuit)に比べ短期間で開発が可能なデバイスが増え始めており、使用する機会も増えつつある。そういったメリットがある一方で、回路データなどを第三者が容易に抜き出すことも可能なため、技術情報が流出してしまうリスクも多大に存在する。そういうリスクを少しでも低減させる必要性は非常に重要である。

ロジック回路を再設定可能なプログラマブルデバイスにおいて、再設定可能という特性上、そのロジック回路データが第三者に読まれてしまった場合、容易に不正な複製品が作成されたり、データが解析されたりすることで技術情報が流出する恐れがある。それらを防止するため、そのロジック回路データを保護する方法として、ロジック回路データを暗号化し、回路の復元を不能にする方法やIDコードを設定してコードが一致しなければ読み出しが不能にするなどの方法が知られている。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0 0 3 8

【補正方法】削除

【補正の内容】

【手続補正3】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

外部からプログラムデータを書き込むことによって機能のプログラムが可能なプログラマブルデバイスとそのデバイスのプログラムデータを保持している不揮発性デバイスで構成されている回路において、前記プログラマブルデバイスと不揮発性デバイス間の通信配線上の容量を検出する容量検出回路を設けたことを特徴とする制御装置。

【請求項2】

前記容量検出回路の出力が通信完了及び通信開始を示す配線、もしくはそのいずれかに接続されることを特徴とする請求項1に記載の制御装置。

【請求項3】

前記容量検出回路の出力が通信用クロック配線及び通信用データ配線、もしくはそのいずれかに接続されることを特徴とする請求項1に記載の制御装置。

【請求項4】

前記容量検出回路の出力を通信用データを遮断させる回路に接続することを特徴とする請求項1に記載の制御装置。

【請求項5】

前記容量検出回路の出力を前記通信用データ配線もしくは前記通信用データを遮断させる回路に接続し、前記通信用データを停止もしくは前記プログラマブルデバイスを停止状態にさせることを特徴とする請求項3または4に記載の制御装置。

【請求項6】

前記容量検出回路の出力をダミーデータと正規データを切り替える回路に接続し、通信用データを前記正規データ以外のデータにすることを特徴とする請求項1に記載の制御装置。

【請求項7】

前記容量検出回路の出力を通信を行うための重要設定端子を切り替える回路に接続し、通信用データを停止もしくは前記プログラマブルデバイスを停止状態にさせることを特徴とする請求項1に記載の制御装置。