



(12) 发明专利申请

(10) 申请公布号 CN 116325508 A

(43) 申请公布日 2023. 06. 23

(21) 申请号 202180069550.7

(74) 专利代理机构 北京银龙知识产权代理有限公司 11243

(22) 申请日 2021.10.21

专利代理师 许静

(30) 优先权数据

2020-180323 2020.10.28 JP

(51) Int.Cl.

H03K 17/16 (2006.01)

(85) PCT国际申请进入国家阶段日

2023.04.11

(86) PCT国际申请的申请数据

PCT/JP2021/038884 2021.10.21

(87) PCT国际申请的公布数据

W02022/091922 JA 2022.05.05

(71) 申请人 罗姆股份有限公司

地址 日本京都府

(72) 发明人 西之内正人 筱部晃生 菊池健

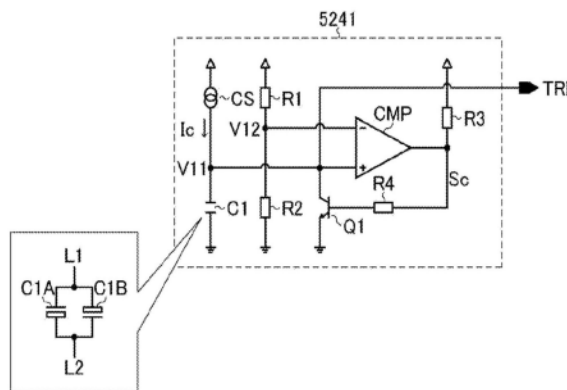
权利要求书1页 说明书34页 附图18页

(54) 发明名称

信号传输装置、电子设备、车辆

(57) 摘要

一种信号传递装置具有以不同极性的节点彼此相互连接的方式将第一电容器元件及第二电容器元件并联连接而成的电容器。该信号传递装置通过使用由所述电容器的充放电生成的三角波信号,将模拟信号转换为脉冲信号并进行传递。



1. 一种信号传递装置,其特征在于,具有以不同极性的节点彼此相互连接的方式将第一电容器元件及第二电容器元件并联连接而成的电容器,所述信号传递装置通过使用由所述电容器的充放电生成的三角波信号,将模拟信号转换为脉冲信号并进行传递。

2. 根据权利要求1所述的信号传递装置,其特征在于,所述第一电容器元件通过层叠第一导电体、形成在所述第一导电体上的第一电介质以及形成在所述第一电介质上的第二导电体而构成,所述第二电容器元件通过层叠第三导电体、形成在所述第三导电体上的第二电介质以及形成在所述第二电介质上的第四导电体而构成,所述第二导电体和所述第三导电体与第一配线连接,所述第一导电体和所述第四导电体与第二配线连接。

3. 根据权利要求2所述的信号传递装置,其特征在于,所述第一电介质以及所述第二电介质分别在所述第一导电体以及所述第三导电体各自的表面上形成至未被所述第二导电体以及所述第四导电体覆盖的区域。

4. 根据权利要求3所述的信号传递装置,其中,将所述第二导电体以及所述第三导电体与所述第一配线之间导通的多个通孔、以及将所述第一导电体以及所述第四导电体与所述第二配线之间导通的多个通孔分别相互平行地直线排列。

5. 根据权利要求2-4中任一项所述的信号传递装置,其特征在于,所述第一导电体和所述第三导电体均为多晶硅层。

6. 根据权利要求1-5中任一项所述的信号传递装置,其特征在于,将所述模拟信号转换为所述脉冲信号的脉冲转换器包括:生成所述三角波信号的三角波振荡器;以及将所述三角波信号与所述模拟信号进行比较来生成所述脉冲信号的第一比较器。

7. 根据权利要求6所述的信号传递装置,其特征在于,所述三角波振荡器包括:所述电容器;电流源,用于生成所述电容器的充电电流;第二比较器,用于比较所述电容器的充电电压和阈值电压而生成比较信号;以及放电开关,根据所述比较信号使所述电容器放电,所述三角波振荡器将所述充电电压作为所述三角波信号输出。

8. 根据权利要求1-7中的任一项所述的信号传递装置,其特征在于,该信号传递装置具有:信号传递电路,其经由第一绝缘元件将初级电路系统的输入脉冲信号作为次级电路系统的输出脉冲信号进行传递;以及监视电路,其将所述次级电路系统中的监视对象信号的监视结果经由第二绝缘元件从所述次级电路系统传递到所述初级电路系统,所述模拟信号相当于所述监视对象信号,所述脉冲信号相当于所述监视对象信号的监视结果。

9. 根据权利要求8所述的信号传递装置,其特征在于,将集成有所述初级电路系统的电路元件的第一芯片、集成有所述次级电路系统的电路元件的第二芯片、以及集成有所述第一绝缘元件和所述第二绝缘元件的第三芯片密封为单一的封装。

10. 一种电子设备,其特征在于,具有:功率晶体管;以及栅极驱动器IC,其驱动所述功率晶体管的栅极,所述栅极驱动器IC是根据权利要求1-9中任一项所述的信号传递装置。

11. 一种车辆,其具有根据权利要求10所述的电子设备。

## 信号传输装置、电子设备、车辆

### 技术领域

[0001] 本说明书中公开的发明涉及信号传递装置、电子设备以及车辆。

### 背景技术

[0002] 以往,具备将输入脉冲信号作为输出脉冲信号进行传递的功能(信号传递功能)的信号传递装置被实用化。

[0003] 另外,作为与上述相关的现有技术的一例,能够列举专利文献1。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2018-011108号公报

### 发明内容

[0007] 发明所要解决的课题

[0008] 然而,在现有的信号传递装置中,存在通过使用由电容器的充放电生成的三角波信号,将模拟信号(例如具有电压信息或温度信息的监视对象信号)转换为脉冲信号并传递的信号传递装置。

[0009] 但是,根据电容器的电压特性,电容值的电压依赖性大,可能对三角波信号的生成处理造成影响。鉴于此,关于三角波信号的生成精度提高(进而脉冲信号的转换精度提高),存在进一步改善的余地。

[0010] 鉴于由本申请的发明人发现的上述课题,本说明书中公开的发明的目的在于提供一种能够将模拟信号高精度地转换为脉冲信号并进行传递的信号传递装置、电子设备以及车辆。

[0011] 用于解决课题的手段

[0012] 例如,本说明书中公开的信号传递装置具有以不同极性的节点彼此相互连接的方式将第一电容器元件及第二电容器元件并联连接而成的电容器,通过使用由所述电容器的充放电生成的三角波信号,将模拟信号转换为脉冲信号并传递。

[0013] 发明效果

[0014] 根据本说明书中所公开的发明,可以提供一种能够将模拟信号高精度地转换为脉冲信号并进行传递的信号传递装置、电子设备以及车辆。

### 附图说明

[0015] 图1是表示信号传递装置的基本结构的图。

[0016] 图2是表示变压器芯片的基本结构的图。

[0017] 图3是用作双沟道型的变压器芯片的半导体装置的立体图。

[0018] 图4是图3所示的半导体装置的俯视图。

[0019] 图5是表示在图3的半导体装置中形成有低电位线圈的层的俯视图。

- [0020] 图6是表示在图3的半导体装置中形成有高电位线圈的层的俯视图。
- [0021] 图7是沿着图6所示的VIII-VIII线的剖视图。
- [0022] 图8是表示图7所示的区域XIII的放大图(分离构造)的图。
- [0023] 图9是示意性地表示变压器芯片的布局例的图。
- [0024] 图10是表示信号传递装置的实施方式的图。
- [0025] 图11是表示绝缘信号传递电路的一个结构例的图。
- [0026] 图12是表示绝缘信号传递动作的一例的图。
- [0027] 图13是表示绝缘监视电路的第一实施方式的图。
- [0028] 图14是表示信号传递装置的第一应用例的图。
- [0029] 图15是仅提取第一应用例的一相而示出的图。
- [0030] 图16是表示绝缘监视电路的第二实施方式的图。
- [0031] 图17是示出时分控制的第一示例的图。
- [0032] 图18是示出时分控制的第二示例的图。
- [0033] 图19是表示信号传递装置的第二应用例的图。
- [0034] 图20是仅提取第二应用例的一相而示出的图。
- [0035] 图21是表示信号传递装置的第三应用例的图。
- [0036] 图22是表示脉冲转换器的一个结构例的图。
- [0037] 图23是示出三角波振荡器的一个结构例的图。
- [0038] 图24是表示电容器的电压特性的图。
- [0039] 图25是表示电容器的元件布局例的图。
- [0040] 图26是示出Z1-Z2纵截面的图。
- [0041] 图27是表示搭载电子设备的车辆的外观的图。

## 具体实施方式

[0042] <信号传递装置(基本结构)>

[0043] 图1是表示信号传递装置的基本结构的图。本结构例的信号传递装置200是将初级电路系统200p(VCC1-GND1系统)与次级电路系统200s(VCC2-GND2系统)之间绝缘,并且从初级电路系统200p向次级电路系统200s传递脉冲信号,对设置于次级电路系统200s的开关元件(未图示)的栅极进行驱动的半导体集成电路装置(所谓的绝缘栅极驱动器IC)。例如,信号传递装置200是将控制器芯片210、驱动器芯片220、变压器芯片230密封为单一的封装件而成。

[0044] 控制器芯片210是接受电源电压VCC1(例如以GND1为基准最大为7V)的供给而动作的半导体芯片。在控制器芯片210中,例如集成有脉冲发送电路211、缓冲器212及213。

[0045] 脉冲发送电路211是根据输入脉冲信号IN生成发送脉冲信号S11和S21的脉冲发生器。更具体而言,脉冲发送电路211在通知输入脉冲信号IN为高电平时,进行发送脉冲信号S11的脉冲驱动(单发或多发的发送脉冲输出),在通知输入脉冲信号IN为低电平时,进行发送脉冲信号S21的脉冲驱动。即,脉冲发送电路211根据输入脉冲信号IN的逻辑电平,对发送脉冲信号S11和S21中的任一方进行脉冲驱动。

[0046] 缓冲器212从脉冲发送电路211接受发送脉冲信号S11的输入,对变压器芯片230

(具体而言变压器231)进行脉冲驱动。

[0047] 缓冲器213从脉冲发送电路211接受发送脉冲信号S21的输入,对变压器芯片230(具体而言变压器232)进行脉冲驱动。

[0048] 驱动器芯片220是接受电源电压VCC2(例如以GND2为基准最大为30V)的供给而动作的半导体芯片。在驱动器芯片220中例如集成有缓冲器221及222、脉冲接收电路223、以及驱动器224。

[0049] 缓冲器221对在变压器芯片230(具体而言变压器231)中感应的接收脉冲信号S12进行波形整形并输出到脉冲接收电路223。

[0050] 缓冲器222对在变压器芯片230(具体而言变压器232)中感应的接收脉冲信号S22进行波形整形并输出到脉冲接收电路223。

[0051] 脉冲接收电路223根据经由缓冲器221和222输入的接收脉冲信号S12和S22对驱动器224进行驱动,由此生成输出脉冲信号OUT。更具体而言,脉冲接收电路223以如下方式对驱动器224进行驱动:接受接收脉冲信号S12的脉冲驱动而使输出脉冲信号OUT上升为高电平,另一方面,接受接收脉冲信号S22的脉冲驱动而使输出脉冲信号OUT下降为低电平。即,脉冲接收电路223根据输入脉冲信号IN的逻辑电平切换输出脉冲信号OUT的逻辑电平。此外,作为脉冲接收电路223,例如能够适当地使用RS触发器。

[0052] 驱动器224根据脉冲接收电路223的驱动控制生成输出脉冲信号OUT。

[0053] 变压器芯片230使用变压器231及232将控制器芯片210与驱动器芯片220之间直流地绝缘,并且将从脉冲发送电路211输入的发送脉冲信号S11及S21分别作为接收脉冲信号S12及S22而输出至脉冲接收电路223。此外,在本说明书中,“直流地绝缘”是指应绝缘的两个对象物未通过导体连接。

[0054] 更具体而言,变压器231根据输入到初级侧线圈231p的发送脉冲信号S11,从次级侧线圈231s输出接收脉冲信号S12。另一方面,变压器232根据输入到初级侧线圈232p的发送脉冲信号S21,从次级侧线圈232s输出接收脉冲信号S22。

[0055] 这样,由于用于绝缘间通信的螺旋线圈的特性,输入脉冲信号IN被分离为2个发送脉冲信号S11及S21(相当于上升信号及下降信号)之后,经由2个变压器231及232从初级电路系统200p传递到次级电路系统200s。

[0056] 此外,关于本构成例的信号传递装置200,与控制器芯片210及驱动器芯片220不同,独立地具有仅搭载变压器231及232的变压器芯片230,将这3个芯片密封为单一的封装件而成。

[0057] 通过设为这样的结构,关于控制器芯片210及驱动器芯片220,均能够以一般的低耐压~中耐压工艺(几伏特至几十伏特耐压)形成,因此,不需要使用专用的高耐压工艺(几千伏特耐压),能够降低制造成本。

[0058] 此外,信号传递装置200例如能够适当地利用于搭载于车辆的车载设备的电源装置或电动机驱动装置等。在上述的车辆中除了发动机车以外,还包含电动车(BEV[纯电动汽车]、HEV[混合动力汽车]、PHEV/PHV[插电式混合动力汽车]、或者FCEV/FCV[燃料电池电动汽车]等xEV)。

[0059] <变压器芯片(基本构造)>

[0060] 接着,对变压器芯片230的基本构造进行说明。图2是表示变压器芯片230的基本构

造的图。在本图的变压器芯片230中,变压器231包含沿上下方向对置的初级侧线圈231p和次级侧线圈231s。变压器232包含沿上下方向对置的初级侧线圈232p和次级侧线圈232s。

[0061] 初级侧线圈231p及232p均形成于变压器芯片230的第一配线层(下层)230a。次级侧线圈231s及232s均形成于变压器芯片230的第二配线层(本图中为上层)230b。此外,次级侧线圈231s配置在初级侧线圈231p的正上方,与初级侧线圈231p对置。另外,次级侧线圈232s配置在初级侧线圈232p的正上方,与初级侧线圈232p对置。

[0062] 初级侧线圈231p以与内部端子X21连接的第一端为起点,以顺时针包围内部端子X21的周围的方式呈螺旋状铺设,相当于其终点的第二端与内部端子X22连接。另一方面,初级侧线圈232p以与内部端子X23连接的第一端为起点,以逆时针包围内部端子X23的周围的方式呈螺旋状铺设,相当于其终点的第二端与内部端子X22连接。内部端子X21、X22以及X23按照图示的顺序直线地排列。

[0063] 内部端子X21经由导电性的配线Y21和通孔Z21与第二层230b的外部端子T21连接。内部端子X22经由导电性的配线Y22和通孔Z22与第二层230b的外部端子T22连接。内部端子X23经由导电性的配线Y23和通孔Z23与第二层230b的外部端子T23连接。此外,外部端子T21~T23直线地排列配置,用于与控制器芯片210的线接合。

[0064] 次级侧线圈231s以与外部端子T24连接的第一端为起点,以逆时针包围外部端子T24的周围的方式呈螺旋状铺设,相当于其终点的第二端与外部端子T25连接。另一方面,次级侧线圈232s以与外部端子T26连接的第一端为起点,以顺时针包围外部端子T26的周围的方式呈螺旋状铺设,相当于其终点的第二端与外部端子T25连接。此外,外部端子T24、T25及T26按照图示的顺序直线地排列配置,用于与驱动器芯片220的线接合。

[0065] 次级侧线圈231s及232s分别通过磁耦合与初级侧线圈231p和232p交流连接,并且与初级侧线圈231p及232p直流绝缘。即,驱动器芯片220经由变压器芯片230与控制器芯片210交流连接,并且通过变压器芯片230与控制器芯片210直流绝缘。

[0066] <变压器芯片(双沟道型)>

[0067] 图3是表示用作双沟道型的变压器芯片的半导体装置5的立体图。图4是图3所示的半导体装置5的俯视图。图5是表示在图3所示的半导体装置5中形成有低电位线圈22(相当于变压器的初级侧线圈)的层的俯视图。图6是表示在图3所示的半导体装置5中形成有高电位线圈23(相当于变压器的次级侧线圈)的层的俯视图。图7是沿着图6所示的VIII-VIII线的剖视图。

[0068] 参照图3~图7,半导体装置5包含长方体形状的半导体芯片41。半导体芯片41包含硅、宽带隙半导体以及化合物半导体中的至少一个。

[0069] 宽带隙半导体由超过硅的带隙(约1.12eV)的半导体构成。宽带隙半导体的带隙优选为2.0eV以上。宽带隙半导体也可以是SiC(碳化硅)。化合物半导体可以是III-V族化合物半导体。化合物半导体也可以包含AlN(氮化铝)、InN(氮化铟)、GaN(氮化镓)和GaAs(砷化镓)中的至少一个。

[0070] 在本实施方式中,半导体芯片41包含硅制的半导体基板。半导体芯片41也可以是具有包含硅制的半导体基板及硅制的外延层的层叠构造的外延基板。半导体基板的导电型可以是n型或p型。外延层可以是n型或p型。

[0071] 半导体芯片41具有:一侧的第一主面42、另一侧的第二主面43、以及连接第一主面

42和第二主面43的芯片侧壁44A~44D。第一主面42及第二主面43在从它们的法线方向Z观察的俯视观察时(以下,简称为“俯视图”)中,形成为四边形状(在本实施方式中为长方形状)。

[0072] 芯片侧壁44A~44D包含:第一芯片侧壁44A、第二芯片侧壁44B、第三芯片侧壁44C以及第四芯片侧壁44D。第一芯片侧壁44A及第二芯片侧壁44B形成半导体芯片41的长边。第一芯片侧壁44A及第二芯片侧壁44B沿着第一方向X延伸,沿第二方向Y对置。第三芯片侧壁44C及第四芯片侧壁44D形成半导体芯片41的短边。第三芯片侧壁44C及第四芯片侧壁44D沿第二方向Y延伸,沿第一方向X对置。芯片侧壁44A~44D由磨削面构成。

[0073] 半导体装置5还包含形成在半导体芯片41的第一主面42之上的绝缘层51。绝缘层51具有绝缘主面52及绝缘侧壁53A~53D。绝缘主面52在俯视图中形成为与第一主面42匹配的四边形状(在本实施方式中为长方形状)。绝缘主面52相对于第一主面42平行地延伸。

[0074] 绝缘侧壁53A~53D包含:第一绝缘侧壁53A、第二绝缘侧壁53B、第三绝缘侧壁53C以及第四绝缘侧壁53D。绝缘侧壁53A~53D从绝缘主面52的周缘朝向半导体芯片41延伸,与芯片侧壁44A~44D相连。具体而言,绝缘侧壁53A~53D形成为与芯片侧壁44A~44D齐平。绝缘侧壁53A~53D形成与芯片侧壁44A~44D齐平的磨削面。

[0075] 绝缘层51由包含最下绝缘层55、最上绝缘层56以及多个(在本实施方式中为11层)层间绝缘层57的多层绝缘层叠构造构成。最下绝缘层55是直接覆盖第一主面42的绝缘层。最上绝缘层56是形成绝缘主面52的绝缘层。多个层间绝缘层57是介于最下绝缘层55及最上绝缘层56之间的绝缘层。在本实施方式中,最下绝缘层55具有包含氧化硅的单层构造。在本实施方式中,最上绝缘层56具有包含氧化硅的单层构造。最下绝缘层55的厚度及最上绝缘层56的厚度可以分别为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下(例如 $2\mu\text{m}$ 左右)。

[0076] 多个层间绝缘层57分别具有包含最下绝缘层55侧的第一绝缘层58及最上绝缘层56侧的第二绝缘层59的层叠构造。第一绝缘层58也可以包含氮化硅。第一绝缘层58形成为相对于第二绝缘层59的蚀刻停止层。第一绝缘层58的厚度可以为 $0.1\mu\text{m}$ 以上且 $1\mu\text{m}$ 以下(例如 $0.3\mu\text{m}$ 左右)。

[0077] 第二绝缘层59形成在第一绝缘层58之上。包含与第一绝缘层58不同的绝缘材料。第二绝缘层59也可以包含氧化硅。第二绝缘层59的厚度可以为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下(例如 $2\mu\text{m}$ 左右)。第二绝缘层59的厚度优选超过第一绝缘层58的厚度。

[0078] 绝缘层51的总厚度DT可以为 $5\mu\text{m}$ 以上且 $50\mu\text{m}$ 以下。绝缘层51的总厚度DT及层间绝缘层57的层叠数是任意的,根据应实现的绝缘耐压(绝缘破坏耐量)来调整。另外,最下绝缘层55、最上绝缘层56及层间绝缘层57的绝缘材料是任意的,并不限定于特定的绝缘材料。

[0079] 半导体装置5包含形成于绝缘层51的第一功能器件45。第一功能器件45包含一个或多个(在本实施方式中为多个)变压器21(相当于之前的变压器)。即,半导体装置5是包含多个变压器21的多通道型器件。多个变压器21与绝缘侧壁53A~53D隔开间隔地形成于绝缘层51的内部。多个变压器21沿第一方向X隔开间隔地形成。

[0080] 具体而言,多个变压器21在俯视图中包含从绝缘侧壁53C侧朝向绝缘侧壁53D侧依次形成的第一变压器21A、第二变压器21B、第三变压器21C以及第四变压器21D。多个变压器21A~21D分别具有同样的构造。以下,以第一变压器21A的构造为例进行说明。关于第二变压器21B、第三变压器21C以及第四变压器21D的构造的说明,适用第一变压器21A的构造的

说明被省略。

[0081] 参照图5~图7,第一变压器21A包含低电位线圈22和高电位线圈23。低电位线圈22形成在绝缘层51内。高电位线圈23以沿法线方向Z与低电位线圈22对置的方式形成在绝缘层51内。在本实施方式中,低电位线圈22及高电位线圈23形成于被最下绝缘层55和最上绝缘层56夹着的区域(即多个层间绝缘层57)。

[0082] 低电位线圈22在绝缘层51内形成于最下绝缘层55(半导体芯片41)侧,高电位线圈23在绝缘层51内相对于低电位线圈22形成于最上绝缘层56(绝缘主面52)侧。即,高电位线圈23隔着低电位线圈22与半导体芯片41对置。低电位线圈22及高电位线圈23的配置位置是任意的。另外,高电位线圈23只要隔着一层以上的层间绝缘层57与低电位线圈22对置即可。

[0083] 低电位线圈22及高电位线圈23之间的距离(即层间绝缘层57的层叠数)根据低电位线圈22及高电位线圈23之间的绝缘耐压及电场强度而适当调整。在本实施方式中,低电位线圈22形成于从最下绝缘层55侧起第三层的层间绝缘层57。在本实施方式中,高电位线圈23形成于从最上绝缘层56侧起第一层的层间绝缘层57。

[0084] 低电位线圈22在层间绝缘层57中贯通第一绝缘层58及第二绝缘层59而被嵌入。低电位线圈22包含:第一内侧末端24、第一外侧末端25、以及在第一内侧末端24及第一外侧末端25之间呈螺旋状引绕的第一螺旋部26。第一螺旋部26在俯视图中呈以椭圆形状(长圆形状)延伸的螺旋状引绕。第一螺旋部26的形成最内周缘的部分在俯视图中划分出椭圆形状的第一内侧区域66。

[0085] 第一螺旋部26的卷绕数也可以是5以上且30以下。第一螺旋部26的宽度也可以为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。第一螺旋部26的宽度优选为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下。第一螺旋部26的宽度由与螺旋方向正交的方向的宽度定义。第一螺旋部26的第一卷绕间距可以为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。第一卷绕间距优选为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下。第一卷绕间距由在第一螺旋部26中沿与螺旋方向正交的方向相邻的两个部分之间的距离定义。

[0086] 第一螺旋部26的卷绕形状和第一内侧区域66的平面形状是任意的,不限于图5等所示的方式。第一螺旋部26在俯视图中也可以卷绕成三边形状、四边形状等多边形状或者圆形状。第一内侧区域66也可以根据第一螺旋部26的卷绕形状,在俯视图中划分为三边形状、四边形状等多边形状或者圆形状。

[0087] 低电位线圈22也可以包含钛、氮化钛、铜、铝以及钨中的至少一个。低电位线圈22也可以具有包含阻挡层及主体层的层叠构造。阻挡层在层间绝缘层57内划分凹槽空间。阻挡层可以包含钛和氮化钛中的至少一个。主体层可以包含铜、铝和钨中的至少一个。

[0088] 高电位线圈23在层间绝缘层57中贯通第一绝缘层58及第二绝缘层59而被嵌入。高电位线圈23包含:第二内侧末端27、第二外侧末端28、以及在第二内侧末端27及第二外侧末端28之间呈螺旋状引绕的第二螺旋部29。第二螺旋部29在俯视图中呈以椭圆形状(长圆形状)延伸的螺旋状引绕。在本实施方式中,第二螺旋部29的形成最内周缘的部分在俯视图中划分出椭圆形状的第二内侧区域67。第二螺旋部29的第二内侧区域67沿法线方向Z与第一螺旋部26的第一内侧区域66对置。

[0089] 第二螺旋部29的卷绕数也可以是5以上且30以下。相对于第一螺旋部26的卷绕数的第二螺旋部29的卷绕数根据应升压的电压值进行调整。第二螺旋部29的卷绕数优选超过第一螺旋部26的卷绕数。当然,第二螺旋部29的卷绕数可以小于第一螺旋部26的卷绕数,也

可以与第一螺旋部26的卷绕数相等。

[0090] 第二螺旋部29的宽度也可以为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。第二螺旋部29的宽度优选为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下。第二螺旋部29的宽度由与螺旋方向正交的方向的宽度定义。第二螺旋部29的宽度优选与第一螺旋部26的宽度相等。

[0091] 第二螺旋部29的第二卷绕间距可以为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。第二卷绕间距优选为 $1\mu\text{m}$ 以上且 $3\mu\text{m}$ 以下。第二卷绕间距由在第二螺旋部29中沿与螺旋方向正交的方向相邻的两个部分之间的距离定义。第二卷绕间距优选与第一螺旋部26的第一卷绕间距相等。

[0092] 第二螺旋部29的卷绕形状和第二内侧区域67的平面形状是任意的,不限于图6等所示的方式。第二螺旋部29在俯视图中也可以卷绕成三边形状、四边形状等多边形状或者圆形状。第二内侧区域67也可以根据第二螺旋部29的卷绕形状,在俯视图中划分为三边形状、四边形状等多边形状或圆形状。

[0093] 高电位线圈23优选由与低电位线圈22相同的导电材料形成。即,高电位线圈23优选与低电位线圈22同样地包含阻挡层和主体层。

[0094] 参照图4,半导体装置5包含多个(在本图中为12个)低电位端子11以及多个(在本图中为12个)高电位端子12。多个低电位端子11分别与对应的变压器21A~21D的低电位线圈22电连接。多个高电位端子12分别与对应的变压器21A~21D的高电位线圈23电连接。

[0095] 多个低电位端子11形成在绝缘层51的绝缘主面52之上。具体而言,多个低电位端子11沿第二方向Y与多个变压器21A~21D隔开间隔地形成于绝缘侧壁53B侧的区域,沿第一方向X隔开间隔地排列。

[0096] 多个低电位端子11包含:第一低电位端子11A、第二低电位端子11B、第三低电位端子11C、第四低电位端子11D、第五低电位端子11E以及第六低电位端子11F。在本实施方式中,多个低电位端子11A~11F各形成有2个。多个低电位端子11A~11F的个数是任意的。

[0097] 第一低电位端子11A在俯视图中沿第二方向Y与第一变压器21A对置。第二低电位端子11B在俯视图中沿第二方向Y与第二变压器21B对置。第三低电位端子11C在俯视图中沿第二方向Y与第三变压器21C对置。第四低电位端子11D在俯视图中沿第二方向Y与第四变压器21D对置。第五低电位端子11E在俯视图中形成于第一低电位端子11A与第二低电位端子11B之间的区域。第六低电位端子11F在俯视图中形成于第三低电位端子11C与第四低电位端子11D之间的区域。

[0098] 第一低电位端子11A与第一变压器21A(低电位线圈22)的第一内侧末端24电连接。第二低电位端子11B与第二变压器21B(低电位线圈22)的第一内侧末端24电连接。第三低电位端子11C与第三变压器21C(低电位线圈22)的第一内侧末端24电连接。第四低电位端子11D与第四变压器21D(低电位线圈22)的第一内侧末端24电连接。

[0099] 第五低电位端子11E与第一变压器21A(低电位线圈22)的第一外侧末端25以及第二变压器21B(低电位线圈22)的第一外侧末端25电连接。第六低电位端子11F与第三变压器21C(低电位线圈22)的第一外侧末端25以及第四变压器21D(低电位线圈22)的第一外侧末端25电连接。

[0100] 多个高电位端子12与多个低电位端子11隔开间隔地形成在绝缘层51的绝缘主面52之上。具体而言,多个高电位端子12沿第二方向Y与多个低电位端子11隔开间隔地形成于绝缘侧壁53A侧的区域,沿第一方向X隔开间隔地排列。

[0101] 多个高电位端子12在俯视图中分别形成于与对应的变压器21A~21D接近的区域。高电位端子12与变压器21A~21D接近是指在俯视图中高电位端子12及变压器21之间的距  
离小于低电位端子11及高电位端子12之间的距离。

[0102] 具体而言,多个高电位端子12在俯视图中以沿着第一方向X与多个变压器21A~  
21D对置的方式沿着第一方向X隔开间隔地形成。更具体而言,多个高电位端子12在俯视图  
中以位于高电位线圈23的第二内侧区域67及相邻的高电位线圈23之间的区域的方式沿着  
第一方向X隔开间隔地形成。由此,多个高电位端子12在俯视图中沿第一方向X与多个变  
压器21A~21D呈一列地并排排列。

[0103] 多个高电位端子12包含:第一高电位端子12A、第二高电位端子12B、第三高电位端  
子12C、第四高电位端子12D、第五高电位端子12E以及第六高电位端子12F。在本实施方式  
中,多个高电位端子12A~12F各形成有2个。多个高电位端子12A~12F的个数是任意的。

[0104] 第一高电位端子12A在俯视图中形成于第一变压器21A(高电位线圈23)的第二内  
侧区域67。第二高电位端子12B在俯视图中形成于第二变压器21B(高电位线圈23)的第二内  
侧区域67。第三高电位端子12C在俯视图中形成于第三变压器21C(高电位线圈23)的第二内  
侧区域67。第四高电位端子12D在俯视图中形成于第四变压器21D(高电位线圈23)的第二内  
侧区域67。第五高电位端子12E在俯视图中形成于第一变压器21A及第二变压器21B之间的  
区域。第六高电位端子12F在俯视图中形成于第三变压器21C及第四变压器21D之间的区域。

[0105] 第一高电位端子12A与第一变压器21A(高电位线圈23)的第二内侧末端27电连接。  
第二高电位端子12B与第二变压器21B(高电位线圈23)的第二内侧末端27电连接。第三高电  
位端子12C与第三变压器21C(高电位线圈23)的第二内侧末端27电连接。第四高电位端子  
12D与第四变压器21D(高电位线圈23)的第二内侧末端27电连接。

[0106] 第五高电位端子12E与第一变压器21A(高电位线圈23)的第二外侧末端28及第二  
变压器21B(高电位线圈23)的第二外侧末端28电连接。第六高电位端子12F与第三变压器  
21C(高电位线圈23)的第二外侧末端28及第四变压器21D(高电位线圈23)的第二外侧末端  
28电连接。

[0107] 参照图5~图7,半导体装置5包含分别形成在绝缘层51内的第一低电位配线31、第  
二低电位配线32、第一高电位配线33以及第二高电位配线34。在本实施方式中,形成有多个  
第一低电位配线31、多个第二低电位配线32、多个第一高电位配线33以及多个第二高电  
位配线34。

[0108] 第一低电位配线31及第二低电位配线32将第一变压器21A的低电位线圈22以及第  
二变压器21B的低电位线圈22固定为相同电位。另外,第一低电位配线31及第二低电位配线  
32将第三变压器21C的低电位线圈22及第四变压器21D的低电位线圈22固定为相同电位。在  
本实施方式中,第一低电位配线31及第二低电位配线32将变压器21A~21D的全部的低电  
位线圈22固定为相同电位。

[0109] 第一高电位配线33以及第二高电位配线34将第一变压器21A的高电位线圈23及第  
二变压器21B的高电位线圈23固定为相同电位。另外,第一高电位配线33及第二高电位配  
线34将第三变压器21C的高电位线圈23及第四变压器21D的高电位线圈23固定为相同电  
位。在本实施方式中,第一高电位配线33及第二高电位配线34将变压器21A~21D的全部  
的高电位线圈23固定为相同电位。

[0110] 多个第一低电位配线31分别与对应的低电位端子11A~11D以及对应的变压器21A~21D(低电位线圈22)的第一内侧末端24电连接。多个第一低电位配线31具有一样的构造。以下,以与第一低电位端子11A及第一变压器21A连接的第一低电位配线31的构造为例进行说明。关于其他的第一低电位配线31的构造的说明,适用与第一变压器21A连接的第一低电位配线31的构造的说明被省略。

[0111] 第一低电位配线31包含:贯通配线71、低电位连接配线72、引出配线73、第一连接插塞电极74、第二连接插塞电极75、一个或多个(在本实施方式中为多个)焊盘插塞电极76、以及一个或多个(在本实施方式中为多个)基板插塞电极77。

[0112] 贯通配线71、低电位连接配线72、引出配线73、第一连接插塞电极74、第二连接插塞电极75、焊盘插塞电极76以及基板插塞电极77优选分别由与低电位线圈22等相同的导电材料形成。即,贯通配线71、低电位连接配线72、引出配线73、第一连接插塞电极74、第二连接插塞电极75、焊盘插塞电极76以及基板插塞电极77优选与低电位线圈22等一样,分别包含阻挡层以及主体层。

[0113] 贯通配线71在绝缘层51中贯通多个层间绝缘层57,呈沿着法线方向Z延伸的柱状延伸。在本实施方式中,贯通配线71在绝缘层51中形成于最下绝缘层55及最上绝缘层56之间的区域。贯通配线71具有最上绝缘层56侧的上端部以及最下绝缘层55侧的下端部。贯通配线71的上端部形成于与高电位线圈23相同的层间绝缘层57,由最上绝缘层56覆盖。贯通配线71的下端部形成于与低电位线圈22相同的层间绝缘层57。

[0114] 在本实施方式中,贯通配线71包含:第一电极层78、第二电极层79以及多个配线插塞电极80。在贯通配线71中,第一电极层78、第二电极层79以及配线插塞电极80分别由与低电位线圈22等相同的导电材料形成。即,第一电极层78、第二电极层79以及配线插塞电极80与低电位线圈22等一样,分别包含阻挡层以及主体层。

[0115] 第一电极层78形成贯通配线71的上端部。第二电极层79形成贯通配线71的下端部。第一电极层78形成为岛状,沿法线方向Z与低电位端子11(第一低电位端子11A)对置。第二电极层79形成为岛状,沿法线方向Z与第一电极层78对置。

[0116] 多个配线插塞电极80分别埋设在位于第一电极层78及第二电极层79之间的区域的多个层间绝缘层57。多个配线插塞电极80以相互电连接的方式从最下绝缘层55朝向最上绝缘层56层叠,且将第一电极层78及第二电极层79电连接。多个配线插塞电极80分别具有小于第一电极层78的平面面积及第二电极层79的平面面积的平面面积。

[0117] 此外,多个配线插塞电极80的层叠数与多个层间绝缘层57的层叠数一致。在本实施方式中,6个配线插塞电极80埋设在各层间绝缘层57内,但埋设在各层间绝缘层57内的配线插塞电极80的个数是任意的。当然,也可以形成贯通多个层间绝缘层57的一个或多个配线插塞电极80。

[0118] 低电位连接配线72在与低电位线圈22相同的层间绝缘层57内形成于第一变压器21A(低电位线圈22)的第一内侧区域66。低电位连接配线72形成为岛状,沿法线方向Z与高电位端子12(第一高电位端子12A)对置。低电位连接配线72优选具有超过配线插塞电极80的平面面积的平面面积。低电位连接配线72与低电位线圈22的第一内侧末端24电连接。

[0119] 引出配线73在层间绝缘层57内形成于半导体芯片41及贯通配线71之间的区域。在本实施方式中,引出配线73形成于从最下绝缘层55起第一层的层间绝缘层57内。引出配线

73包含：一侧的第一端部、另一侧的第二端部、以及连接第一端部和第二端部的配线部。引出配线73的第一端部位于半导体芯片41及贯通配线71的下端部之间的区域。引出配线73的第二端部位于半导体芯片41及低电位连接配线72之间的区域。配线部沿着半导体芯片41的第一主面42延伸，在第一端部及第二端部之间的区域呈带状延伸。

[0120] 第一连接插塞电极74在层间绝缘层57内形成于贯通配线71及引出配线73之间的区域，与贯通配线71及引出配线73的第一端部电连接。第二连接插塞电极75在层间绝缘层57内形成于低电位连接配线72及引出配线73之间的区域，与低电位连接配线72及引出配线73的第二端部电连接。

[0121] 多个焊盘插塞电极76在最上绝缘层56内形成于低电位端子11（第一低电位端子11A）和贯通配线71之间的区域，分别与低电位端子11和贯通配线71的上端部电连接。多个基板插塞电极77在最下绝缘层55内形成于半导体芯片41及引出配线73之间的区域。在本实施方式中，基板插塞电极77形成于半导体芯片41和引出配线73的第一端部之间的区域，分别与半导体芯片41和引出配线73的第一端部电连接。

[0122] 参照图6和图7，多个第一高电位配线33分别与对应的高电位端子12A~12D及对应的变压器21A~21D（高电位线圈23）的第二内侧末端27电连接。多个第一高电位配线33分别具有一样的构造。以下，以与第一高电位端子12A及第一变压器21A连接的第一高电位配线33的构造为例进行说明。关于其他第一高电位配线33的构造的说明，适用与第一变压器21A连接的第一高电位配线33的构造的说明被省略。

[0123] 第一高电位配线33包含高电位连接配线81以及一个或多个（在本实施方式中为多个）焊盘插塞电极82。高电位连接配线81及焊盘插塞电极82优选由与低电位线圈22等相同的导电材料形成。即，高电位连接配线81及焊盘插塞电极82优选与低电位线圈22等一样，包含阻挡层及主体层。

[0124] 高电位连接配线81在与高电位线圈23相同的层间绝缘层57内形成于高电位线圈23的第二内侧区域67。高电位连接配线81形成为岛状，沿法线方向Z与高电位端子12（第一高电位端子12A）对置。高电位连接配线81与高电位线圈23的第二内侧末端27电连接。高电位连接配线81在俯视图中与低电位连接配线72隔开间隔而形成，未沿法线方向Z与低电位连接配线72对置。由此，低电位连接配线72与高电位连接配线81之间的绝缘距离增加，绝缘层51的绝缘耐压提高。

[0125] 多个焊盘插塞电极82在最上绝缘层56内形成于高电位端子12（第一高电位端子12A）和高电位连接配线81之间的区域，分别与高电位端子12及高电位连接配线81电连接。多个焊盘插塞电极82在俯视图中分别具有小于高电位连接配线81的平面面积的平面面积。

[0126] 参照图7，优选低电位端子11与高电位端子12之间的距离D1超过低电位线圈22与高电位线圈23之间的距离D2（ $D2 < D1$ ）。距离D1优选超过多个层间绝缘层57的总厚度DT（ $DT < D1$ ）。距离D2与距离D1之比 $D2/D1$ 可以为0.01以上且0.1以下。距离D1优选为100 $\mu\text{m}$ 以上且500 $\mu\text{m}$ 以下。距离D2可以为1 $\mu\text{m}$ 以上且50 $\mu\text{m}$ 以下。距离D2优选为5 $\mu\text{m}$ 以上且25 $\mu\text{m}$ 以下。距离D1及距离D2的值是任意的，根据应实现的绝缘耐压而适当调整。

[0127] 参照图6以及图7，半导体装置5在俯视图中包含以位于变压器21A~21D的周围的方式埋设于绝缘层51内的虚设图案(dummy pattern)85。

[0128] 虚设图案85由与高电位线圈23及低电位线圈22不同的图案（不连续的图案）形成，

虚设图案85独立于变压器21A~21D。即,虚设图案85不作为变压器21A~21D的部件发挥功能。虚设图案85作为屏蔽导体层而形成,该屏蔽导体层在变压器21A~21D中遮蔽低电位线圈22与高电位线圈23之间的电场,抑制针对高电位线圈23的电场集中。在本实施方式中,虚设图案85在每单位面积中以与高电位线圈23的线密度相等的线密度引绕。虚设图案85的线密度与高电位线圈23的线密度相等是指虚设图案85的线密度收敛于高电位线圈23的线密度的 $\pm 20\%$ 的范围内。

[0129] 绝缘层51的内部的虚设图案85的深度位置是任意的,根据应缓和的电场强度来调整。虚设图案85优选形成于在法线方向Z上相对于低电位线圈22与高电位线圈23接近的区域。此外,在法线方向Z上虚设图案85与高电位线圈23接近,是指在法线方向Z上虚设图案85与高电位线圈23之间的距离小于虚设图案85与低电位线圈22之间的距离。

[0130] 该情况下,能够适当地抑制针对高电位线圈23的电场集中。在法线方向Z上,虚设图案85与高电位线圈23之间的距离越小,越能够抑制针对高电位线圈23的电场集中。虚设图案85优选形成在与高电位线圈23相同的层间绝缘层57内。该情况下,能够更适当地抑制针对高电位线圈23的电场集中。虚设图案85包含电状态不同的多个虚设图案。虚设图案85也可以包含高电位虚设图案。

[0131] 绝缘层51的内部的高电位虚设图案86的深度位置是任意的,根据应缓和的电场强度来调整。高电位虚设图案86优选形成于在法线方向Z上相对于低电位线圈22与高电位线圈23接近的区域。在法线方向Z上高电位虚设图案86与高电位线圈23接近是指,在法线方向Z上高电位虚设图案86与高电位线圈23之间的距离小于高电位虚设图案86与低电位线圈22之间的距离。

[0132] 虚设图案85包含以位于变压器21A~21D的周围的方式在绝缘层51内形成为电悬浮状态的悬浮虚设图案。

[0133] 在本实施方式中,悬浮虚设图案在俯视图中以局部覆盖高电位线圈23的周围的区域且使其局部地露出的方式呈密集的线状引绕。悬浮虚设图案可以形成为有端状,也可以形成为无端状。

[0134] 绝缘层51的内部的悬浮虚设图案的深度位置是任意的,根据应缓和的电场强度来调整。

[0135] 悬浮线的个数是任意的,根据应缓和的电场来调整。悬浮虚设图案也可以由多个悬浮虚设图案构成。

[0136] 参照图7,半导体装置5包含在器件区域62中形成于半导体芯片41的第一主面42的第二功能器件60。第二功能器件60利用半导体芯片41的第一主面42的表层部和/或半导体芯片41的第一主面42之上的区域而形成,由绝缘层51(最下绝缘层55)覆盖。在图7中,第二功能器件60通过第一主面42的表层部所示的虚线而简化示出。

[0137] 第二功能器件60经由低电位配线与低电位端子11电连接,经由高电位配线与高电位端子12电连接。低电位配线除了以与第二功能器件60连接的方式引绕至绝缘层51内这一点之外,具有与第一低电位配线31(第二低电位配线32)一样的构造。高电位配线除了以与第二功能器件60连接的方式引绕至绝缘层51内这一点之外,具有与第一高电位配线33(第二高电位配线34)一样的构造。省略第二功能器件60的低电位配线以及高电位配线的具体的说明。

[0138] 第二功能器件60也可以包含无源器件、半导体整流器件以及半导体开关器件中的至少一个。在无源器件中,第二功能器件60也可以包含选择性地组合无源器件、半导体整流器件以及半导体开关器件中的任意2种以上的器件而成的电路网。电路网也可以形成集成电路的一部分或全部。

[0139] 无源器件可以包含半导体无源器件。无源器件也可以包含电阻和电容器中的任一方或双方。半导体整流器件也可以包含pn结二极管、PIN二极管、齐纳二极管、肖特基势垒二极管以及快速恢复二极管中的至少一个。半导体开关器件也可以包含BJT[双极结型晶体管]、MISFET[金属绝缘体场效应晶体管]、IGBT[绝缘栅双极结晶体管]以及JFET[结型场效应晶体管]中的至少一个。

[0140] 参照图5~图7,半导体装置5还包含埋设于绝缘层51内的密封导体61。密封导体61在俯视图中与绝缘侧壁53A~53D隔开间隔地呈壁状埋设于绝缘层51内,将绝缘层51划分为器件区域62和外侧区域63。密封导体61抑制从外侧区域63向器件区域62的水分的进入以及裂纹的形成。

[0141] 器件区域62是包含以下部分的区域:第一功能器件45(多个变压器21)、第二功能器件60、多个低电位端子11、多个高电位端子12、第一低电位配线31、第二低电位配线32、第一高电位配线33、第二高电位配线34以及虚设图案85。外侧区域63是器件区域62外的区域。

[0142] 密封导体61与器件区域62电隔离。具体而言,密封导体61与第一功能器件45(多个变压器21)、第二功能器件60、多个低电位端子11、多个高电位端子12、第一低电位配线31、第二低电位配线32、第一高电位配线33、第二高电位配线34以及虚设图案85电隔离。更具体而言,密封导体61被固定为电悬浮状态。密封导体61不形成与器件区域62相连的电流路径。

[0143] 密封导体61在俯视图中形成为沿着绝缘侧壁53A~53D的带状。在本实施方式中,密封导体61在俯视图中形成为四边环状(具体而言为长方形环状)。由此,密封导体61在俯视图中划分出四边形状(具体而言为长方形)的器件区域62。另外,密封导体61在俯视图中划分出包围器件区域62的四边环状(具体而言为长方形环状)的外侧区域63。

[0144] 具体而言,密封导体61具有:绝缘主面52侧的上端部、半导体芯片41侧的下端部、以及在上端部与下端部之间呈壁状延伸的壁部。在本实施方式中,密封导体61的上端部从绝缘主面52向半导体芯片41侧隔开间隔地形成,并位于绝缘层51内。在本实施方式中,密封导体61的上端部被最上绝缘层56覆盖。密封导体61的上端部也可以被一个或多个层间绝缘层57覆盖。密封导体61的上端部也可以从最上绝缘层56露出。密封导体61的下端部从半导体芯片41向上端部侧隔开间隔地形成。

[0145] 这样,在本实施方式中,密封导体61以相对于多个低电位端子11和多个高电位端子12位于半导体芯片41侧的方式埋设于绝缘层51内。另外,密封导体61在绝缘层51内与第一功能器件45(多个变压器21)、第一低电位配线31、第二低电位配线32、第一高电位配线33、第二高电位配线34以及虚设图案85沿与绝缘主面52平行的方向对置。密封导体61也可以在绝缘层51内,沿与绝缘主面52平行的方向与第二功能器件60的一部分对置。

[0146] 密封导体61包含多个密封插塞导体64以及一个或多个(在本实施方式中为多个)密封通孔导体65。密封通孔导体65的个数是任意的。多个密封插塞导体64中的最上的密封插塞导体64形成密封导体61的上端部。多个密封通孔导体65分别形成密封导体61的下端部。密封插塞导体64及密封通孔导体65优选由与低电位线圈22相同的导电材料形成。即,密

封插塞导体64和密封通孔导体65优选与低电位线圈22等一样,包含阻挡层和主体层。

[0147] 多个密封插塞导体64分别嵌入到多个层间绝缘层57,在俯视图中分别形成为包围器件区域62的四边环状(具体而言为长方形环状)。多个密封插塞导体64以相互连接的方式从最下绝缘层55朝向最上绝缘层56层叠。多个密封插塞导体64的层叠数与多个层间绝缘层57的层叠数一致。当然,也可以形成贯通多个层间绝缘层57的一个或多个密封插塞导体64。

[0148] 如果由多个密封插塞导体64的集合体形成一个环状的密封导体61,则不需要多个密封插塞导体64全部形成为环状。例如,多个密封插塞导体64的至少一个也可以形成为有端状。另外,多个密封插塞导体64的至少一个也可以被分割成多个有端带状部分。但是,鉴于器件区域62内的水分进入和裂纹形成的风险,优选多个密封插塞导体64形成为无端状(环状)。

[0149] 多个密封通孔导体65在最下绝缘层55中分别形成于半导体芯片41与密封插塞导体64之间的区域。多个密封通孔导体65与半导体芯片41隔开间隔地形成,并与密封插塞导体64连接。多个密封通孔导体65具有小于密封插塞导体64的平面面积的平面面积。在形成有单一的密封通孔导体65的情况下,单一的密封通孔导体65也可以具有密封插塞导体64的平面面积以上的平面面积。

[0150] 密封导体61的宽度可以为 $0.1\mu\text{m}$ 以上且 $10\mu\text{m}$ 以下。密封导体61的宽度优选为 $1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。密封导体61的宽度由与密封导体61延伸的方向正交的方向的宽度定义。

[0151] 参照图7以及图8,半导体装置5还包含介于半导体芯片41以及密封导体61之间,将密封导体61从半导体芯片41电隔离的分离构造130。分离构造130优选包含绝缘体。在本实施方式中,分离构造130由形成于半导体芯片41的第一主面42的场绝缘膜131构成。

[0152] 场绝缘膜131包含氧化膜(氧化硅膜)及氮化膜(氮化硅膜)中的至少一方。场绝缘膜131优选由作为通过半导体芯片41的第一主面42的氧化而形成的氧化膜的一例的LOCOS(硅局部选择氧化)膜构成。场绝缘膜131的厚度只要能够使半导体芯片41和密封导体61绝缘即可,场绝缘膜131的厚度是任意的。场绝缘膜131的厚度可以为 $0.1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。

[0153] 分离构造130形成于半导体芯片41的第一主面42,在俯视图中呈沿着密封导体61的带状延伸。在本实施方式中,分离构造130在俯视图中形成为四边环状(具体而言为长方形环状)。分离构造130具有与密封导体61的下端部(密封通孔导体65)连接的连接部132。连接部132也可以形成密封导体61的下端部(密封通孔导体65)朝向半导体芯片41侧陷入的锚定部。当然,连接部132也可以形成为与分离构造130的主面齐平。

[0154] 分离构造130包含:器件区域62侧的内端部130A、外侧区域63侧的外端部130B、以及内端部130A与外端部130B之间的主体部130C。内端部130A在俯视图中划分出形成有第二功能器件60的区域(即,器件区域62)。内端部130A也可以与形成于半导体芯片41的第一主面42的绝缘膜(未图示)一体地形成。

[0155] 外端部130B从半导体芯片41的芯片侧壁44A~44D露出,并且与半导体芯片41的芯片侧壁44A~44D相连。更具体而言,外端部130B形成为与半导体芯片41的芯片侧壁44A~44D齐平。外端部130B在与半导体芯片41的芯片侧壁44A~44D以及绝缘层51的绝缘侧壁53A~53D之间形成齐平的磨削面。当然,在其他实施方式中,外端部130B也可以与芯片侧壁44A~44D隔开间隔地形成于第一主面42内。

[0156] 主体部130C具有相对于半导体芯片41的第一主面42大致平行地延伸的平坦面。主

体部130C具有与密封导体61的下端部(密封通孔导体65)连接的连接部132。连接部132在主体部130C中形成于与内端部130A以及外端部130B隔开间隔的部分。分离构造130除了场绝缘膜131以外,还能够采用各种方式实现。

[0157] 参照图7,半导体装置5还包含以覆盖密封导体61的方式形成在绝缘层51的绝缘主面52之上的无机绝缘层140。无机绝缘层140也可以称为钝化层。无机绝缘层140从绝缘主面52之上保护绝缘层51及半导体芯片41。

[0158] 在本实施方式中,无机绝缘层140具有包含第一无机绝缘层141和第二无机绝缘层142的层叠构造。第一无机绝缘层141也可以包含氧化硅。第一无机绝缘层141优选包含无杂质添加的氧化硅即USG(未掺杂的硅玻璃)。第一无机绝缘层141的厚度可以为50nm以上且5000nm以下。第二无机绝缘层142也可以包含氮化硅。第二无机绝缘层142的厚度可以为500nm以上且5000nm以下。通过增大无机绝缘层140的总厚度,能够提高高电位线圈23上的绝缘耐压。

[0159] 在第一无机绝缘层141由USG构成,第二无机绝缘层142由氮化硅构成的情况下,USG的绝缘击穿电压(V/cm)超过氮化硅的绝缘击穿电压(V/cm)。因此,在使无机绝缘层140变厚的情况下,优选形成比第二无机绝缘层142厚的第一无机绝缘层141。

[0160] 第一无机绝缘层141也可以包含作为氧化硅的一例的BPSG(硼硅酸盐玻璃)和PSG(磷硅玻璃)中的至少一方。但是,该情况下,在氧化硅内含有杂质(硼或磷),因此,在提高高电位线圈23上的绝缘耐压方面,特别优选形成由USG构成的第一无机绝缘层141。当然,无机绝缘层140也可以具有由第一无机绝缘层141和第二无机绝缘层142中的任一方构成的单层构造。

[0161] 无机绝缘层140覆盖密封导体61的整个区域,具有形成于密封导体61外的区域的多个低电位焊盘开口143和多个高电位焊盘开口144。多个低电位焊盘开口143使多个低电位端子11分别露出。多个高电位焊盘开口144使多个高电位端子12分别露出。无机绝缘层140也可以具有搭在低电位端子11的周缘部的重叠部。无机绝缘层140也可以具有搭在高电位端子12的周缘部的重叠部。

[0162] 半导体装置5还包含形成在无机绝缘层140之上的有机绝缘层145。有机绝缘层145也可以包含感光性树脂。有机绝缘层145也可以包含聚酰亚胺、聚酰胺和聚苯并噁唑中的至少一个。在本实施方式中,有机绝缘层145包含聚酰亚胺。有机绝缘层145的厚度可以为1 $\mu$ m以上且50 $\mu$ m以下。

[0163] 有机绝缘层145的厚度优选超过无机绝缘层140的总厚度。并且,无机绝缘层140和有机绝缘层145的总厚度优选为大于低电位线圈22和高电位线圈23之间的距离D2。该情况下,无机绝缘层140的总厚度优选为2 $\mu$ m以上且10 $\mu$ m以下。另外,有机绝缘层145的厚度优选为5 $\mu$ m以上且50 $\mu$ m以下。根据这些构造,能够抑制无机绝缘层140以及有机绝缘层145的厚化,同时能够通过无机绝缘层140以及有机绝缘层145的层叠膜适当地提高高电位线圈23上的绝缘耐压。

[0164] 有机绝缘层145包含覆盖低电位侧的区域的第二部分146和覆盖高电位侧的区域的第二部分147。第一部分146隔着无机绝缘层140覆盖密封导体61。第一部分146在密封导体61外的区域具有使多个低电位端子11(低电位焊盘开口143)分别露出的多个低电位端子开口148。第一部分146也可以具有搭在低电位焊盘开口143的周缘(重叠部)的重叠部。

[0165] 第二部分147与第一部分146隔开间隔地形成,使无机绝缘层140从第一部分146和第二部分147之间露出。第二部分147具有使多个高电位端子12(高电位焊盘开口144)分别露出的多个高电位端子开口149。第二部分147也可以具有搭在高电位焊盘开口144的周缘(重叠部)的重叠部。

[0166] 第二部分147一并覆盖变压器21A~21D以及虚设图案85。具体而言,第二部分147一并覆盖多个高电位线圈23、多个高电位端子12、第一高电位虚设图案87、第二高电位虚设图案88以及悬浮虚设图案121。

[0167] 本发明的实施方式还能够以其他方式实施。在所述的实施方式中,对形成有第一功能器件45以及第二功能器件60的例子进行了说明。但是,也可以采用不具有第一功能器件45而仅具有第二功能器件60的方式。该情况下,也可以去除虚设图案85。根据该构造,对于第二功能器件60,能够获得与在第一实施方式中叙述的效果(除了虚设图案85的效果)一样的效果。

[0168] 即,在经由低电位端子11以及高电位端子12向第二功能器件60施加了电压的情况下,能够抑制高电位端子12以及密封导体61之间的不期望的导通。另外,在经由低电位端子11以及高电位端子12向第二功能器件60施加了电压的情况下,能够抑制低电位端子11以及密封导体61之间的不期望的导通。

[0169] 另外,在所述的实施方式中,对形成有第二功能器件60的例子进行了说明。但是,第二功能器件60不是必须的,也可以去除。

[0170] 另外,在所述的实施方式中,对形成有虚设图案85的例子进行了说明。但是,虚设图案85不是必须的,也可以去除。

[0171] 另外,在所述的实施方式中,对第一功能器件45由包含多个变压器21的多通道型构成的例子进行了说明。但是,也可以采用由包含单一的变压器21的单通道型构成的第一功能器件45。

[0172] <变压器排列>

[0173] 图9是示意性地表示双沟道型的变压器芯片300(相当于先前的半导体装置5)中的变压器排列的一例的俯视图(上视图)。本图的变压器芯片300具有:第一变压器301、第二变压器302、第三变压器303、第四变压器304、第一保护环305、第二保护环306、焊盘a1~a8、焊盘b1~b8、焊盘c1~c4以及焊盘d1~d4。

[0174] 在变压器芯片300中,在形成第一变压器301的次级侧线圈L1s的一端连接焊盘a1和b1,在次级侧线圈L1s的另一端连接焊盘c1和d1。在形成第二变压器302的次级侧线圈L2s的一端连接焊盘a2和b2,在次级侧线圈L2s的另一端连接焊盘c1和d1。

[0175] 另外,在形成第三变压器303的次级侧线圈L3s的一端连接焊盘a3和b3,在次级侧线圈L3s的另一端连接焊盘c2和d2。在形成第四变压器304的次级侧线圈L4s的一端连接焊盘a4和b4,在次级侧线圈L4s的另一端连接焊盘c2和d2。

[0176] 此外,形成第一变压器301的初级侧线圈、形成第二变压器302的初级侧线圈、形成第三变压器303的初级侧线圈、以及形成第四变压器304的初级侧线圈均未明示在图9中。但是,初级侧线圈分别具有基本上与次级侧线圈L1s~L4s一样的结构,以与次级侧线圈L1s~L4s分别对置的形式配置在次级侧线圈L1s~L4s各自的正下方。

[0177] 即,在形成第一变压器301的初级侧线圈的一端连接焊盘a5和b5,在初级侧线圈的

另一端连接焊盘c3和d3。另外,在形成第二变压器302的初级侧线圈的一端连接焊盘a6和b6,在初级侧线圈的另一端连接焊盘c3和d3。

[0178] 另外,在形成第三变压器303的初级侧线圈的一端连接焊盘a7和b7,在初级侧线圈的另一端连接焊盘c4和d4。另外,在形成第四变压器304的初级侧线圈的一端连接焊盘a8和b8,在初级侧线圈的另一端连接焊盘c4和d4。

[0179] 但是,关于上述焊盘a5~a8、焊盘b5~b8、焊盘c3和c4、以及焊盘d3和d4,经由未图示的通孔从变压器芯片300的内部引出到表面。

[0180] 上述多个焊盘中的、焊盘a1~a8分别相当于第一电流供给用焊盘,焊盘b1~b8分别相当于第一电压测定用焊盘。另外,焊盘c1~c4分别相当于第二电流供给用焊盘,焊盘d1~d4分别相当于第二电压测定用焊盘。

[0181] 因此,如果是本结构例的变压器芯片300,则能够在其不合格品检查时准确地测定各线圈的串联电阻成分。因此,不仅拒绝产生了各线圈的断线的不合格品,对于产生了各线圈的电阻值异常(例如,线圈彼此的中途短路)的不合格品,也能够适当地拒绝该不合格品,进而能够将不合格品的市场流出防患于未然。

[0182] 此外,关于通过了上述不合格品检查的变压器芯片300,只要将上述多个焊盘用作与初级侧芯片及次级侧芯片(例如先前的控制器芯片210及驱动器芯片220)的连接单元即可。

[0183] 具体而言,焊盘a1及b1、焊盘a2及b2、焊盘a3及b3、以及焊盘a4及b4分别与次级侧芯片的信号输入端或信号输出端连接即可。另外,焊盘c1及d1、以及焊盘c2及d2分别与次级侧芯片的公共电压施加端子(GND2)连接即可。

[0184] 另一方面,焊盘a5及b5、焊盘a6及b6、焊盘a7及b7、以及焊盘a8及b8分别与初级侧芯片的信号输入端或信号输出端连接即可。另外,焊盘c3及d3、以及焊盘c4及d4分别与初级侧芯片的公共电压施加端子(GND1)连接即可。

[0185] 在此,如图9所示,第一变压器301~第四变压器304按各个信号传递方向耦合排列。若结合本图进行叙述,则例如从初级侧芯片向次级侧芯片传递信号的第一变压器301和第二变压器302通过第一保护环305而成为第一对。另外,例如从次级侧芯片向初级侧芯片传递信号的第三变压器303和第四变压器304通过第二保护环306而成为第二对。

[0186] 进行这样的耦合的理由是,在将分别形成第一变压器301~第四变压器304的初级侧线圈和次级侧线圈以在变压器芯片300的基板上下方向上层叠的形式层叠构成的情况下,在初级侧线圈与次级侧线圈之间确保耐压。但是,关于第一保护环305以及第二保护环306,并不一定是必须的构成要素。

[0187] 此外,第一保护环305以及第二保护环306分别经由焊盘e1以及e2与接地端子等低阻抗配线连接即可。

[0188] 另外,在变压器芯片300中,焊盘c1及d1在次级侧线圈L1s与次级侧线圈L2s之间共有。另外,焊盘c2及d2在次级侧线圈L3s与次级侧线圈L4s之间共有。另外,焊盘c3及d3在初级侧线圈L1p与初级侧线圈L2p之间共有。另外,焊盘c4及d4在与对应的各个初级侧线圈之间共有。通过采用这样的结构,能够削减焊盘数,实现变压器芯片300的小型化。

[0189] 另外,如图9所示,分别形成第一变压器301~第四变压器304的初级侧线圈和次级侧线圈优选在变压器芯片300的俯视图中以成为长方形状(或将角弄圆的轨道状)的方式卷

绕。通过设为这样的结构,初级侧线圈和次级侧线圈相互重复的部分的面积变大,能够提高变压器的传递效率。

[0190] 当然,本图的变压器排列只不过是一例,线圈的个数、形状、配置以及焊盘的配置是任意的。另外,关于到此为止说明的芯片构造以及变压器排列等,能够应用于在半导体芯片上集成了线圈的全部半导体装置。

[0191] <信号传递装置(基本结构)>

[0192] 图10是表示信号传递装置的基本结构的图。本实施方式的信号传递装置400是将初级电路系统400p(Vcc1-GND1系统)与次级电路系统400s(Vcc2-GND2系统)之间绝缘,并且从初级电路系统400p向次级电路系统400s传递脉冲信号,驱动设置于次级电路系统400s的功率晶体管(未图示)的栅极的半导体集成电路装置(所谓的绝缘栅极驱动器IC)。信号传递装置400相当于上述的信号传递装置200。

[0193] 此外,信号传递装置400作为确立与装置外部的电连接的单元,具备多根外部端子(在本图中,例示VCC1引脚、IN引脚、MO引脚、GND1引脚、VCC2引脚、OUT引脚、MI引脚以及GND2引脚)。

[0194] 在初级电路系统400p中,VCC1引脚(初级侧电源端子)与初级电路系统400p的电源线(电源电压Vcc1的施加端)连接。IN引脚(脉冲信号输入端子)与未图示的输入脉冲信号源(ECU[电子控制单元]等)连接。MO引脚(监视器输出端子)与未图示的主机装置(ECU等)连接。GND1引脚(初级侧接地端子)与初级电路系统400p的接地线(接地电压GND1的施加端)连接。

[0195] 在次级电路系统400s中,VCC2引脚(次级侧电源端子)与次级电路系统400s的电源线(电源电压Vcc2的施加端)连接。OUT引脚(脉冲信号输出端子)与未图示的功率晶体管的栅极连接。MI引脚(监视器输入端子)与未图示的监视对象信号源连接。GND2引脚(次级侧接地端子)与次级电路系统400s的接地线(接地电压GND2的施加端)连接。

[0196] 此外,信号传递装置400能够广泛地应用于需要一边使初级电路系统400p与次级电路系统400s之间绝缘一边进行相互间的信号传递的所有应用(处理高电压的电动机驱动器或者DC/DC转换器等)。

[0197] 接着,参照图10对信号传递装置400的内部结构进行说明。本结构例的信号传递装置400具有控制器芯片410(相当于第一芯片)、驱动器芯片420(相当于第二芯片)以及变压器芯片430(相当于第三芯片)。

[0198] 控制器芯片410是将接受电源电压Vcc1(例如以GND1为基准最大7V)的供给而动作的初级电路系统400p的电路元件集成化的半导体芯片。驱动器芯片420是将接受电源电压Vcc2(例如以GND2为基准最大30V)的供给而动作的次级电路系统400s的电路元件集成化而成的半导体芯片。变压器芯片430是将用于在控制器芯片410与驱动器芯片420之间绝缘的同时进行双向的信号传递的变压器集成化而成的半导体芯片。

[0199] 这样,本结构例的信号传递装置400独立于控制器芯片410及驱动器芯片420而具有仅搭载变压器的变压器芯片430,将这3个芯片密封成单一的封装。

[0200] 通过设为这样的结构,关于控制器芯片410以及驱动器芯片420,均能够以一般的低耐压至中耐压工艺(几伏特至几十伏特耐压)形成,因此不需要使用专用的高耐压工艺(几千伏特耐压),能够降低制造成本。

[0201] 另外,关于控制器芯片410及驱动器芯片420,均能够通过具有时间证明的现有工艺来制作,无需重新进行可靠性试验,因此能够有助于开发期间的缩短及开发成本的降低。

[0202] 另外,即使在使用变压器以外的绝缘元件(例如光电耦合器)的情况下,通过仅更换变压器芯片430,也能够容易地应对,因此无需重新开发控制器芯片410及驱动器芯片420,能够有助于缩短开发期间及降低开发成本。

[0203] 接着,着眼于主要的功能块,信号传递装置400具备绝缘信号传递电路510和绝缘监视电路520。

[0204] 绝缘信号传递电路510经由集成在变压器芯片430中的绝缘元件IS01(变压器等),将初级电路系统400p与次级电路系统400s之间绝缘,并且从初级电路系统400p向次级电路系统400s传递脉冲信号。若结合本图进行叙述,则绝缘信号传递电路510将输入到初级电路系统400p的IN引脚的输入脉冲信号S1作为从次级电路系统400s的OUT引脚输出的输出脉冲信号S2进行传递。

[0205] 绝缘监视电路520经由在变压器芯片430中集成的绝缘元件IS02(变压器等),将初级电路系统400p与次级电路系统400s之间绝缘,并且监视在主机装置(ECU等)中需要检测的次级电路系统400s的参数(电压以及温度等),将其监视结果从次级电路系统400s传递到初级电路系统400p。若结合本图进行叙述,则绝缘监视电路520监视输入到次级电路系统400s的MI引脚的监视对象信号S3,作为从初级电路系统400p的MO引脚输出的监视结果脉冲信号S4进行传递。

[0206] 这样,在信号传递装置400中内置有将本来用于从初级电路系统400p向次级电路系统400s的信号传递的绝缘元件IS01集成化而成的变压器芯片430。因此,通过在上述的变压器芯片430中追加集成绝缘监视用的绝缘元件IS02,能够在信号传递装置400的内部将监视对象信号S3的监视结果从次级电路系统400s传递到初级电路系统400p。

[0207] 此外,绝缘信号传递电路510及绝缘监视电路520各自的电路要素分散并集成化于控制器芯片410、驱动器芯片420及变压器芯片430(详情后述)。

[0208] <绝缘信号传递电路>

[0209] 图11是表示绝缘信号传递电路510的一个结构例的图。本结构例的绝缘信号传递电路510包括施密特缓冲器511、脉冲发送部512、脉冲接收部513、驱动器514、变压器515以及516(相当于上述的绝缘元件IS01)。

[0210] 施密特缓冲器511是波形整形单元的一例,连接在IN引脚与脉冲发送部512之间。

[0211] 脉冲发送部512根据从IN引脚经由施密特缓冲器511输入的输入脉冲信号S1的逻辑电平,对发送脉冲信号S1a以及S1b中的任一方进行脉冲驱动。例如,脉冲发送部512在通知输入脉冲信号S1为高电平时,进行对变压器515的初级侧绕组515p施加的发送脉冲信号S1a的脉冲驱动(单发或多发的发送脉冲输出),在通知输入脉冲信号S1为低电平时,进行对变压器516的初级侧绕组516p施加的发送脉冲信号S1b的脉冲驱动。

[0212] 此外,上述的施密特缓冲器511以及脉冲发送部512均集成化于初级电路系统400p(Vcc1-GND1系统)的控制器芯片410。

[0213] 脉冲接收部513根据从变压器515和516分别输入的接收脉冲信号S2a和S2b,生成接收脉冲信号S2c。例如,脉冲接收部513在接受发送脉冲信号S1a的脉冲驱动而检测到在变压器515的次级侧绕组515s中出现的接收脉冲信号S2a的感应脉冲时,使接收脉冲信号S2c

下降为低电平。另一方面,脉冲接收部513在接受发送脉冲信号S1b的脉冲驱动而检测到在变压器516的次级侧绕组516s中出现的接收脉冲信号S2b的感应脉冲时,使接收脉冲信号S2c上升为高电平。

[0214] 驱动器514根据从脉冲接收部513输入的接收脉冲信号S2c生成输出脉冲信号S2(相当于未图示的功率晶体管的栅极信号)。例如,在使用反相器作为驱动器514的情况下,在接收脉冲信号S2c为低电平时,输出脉冲信号S2成为高电平,在接收脉冲信号S2c为高电平时,输出脉冲信号S2成为低电平。即,输出脉冲信号S2的逻辑电平根据输入脉冲信号S1的逻辑电平而切换。

[0215] 此外,上述的脉冲接收部513以及驱动器514均集成于次级电路系统400s (Vcc2-GND2系统)的驱动器芯片420。

[0216] 变压器515根据输入到初级侧绕组515p的发送脉冲信号S1a,从次级侧绕组515s输出接收脉冲信号S2a。另一方面,变压器516根据输入到初级侧绕组516p的发送脉冲信号S1b,从次级侧绕组516s输出接收脉冲信号S2b。

[0217] 另外,上述变压器515和516都集成在变压器芯片430中。变压器芯片430一边使用变压器515及516将控制器芯片410与驱动器芯片420之间绝缘,一边将从脉冲发送部512输入的发送脉冲信号S1a及S1b分别作为接收脉冲信号S2a及S2b输出至脉冲接收部513。

[0218] 这样,在绝缘间通信所使用的螺旋线圈的特性上,输入脉冲信号S1在被分离为2个发送脉冲信号S1a以及S1b(相当于上升信号以及下降信号)之后,经由双系统的变压器515以及516从初级电路系统400p传递到次级电路系统400s。

[0219] 图12是表示绝缘信号传递电路510的绝缘信号传递动作的一例的图,从上依次描绘输入脉冲信号S1、发送脉冲信号S1a以及S1b、接收脉冲信号S2a~S2c、以及输出脉冲信号S2。在本图中,为了便于说明,省略了信号延迟的描绘。

[0220] 脉冲发送部512在时刻t1的输入脉冲信号S1的上升沿进行发送脉冲信号S1a的脉冲驱动,另一方面,在时刻t2的输入脉冲信号S1的下降沿进行发送脉冲信号S1b的脉冲驱动。脉冲接收部513检测通过发送脉冲信号S1a的脉冲驱动而产生的接收脉冲信号S2a的感应脉冲,使接收脉冲信号S2c下降为低电平,另一方面,检测通过发送脉冲信号S1b的脉冲驱动而产生的接收脉冲信号S2b的感应脉冲,使接收脉冲信号S2c上升为高电平。其结果,当输入脉冲信号S1上升为高电平时,与此相应地,输出脉冲信号S2也上升为高电平,相反地,当输入脉冲信号S1下降为低电平时,与此相应地,输出脉冲信号S2也下降为低电平。

[0221] <绝缘监视电路(第一实施方式)>

[0222] 图13是表示绝缘监视电路520的第一实施方式的图。本实施方式的绝缘监视电路520包括电流源521、开关522、缓冲器523、脉冲转换器524、脉冲发送部525、脉冲接收部526以及变压器527和528(相当于上述的绝缘元件IS02)。

[0223] 电流源521生成向MI引脚的源极电流。

[0224] 开关522将电流源521与MI引脚之间导通/切断。即,在开关522接通时,成为源极电流流过MI引脚的状态。另一方面,在开关522断开时,成为源极电流不流过MI引脚的状态。

[0225] 缓冲器523将向MI引脚外部输入的监视对象信号S3传递给后级的脉冲变换器524。

[0226] 脉冲变换器524生成具有与经由缓冲器523输入的监视对象信号S3的信号值对应的占空比的PWM[脉冲宽度调制]信号s10。例如,监视对象信号S3的信号值越高,PWM信号s10

的占空比越高,监视对象信号S3的信号值越低,PWM信号s10的占空比越低。此外,也可以与上述相反,监视对象信号S3的信号值越高,则将PWM信号s10设为越低占空比,监视对象信号S3的信号值越低,则将PWM信号s10设为越高占空比。

[0227] 脉冲发送部525根据PWM信号s10的逻辑电平,对发送脉冲信号s11a以及s11b中的任意一方进行脉冲驱动。例如,脉冲发送部525在通知PWM信号s10为高电平时,进行对变压器527的次级侧绕组527s施加的发送脉冲信号s11a的脉冲驱动(单发或多发的发送脉冲输出),在通知PWM信号s10为低电平时,进行对变压器528的次级侧绕组528s施加的发送脉冲信号s11b的脉冲驱动。

[0228] 另外,所述电流源521、开关522、缓冲器523、脉冲转换器524及脉冲发送部525均集成在次级电路系统400s(Vcc2-GND2系统)的驱动器芯片420中。

[0229] 脉冲接收部526根据从变压器527和528分别输入的接收脉冲信号s12a和s12b生成监视结果脉冲信号S4,并将其从M0引脚输出到主机装置(ECU等)。例如,脉冲接收部526在接受发送脉冲信号s11a的脉冲驱动而检测到变压器527的初级侧绕组527p中出现的接收脉冲信号s12a的感应脉冲时,将监视结果脉冲信号S4上升为高电平。另一方面,脉冲接收部526在接收到发送脉冲信号s11b的脉冲驱动而检测到变压器528的初级侧绕组528p中出现的接收脉冲信号s12b的感应脉冲时,使监视结果脉冲信号S4下降为低电平。即,监视结果脉冲信号S4的逻辑电平根据PWM信号s10的逻辑电平而切换。

[0230] 脉冲接收单元526集成在初级电路系统400p(Vcc1-GND1系统)的控制器芯片410中。

[0231] 变压器527根据输入到次级侧绕组527s的发送脉冲信号s11a,从初级侧绕组527p输出接收脉冲信号s12a。另一方面,变压器528根据输入到次级绕组528s的发送脉冲信号s11b,从初级绕组528p输出接收脉冲信号s12b。

[0232] 另外,上述变压器527和528都集成在变压器芯片430中。变压器芯片430使用变压器527及528将控制器芯片410与驱动器芯片420之间绝缘,并且将从脉冲发送部525输入的发送脉冲信号s11a及s11b分别作为接收脉冲信号s12a及s12b而输出至脉冲接收部526。

[0233] 这样,在绝缘间通信所使用的螺旋线圈的特性上,由次级电路系统400s生成的PWM信号s10在被分离为2个发送脉冲信号s11a以及s11b(相当于上升信号以及下降信号)之后,经由双系统的变压器527以及528被传递到初级电路系统400p。

[0234] 以下,为了与其他区别,将具备第一实施方式的绝缘监视电路520的信号传递装置400称为“信号传递装置GD1”。

[0235] <第一应用例>

[0236] 图14为表示使用了信号传递装置GD1的电子设备的结构例(相当于第一应用例)的图。本结构例的电子设备A具有上侧栅极驱动器IC 1H(u/v/w)、下侧栅极驱动器IC 1L(u/v/w)、上侧功率晶体管2H(u/v/w)、下侧功率晶体管2L(u/v/w)、ECU 3、电动机4、电阻器5H(u/v/w)以及电阻器5L(u/v/w)。

[0237] 上侧栅极驱动器IC 1H(u/v/w)分别使ECU 3与上侧功率晶体管2H(u/v/w)之间绝缘,并且根据从ECU 3输入的上侧栅极控制信号(输入脉冲信号S1)生成上侧栅极驱动信号(输出脉冲信号S2),由此驱动上侧功率晶体管2H(u/v/w)。

[0238] 下侧栅极驱动器IC 1L(u/v/w)分别使ECU 3与下侧功率晶体管2L(u/v/w)之间绝

缘,并且根据从ECU 3输入的下侧栅极控制信号(输入脉冲信号S1)生成下侧栅极驱动信号(输出脉冲信号S2),由此驱动下侧功率晶体管2L(u/v/w)。

[0239] 此外,在本图中,作为上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w),均使用具备第一实施方式的绝缘监视电路520的信号传递装置GD1(图13)。

[0240] 上侧功率晶体管2H(u/v/w)分别作为形成三相(U相/V相/W相)的半桥输出级的上侧开关,连接在功率系统电源端(电动机驱动电压PVDD的施加端)与电动机4的各相输入端之间。

[0241] 下侧功率晶体管2L(u/v/w)分别作为形成三相(U相/V相/W相)的半桥输出级的下侧开关,连接在电动机4的各相输入端与电力系统接地端之间。

[0242] 此外,上侧功率晶体管2H(u/v/w)和下侧功率晶体管2L(u/v/w)分别具备用于检测周围温度Ta的温度传感器TaD(例如硅二极管)。因此,如果需要得到周围温度Ta的信息,则向温度传感器TaD流入源极电流,读取温度检测电压V2(u/v/w)(例如相当于依赖于温度而变动的硅二极管的正向下降电压Vf)即可。

[0243] 另外,在本图中,作为上侧功率晶体管2H(u/v/w)以及下侧功率晶体管2L(u/v/w),分别使用N沟道型的MOSFET[金属氧化物半导体场效应晶体管],但例如作为上侧功率晶体管2H(u/v/w),也可以使用P沟道型的MOSFET。另外,也可以代替MOSFET而使用IGBT[绝缘栅双极型晶体管]。

[0244] ECU 3经由上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w),分别驱动上侧功率晶体管2H(u/v/w)以及下侧功率晶体管2L(u/v/w),从而控制电动机4的旋转驱动。另外,ECU 3还具备基于由上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)各自的绝缘监视电路520(未图示)得到的监视结果来进行过电压保护动作以及过热保护动作的功能。

[0245] 电动机4是根据从三相(U相/V相/W相)的半桥输出级分别输入的三相的驱动电压U/V/W而被旋转驱动的三相电动机。

[0246] 电阻器5H(u/v/w)和电阻器5L(u/v/w)分别串联连接在电力系统电源端与电力系统接地端之间,从各相的连接节点输出与电动机驱动电压PVDD(例如48V~700V)对应的分压电压V1(u/v/w)。

[0247] 在本图的第一应用例中,对上侧栅极驱动器IC 1H(u/v/w)分别输入分压电压V1(u/v/w)。另外,向下侧栅极驱动器IC 1L(u/v/w)分别输入有温度检测电压V2(u/v/w)。即,分开使用各个绝缘监视电路520,使得使用上侧栅极驱动器IC 1H(u/v/w)来间接地监视电动机驱动电压PVDD,另一方面,使用下侧栅极驱动器IC 1L(u/v/w)来监视周围温度Ta。

[0248] 图15是仅提取第一应用例(图14)的一相而示出的图。另外,为了便于图示,以脉冲转换器524的输出端与M0引脚直接连接的方式进行了描述,但实际上,在脉冲转换器524与M0引脚之间设置有脉冲发送部525、变压器527以及脉冲接收部526(参照之前的图13)。

[0249] 如本图所示,上侧栅极驱动器IC 1H的MI引脚成为电阻器5H和5L相互间的连接节点。因此,向绝缘监视电路520输入分压电压V1作为监视对象信号S3。另外,此时,由于开关522被断开,所以源极电流不会从电流源521流向MI引脚。

[0250] 另一方面,下侧栅极驱动器IC 1L的MI引脚与下侧功率晶体管2L的温度传感器TaD连接。此时,由于开关522接通,所以源极电流从电流源521流向MI引脚(进而流向温度传感

器TaD)。因此,向绝缘监视电路520输入温度检测电压V2作为监视对象信号S3。

[0251] 根据这样的结构,ECU 3能够基于从上侧栅极驱动器IC 1H输入的监视结果脉冲信号S4来获取与电动机驱动电压PVDD相关的信息,另一方面,能够基于从下侧栅极驱动器IC 1L输入的监视结果脉冲信号S4来获取与周围温度Ta相关的信息。

[0252] 但是,在作为上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)均使用了信号传递装置GD1的第一应用例中,对于成本降低以及品质提高(鲁棒性提高)存在研究的余地。

[0253] 首先,研究成本方面。在上述的第一应用例中,6个信号传递装置GD1全部组装有绝缘监视电路520。但是,在监视没有瞬时变动(数个ms单位的变动)的DC电压或温度等的情况下,在6个信号传递装置GD1全部中设置绝缘监视电路520的设置存在浪费,可能成为成本上升的主要原因。

[0254] 另外,即使在仅进行任意一相监视的情况下,为了监视电动机驱动电压PVDD和周围温度Ta双方,也必须至少在上下2个信号传递装置GD1中分别设置绝缘监视电路520,存在进一步降低成本的余地。

[0255] 接着,对品质提高(鲁棒性提高)进行研究。第一应用例的电子设备A具有6个信号传递装置GD1,但在各个信号传递装置GD1中,无法同时监视分压电压V1(进而电动机驱动电压PVDD)和温度检测电压V2。因此,在对于ECU 3的电压监视功能以及温度监视功能要求高品质的系统中,鲁棒性的提高存在限制。

[0256] 以下,提出能够解决这样的课题的新的实施方式。

[0257] <绝缘监视电路(第二实施方式)>

[0258] 图16是表示绝缘监视电路520的第二实施方式的图。本实施方式的绝缘监视电路520具备以时分方式监视输入到MI1引脚的监视对象信号S3a(电压信息)和输入到MI2引脚的监视对象信号S3b(温度信息),并将各自的监视结果经由变压器527从次级电路系统400s传递到初级电路系统400p的功能(时分监视功能)。

[0259] 为了实现这样的时分监视功能,在本实施方式的绝缘监视电路520中,以上述的第一实施方式(图13)为基础,去除开关522,并且追加多路复用器529以及控制器52A。此外,MI引脚增设1根增加至2根(MI1引脚及MI2引脚)。另外,电流源521与MI2引脚连接。

[0260] 多路复用器529选择性地分别输入到MI1引脚和MI2引脚的监视对象信号S3a和S3b中的一个作为监视对象信号S3输出到缓冲器523。此外,在将多路复用器529设置于信号传递装置400的外部的情况下,也能够将MI引脚设为单输入。但是,在该情况下,另外需要多路复用器控制用的外部端子。另外,也无法省略开关522。

[0261] 控制器52A以规定的定时控制多路复用器529以及脉冲转换器524,以便以时分方式监视监视对象信号S3a以及S3b。

[0262] 例如,控制器52A在应监视监视对象信号S3a的期间T1,以将输入到MI1引脚的监视对象信号S3a作为监视对象信号S3选择输出的方式控制多路复用器529,在应监视监视对象信号S3b的期间T2,以将输入到MI2引脚的监视对象信号S3b作为监视对象信号S3选择输出的方式控制多路复用器529。因此,在脉冲变换器524中,监视对象信号S3a以及S3b各自的信号值被时分地变换为单一的PWM信号s10(进而监视结果脉冲信号S4)(详细后述)。

[0263] 另外,例如,控制器52A对脉冲转换器524进行控制,以生成用于向ECU 3通知由脉

冲转换器524生成的PWM信号s10表示监视对象信号S3a的信号值(电压信息)还是表示监视对象信号S3b的信号值(温度信息)的识别脉冲(详情后述)。

[0264] 此外,在本图中,作为从绝缘监视电路520向ECU 3(未图示)通知监视结果的单元,列举了进行PWM输出的例子,但监视结果的通知单元是任意的。例如,也可以在绝缘监视电路520中设置预先存储监视对象信号S3a以及S3b各自的信号值的寄存器,使用I<sup>2</sup>C[内部集成电路]或者UART[通用异步收发传输器]等CPU[中央处理器]接口、或者LIN[本地互连网络]以及CAN[控制器局域网]等依据车载通信标准的接口,向ECU 3通知监视结果。

[0265] <时分控制>

[0266] 图17是表示基于第二实施方式的绝缘监视电路520的时分控制的第一例的图。如本图所示,监视结果脉冲信号S4交替地包含头脉冲HP和数据脉冲DP。

[0267] 头脉冲HP相当于用于将接下来的数据脉冲DP表示监视对象信号S3a的信号值(电压信息)还是表示监视对象信号S3b的信号值(温度信息)通知给ECU 3的识别脉冲。

[0268] 数据脉冲DP相当于具有与监视对象信号S3a或S3b的信号值相应的占空比的PWM信号s10。

[0269] 例如,在期间T1中,作为监视结果脉冲信号S4,在输出比数据脉冲DP的1周期长、仅在一定时间内固定为低电平的头脉冲HP之后,输出具有与监视对象信号S3a的信号值(电压信息)对应的占空比的数据脉冲DP。另外,低电平固定的头脉冲HP表示其后的数据脉冲DP是监视对象信号S3a的信号值(电压信息)。因此,ECU 3能够从期间T1中的监视结果脉冲信号S4取得次级电路系统400s的电压信息。

[0270] 另一方面,在期间T2中,作为监视结果脉冲信号S4,在输出了比数据脉冲DP的1周期长且仅在一定时间内固定为高电平的头脉冲HP之后,输出具有与监视对象信号S3b的信号值(温度信息)对应的占空比的数据脉冲DP。另外,高电平固定的头脉冲HP表示其后的数据脉冲DP是监视对象信号S3b的信号值(温度信息)。因此,ECU 3能够从期间T2中的监视结果脉冲信号S4取得次级电路系统400s的温度信息。

[0271] 这样,如果是第二实施方式的绝缘监视电路520,则通过周期性地反复期间T1以及T2,能够使用单一的监视结果脉冲信号S4将监视对象信号S3a以及S3b各自的信号值时分地输出到ECU 3。

[0272] 图18是表示基于第二实施方式的绝缘监视电路520的时分控制的第二例的图。如该图所示,头脉冲HP不一定限定于高电平固定或者低电平固定,只要能够唯一地识别接下来的数据脉冲DP表示监视对象信号S3a以及S3b中的哪一个信号值即可。

[0273] 例如,在采用PWM信号作为头脉冲HP的情况下,在数据脉冲DP表示监视对象信号S3a的信号值(电压信息)时将头脉冲HP设为高占空比,在数据脉冲DP表示监视对象信号S3b的信号值(温度信息)时将头脉冲HP设为低占空比即可。此时,为了能够明确地区分头脉冲HP和数据脉冲DP,优选将头脉冲HP的1个周期设为比数据脉冲DP的1个周期短等,使各自的周期不一致。特别是,第二例的时分控制在监视对象信号为3个系统以上时有效。

[0274] 另外,在上述中,举出了在数据脉冲DP之前赋予头脉冲HP的例子,但也可以在数据脉冲DP之后赋予尾脉冲,进行帧形式的输出。

[0275] 以下,为了与其他区别,将具备第二实施方式的绝缘监视电路520的信号传递装置400称为“信号传递装置GD2”。另外,为了与其他区别,将不具备绝缘监视电路520的廉价的

信号传递装置400称为“信号传递装置GD0”。

[0276] <第二应用例>

[0277] 图19为表示使用了信号传递装置GD2的电子设备的另一个结构例(相当于第二应用例)的图。

[0278] 本构成例的电子设备A以上述的第一应用例(图14)为基础,使用信号传递装置GD2(图16)作为下侧栅极驱动器IC 1Lw,另一方面,使用廉价的信号传递装置GD0作为其他的上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v)。

[0279] 此外,在本结构例的电子设备A中,去除不需要的电阻器5H(u/v)以及电阻器5L(u/v)。

[0280] 在本图的第二应用例中,在下侧栅极驱动器IC 1Lw中,分压电压V1w和温度检测电压V2w均被输入。即,以仅通过下侧栅极驱动器IC 1Lw对电动机驱动电压PVDD和周围温度Ta双方进行时分监视的方式,在下侧栅极驱动器IC 1Lw汇集监视功能。另一方面,对于其他5个栅极驱动器IC,为了降低成本而进行了单功能化。

[0281] 此外,信号传递装置GD2不一定需要用作W相的下侧栅极驱动器IC 1Lw,只要将6个上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)中的任意1个设为信号传递装置GD2即可。

[0282] 图20是仅提取第二应用例(图19)的一相而示出的图。另外,为了便于图示,以脉冲变换器524的输出端与M0引脚直接连接的方式进行了描述,但实际上在脉冲变换器524与M0引脚之间设置有脉冲发送部525、变压器527以及脉冲接收部526(参照之前的图16)。

[0283] 如本图所示,作为上侧栅极驱动器IC 1H,使用不具有绝缘监视电路520的信号传递装置GD0。另一方面,作为下侧栅极驱动器IC 1L,组装有具备时分监视功能的绝缘监视电路520。

[0284] 下侧栅极驱动器IC 1L的MI1引脚成为电阻器5H和5L相互间的连接节点。因此,向绝缘监视电路520输入分压电压V1作为监视对象信号S3a。

[0285] 另一方面,下侧栅极驱动器IC 1L的MI2引脚与下侧功率晶体管2L的温度传感器TaD连接。由于电流源521与MI2引脚连接,所以源极电流从电流源521流向MI2引脚(进而流向温度传感器TaD)。因此,向绝缘监视电路520输入温度检测电压V2作为监视对象信号S3b。

[0286] 如上所述,控制器52A在规定的定时控制多路复用器529和脉冲转换器524,以便以时分方式监视监视对象信号S3a和S3b。并且,监视对象信号S3a和S3b各自的监视结果从下侧栅极驱动器IC 1L时分地传递到ECU 3。

[0287] 根据这样的结构,ECU 3能够基于从下侧栅极驱动器IC 1L输入的监视结果脉冲信号S4来获取与电动机驱动电压PVDD相关的信息和与周围温度Ta相关的信息这两者。

[0288] 特别是,如果仅将6个上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)中的1个设为信号传递装置GD2,将其余设为廉价的信号传递装置GD0,则能够大幅削减应用整体的成本。

[0289] <第三应用例>

[0290] 图21为表示使用了信号传递装置GD2的电子设备的其他的结构例(相当于第三应用例)的图。上述的第二应用例(图19)是重视降低成本的例子,但第三应用例重视品质提高(鲁棒性提高),6个上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)均为

信号传递装置GD2。

[0291] 即,对上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)分别输入分压电压V1(u/v/w)、以及温度检测电压V2H和V2L(u/v/w)双方,并将各自的监视结果(电压信息以及温度信息)时分地传递给ECU 3。

[0292] 如果是这样的结构,则ECU 3能够基于从上侧栅极驱动器IC 1H(u/v/w)以及下侧栅极驱动器IC 1L(u/v/w)分别输入的监视结果脉冲信号S4,取得与6系统的电动机驱动电压PVDD有关的信息和同样与6系统的周围温度Ta有关的信息。

[0293] 因此,在ECU 3中,例如能够对6系统的电压信息或者温度信息分别实施各监视功能的品质提高处理(采用多数决定法、平均值的计算、或者不采用从其他信号值偏离的偏离值等)。其结果,能够实现ECU 3的电压监视功能以及温度监视功能的品质提高(鲁棒性提高)。

[0294] 此外,关于能够以时分方式监视多个监视对象信号的监视电路,不限于绝缘型的信号传递装置,也能够应用于非绝缘型的信号传递装置。

[0295] <脉冲转换器>

[0296] 图22是表示脉冲转换器524的一个结构例的图。如上所述,本结构例的脉冲转换器524是将经由缓冲器523输入的监视对象信号S3(相当于模拟信号)转换为相当于其监视结果的PWM信号s10(相当于脉冲信号)的电路模块。脉冲转换器524包括三角波振荡器5241和比较器5242。

[0297] 三角波振荡器5241生成三角波状或锯齿波状的三角波信号TRI。

[0298] 比较器5242对输入到非反相输入端(+)的三角波信号TRI和输入到反相输入端(-)的监视对象信号S3进行比较,生成PWM信号s10。在该情况下,PWM信号s10在TRI>S3时成为高电平,在TRI<S3时成为低电平。因此,监视对象信号S3越高则PWM信号s10越成为低占空比,监视对象信号S3越低则PWM信号s10越成为高占空比。比较器5242的输入极性也可以与本图相反。另外,作为比较器5242的驱动电压,优选使用温度依赖性及电源依赖性小的恒定电压VREGH(带隙电压或调节器电压等)。

[0299] <三角波振荡器>

[0300] 图23是示出三角波振荡器5241的一个结构例的图。本结构例的三角波振荡器5241是电容器充放电型的振荡器。三角波振荡器5241包括比较器CMP、电流源CS、电容器C1、npn型双极晶体管Q1以及电阻器R1-R4。

[0301] 电流源CS及电阻器R1各自的第一端均连接于电源端。电流源CS的第二端和电容器C1的第一端相当于充电电压V11的施加端,均与比较器CMP的非反相输入端(+)连接。此外,电容器C1的充电电压V11作为三角波信号TRI输出。电阻器R1的第二端和电阻器R2的第一端相当于阈值电压V12的施加端,均与比较器CMP的反相输入端(-)连接。电容器C1以及电阻器R2各自的第二端均与接地端连接。电阻器R2也可以是能够调整其电阻值的可变电阻。

[0302] 电阻器R3的第一端与电源端连接。电阻器R3的第二端和电阻器R4的第一端均与比较器CMP的输出端连接。电阻器R4的第二端连接于晶体管Q1的基极。晶体管Q1的集电极与电容器C1的第一端(充电电压V11的施加端)连接。晶体管Q1的发射极与接地端连接。

[0303] 电流源CS生成电容器C1的充电电流Ic。充电电流Ic越大则充电电压V11(进而三角波信号)的上升斜率越陡峭,相反,充电电流Ic越小则上升斜率越缓慢。

[0304] 比较器CMP将输入到非反相输入端(+)的充电电压V11与输入到反相输入端(-)的阈值电压V12进行比较,生成比较信号Sc。在该情况下,比较信号Sc在 $V11 < V12$ 时成为低电平,在 $V11 > V12$ 时成为高电平。

[0305] 晶体管Q1作为根据比较信号Sc对电容器C1进行放电的放电开关发挥功能。若结合本图进行叙述,则晶体管Q1在比较信号Sc为低电平时截止,在比较信号Sc为高电平时导通。

[0306] 例如,在充电电压V11低于阈值电压V12时,比较信号Sc成为低电平,因此晶体管Q1截止。其结果,通过充电电流Ic对电容器C1进行充电,因此充电电压V11以与充电电流Ic对应的斜率上升。

[0307] 之后,电容器C1的充电继续进行,当充电电压V11变得比阈值电压V12高时,比较信号Sc成为高电平,因此晶体管Q1导通。其结果,电容器C1被放电,因此充电电压V11急剧下降至0V。

[0308] 以后也与上述同样地,通过重复电容器C1的充放电,生成三角波状的充电电压V11(进而三角波信号TRI)。

[0309] 但是,根据电容器C1的电压特性,电容值的电压依赖性(电容值相对于施加电压的变动率)较大,可能对三角波信号TRI的生成处理造成影响。例如,使用多晶硅层作为导电体的电容器虽然廉价,但另一方面,当施加电压时,耗尽层扩展而电容值变化,因此电容值的电压依赖性比较大。

[0310] 因此,电容器C1如本图中的吹出框所示,以不同极性的节点彼此相互连接的方式将第一电容器元件C1A及第二电容器元件C1B并联连接而成。若结合本图进行叙述,则第一电容器元件C1A的负极节点和第二电容器元件C1B的正极节点与第一配线L1(例如与充电电压V11的施加端相连的配线)连接。另一方面,第一电容器元件C1A的正极节点和第二电容器元件C1B的负极节点与第二配线L2(例如与接地端相连的配线)连接。以下,参照附图对其技术意义进行详细叙述。

[0311] <电容器的电压特性>

[0312] 图24是表示电容器C1的电压特性的图,横轴表示对电容器C1的施加电压,纵轴表示电容值的变化比率。此外,本图中的单点划线以及双点划线表示第一电容器元件C1A以及第二电容器元件C1B各自的电压特性。另一方面,实线表示电容器C1整体(第一电容器元件C1A及第二电容器元件C1B的合成电容值)的电压特性。

[0313] 如本图所示,在第一电容器元件C1A及第二电容器元件C1B各自单体中,电容值相对于施加电压的变动率大( $+x\% \sim -y\%$ )。

[0314] 另一方面,在电容器C1整体中,以不同极性的节点彼此相互连接的方式将第一电容器元件C1A和第二电容器元件C1B并联连接,因此成为各自的电压特性被抵消的形式。其结果,电容值相对于施加电压的变动率被抑制得较小( $0\% \sim -z\%$ ,其中 $z = |x-y|$ )。

[0315] 这样,通过改善电容器C1的电压特性,能够高精度地生成三角波信号TRI,因此,进而能够将监视对象信号S3高精度地转换为PWM信号s10并进行传递。

[0316] <电容器的元件布局>

[0317] 图25以及图26分别是表示电容器C1的元件布局例的俯视图以及Z1-Z2纵剖面。如上所述,电容器C1以不同极性的节点彼此相互连接的方式将第一电容器元件C1A及第二电容器元件C1B并联连接而成。

[0318] 第一电容器元件C1A通过在形成在基板SUB(包括形成有外延层等的基板)的表面上的绝缘膜ISF上层叠第一导体A1、形成在第一导体A1上的第一电介质A2和形成在第一电介质A2上的第二导体A3而形成。

[0319] 在俯视观察第一电容器元件C1A时,第二导体A3的面积比第一导体A1及第一电介质A2的面积小,且以与第一导体A1及第一电介质A2各自的一部分重合的方式层叠形成。因此,第二导体A3的面积成为第一电容器元件C1A的有效面积。

[0320] 第二电容器元件C1B也基本上具有与第一电容器元件C1A相同的结构,并且通过层叠第三导体B1、形成在第三导体B1上的第二电介质B2和形成在第二电介质B2上的第四导体B3而形成。

[0321] 在俯视第二电容器元件C1B时,第四导体B3的面积比第三导体B1以及第二电介质B2的面积小,以与第三导体B1以及第二电介质B2各自的一部分重合的方式层叠形成。因此,第四导体B3的面积成为第二电容器元件C1B的有效面积。

[0322] 另外,第一电介质A2以及第二电介质B2分别在第一导体A1以及第三导体B1各自的表面上形成至未被第二导体A3以及第四导体B3覆盖的区域。

[0323] 此外,第一导体A1以及第三导体B1都是多晶硅层。第一电介质A2以及第二电介质B2都是氮化硅层。第二导体A3及第四导体B3均为铝层。但是,关于各个材料,只不过是例示。

[0324] 在第一电容器元件C1A中,第二导体A3经由形成于其表面上的多个通孔A4与第一配线L1(例如与充电电压V11的施加端相连的配线)连接。另一方面,第一导体A1具有未被第一电介质A2以及第二导体A3中的任一个覆盖的区域,经由形成于该区域的多个通孔A5与第二配线L2(例如与接地端相连的配线)连接。即,第二导体A3相当于第一电容器元件C1A的正极端,第一导体A1相当于第一电容器元件C1A的负极端。

[0325] 另外,在第二电容器元件C1B中,第四导体B3经由形成于其表面上的多个通孔B4与第二配线L2连接。另一方面,第三导体B1具有未被第二电介质B2以及第四导体B3中的任一个覆盖的区域,经由形成于该区域的多个通孔B5与第一配线L1连接。即,第三导体B1相当于第二电容器元件C1B的正极端,第四导体B3相当于第二电容器元件C1B的负极端。

[0326] 此外,如图25所示,第一电容器元件C1A以及第二电容器元件C1B在将各自的平面构造左右反转的基础上,在纸面的上下方向上排列配置。根据这样的元件布局,能够将在第二导体A3以及第三导体B1与第一配线L1之间导通的多个通孔A4以及B5、以及在第一导体A1以及第四导体B3与第二配线L2之间导通的多个通孔A5以及B4分别相互平行地直线排列。其结果是,能够直线地铺设第一配线L1以及第二配线L2,提高电容器C1的集成度。

[0327] <对车辆的应用>

[0328] 图27是表示搭载有电子设备的车辆的外观的图。本构成例的车辆X10搭载有从未图示的电池接受电力供给而动作的各种电子设备X11-X18。另外,为了便于图示,本图中的电子设备X11-X18的搭载位置有时与实际不同。

[0329] 电子设备X11是进行与发动机相关的控制(喷射控制、电子节气门控制、怠速控制、氧传感器加热器控制以及自动巡航控制等)的发动机控制单元。

[0330] 电子设备X12是进行HID[高强气体放电灯]或DRL[日间行车灯]等的点亮熄灭控制

的灯控制单元。

[0331] 电子设备X13是进行与变速器关联的控制的变速器控制单元。

[0332] 电子设备X14是进行与车辆X10的运动相关的控制(ABS(防抱死制动系统)控制、EPS(电动助力转向系统)控制、电子悬架控制等)的制动单元。

[0333] 电子设备X15是进行门锁或防盗警报等的驱动控制的安全控制单元。

[0334] 电子设备X16是作为刮水器、电动车门后视镜、电动车窗、减震器(避震器)、电动天窗以及电动座椅等标准装备品或者制造商可选物品而在工厂出货阶段组装于车辆X10的电子设备。

[0335] 电子设备X17是车载A/V[音频/视频]设备、汽车导航系统、以及ETC[电子收费系统]等作为用户选项而任意地安装于车辆X10的电子设备。

[0336] 电子设备X18是车载鼓风机、油泵、水泵、电池冷却风扇等具备高耐压系电动机的电子设备。

[0337] 此外,电子设备X11-X18能够理解为之前说明的电子设备A的具体例。即,上述的信号传递装置200以及400能够组装于电子设备X11-X18中的任一个。

[0338] <总结>

[0339] 以下,对至此为止说明的各种实施方式进行概括叙述。

[0340] 例如,本说明书中公开的信号传递装置具有以不同极性的节点彼此相互连接的方式将第一电容器元件及第二电容器元件并联连接而成的电容器,通过使用由所述电容器的充放电生成的三角波信号,将模拟信号转换为脉冲信号并传递(第一结构)。

[0341] 此外,在由上述第一结构构成的信号传递装置中,也可以构成为,所述第一电容器元件是将第一导电体、形成于所述第一导电体上的第一电介质、以及形成于所述第一电介质上的第二导电体层叠而成的,所述第二电容器元件是将第三导电体、形成于所述第三导电体上的第二电介质、以及形成于所述第二电介质上的第四导电体层叠而成的,所述第二导电体和所述第三导电体与第一配线连接,所述第一导电体和所述第四导电体与第二配线连接(第二结构)。

[0342] 另外,在由上述第二结构构成的信号传递装置中,也可以构成为,所述第一电介质以及所述第二电介质分别在所述第一导电体以及所述第三导电体各自的表面上形成至未被所述第二导电体以及所述第四导电体覆盖的区域(第三结构)。

[0343] 另外,在由上述第三结构构成的信号传递装置中,也可以构成为,将所述第二导电体以及所述第三导电体与所述第一配线之间导通的多个通孔、以及将所述第一导电体以及所述第四导电体与所述第二配线之间导通的多个通孔分别相互平行地直线排列(第四结构)。

[0344] 另外,在由上述第二至第四中的任意一个结构构成的信号传递装置中,也可以构成为,所述第一导电体和所述第三导电体都是多晶硅层(第五结构)。

[0345] 另外,在由上述第一至第五中的任意一个结构构成的信号传递装置中,也可以构成为,将所述模拟信号转换为所述脉冲信号的脉冲转换器包含:生成所述三角波信号的三角波振荡器;以及对所述三角波信号和所述模拟信号进行比较而生成所述脉冲信号的第一比较器(第六结构)。

[0346] 另外,在由上述第六结构构成的信号传递装置中,也可以构成为,所述三角波振荡

器包含:所述电容器;电流源,其生成所述电容器的充电电流;第二比较器,其将所述电容器的充电电压与阈值电压进行比较而生成比较信号;以及放电开关,其根据所述比较信号对所述电容器进行放电,将所述充电电压作为所述三角波信号输出(第七结构)。

[0347] 另外,也可以构成为,由上述第一至第七中的任意一个结构构成的信号传递装置具有:信号传递电路,其经由第一绝缘元件将初级电路系统的输入脉冲信号作为次级电路系统的输出脉冲信号进行传递;以及监视电路,其将所述次级电路系统中的监视对象信号的监视结果经由第二绝缘元件从所述次级电路系统传递到所述初级电路系统,所述模拟信号相当于所述监视对象信号,所述脉冲信号相当于所述监视对象信号的监视结果(第八结构)。

[0348] 另外,由上述第八结构构成的信号传递装置也可以构成为,将集成有所述初级电路系统的电路元件的第一芯片、集成有所述次级电路系统的电路元件的第二芯片、以及集成有所述第一绝缘元件和所述第二绝缘元件的第三芯片密封于单一的封装(第九结构)。

[0349] 另外,本说明书中公开的电子设备具有功率晶体管 and 驱动所述功率晶体管的栅极的栅极驱动器IC,所述栅极驱动器IC是由上述第一至第九中的任意一个结构构成的信号传递装置(第十结构)。

[0350] 此外,本说明书中公开的车辆具有包括第十构造的电子装置(第十一结构)。

[0351] <其他变形例>

[0352] 此外,本说明书中公开的各种技术特征除了上述实施方式以外,在不脱离其技术创作的主旨的范围内能够施加各种变更。即,应认为上述实施方式在所有方面均为例示而非限制性的内容,本发明的技术范围并不限于上述实施方式,应理解为包含属于与权利要求书等同的含义及范围内的所有变更。

[0353] 符号说明

[0354] 1H(u/v/w) 上侧栅极驱动器IC

[0355] 1L(u/v/w) 下侧栅极驱动器IC

[0356] 2H(u/v/w) 上侧功率晶体管

[0357] 2L(u/v/w) 下侧功率晶体管

[0358] 3ECU

[0359] 4电动机

[0360] 5H(u/v/w) 电阻器

[0361] 5L(u/v/w) 电阻器

[0362] 5半导体器件

[0363] 11、11A~11F低电位端子

[0364] 12、12A~12F高电位端子

[0365] 21、21A~21D变压器(变压器)

[0366] 22低电位线圈(初级侧线圈)

[0367] 23高电位线圈(次级侧线圈)

[0368] 24第一内侧末端

[0369] 25第一外侧末端

[0370] 26第一螺旋部

- [0371] 27第二内侧末端
- [0372] 28第二外侧末端
- [0373] 29第二螺旋部
- [0374] 31第一低电位配线
- [0375] 32第二低电位配线
- [0376] 33第一高电位配线
- [0377] 34第二高电位配线
- [0378] 41半导体芯片
- [0379] 42第一主面
- [0380] 43第二主面
- [0381] 44A~44D芯片侧壁
- [0382] 45第一功能器件
- [0383] 51绝缘层
- [0384] 52绝缘主面
- [0385] 53A~53D绝缘侧壁
- [0386] 55最低绝缘层
- [0387] 56最上绝缘层
- [0388] 57层间绝缘层
- [0389] 58第一绝缘层
- [0390] 59第二绝缘层
- [0391] 60第二功能器件
- [0392] 61密封导体
- [0393] 62器件区域
- [0394] 63外侧区域
- [0395] 64密封插塞导体
- [0396] 65密封过孔导体
- [0397] 66第一内侧区域
- [0398] 67第二内侧区域
- [0399] 71贯穿配线
- [0400] 72低电位连接配线
- [0401] 73引出配线
- [0402] 74第一连接插塞电极
- [0403] 75第二连接插塞电极
- [0404] 76焊垫插塞电极
- [0405] 77基板插塞电极
- [0406] 78第一电极层
- [0407] 79第二电极层
- [0408] 80配线插塞电极
- [0409] 81高电位连接配线

- [0410] 82焊垫插塞电极
- [0411] 85虚设图案
- [0412] 86高电位虚设图案
- [0413] 87第一高电位虚设图案
- [0414] 88第二高电位虚设图案
- [0415] 89第一区域
- [0416] 90第二区域
- [0417] 91第三区域
- [0418] 92第一连接部
- [0419] 93第一图案
- [0420] 94第二图案
- [0421] 95第三图案
- [0422] 96第一外周线
- [0423] 97第二外周线
- [0424] 98第一中间线
- [0425] 99第一连接线
- [0426] 100狭缝
- [0427] 130分离结构
- [0428] 140无机绝缘层
- [0429] 141第一无机绝缘层
- [0430] 142第二无机绝缘层
- [0431] 143低电位焊盘开口
- [0432] 144高电位焊盘开口
- [0433] 145有机绝缘层
- [0434] 146第一部分
- [0435] 147第二部分
- [0436] 148低电位端子开口
- [0437] 149高电位端子开口
- [0438] 200信号传递装置
- [0439] 200p初级电路系统
- [0440] 200s次级电路系统
- [0441] 210控制器芯片(第一芯片)
- [0442] 211脉冲发射电路(脉冲发生器)
- [0443] 212、213缓冲器
- [0444] 220驱动器芯片(第二芯片)
- [0445] 221、222缓冲器
- [0446] 223脉冲接收电路(RS触发器)
- [0447] 224驱动器
- [0448] 230变压器芯片(第三芯片)

- [0449] 230a第一配线层(下层)
- [0450] 230b第二配线层(上层)
- [0451] 231、232变压器
- [0452] 231p、232p初级侧线圈
- [0453] 231s、232s次级侧线圈
- [0454] 300变压器芯片
- [0455] 301第一变压器
- [0456] 302第二变压器
- [0457] 303第三变压器
- [0458] 304第四变压器
- [0459] 305第一保护环
- [0460] 306第二保护环
- [0461] 400信号传递装置(绝缘栅极驱动器IC)
- [0462] 400p初级电路系统
- [0463] 400s次级电路系统
- [0464] 410控制器芯片
- [0465] 420驱动器芯片
- [0466] 430变压器芯片
- [0467] 510绝缘信号传递电路
- [0468] 511施密特缓冲器
- [0469] 512脉冲发送部
- [0470] 513脉冲接收部
- [0471] 514驱动器
- [0472] 515、516变压器
- [0473] 515p、516p初级侧绕组
- [0474] 515s、516s次级侧绕组
- [0475] 520绝缘监控电路
- [0476] 521电流源
- [0477] 522开关
- [0478] 523缓冲器
- [0479] 524脉冲转换器
- [0480] 5241三角波振荡器
- [0481] 5242比较器
- [0482] 525脉冲发送部
- [0483] 526脉冲接收部
- [0484] 527、528变压器
- [0485] 527p、528p初级侧绕组
- [0486] 527s、528s次级侧绕组
- [0487] 529复用器

- [0488] 52A控制器
- [0489] a1~a8焊盘(相当于第一电流供给用焊盘)
- [0490] b1~b8焊盘(相当于第一电压测定用焊盘)
- [0491] c1~c4焊盘(相当于第二电流供给用焊盘)
- [0492] d1~d4焊盘(相当于第二电压测定用焊盘)
- [0493] e1、e2焊盘
- [0494] A电子设备
- [0495] A1第一导体(多晶硅层)
- [0496] A2第一电介质(氮化硅层)
- [0497] A3第二导体(铝层)
- [0498] A4、A5过孔
- [0499] B1第三导体(多晶硅层)
- [0500] B2第二电介质(氮化硅层)
- [0501] B3第四导体(铝层)
- [0502] B4、B5过孔
- [0503] C1电容器
- [0504] C1A第一电容器元件
- [0505] C1B第二电容器元件
- [0506] CMP比较器
- [0507] CS电流源
- [0508] DP数据脉冲
- [0509] GD0、GD1、GD2信号传递装置
- [0510] HP头脉冲
- [0511] ISF绝缘膜
- [0512] L1第一配线
- [0513] L2第二配线
- [0514] L1p、L2p初级侧线圈
- [0515] L1s、L2s、L3s、L4s次级侧线圈
- [0516] Q1 npn型双极晶体管
- [0517] R1~R4电阻器
- [0518] SUB基板
- [0519] TaD温度传感器
- [0520] T21、T22、T23、T24、T25、T26外部端子
- [0521] X10车辆
- [0522] X11~X18电子设备
- [0523] X第一方向
- [0524] X21、X22、X23内部端子
- [0525] Y第二方向
- [0526] Y21、Y22、Y23配线

[0527] Z法线方向

[0528] Z21、Z22、Z23通孔。

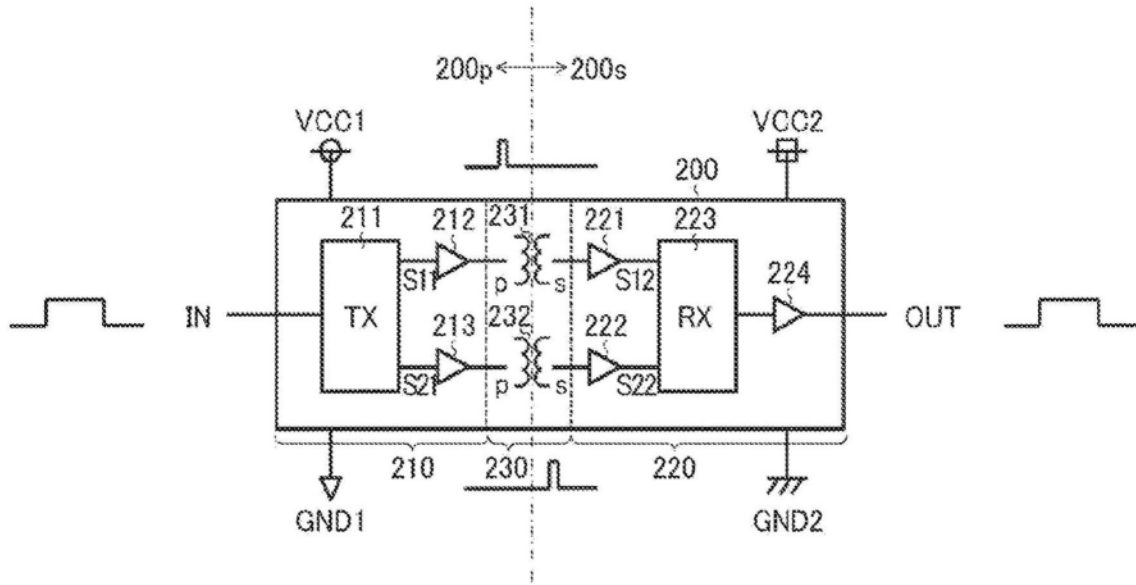


图1

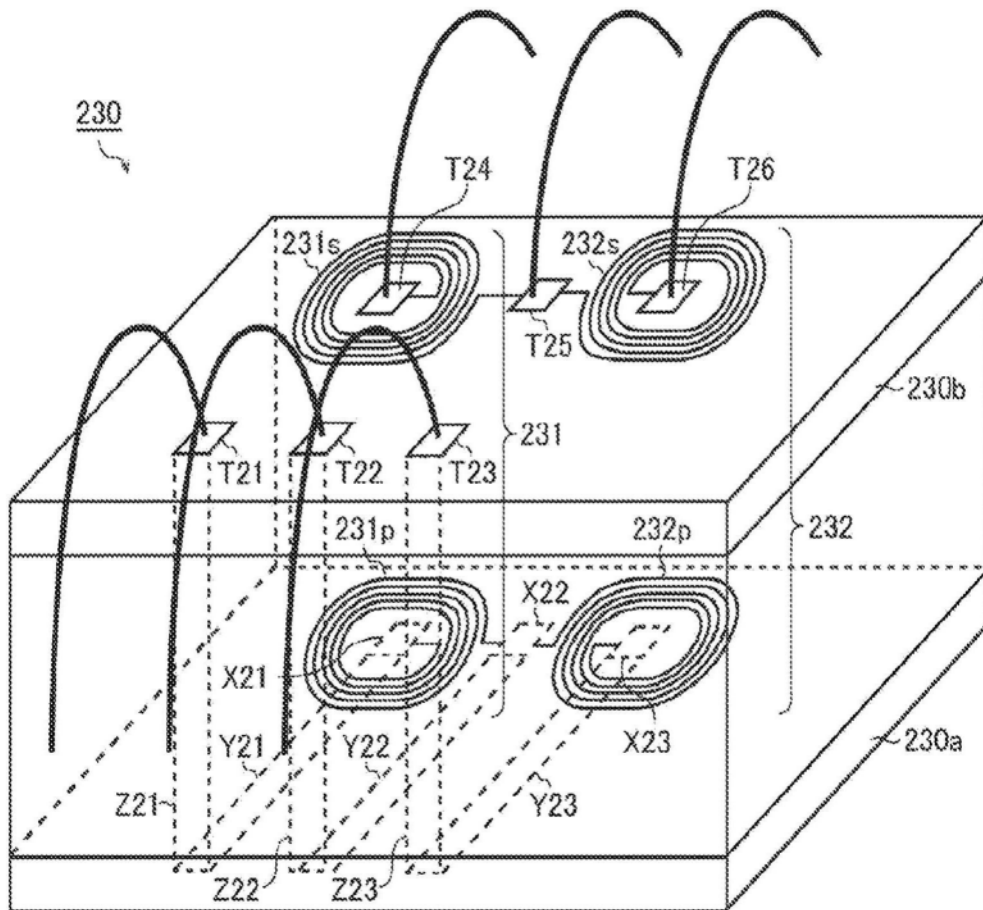


图2

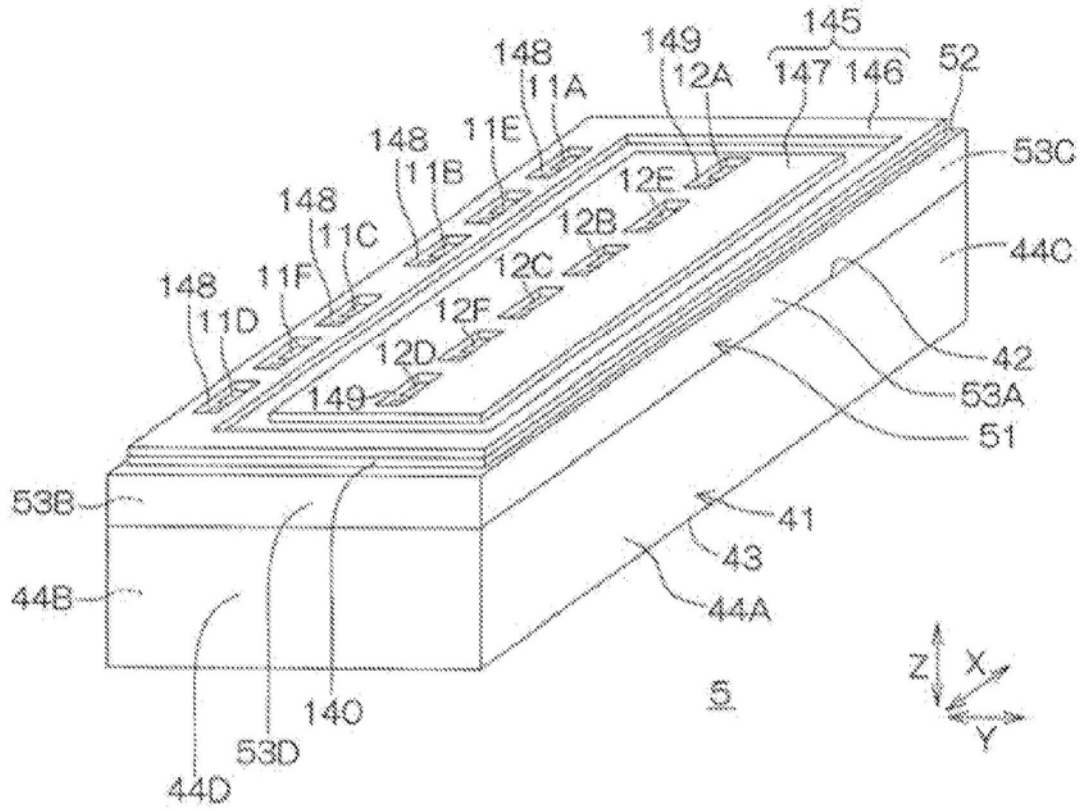


图3

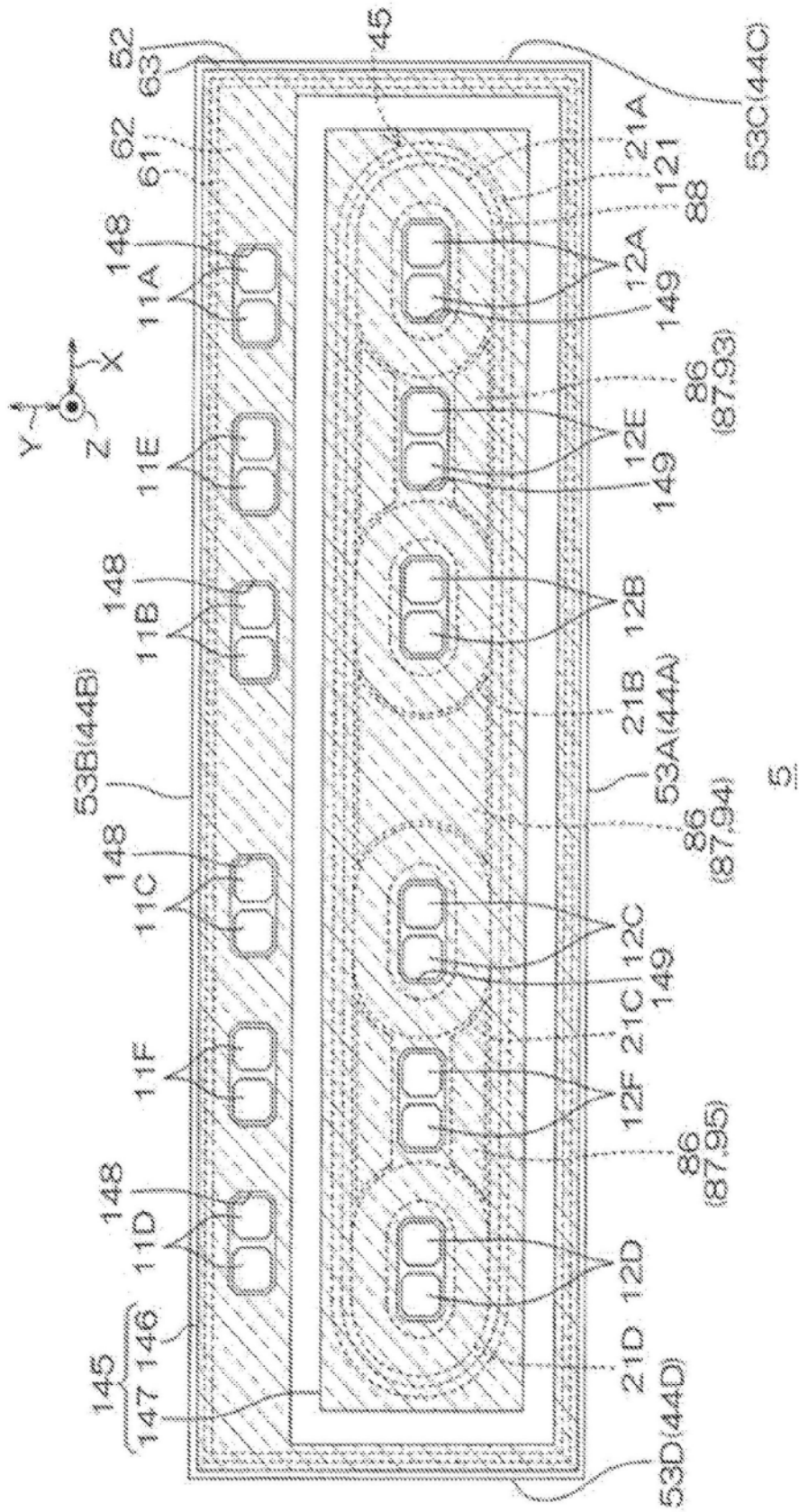


图4

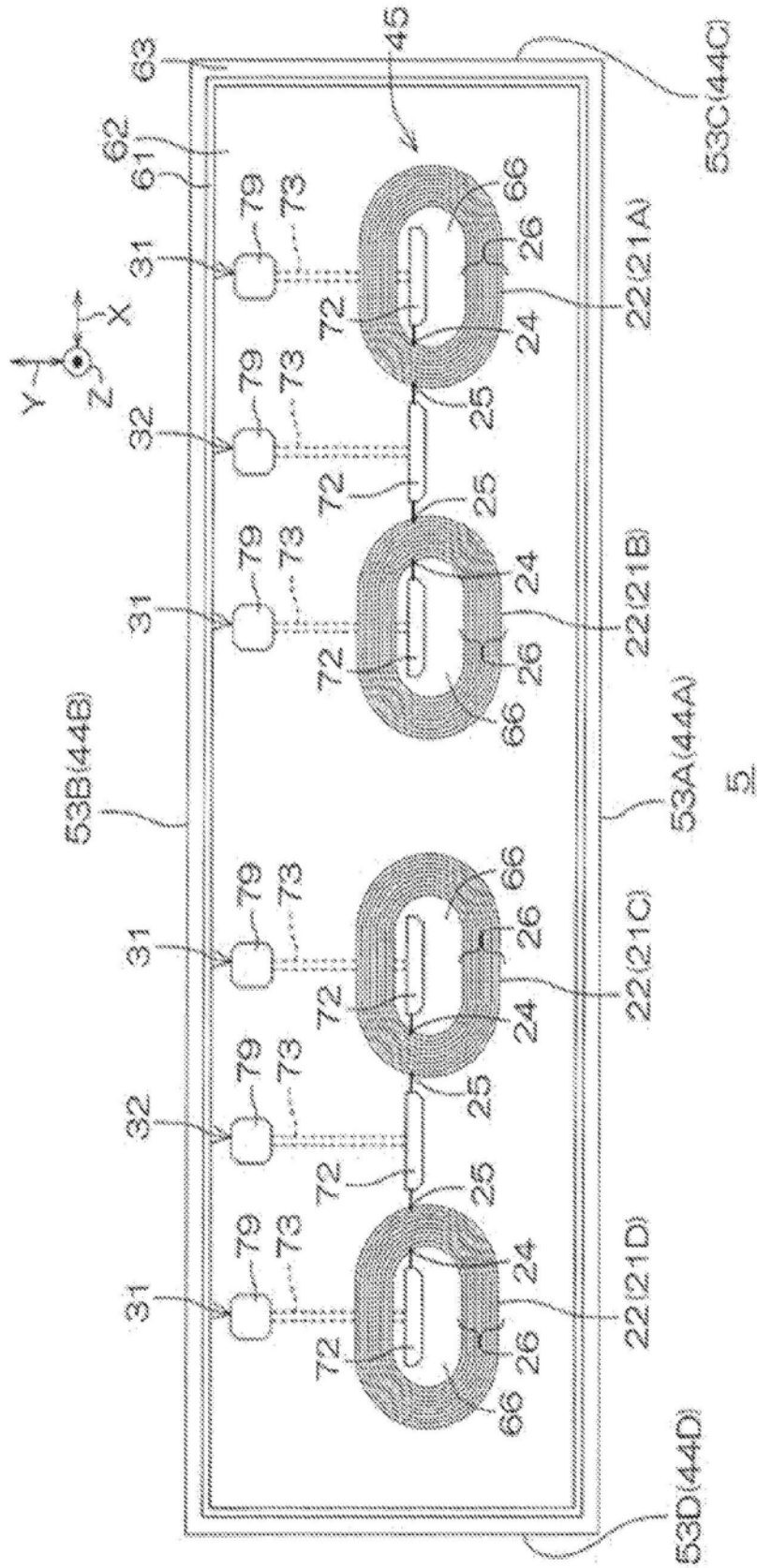


图5



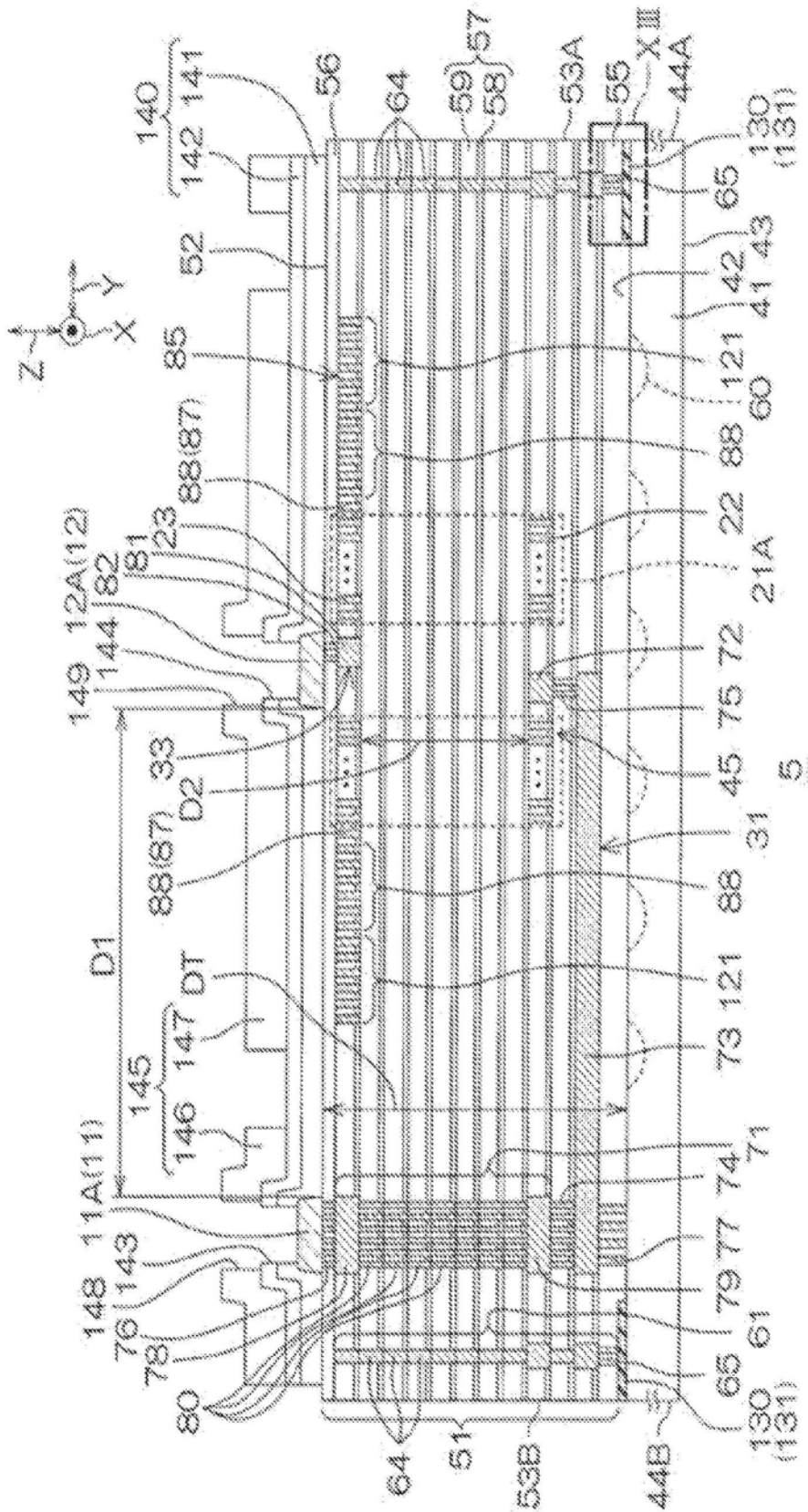


图7

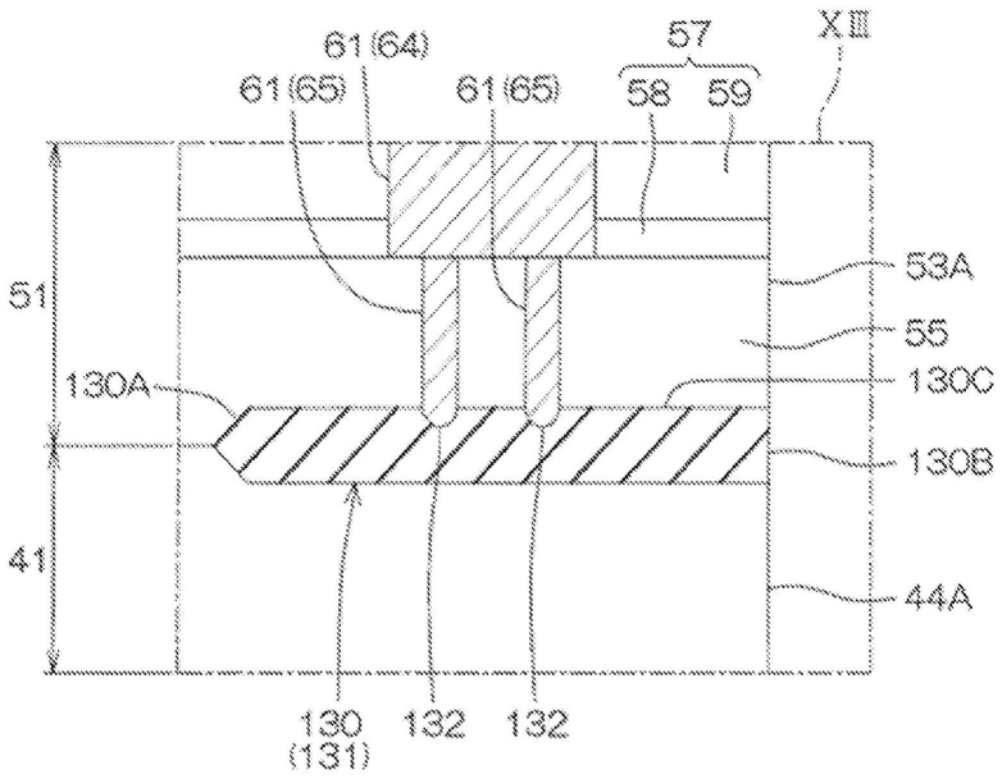


图8

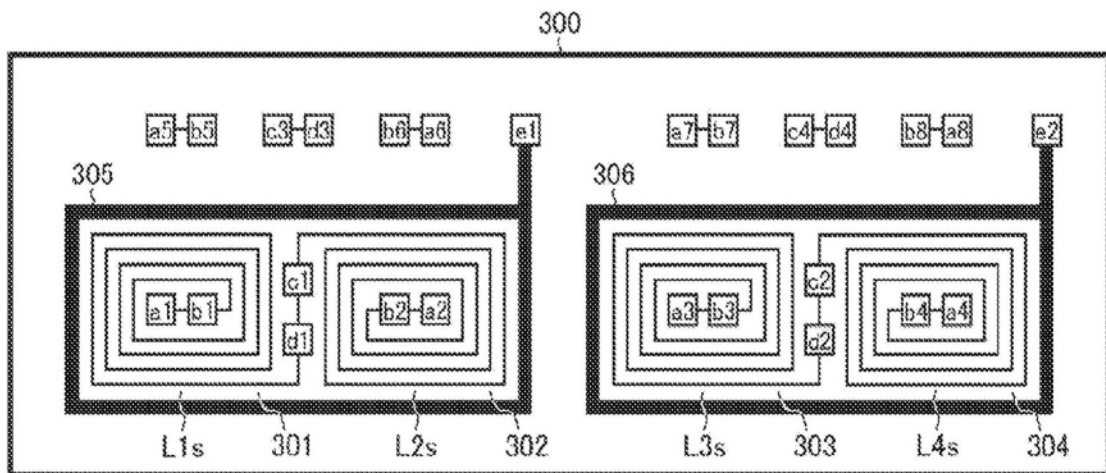


图9

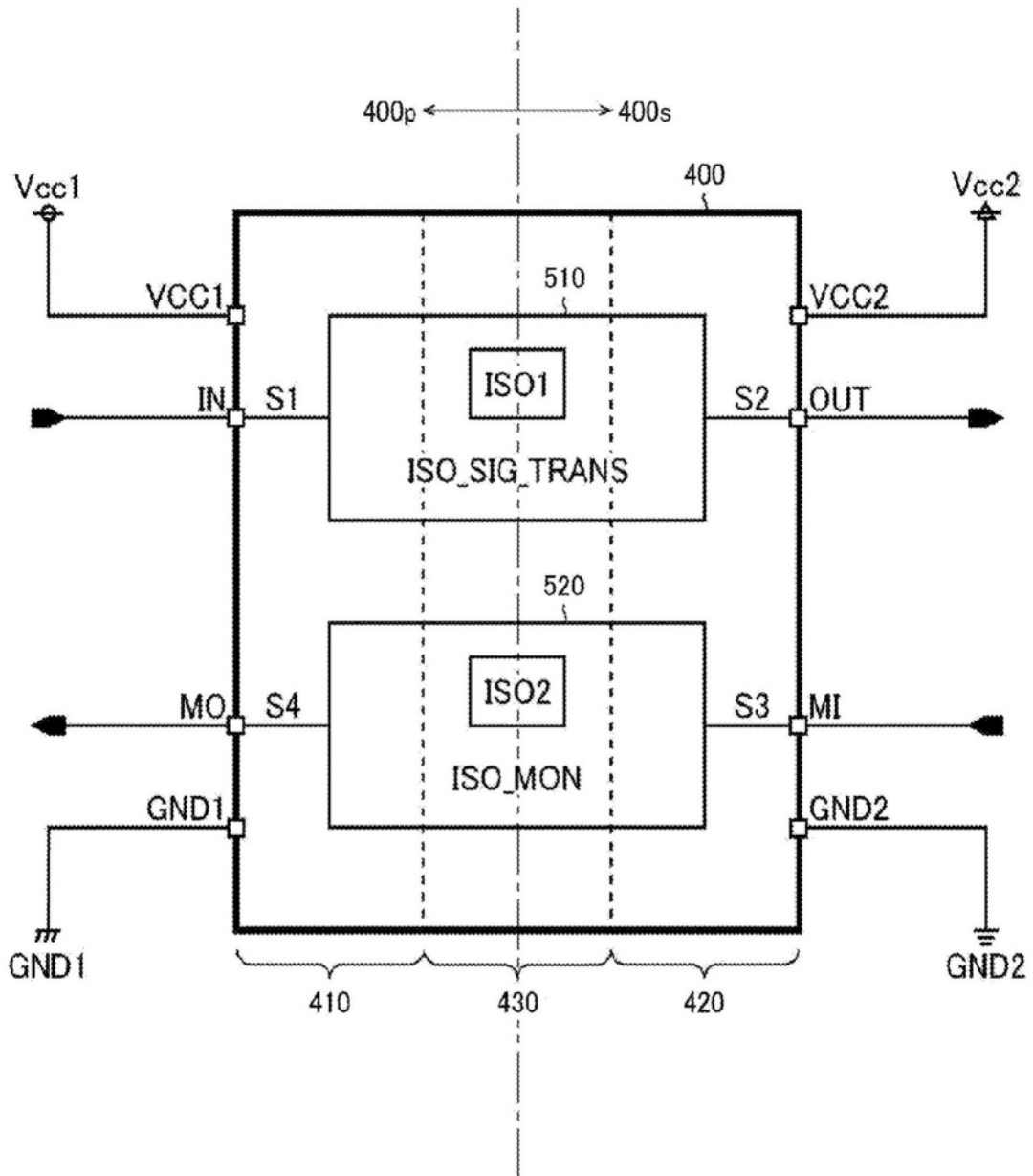


图10

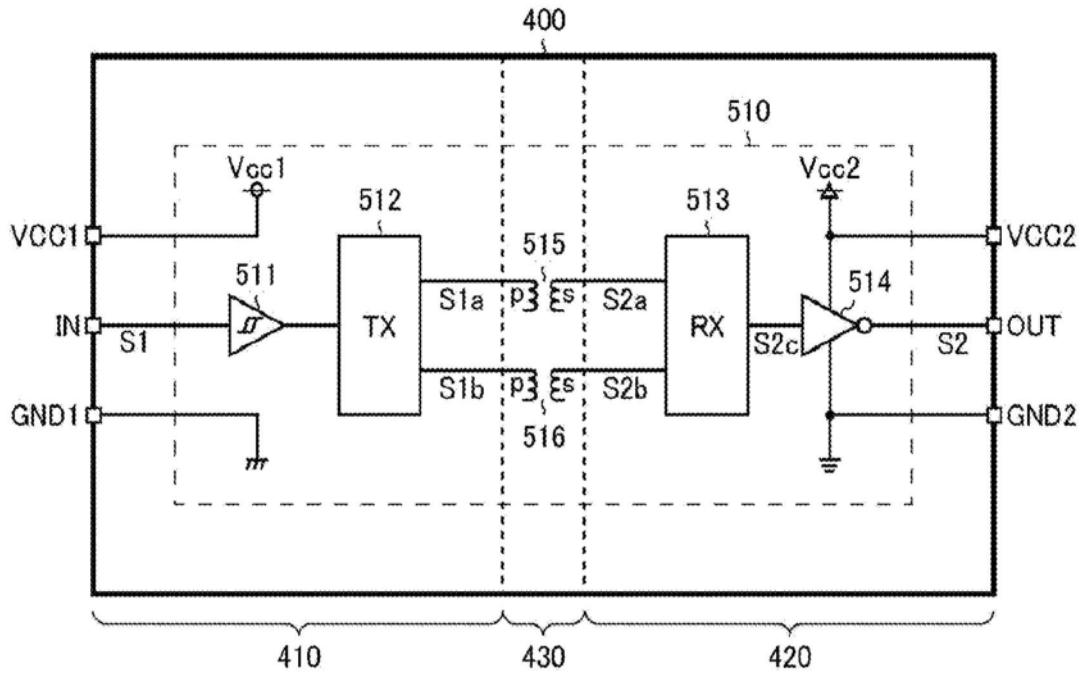


图11

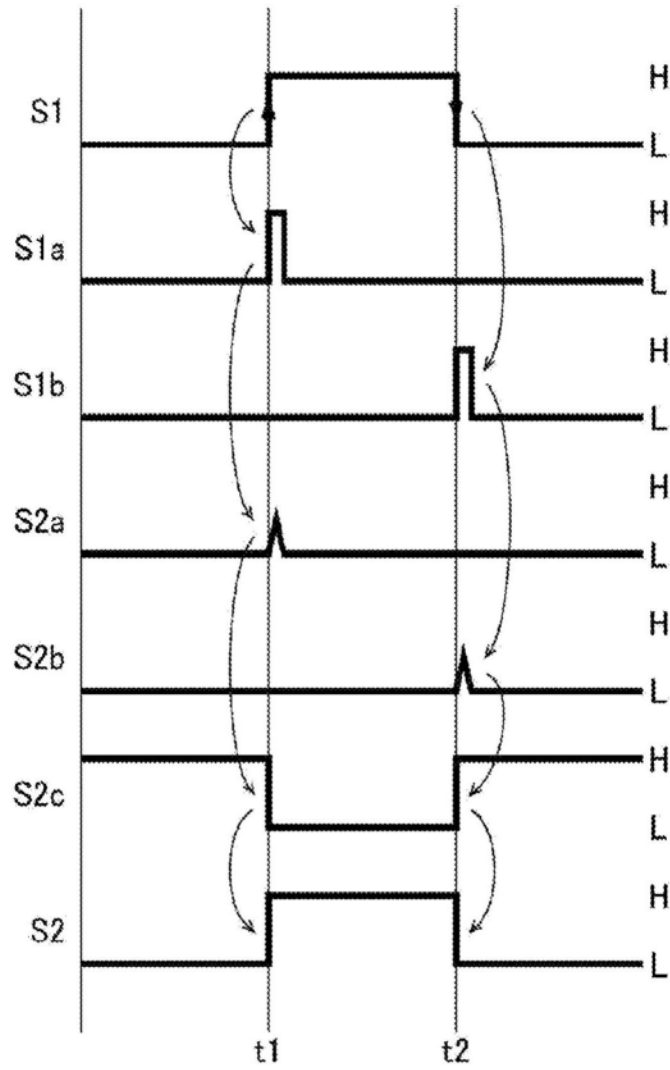


图12

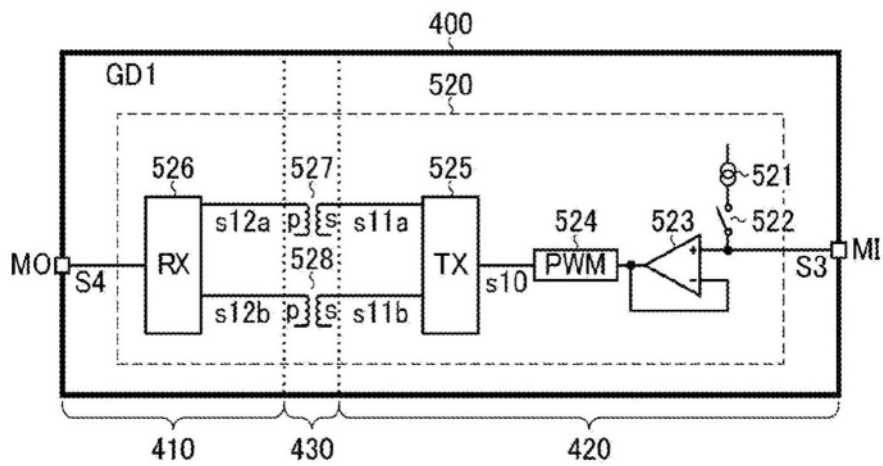


图13



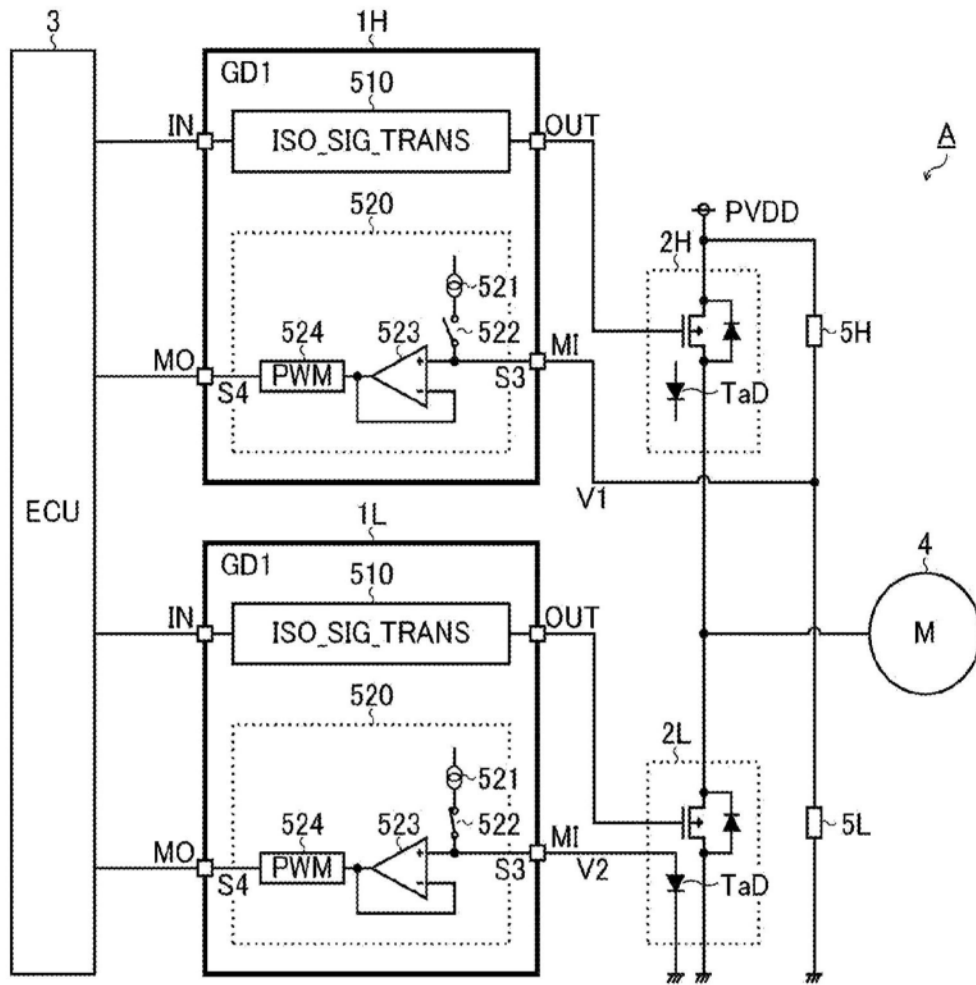


图15

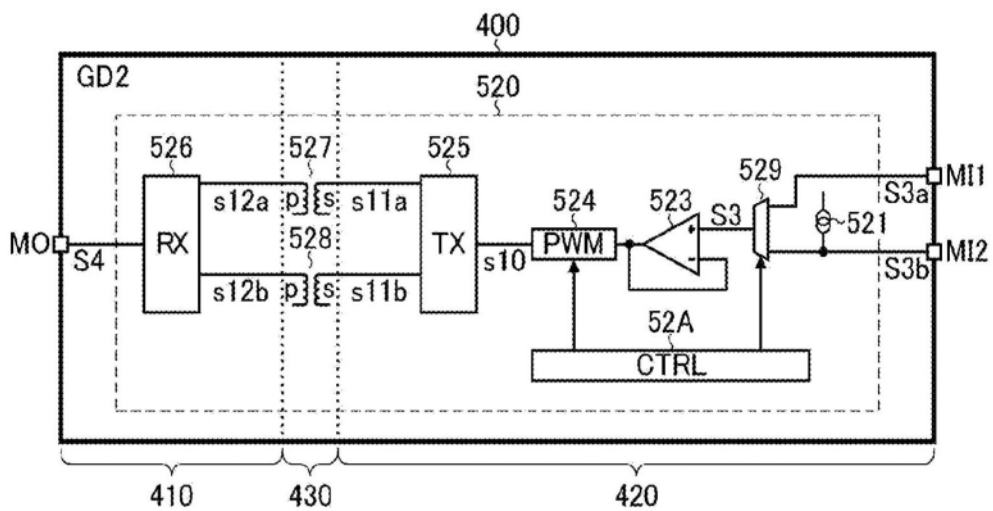


图16

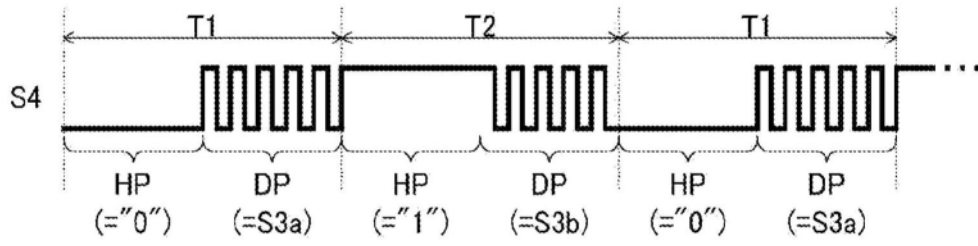


图17

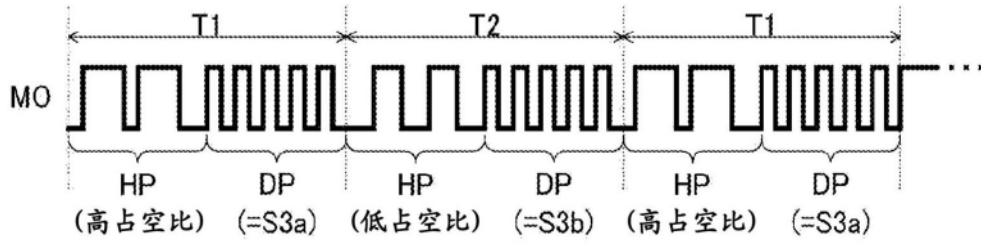


图18

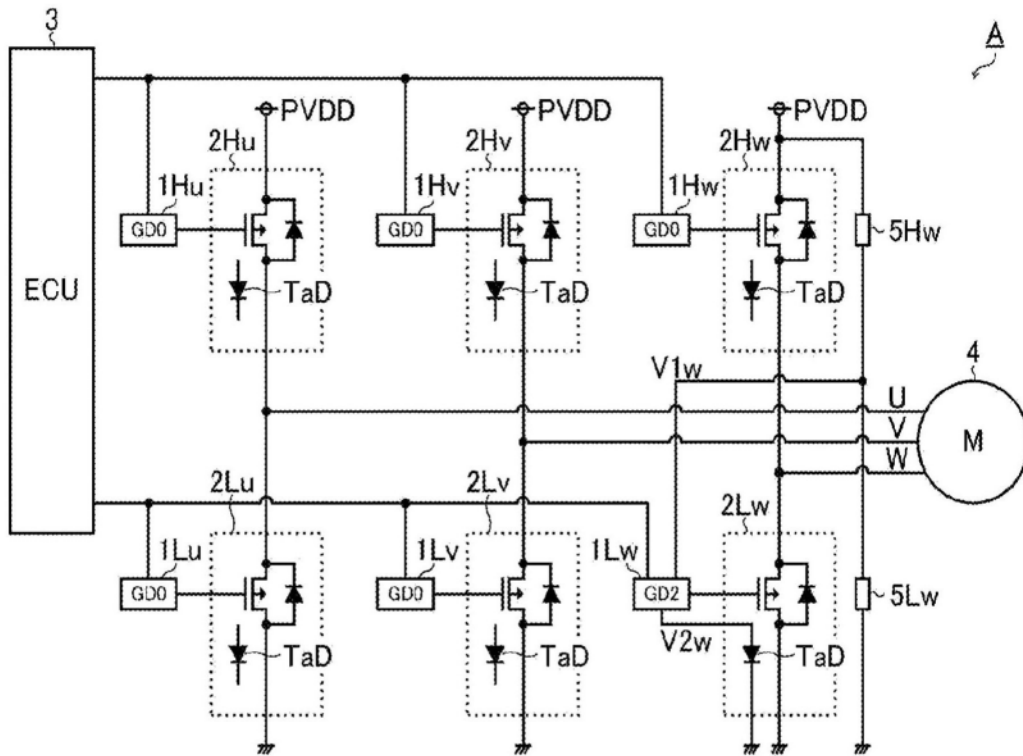


图19

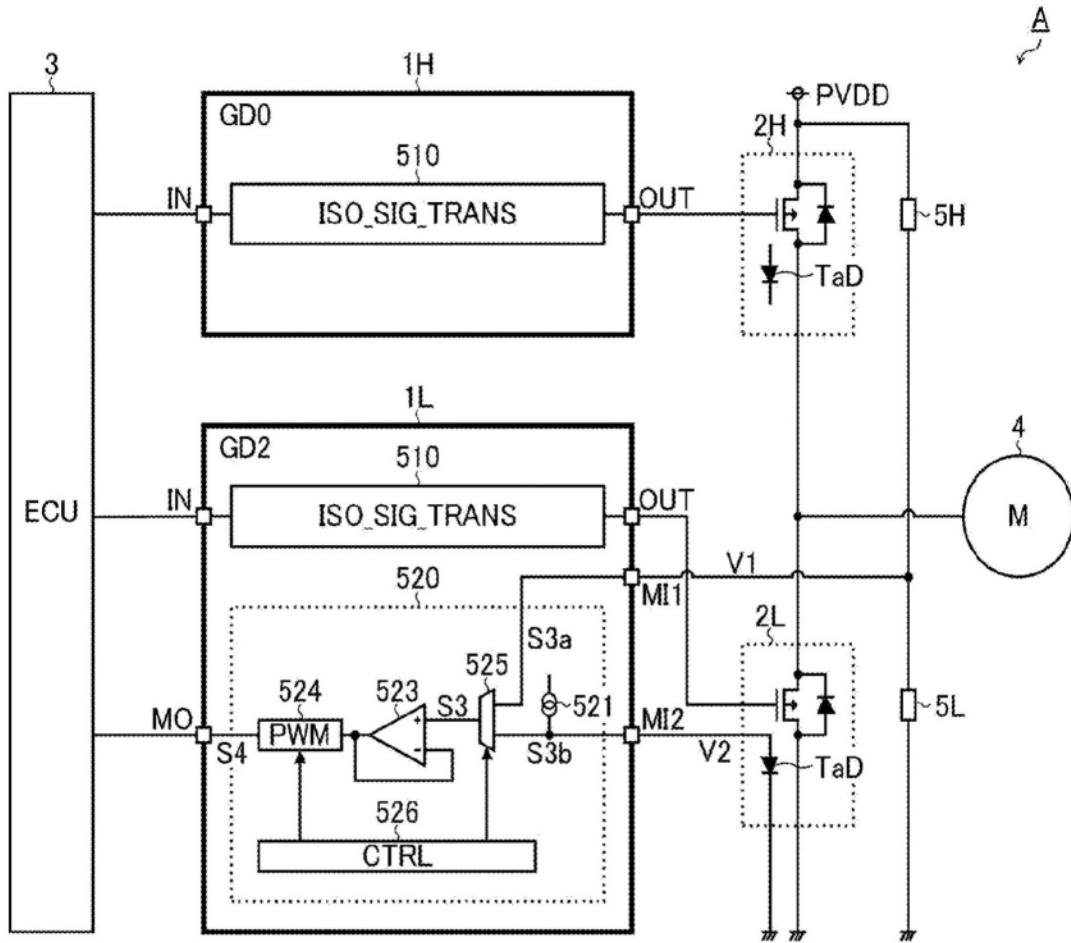


图20

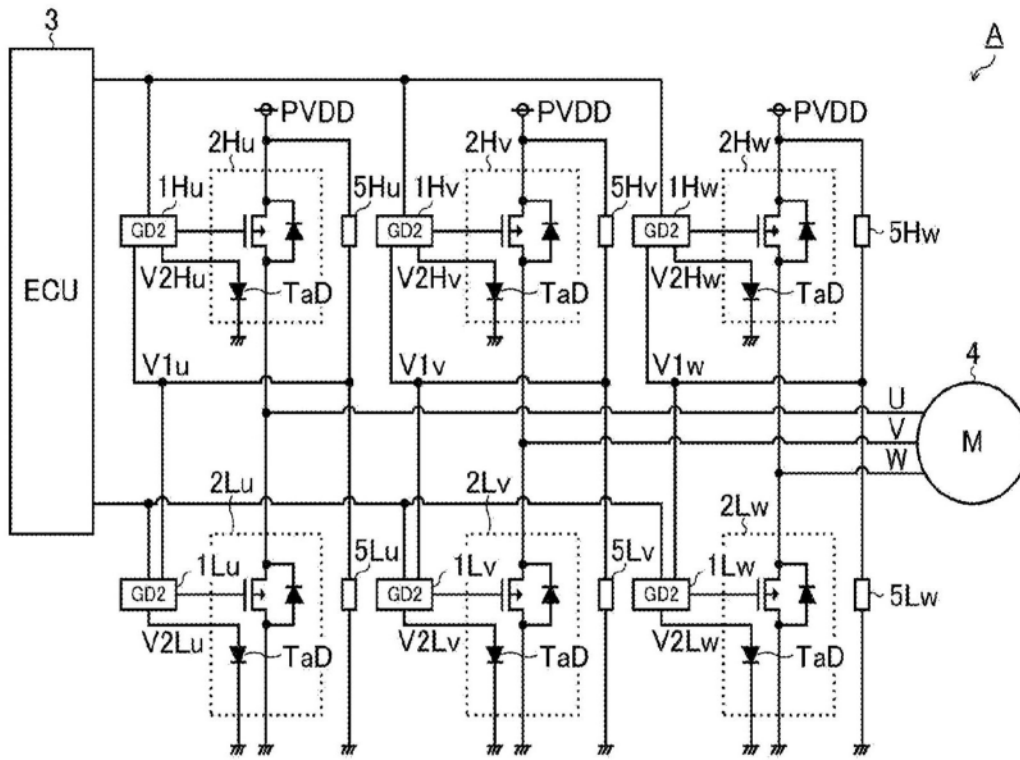


图21

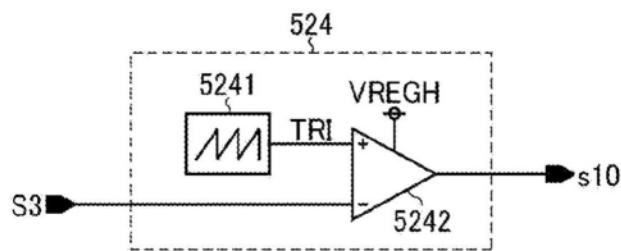


图22

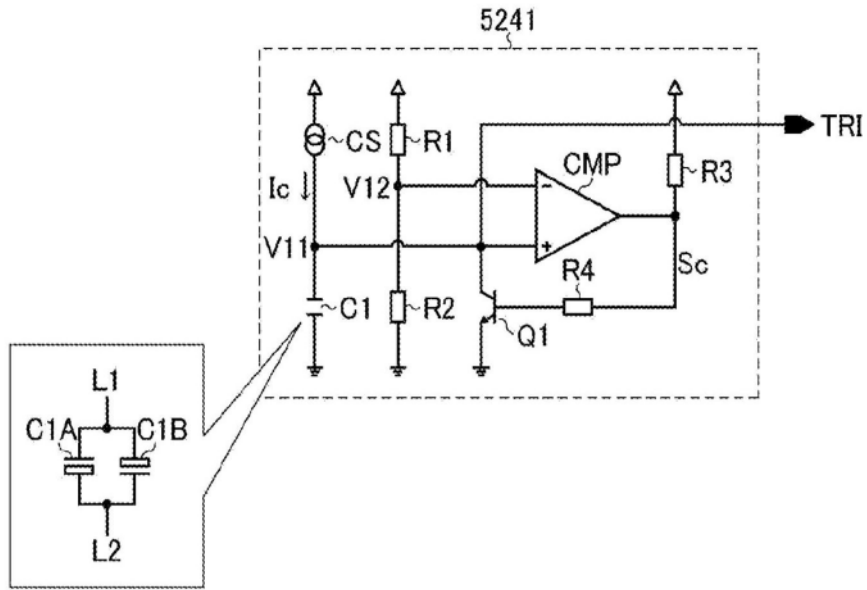


图23

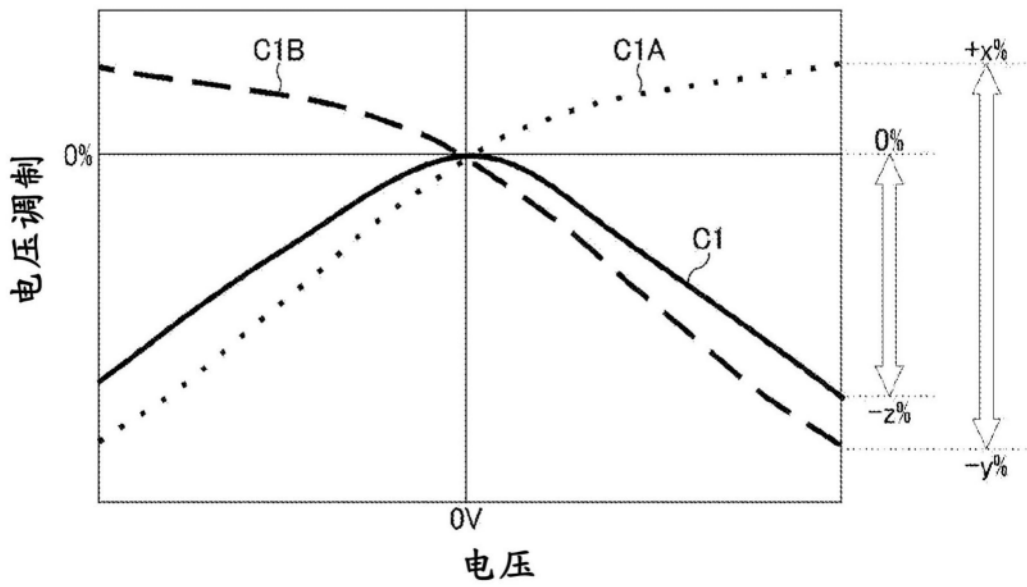


图24

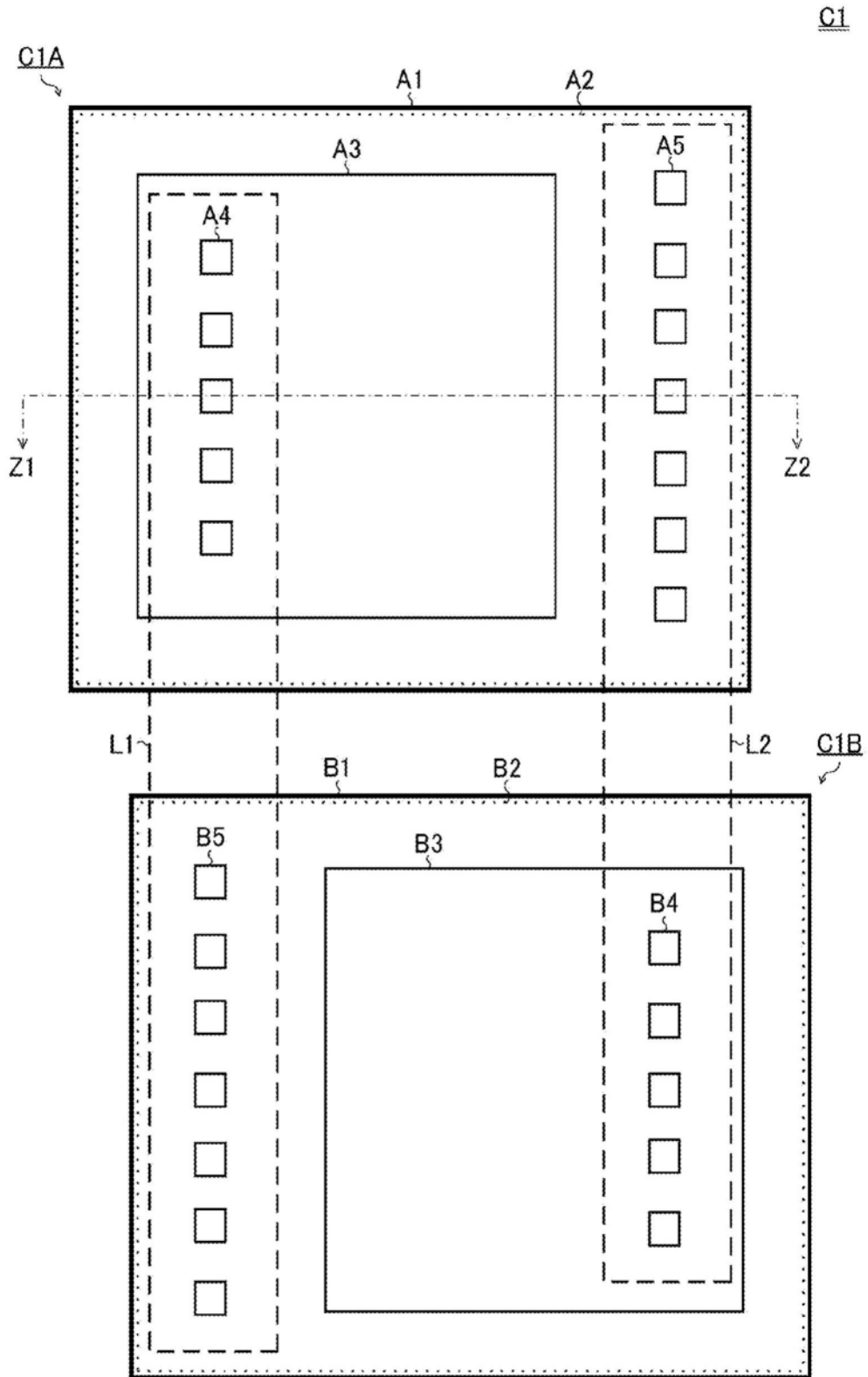


图25

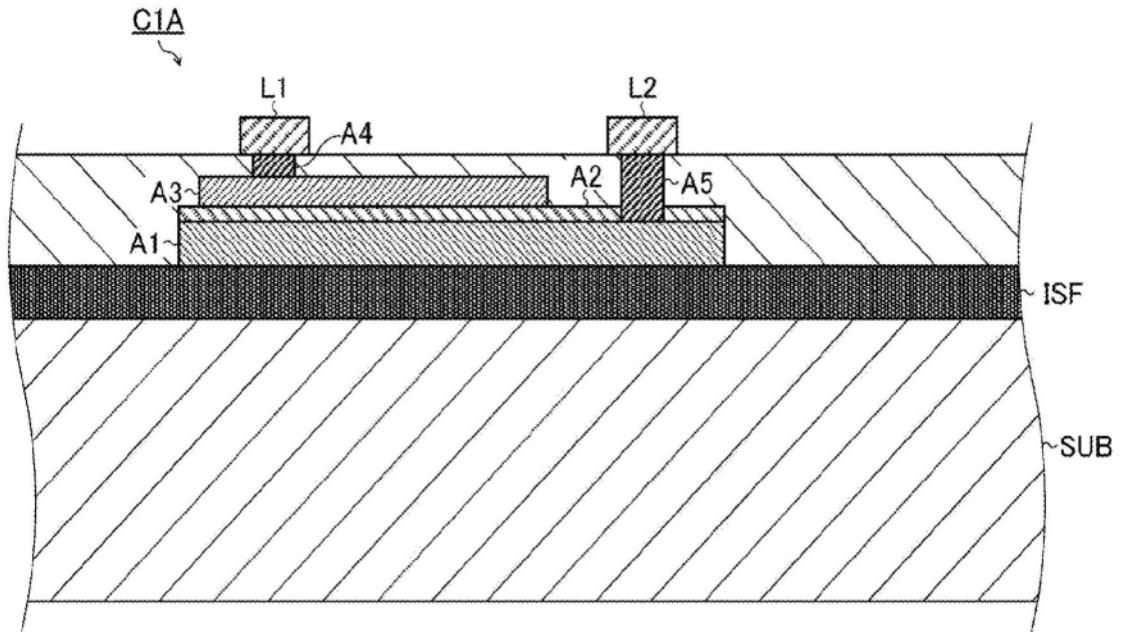


图26

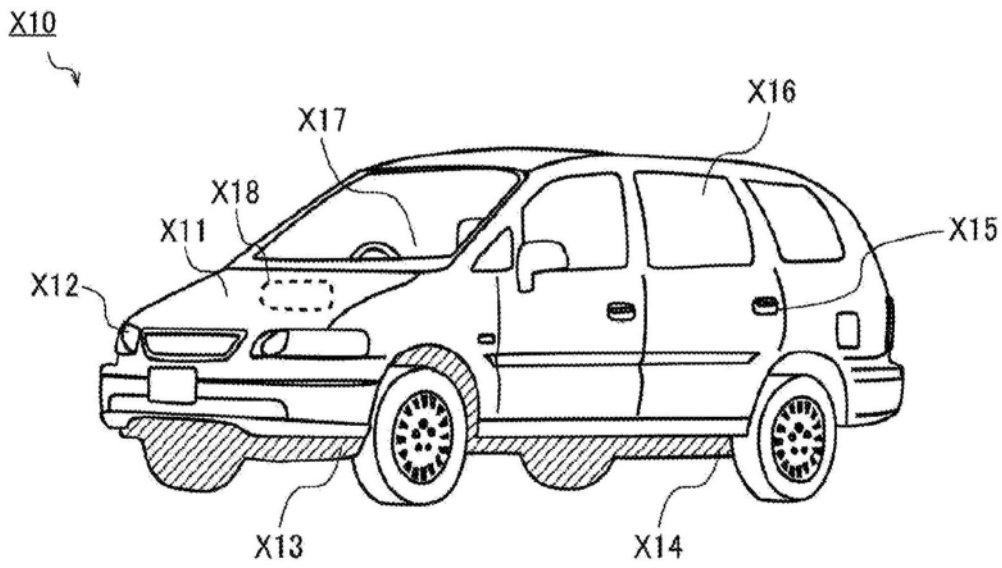


图27