

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5026641号
(P5026641)

(45) 発行日 平成24年9月12日(2012.9.12)

(24) 登録日 平成24年6月29日(2012.6.29)

(51) Int.Cl. F I
 HO 1 L 27/148 (2006.01) HO 1 L 27/14 B
 HO 4 N 5/372 (2011.01) HO 4 N 5/335 7 2 O

請求項の数 8 (全 10 頁)

(21) 出願番号	特願2001-132231 (P2001-132231)	(73) 特許権者	501229528
(22) 出願日	平成13年4月27日 (2001. 4. 27)		テキサス インストルメンツ インコーポ レイテッド
(65) 公開番号	特開2002-26306 (P2002-26306A)		アメリカ合衆国、テキサス、ダラス、チャ ーチル ウエイ 7 8 3 9
(43) 公開日	平成14年1月25日 (2002. 1. 25)	(74) 代理人	100066692
審査請求日	平成20年4月28日 (2008. 4. 28)		弁理士 浅村 皓
(31) 優先権主張番号	200255	(74) 代理人	100072040
(32) 優先日	平成12年4月28日 (2000. 4. 28)		弁理士 浅村 肇
(33) 優先権主張国	米国 (US)	(74) 代理人	100091339
			弁理士 清水 邦明
		(74) 代理人	100094673
			弁理士 林 拓三

最終頁に続く

(54) 【発明の名称】 固体撮像センサ

(57) 【特許請求の範囲】

【請求項 1】

電荷増倍器を内蔵する読み出しアーキテクチャを有する固体画像センサであって、
電荷転送ゲートと電荷増倍ゲートを有する前記電荷増倍器を内蔵する第1のCCDレジスタと、

電荷オーバーフローバリアを介して前記第1のCCDレジスタに結合され、前記第1のCCDレジスタに電荷転送方向に隣接する第2のCCDレジスタと、
を含み、

前記第1のCCDレジスタの幅が、電荷増倍器を含むCCDステージの数に依存して増加する電荷の量に応じて広がる、固体画像センサ。

10

【請求項 2】

前記第2のCCDレジスタがオーバーフロー電荷を収集し、前記第1及び第2のCCDレジスタ内の電荷が各レジスタ内に位置する少なくとも1つの検出ノードに転送され、前記第1のCCDレジスタが高感度電荷検出ノードを有し、前記第2のCCDレジスタが低感度電荷検出ノードを有する、請求項1記載の固体画像センサ。

【請求項 3】

前記高感度及び低感度電荷検出ノードからの信号を処理し、これら信号を組み合わせる、信号加算ネットワークを更に含む、請求項2記載の固体画像センサ。

【請求項 4】

電荷増倍器を内蔵する読み出しアーキテクチャを有する固体画像センサであって、

20

少なくとも1つのステージにおいて少なくとも1つの電荷増倍デバイス素子を内蔵するCCDレジスタであって、前記少なくとも1つのステージが徐々に広がるチャンネル幅を有する、前記CCDレジスタを含み、

前記CCDレジスタのステージの幅とそのステージの少なくとも一部における電荷増倍デバイス素子の数とが、電荷増倍デバイス素子を含むCCDステージの数に線形的又は指数的な依存性を有する所定の数式に従って増加する、固体画像センサ。

【請求項5】

所定の数式が電荷増倍デバイス素子を含むCCDステージの数に対する指数的な依存性を有する、請求項4記載の固体画像センサ。

【請求項6】

前記CCDレジスタが不要な電荷を除くための消去ゲートおよび消去ドレインを含む、請求項4記載の固体画像センサ。

【請求項7】

電荷転送方向での電荷のブルーミング現象を防止するために、前記CCDレジスタがこれらのステージの少なくとも1つに内蔵された電荷オーバーフローバリアおよび電荷オーバーフロドレインを有する、請求項4記載の固体画像センサ。

【請求項8】

電荷増倍器と、

CCDレジスタと、

該レジスタの少なくとも1つに設けられた電荷オーバーフローデバイスと、

を内蔵する読み出しアーキテクチャを有し、

前記CCDレジスタのステージの幅とそのステージの少なくとも一部における電荷増倍素子の数とが、電荷増倍素子を含むCCDステージの数に対する指数的な依存性を有する所定の数式に応じて増加する、固体画像センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、固体画像センサに関し、より詳細には、電荷処理能力が大きく、電荷のダイナミックレンジ(DR)が大きく、センサのDRを拡大し、よって電荷読み出しシステムのDRに対する要求量を高める電荷増倍器を内蔵する読み出しアーキテクチャを有する画像センサに関する。

【0002】

【従来の技術】

代表的な画像センサは入射する光子を電子に変換し、電子をセンサピクセルで積分(収集)することによって光を検出するようになっている。積分サイクルが完了した後に電荷は電圧に変換され、電圧はデバイスの出力ターミナルへ供給される。電荷から電圧への変換はアクティブピクセルCMOS画像センサで行われているように、センサ内で直接行うか、または電荷変換増幅器内の検出エリア外で遠隔的に行われる。遠隔変換方法では、種々の垂直および水平電荷結合デバイス(CCD)のレジスタを使用する周知の電荷転送方法により、検出増幅器へ電荷を転送しなければならない。

【0003】

米国特許第5,337,340号は、代表的なCCDレジスタで使用できる電荷キャリア増倍の基本概念を教示している。この増倍方法は適当なクロック電圧を種々のデバイスのゲートに印加することによって誘導される単一キャリアの衝撃イオン化(impact ionization)に基づくものである。適当なクロック電圧は構造内に大きい電界を発生させ、これら大電界領域にキャリアが注入されると、キャリアはエネルギーを得て、衝撃イオン化がなされ得る。従って、この方法は電荷検出増幅器に到達するキャリアの元の数を増加する。単一キャリアの衝撃イオン化に基づくキャリア増倍はほとんどノイズを発生しないので、このような方法は望ましい効果となる。現在の技術レベルの電荷検出増幅器により、単一電子ではなく受信される単一の光子ごとに多数の電子を検出することがより容易である。今日の電

10

20

30

40

50

荷変換増幅器のノイズフロア(noise floor)は約10個の電子であり、これよりも低下させることは容易ではない。

【0004】

【発明が解決しようとする課題】

しかしながら、電荷増倍法ではCCDレジスタの設計に、ある問題がある。転送されるキャリアの数が徐々に増加するにつれ、次第に多数のウェルを使用しなければならない。このことは、ピクセルのサイズによって双方向の寸法が制限されているレジスタでは容易に達成できない。この種のレジスタとして、フレーム転送(FT)センサにおける垂直レジスタ、時間遅延積分(TDI)センサ、またはインターライン(interline)転送(IT)センサが挙げられる。従って、幅が一方向にしか限定されていない水平CCDレジスタに電荷増倍機能のほとんどを組み込むことが望ましい。

10

【0005】

電荷増倍から生じる第2の問題は、電荷検出増幅器の入力端における電荷変換構造体のDRに関連している。一般に、電荷は適当な電荷検出ノードで転送され、このノードでは到達した電荷を容量が電圧増分量に変換するようになっている。電荷変換のためには感度を大きくし、ノイズを低くすることが望ましい。これによってノードの容量の値を極めて小さくすることができる。しかしながら、電荷を増倍する際に、電圧増分量は検出ノードが処理できないほど大きくなり得る。従って、利用できる最大電圧スイング量がセンサのDRを不当に限定している。

【0006】

20

本発明によって解決すべき第3の問題は、半導体基板上の電荷増倍器の配向に関連している。2000年にテイラーアンドフランシス社によって出版されたデイビッド・K・フェリー著「半導体の移動」の第249ページに、理論的に説明されているように、増倍スレッショルドは結晶配向に依存し得る。従って、増倍ゲートに印加される増倍パルスの電圧振幅は、CCDレジスタが<100>、<110>又は<111>方向に配向されているかどうかによって依存し得る。実際に、重要なのは大電界における電子の注入およびその移動方向であって、レジスタの配向自体は重要ではない。しかしながら、ほとんどのCCDレジスタでは、大電界および電子の注入はレジスタの長手方向に沿って進行する。電荷増倍ノイズも結晶の配向に依存するので、電荷増倍パルスの振幅ではなく、ノイズのほうを最小にすることが望ましい。従って、本発明はノイズおよびノイズ振幅を最小にするには、所定のレジスタの配向および材料の結晶平面が望ましく、これら配向を同一とする必要はないとする概念を提供するものである。

30

【0007】

本発明の目的は、これら限界を克服し、低ノイズでダイナミックレンジの大きい読み出し能力を達成する構造体を提供することにある。従来技術は、代表的な画像センサのシリアルレジスタ内にどのように電荷増倍構造体を組み込むか、更に次第に数が増すキャリアにどのように適合するかについては詳細には示していない。更に従来技術はDRが大きく、電荷検出ノードにおける最大許容電圧スイングによって制限されない電荷読み出しシステムをどのように設計するかについても示していない。最後に、従来技術は電荷増倍パルス電圧および電圧増倍ノイズが結晶の配向に依存すること、および最高のノイズ性能またはパルス振幅性能とするうえで所定のCCDレジスタまたはレジスタピクセル配向が好ましいかについては教示していない。

40

【0008】

【課題を解決するための手段】

本発明は、従来技術における限界を克服するCCDにおける構造を提案するものであり、本発明は電荷検出ノードにおける電圧スイング制限によってDRが制限されない実用的な大DR読み出しシステムを提案するものである。更に本発明は、DRが大きい種々のアーキテクチャの実用的な高性能の画像センサを提案するものである。これら構造的な進歩はCCD画像センサの水平レジスタ内に電荷増倍セルを内蔵させることによって達成される。電荷が増倍される際に、これに対応し、水平セルは幅が広くなり、ステージごとにより

50

多数の電荷増倍ゲートが増設される。電荷増倍器の後に電荷オーバーフロー領域が設けられ、この領域では、所定のスレッシュホールドを越える電荷量は別のレジスタ内に分割される。このレジスタは、異なる変換感度を有する検出ノードによって終端できる。3つ以上のステップにわたって電荷オーバーフローおよび分割プロセスを続行できる。この結果、直接電荷領域において所定の電荷対電圧伝達特性でセンサのダイナミックレンジをほとんど任意に圧縮することができる。電荷領域のDR圧縮によって、電荷検出ノードおよび増幅器のDRに厳格な要求を課すことなく、電荷増倍器によって得られる大DRをフルに利用できる。最後に、最小のパルス振幅および最小のノイズが得られるよう、半導体基板の所定の結晶方向に対し、電荷増倍レジスタ自身の配向が最適とされる。

【0009】

10

【発明の実施の形態】

図1には代表的なCCDエリア画像センサアーキテクチャの平面図が示されている。半導体基板は領域101として表示されており、この領域ではセンサのアクティブエリアが設けられている。領域102はアクティブ画像検出エリアであって、この検出エリアはチャンネルストッパーおよび転送ゲートによって個々のピクセルに分割されている。図面を簡単にするために、チャンネルストッパーおよびゲートの双方は図示されていない。

【0010】

画像センサアーキテクチャには、フレーム転送から、本発明で使用できる単一の水平レジスタまたは多数のレジスタを備えたインターライン転送まで、多くのタイプがある。しかしながら、本明細書では説明を更に簡略化するために、これら選択案については説明しない。本発明をこれらのいずれにも適用できることは当業者には明らかである。

20

【0011】

図1における領域103は水平レジスタ104とのインターフェースとなる1つのピクセル垂直列を示す。画像エリアゲートがクロック制御されると、ピクセルのうちの一行からの電荷が水平レジスタ104に転送される。その後、水平レジスタ104のゲートにクロックパルスを印加することにより、電荷は電荷増倍領域105を通過するように水平方向へ転送され、この電荷増倍領域で増倍される。電荷はこの増倍領域105を出た後に、電荷オーバーフロー領域106に進入する。このオーバーフロー領域において、各ピクセルの電荷はその量に応じて少なくとも2つの異なるチャンネル106aと106bとに分離される。電荷量が小さい場合、この電荷は高感度チャンネル106a内に閉じ込められたままであり、高感度出力電荷検出ノード107へ転送される。しかしながら、電荷量が所定の限度(高感度チャンネルの電荷処理能力)を越える場合、この限界を越える過剰分は低感度チャンネル106b内へ漏れる。この過剰電荷は、次に低感度チャンネル106bを通過して低感度電荷検出ノード108へ転送される。次に、高感度ノード増幅器109および低感度ノード増幅器110は、対応する電荷検出ノードの電圧をバッファし、この電圧を信号加算ネットワーク111へ送る。この結果得られる信号は、次に出力バッファ増幅器112によってバッファされ、デバイス出力ターミナル113へ供給される。

30

【0012】

図1に示されるようなシリアルレジスタ104には消去(chearing)ゲート114および消去(chearing)ドレイン115も組み込まれている。ゲート114およびドレイン115は、消去ゲート114に印加される単一パルスによりレジスタからの電荷を横方向に除去するのに使用できる。このような機能は、今日製造されている多数の画像センサで標準的なものであるが、本明細書に説明する発明の機能には不可欠のものではない。従って、これについてはこれ以上説明しないこととする。

40

【0013】

直接電荷領域における高感度チャンネル106aと低感度チャンネル106bとへの電荷の分離は、大ダイナミックレンジの電荷検出システムにおけるキーとなる機能である。高感度チャンネル106aの電荷変換利得は電荷検出ノードおよび増幅器の飽和を心配することなく、高く維持できる。スピルオーバー(spillover)スレッシュホールドに達すると、高感度出力端107へはそれ以上の電荷は送られず、出力端は一定のレベルのままとなる。

50

飽和の危険性を生じることなく、低感度出力端 108 からの信号の読み出しが続けられる。センサの設計中にあらかじめプログラムできる種々の感度を有する 3 つ以上のチャンネルを設けることも可能である。これによって、入力電荷と出力信号との間の部分的線形伝達特性を任意の特性とすることが可能となり、これによって効率的な電荷領域のダイナミックレンジ圧縮を行うことが可能となる。当業者であれば、信号加算ネットワーク 111 は不要となることも明らかであろう。更に、個々の増幅器 109 および 110 から直接信号を出力し、適当なアナログ処理とデジタル化を行った後に、デジタル領域において必要な信号処理を行うことが可能である。

【0014】

図 2 a には CCD 水平レジスタに組み込まれた電荷増倍器 105 の細部が示されている。ここでは、チャンネル 202 内を電荷が転送される。このチャンネル 202 は、基板に適当な不純物をイオン打ち込みすることによって形成される。このチャンネルは更に側方がチャンネルストッパー 201 によって構成され、チャンネルストッパー 201 も基板内にチャンネルと反対のタイプの不純物を打ち込むことによって形成される。ゲート 203 および 204 にクロックパルスを印加すると、電荷が転送される。略図で示されており、かつターミナル 209、210 および 211 をソースとする相互接続部を通して、ゲート 203 および 204 にクロック信号が印加される。ゲートは、例えばドーピングされたポリシリコンから形成され、図示するように、基板および CCD チャンネル上にデポジットされている。ゲート酸化薄膜によってゲート 203、204 と基板 105 とが分離されており、ゲート 203、204 は狭いギャップ 220 によっても互いに分離されている。領域 206 は電荷も蓄積する仮想位相領域を形成する。これら仮想位相領域 206 はチャンネルストッパーと同じタイプの不純物によってチャンネル上で領域 206 に浅いドーピングプロファイルでイオン打ち込みを行うことによって形成されている。ほぼ円形のゲート 205 に比較的大きいクロックパルスを印加することによって、電荷増倍が実行される。電荷量が増加するにつれ、電荷転送チャンネル 202 を広くしなければならない。このことは、図 2 a に示されているように、チャンネルストッパー 201 の形状を定めることによって達成される。ステージごとに電荷量が増すにつれ、電荷増倍 (CM) ゲート 205 の電荷保持容量も増加しなければならない。これは、ゲート 205 自体を大きくするか、または図示するようにより多数のゲート 207 を追加することによって容易に達成できる。チャンネルを広くし、より多数の CM ゲートを増設する方法は、必要なだけ CCD レジスタまで

【0015】

電荷増倍機能にブルーミング (blooming) 防止機能を組み込むことも有利である。これについては図 2 b に示されている。この図ではチャンネル 202 の次に別のチャンネル 214 が形成されており、このチャンネルは別のチャンネルストッパー領域 215 によって構成されている。このチャンネルにはレジスタからのオーバーフロー電荷を収集するための電荷ドレイン 212 が設けられている。領域 213 内のチャンネルストッパーのドーピングを、電荷オーバーフローのためのスレッシュホールドを定める適当なインプラントに置換することによって、領域 213 内にオーバーフローバリアが形成される。チャンネル内の電荷がオーバーフローレベルを越えると、この電荷はドレイン 212 によって収集され、電荷がチャンネルに広がり、隣接するピクセルを汚染することが防止される。これによってブルーミング現象が防止される。

【0016】

電荷が増倍された後に、電荷は電荷オーバーフロー領域 106 に進入する。図 3 にはオーバーフロー領域の細部が示されている。電荷チャンネル 302 も適当なイオン打ち込み方法によって形成され、側部はチャンネルストッパー 301 によって構成されている。仮想位相領域 306 内には電荷オーバーフローバリア (COB) と称される別の特徴部 209 が製造されている。これら COB 領域は高感度チャンネル 307 を構成するように、ゲート 303 および 304 の下方でチャンネルストッパー 301 に隣接している。元のチャン

ネル302から高感度チャンネル307を分割することにより、新しいCCDチャンネル308が形成される。このチャンネルはオーバーフローした電荷しか転送せず、このチャンネルは低感度検出ノードによって終端されているので、このチャンネルは低感度チャンネルと称される。ターミナル310および311からゲート303、304に適当なパルスを印加することにより、電荷オーバーフロー領域全体を通して電荷が転送される。

【0017】

検出ノード307および308に電荷信号が供給された後に、この電荷信号は電圧増分量に変換される。この業界では、本発明で使用できる多数の異なる電荷検出ノードが知られている。本明細書で説明する発明の機能にとって、このうちのどれを使用するかは重要ではない。ほとんどのケースでは、対応する検出ノードからの電圧を適当なバッファ増幅器がバッファするようになっている。このバッファ増幅器は、例えば図4に示されるようなソースフォロワー回路109および110とすることができる。このソースフォロワーは電流ソース負荷402と共にMOSトランジスタ401が形成している。トランジスタのドレインは共通ドレインバイアスターミナル410に接続されており、ソースフォロワー109からの出力端は抵抗器406を介し、トランジスタ408および負荷409によって形成されている出力バッファ112のゲートに接続されている。最後に、デバイスの出力ターミナル113には信号が供給される。高感度検出ノードと同じように、負荷405と共にトランジスタ403によって形成されるソースフォロワー110は、低感度検出ノードをバッファする。抵抗器407を介し、出力バッファ112のゲートに低感度チャンネル信号が供給される。抵抗器406と407とは信号加算ネットワークを形成し、この加算ネットワークは種々の比率で対応するチャンネルからの信号を加算できる。

【0018】

上記のように、信号チャンネルを加算することにより、部分的線形電荷伝達特性が得られる。これについては図5のグラフに表示されている。限界 Q_{cob} よりも少ない電荷量に対し、高感度チャンネルしかアクティブとならず、この高感度チャンネルは出力端により高い変換利得（より急峻な傾き）を提供する。限界Lの後で高感度チャンネルは一定出力信号しか供給せず、システムの変換利得はより低くなる。より低い変換利得は所定の許容可能な最大出力電圧 V_{max} に対し、より高い電荷 Q_{max} に適合する。低光レベル信号の感度およびノイズを犠牲にすることなく、電荷のDRが圧縮される。電荷領域における高感度チャンネルと低感度チャンネルとの電荷の分離は、電荷検出ノードおよび出力増幅器の飽和を生じることなく、DRを大きくできる、本発明のキーとなる特徴の1つとなっている。

【0019】

最後に、電荷増倍パルスの振幅を最小にするか、または増倍ノイズを最小にするかのいずれかにより電荷増倍器の性能自身を最適にするために、図6に、基本的なウェーハの結晶方向に対しCCDレジスタのいくつかの可能な配向が示されている。カットされた平らな部分610を有する円601は、半導体基板を示す。この基板は、一般には(100)平面に製造され、フラット面の方向は<110>の方向となる。増倍器を含むCCDレジスタに対しては2つの別個の配向が可能である。すなわち<110>方向に沿ったレジスタを有する配向603およびフラット面に対し45度のレジスタを有する配向607が可能である。電荷入力端602および606はCCDアレイによって提供され、これら電荷入力端は任意の配向とすることができる。同様に、電荷オーバーフロー領域604および608だけでなく、出力端605および609も任意の配向とすることができる。(111)平面に基板が製造されている場合、レジスタの配向はノイズまたはパルス振幅に対する効果はない。その他のウェーハ平面とレジスタ方向の組み合わせも可能であり、当業者であれば容易に考えつくことができよう。

【0020】

以上で、DRの大きい読み出しおよび低ノイズの新規な半導体画像センサの好ましい実施例を説明したが、これら好ましい実施例は単に本発明を説明するためのものであり、発明を限定するものでなく、更に当業者がその内容を検討すれば、種々の変形および変更を行

10

20

30

40

50

うことができると解される。従って、特許請求の範囲に記載されている発明の範囲および要旨に入る開示された発明の特定の実施例について変更を行うことができると理解すべきである。

【図面の簡単な説明】

【図 1】水平 CCD レジスタにおける電荷増倍器および電荷オーバーフロー領域の位置を示す代表的なエリア画像センサの平面図である。

【図 2】電荷増倍器を示し、そのうちの図 2 a はチャンネル幅が徐々に増加し、CCD のステージごとの増倍器のゲートの数が徐々に増している電荷増倍器の細部を示す図であり、図 2 b はチャンネル幅が徐々に増しており、ブルーミング現象を防止するためのオーバーフローおよびドレインが設けられた電荷増倍器の細部を示す。

10

【図 3】高感度 CCD チャンネルおよび低感度 CCD チャンネルへの電荷の分離を示す、電荷オーバーフロー領域の細部を示す。

【図 4】検出ノード増幅器、加算ネットワークおよび出力バッファステージの略図である。

【図 5】感度が高感度から低感度に変化しているポイント $Q_{c.o.b}$ を有する入力電荷に対する出力電圧の依存性を示すグラフである。

【図 6】基板ウェーハの基本結晶方向に対する CCD レジスタの 2 つの可能な配向を示す。

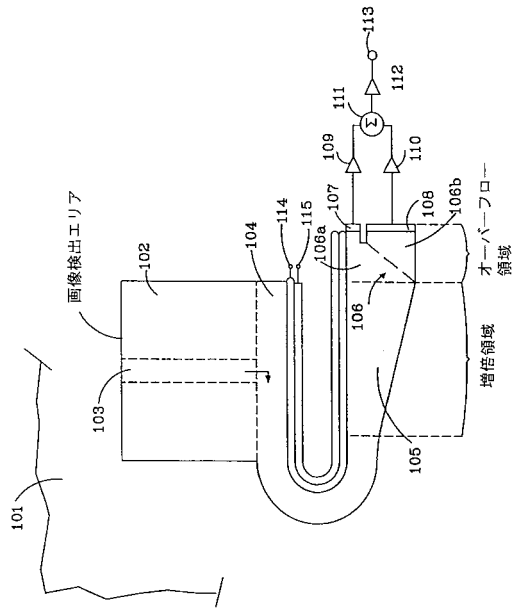
【符号の説明】

- 101、102、103 領域
- 104 水平レジスタ
- 105 電荷増倍領域
- 106 電荷オーバーフロー領域
- 106 a 高感度チャンネル
- 106 b 低感度チャンネル
- 107 高感度出力電荷検出ノード
- 108 低感度電荷検出ノード
- 109 高感度ノード増幅器
- 110 低感度ノード増幅器
- 111 加算ネットワーク
- 114 消去ゲート
- 115 消去ドレイン

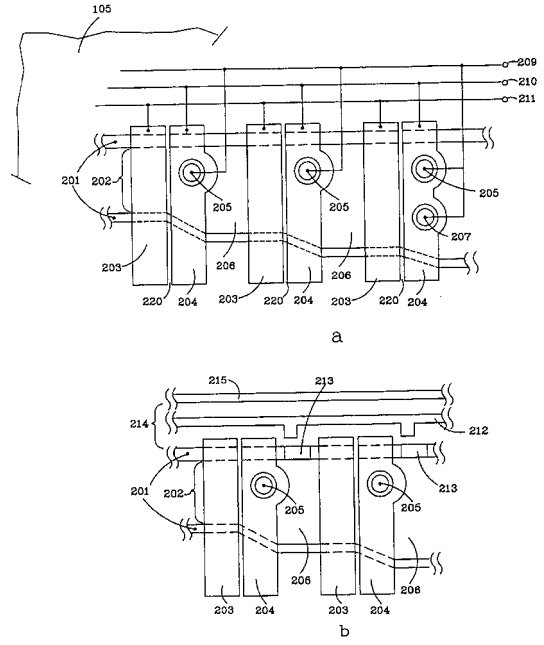
20

30

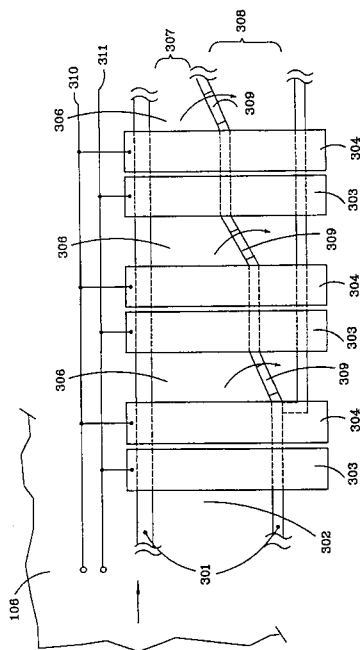
【図1】



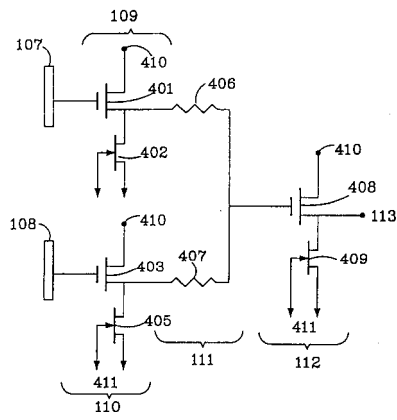
【図2】



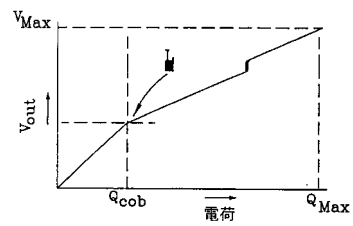
【図3】



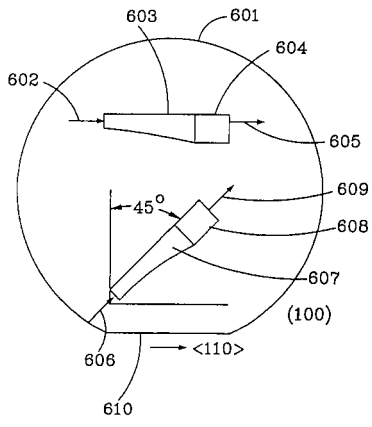
【図4】



【図5】



【図 6】



フロントページの続き

(72)発明者 ヤロスラフ ハイネセック
アメリカ合衆国 テキサス、リチャードソン、 ティファニイ トレイル 608

審査官 空 哲次

(56)参考文献 特開平10-304256(JP,A)
特開平04-365275(JP,A)
特開平03-252163(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 27/148
H04N 5/372